

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4617210号
(P4617210)

(45) 発行日 平成23年1月19日(2011.1.19)

(24) 登録日 平成22年10月29日(2010.10.29)

(51) Int. Cl.

F I

G03F	7/20	(2006.01)	G03F	7/20	501
G06F	12/08	(2006.01)	G06F	12/08	501D
G06T	1/60	(2006.01)	G06F	12/08	511Z
H05K	3/00	(2006.01)	G06F	12/08	559D
			G06T	1/60	450G

請求項の数 4 (全 10 頁) 最終頁に続く

(21) 出願番号 特願2005-204007 (P2005-204007)
 (22) 出願日 平成17年7月13日(2005.7.13)
 (65) 公開番号 特開2007-25022 (P2007-25022A)
 (43) 公開日 平成19年2月1日(2007.2.1)
 審査請求日 平成19年8月29日(2007.8.29)

(73) 特許権者 000233332
 日立ビアメカニクス株式会社
 神奈川県海老名市上今泉2100
 (74) 代理人 100074631
 弁理士 高田 幸彦
 (72) 発明者 船津 輝宣
 茨城県ひたちなか市堀口832番地2
 株式会社 日立製作
 所 機械研究所内
 (72) 発明者 池上 倫
 神奈川県海老名市上今泉2100番地
 日立ビアメカニクス
 株式会社内

最終頁に続く

(54) 【発明の名称】 描画装置及びそれを搭載した露光装置

(57) 【特許請求の範囲】

【請求項1】

複数のベクトル画像を複数のビットマップ画像に変換するラスト変換処理手段と、変換されたビットマップ画像を格納するDRAMで構成されるビットマップメモリと、前記ラスト変換処理手段と前記ビットマップメモリとの間に有するSRAMで構成されたフレームキャッシュとを備える描画装置において、前記ラスト変換処理手段から出力される前記ビットマップ画像の前記ビットマップメモリへの書き込みアドレスを含むキャッシュ領域を前記ビットマップメモリから前記フレームキャッシュに読み出す際には、前記ラスト変換処理手段で生成される前記ビットマップ画像の形状情報を元に、前記キャッシュ領域の形状を制御するキャッシュコントローラを有することを特徴とする描画装置。

【請求項2】

請求項1において、前記ラスト変換処理手段と前記フレームキャッシュとの間に、キャッシュ選択手段と、該キャッシュ選択手段に接続された複数のFIFOメモリと、該FIFOメモリの各々に接続された複数の前記フレームキャッシュとを有し、前記ビットマップ画像を一時前記FIFOメモリに格納する処理と、前記FIFOメモリに格納している間に前記フレームキャッシュへの前記キャッシュ領域を読み出す処理と、該読み出し終了後に前記FIFOメモリ内の前記ビットマップ画像を前記フレームキャッシュに書き込む処理とを複数のビットマップ画像において同時に実行することを特徴とする描画装置。

【請求項3】

請求項 2 において、前記複数のビットマップ画像の処理の実行中には、次のビットマップ画像が同時処理され、前記キャッシュ領域がすでにいずれかの前記フレームキャッシュに読み出されている場合は前記フレームキャッシュに接続される前記 F I F O メモリに一時格納し、前記キャッシュ領域がいずれの前記フレームキャッシュにも読み出されていない場合は使用していない前記フレームキャッシュに接続される前記 F I F O メモリに一時格納し、使用していない前記フレームキャッシュが無い場合には最もアクセス頻度の低い前記フレームキャッシュをビットマップメモリに書き戻して空にしてから前記フレームキャッシュを使用することを特徴とする描画装置。

【請求項 4】

請求項 1 ~ 3 のいずれかに記載の描画装置を搭載したことを特徴とする露光装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、プリント基板の製造過程において C A D (Computer Aided Design ; コンピュータ援用設計) 等で設計した配線パターンデータをプリント基板に露光する露光装置に用いられる新規な描画装置及びそれを搭載した露光装置に関する。

【背景技術】

【0002】

露光装置の 1 つである直接露光装置はマスクフィルムを用いずにプリント基板に配線パターンを露光する装置であり、C A D 等で設計した配線パターンを露光パターンへと変換する手段として描画装置が用いられる。

20

【0003】

ここで描画装置ではベクトル画像である配線パターンからビットマップ画像である露光パターンへと変換するラスタ変換処理が行われる。この描画装置においては変換時にはビットマップ画像はビットマップメモリに書き込まれ、露光時にはビットマップ画像はビットマップメモリから読み出され、露光ユニットへ送られる。

【0004】

描画装置の性能はラスタ変換処理の性能はもとより、ビットマップメモリへのアクセス性能に影響され、ビットマップメモリへのアクセス性能が低いとラスタ変換処理が高速であっても描画装置としての性能の低下につながる。またビットマップメモリはラスタ変換処理の高速化、配線パターンの高解像度化に伴い数 G B の容量が必要となる。

30

【0005】

ビットマップメモリへの高速アクセスを実現するには高速な S R A M (Static Random Access Memory ; 電源を加えている間記憶できるメモリー) を用いることが有効であるが、高価、実装面積が大きい等の理由により装置価格の高騰、装置の肥大化につながるという欠点がある。

【0006】

安価で実装面積が小さい D R A M (Dynamic Random Access Memory ; 随時書き込み読み出しメモリー) を用いた場合は装置の低価格化、コンパクト化が見込めるが、ビットマップメモリへのランダムアクセスが多く発生する配線パターンを描画する場合、バーストアクセスを前提とした D R A M ではビットマップメモリへのアクセス性能が低下し、結果として描画装置の性能が低下するという欠点がある。

40

【0007】

安価で実装面積が小さい D R A M をビットマップメモリとして用いた場合でも、描画性能を維持できる手段として、従来はフレームキャッシュを用いてランダムアクセスをバーストアクセスに変換する手段が用いられている。これは、メモリ容量が小さいが、高速にランダムアクセスが可能な S R A M を用いてこれをフレームキャッシュとし、ビットマップメモリをフレームキャッシュと同サイズの複数の領域とするキャッシュ領域に区切り、ビットマップメモリへラスタ変換されたビットマップ画像を書き込む際には、該当するキャッシュ領域をビットマップメモリからフレームキャッシュへ読み出し、ビットマップ画

50

像をフレームキャッシュに書き込んだ後に、フレームキャッシュの内容をビットマップメモリに書き戻すという方式である。

【0008】

また、ビットマップ画像をフレームキャッシュへ書き込むまでのレイテンシを短縮するために、ラスタ変換する前に書き込むべきキャッシュ領域をフレームキャッシュへ伝えておき、事前にビットマップメモリからフレームキャッシュへの読み込みを完了しておく手段も併せて用いる方式もある。この例として特許文献1が知られている。

【0009】

【特許文献1】特開平9 - 212661号公報

【発明の開示】

【発明が解決しようとする課題】

【0010】

特許文献1に記載されるディスプレイ装置等に出力して表示する画像データと比較して、露光装置等に用いられる描画装置で扱う画像データは縦横比のサイズが数百Kビット×数百Kビットと大きいためビットマップメモリのサイズも大きくなる。従ってキャッシュ領域の数も多くなり、異なるキャッシュ領域へ連続して書き込む処理が発生する確率も高くなる。このようなフレームキャッシュを用いた方式は、一度フレームキャッシュに読み込んだ領域への書き込みが連続して発生する場合には効率が良いが、異なるキャッシュ領域への書き込みが連続して発生する場合にはフレームキャッシュの読み込み及び書き戻しが多数発生し、結果的にアクセス効率の低下を招く結果となる。本発明はこのような実情に鑑みてなされたものである。

【0011】

本発明の目的は、実装面積が小さいDRAMをビットマップメモリとして用いた場合でも、描画性能を維持でき、更にフレームキャッシュ及びビットマップメモリへのアクセス効率を向上させることができる描画装置及びそれを搭載した露光装置を提供することにある。

【課題を解決するための手段】

【0012】

本発明は、ベクトル画像をビットマップ画像に変換するラスタ変換処理手段と、変換されたビットマップ画像を格納するDRAMで構成されるビットマップメモリと、DRAMで構成された前記ビットマップメモリへのアクセス効率を向上させるためのフレームキャッシュを前記ラスタ変換処理手段と前記ビットマップメモリとの間に備える描画装置において、前記ラスタ変換手段から出力される前記ビットマップ画像の前記ビットマップメモリへの書き込みアドレスを含む領域（キャッシュ領域）を前記ビットマップメモリから前記フレームキャッシュに読み出す際には、前記ラスタ変換処理手段で生成される前記ビットマップ画像の形状情報を元に、前記キャッシュ領域の形状を制御することを特徴とし、書き込むビットマップ画像に対してキャッシュ領域が最適化され、フレームキャッシュの利用効率を高めることができる。

【0013】

又、前記ラスタ変換処理手段と前記フレームキャッシュとの間にFIFO（First-In-First-Out；先入れ先出し）メモリを設け、さらにFIFOメモリと前記フレームキャッシュとの組み合わせは複数設けられ、前記ビットマップ画像は一時FIFOメモリに格納され、その間に前記フレームキャッシュへの前記キャッシュ領域の読み出しが実行され、読み出し終了後に前記FIFOメモリ内の前記ビットマップ画像を前記フレームキャッシュに書き込むことが好ましい。

【0014】

更に、上記処理の実行中には次のビットマップ画像が同時処理され、前記キャッシュ領域がすでにいずれかの前記フレームキャッシュに読み出されている場合はそのフレームキャッシュに接続される前記FIFOメモリに一時格納し、前記キャッシュ領域がいずれの前記フレームキャッシュにも読み出されていない場合は使用していない前記フレームキャ

10

20

30

40

50

ッシュに接続される前記FIFOメモリに一時格納し、使用していない前記フレームキャッシュが無い場合には最もアクセス頻度の低い前記フレームキャッシュをビットマップメモリに書き戻して空にしてから前記フレームキャッシュを使用することが好ましい。

【0015】

以上のように、本発明は前述の課題を解決すべきフレームキャッシュの読み書き回数を減らすために、フレームキャッシュへの読み込み領域を最適化する手段を用いることでアクセス効率を向上させることができることを見出しなされたものである。

【発明の効果】

【0016】

本発明によれば、実装面積が小さいDRAMをビットマップメモリとして用いた場合でも、描画性能を維持でき、更にフレームキャッシュ及びビットマップメモリへのアクセス効率を向上させることができる描画装置及びそれを搭載した露光装置を提供することができる。

10

【発明を実施するための最良の形態】

【0017】

以下、本発明を実施するための最良の形態を具体的な実施例によって説明する。

【実施例1】

【0018】

図1は、本発明に係る描画装置の構成を示すブロック図である。本発明の描画装置2はラスタ変換処理手段3、キャッシュコントローラ4、フレームキャッシュ5、ビットマップメモリ6を備える。

20

【0019】

本実施例の描画装置は、複数のベクトル画像を複数のビットマップ画像に変換するラスタ変換処理手段3と、変換されたビットマップ画像を格納するDRAMで構成されるビットマップメモリ6と、DRAMで構成された前記ビットマップメモリ6へのアクセス効率を向上させるためのフレームキャッシュ5を、前記ラスタ変換処理手段3と前記ビットマップメモリ6との間に備え、前記ラスタ変換処理手段3から出力される前記ビットマップ画像の前記ビットマップメモリ6への書き込みアドレスを含む領域(キャッシュ領域)を前記ビットマップメモリ6から前記フレームキャッシュ5に読み出す際には、前記ラスタ変換処理手段3で生成される前記ビットマップ画像の形状情報を元に、前記キャッシュ領域の形状を制御するようにしたものである。

30

【0020】

ラスタ変換処理手段3は、CAD搭載装置1の上で運用されるCADシステムで生成された複数のベクトル画像からなる配線パターンを受け取り、これを複数のビットマップ画像に変換する。変換されたビットマップ画像は最終的にビットマップメモリ上の所定のアドレスに書き込まれる。ラスタ変換処理手段3は、ビットマップ画像毎に、ビットマップメモリ6への書き込みアドレス、画像形状情報、ビットマップ画像データを出力する。

【0021】

キャッシュコントローラ4は、ラスタ変換処理手段3からビットマップ画像の書き込みアドレス及び画像形状情報を受け取り、キャッシュ領域アドレス及びキャッシュ領域形状情報を生成する。キャッシュ領域アドレスは書き込みアドレスを含むキャッシュ領域の先頭アドレスである。またキャッシュ領域はいくつかの形状パターン(縦横比1:1の形状、縦横比1:2の形状等)を有し、画像形状情報を元に最適な形状パターンを選択し、これをキャッシュ領域形状情報とする。例えばビットマップ画像が縦横比1:1の形状であれば、縦横比1:1のキャッシュ領域の形状パターンを選択し、ビットマップ画像が縦横比1:2の形状であれば、縦横比1:2のキャッシュ領域の形状パターンを選択する。

40

【0022】

又、キャッシュコントローラ4は、キャッシュ領域アドレス及びキャッシュ領域形状情報を元にビットマップメモリ6からフレームキャッシュ5にキャッシュ領域を読み出す制御を行う。

50

【0023】

フレームキャッシュ5にキャッシュ領域を読み出した後、ラスト変換処理手段3はフレームキャッシュ5にビットマップ画像データを書き込む。読み出したキャッシュ領域に書き込むビットマップ画像データが無くなれば、キャッシュコントローラ4はフレームキャッシュ5の内容をビットマップメモリ6に書き戻す処理を行う。

【0024】

ビットマップメモリ6への書き戻し処理が終了すれば、ラスト変換処理手段3から出力される次のビットマップ画像を同様に処理する。

【0025】

図2は、ビットマップ画像の処理例を説明する図である。図2の(a)はビットマップメモリ6にビットマップ画像7aとビットマップ画像7bを書き込む例である。図2(b)はキャッシュ領域の形状が一律であるときの例、図2(c)はキャッシュ領域の形状を画像形状情報に合わせて最適な形状パターンとして選択した例である。図2(b)の例では2つのビットマップ画像を書き込む際には3つのキャッシュ領域を読み込む必要があるが、図2(c)の様に画像形状情報を元に最適化した場合は2つのキャッシュ領域を読み込むだけでよく、従ってキャッシュ領域の読み込み及び書き戻し回数を削減できる。

10

【0026】

本実施例によれば、実装面積が小さいDRAMをビットマップメモリとして用いた場合でも、描画性能を維持でき、更にフレームキャッシュ及びビットマップメモリへのアクセス効率を向上させることができる。

20

【0027】

又、キャッシュ領域をフレームキャッシュに読み込む際のキャッシュ領域の形状を、書き込むビットマップ画像の形状に基づいて制御することにより、書き込むビットマップ画像に対してキャッシュ領域が最適化され、フレームキャッシュの利用効率が向上し、より効率的にビットマップメモリへアクセスすることが可能となる。

【実施例2】

【0028】

図3は、本発明に係る描画装置の構成を示すブロック図である。描画装置2はラスト変換処理手段3、キャッシュコントローラ4、キャッシュ選択手段8、複数のFIFOメモリ11-0~11-n、複数のフレームキャッシュ5-0~5-n、メモリインターフェース16、ビットマップメモリ6を備える。

30

【0029】

キャッシュ選択手段8は、1つの入力ポート9と複数の出力ポート10-0~10-nを備える。

【0030】

FIFOメモリ11-0~11-nは入力ポート12-0~12-nと出力ポート13-0~13-nとをそれぞれ備える。

【0031】

フレームキャッシュ5-0~5-nは、第1のアクセスポート14-0~14-nと第2のアクセスポート15-0~15-nとをそれぞれ備える。

40

【0032】

ラスト変換処理手段3は、CAD搭載装置1と接続されるとともに、キャッシュ選択手段8の入力ポート9と接続される。

【0033】

キャッシュ選択手段8の出力ポート10-0~10-nは、それぞれFIFOメモリ11-0~11-nの入力ポート12-0~12-nと接続される。

【0034】

FIFOメモリ11-0~11-nの出力ポート13-0~13-nは、フレームキャッシュ5-0~5-nの第1のアクセスポート14-0~14-nと接続される。

【0035】

50

フレームキャッシュ5 - 0 ~ 5 - nの第2のアクセスポート15 - 0 ~ 15 - nは、メモリアンターフェース16と接続される。メモリアンターフェース16は、ビットマップメモリ6と接続される。

【0036】

次に、以上の描画装置における処理手順について説明する。ラスト変換処理手段3は、CAD搭載装置1から複数のベクトル画像データを順に受け取り、受け取ったベクトル画像データを順にビットマップ画像に変換する。この際、ビットマップ画像は書き込みアドレス、画像形状情報及びビットマップ画像データを有する。

【0037】

キャッシュ選択手段8は、ラスト変換処理手段3から送られるビットマップ画像データ及び書き込みアドレスを入力ポート9から受け取り、キャッシュ選択信号に基づき出力ポート10 - 0 ~ 10 - nのいずれかを選択してFIFOメモリ11 - 0 ~ 11 - nの何れかのFIFOメモリへ送る処理を行う。

【0038】

FIFOメモリ11 - 0は、ビットマップデータ及び書き込みアドレスを一時格納し、接続されるフレームキャッシュ5 - 0が書き込み可能状態になれば、第1のアクセスポート14 - 0を介して出力ポート13 - 0から書き込みアドレスを元にビットマップ画像データを書き込む。FIFO11 - 1 ~ 11 - nについても上記と同様の動作でそれぞれフレームキャッシュ5 - 1 ~ 5 - nに書き込む。

【0039】

キャッシュコントローラ4は、ビットマップ画像を書き込むフレームキャッシュ5 - 0 ~ 5 - nを選択する処理と、フレームキャッシュ5 - 0 ~ 5 - nにキャッシュ領域をビットマップメモリ6から読み込む制御及びビットマップ画像がフレームキャッシュ5 - 0 ~ 5 - nに書き込まれた後に、フレームキャッシュ5 - 0 ~ 5 - n内のデータをビットマップメモリ6に書き戻す制御を行う。キャッシュコントローラ4は、書き込みアドレスに基づきビットマップ画像を書き込むフレームキャッシュを選択する。フレームキャッシュの選択は次の3つの選択基準に基づいて行う。

(1) キャッシュ領域がフレームキャッシュ5 - 0 ~ 5 - nのうちのいずれかにすでに読み込まれている場合は、そのフレームキャッシュを選択する。

(2) キャッシュ領域がフレームキャッシュ5 - 0 ~ 5 - nのいずれにも読み込まれていない場合は、フレームキャッシュ5 - 0 ~ 5 - nのうちの空いているフレームキャッシュを選択する。

(3) フレームキャッシュ5 - 0 ~ 5 - nのいずれにもキャッシュ領域が読み込まれておらずかつ空いているフレームキャッシュが無い場合は、最も使用頻度の低いフレームキャッシュを選択する。

【0040】

選択基準(1)の場合、キャッシュコントローラ4は選択したフレームキャッシュに接続されるキャッシュ選択手段8の出力ポートを選択するキャッシュ選択信号を生成する。たとえば、フレームキャッシュ5 - 0を選択した場合は出力ポート10 - 0を選択するキャッシュ選択信号を生成する。キャッシュ選択手段8の入力ポート9から受け取ったビットマップ画像データ及び書き込みアドレスは出力ポート10 - 0から出力され、入力ポート12 - 0を介してFIFOメモリ11 - 0に一時格納される。FIFOメモリ11 - 0内に別のデータが格納されていなければ、ビットマップ画像データ及び書き込みアドレスはそのまま出力ポート13 - 0から出力され、FIFOメモリ11 - 0内に別のデータが格納されていれば、そのデータが出力されるのを待ってから出力ポート13 - 0から出力され、第1のアクセスポート14 - 0を介して書き込みアドレスを元にビットマップ画像データはフレームキャッシュ5 - 0に書き込まれる。フレームキャッシュ5 - 1 ~ 5 - nが選択された場合も同様の処理が行われる。

【0041】

選択基準(2)の場合、選択基準1と同様にビットマップ画像データ及び書き込みアド

10

20

30

40

50

レスがFIFOメモリ11-0に格納されている間、キャッシュコントローラ4は書き込みアドレス及び画像形状情報を元にキャッシュ領域アドレス及びキャッシュ領域形状情報を生成し、第2のアクセスポートを介してキャッシュ領域をビットマップメモリ6からフレームキャッシュ5-0へ読み込む制御を行う。キャッシュ領域の読み込みが完了すればフレームキャッシュ5-0が書き込み可能状態となり、FIFOメモリ11-0に一時格納されたデータをフレームキャッシュ5-0に書き込む。

【0042】

選択基準(3)の場合は、選択基準(1)と同様にビットマップ画像データ及び書き込みアドレスがFIFOメモリ11-0に格納されている間、キャッシュコントローラ4はフレームキャッシュ5-0内のデータをビットマップメモリ6に書き戻した後、書き込みアドレス及び画像形状情報を元にキャッシュ領域アドレス及びキャッシュ領域形状情報を生成しキャッシュ領域をビットマップメモリ6からフレームキャッシュ5-0へ読み込む制御を行う。キャッシュ領域の読み込みが完了すればフレームキャッシュ5-0が書き込み可能状態となり、FIFOメモリ11-0に一時格納されたデータをフレームキャッシュ5-0に書き込む。

10

【0043】

メモリインターフェース16は、各フレームキャッシュ5-0~5-nからの読み込み要求及び書き込み要求のアクセス調停を行う。すべてのビットマップ画像が処理されれば、フレームキャッシュ5-0~5-n内のデータはすべてビットマップメモリ6に書き戻される。

20

【0044】

以上、本実施例のようにフレームキャッシュを複数備え、FIFOメモリをフレームキャッシュの前段に設けることにより、ビットマップ画像データのフレームキャッシュへの書き込み処理とフレームキャッシュの読み込み及び書き戻し処理を並列して実行でき、メモリアクセス効率の向上が期待できる。

【実施例3】

【0045】

本実施例は、露光装置として実施例1又は2に示した描画装置を用いるものである。露光装置は、プリント基板の製造過程においてCAD(Computer Aided Design; コンピュータ援用設計)等で設計した配線パターンデータをマスクフィルムを用いずにプリント基板に露光するものであり、CAD等で設計した配線パターンを露光パターンへと変換する手段として描画装置が用いられる。

30

【0046】

描画装置ではベクトル画像である配線パターンからビットマップ画像である露光パターンへと変換するラスタ変換処理が行われる。この描画装置においては変換時にはビットマップ画像はビットマップメモリに書き込まれ、露光時にはビットマップ画像はビットマップメモリから読み出され、露光装置へ送られる。

【0047】

本実施例によれば、実装面積が小さいDRAMをビットマップメモリとして用いた場合でも、描画性能を維持でき、更にフレームキャッシュ及びビットマップメモリへのアクセス効率を向上させることができ、露光時間を短縮することができる。

40

【図面の簡単な説明】

【0048】

【図1】本発明に係る描画装置のブロック図である。

【図2】本発明に係るビットマップ画像のキャッシュ領域の例を説明する図である。

【図3】本発明に係る描画装置のブロック図である。

【符号の説明】

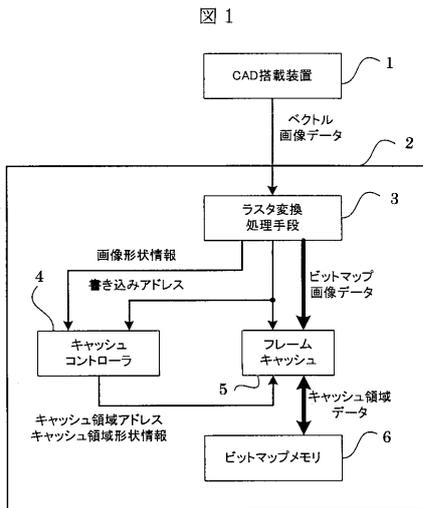
【0049】

1...CAD搭載装置、2...描画装置、3...ラスタ変換処理手段、4...キャッシュコントローラ、5、5-0~5-n...フレームキャッシュ、6...ビットマップメモリ、7a、7

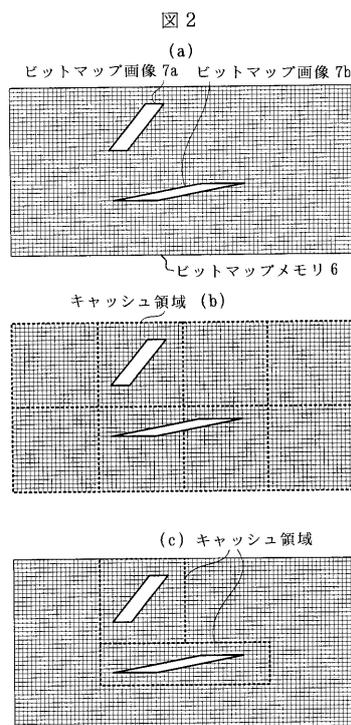
50

b ... ビットマップ画像、 8 ... キャッシュ選択手段、 9 ... キャッシュ選択手段入力ポート、 10 - 0 ~ 10 - n ... キャッシュ選択手段出力ポート、 11 - 0 ~ 11 - n ... F I F Oメモリ、 12 - 0 ~ 12 - n ... F I F Oメモリ入力ポート、 13 - 0 ~ 13 - n ... F I F Oメモリ出力ポート、 14 - 0 ~ 14 - n ... 第 1 のアクセスポート、 15 - 0 ~ 15 - n ... 第 2 のアクセスポート、 16 ... メモリインターフェース。

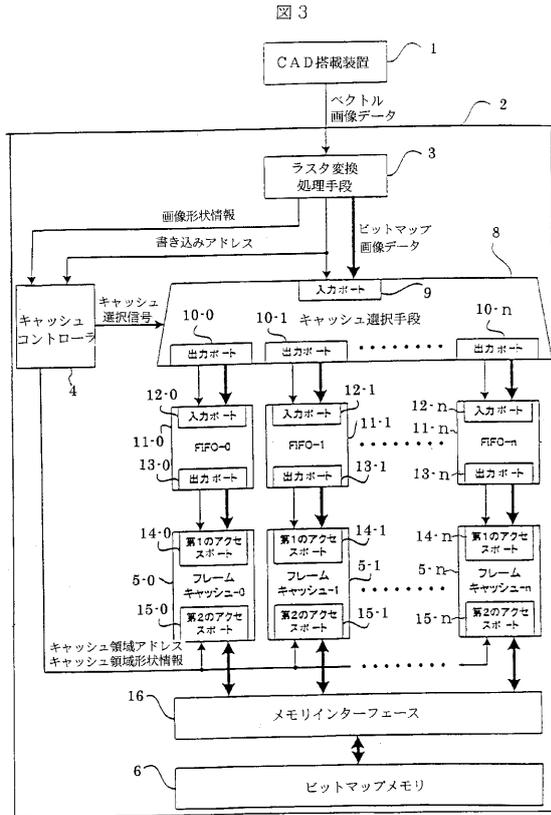
【 図 1 】



【 図 2 】



【図3】



フロントページの続き

(51)Int.Cl. F I
H 0 5 K 3/00 H

(72)発明者 大坂 義久
神奈川県海老名市上今泉 2 1 0 0 番地 日立ピアメカニクス株式会社内

審査官 佐藤 海

(56)参考文献 特開平 0 9 - 1 3 1 9 3 2 (J P , A)
特開昭 6 2 - 2 8 6 1 2 8 (J P , A)
特開平 0 7 - 3 1 2 0 7 8 (J P , A)
特開 2 0 0 3 - 1 8 6 7 4 3 (J P , A)
特開平 1 0 - 0 8 3 4 5 7 (J P , A)
特表 2 0 0 5 - 5 2 1 0 7 1 (J P , A)
特表 2 0 0 5 - 5 0 2 9 0 9 (J P , A)
特表平 0 8 - 5 0 5 0 0 3 (J P , A)

(58)調査した分野(Int.Cl. , DB名)
G 0 3 F 7 / 2 0 - 7 / 2 4、9 / 0 0 - 9 / 0 2