

(21)申請案號：102101986

(22)申請日：中華民國 102 (2013) 年 01 月 18 日

(51)Int. Cl. : *H01L29/78 (2006.01)*

H01L21/28 (2006.01)

(30)優先權：2012/01/26 日本

2012-014594

2012/01/26 日本

2012-014609

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)

(74)代理人：林志剛

申請實體審查：無 申請專利範圍項數：19 項 圖式數：22 共 165 頁

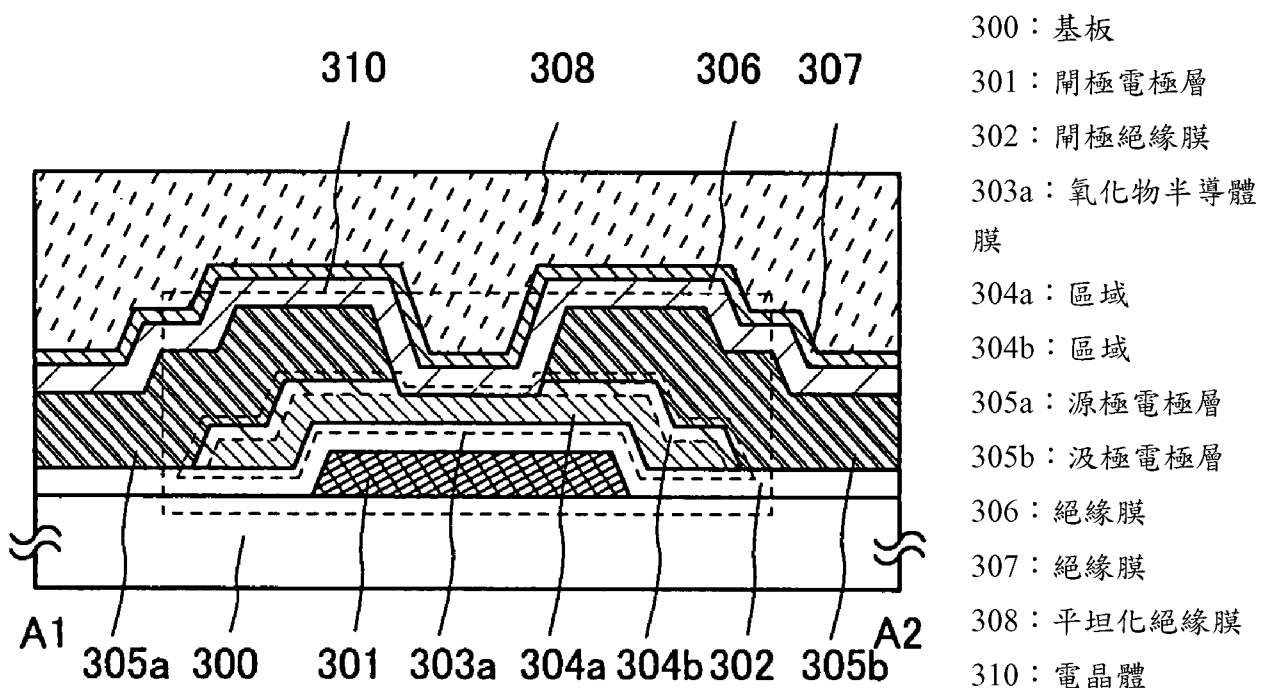
(54)名稱

半導體裝置及半導體裝置的製造方法

SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING THE SAME

(57)摘要

本發明的目的之一是對使用氧化物半導體膜的電晶體賦予穩定的電特性來提供可靠性高的半導體裝置。本發明的一個方式是一種半導體裝置的製造方法，包括如下步驟：在基板上形成閘極電極層；在閘極電極層上形成閘極絕緣膜；在閘極絕緣膜上形成氧化物半導體膜；在氧化物半導體膜上形成導電膜，使得與該導電膜接觸的氧化物半導體膜的介面附近的區域非晶化；在進行加熱處理之後，藉由加工導電膜，形成源極電極層及汲極電極層；以及去除藉由形成源極電極層及汲極電極層被露出的氧化物半導體膜的被非晶化的區域。



(21)申請案號：102101986

(22)申請日：中華民國 102 (2013) 年 01 月 18 日

(51)Int. Cl. : H01L29/78 (2006.01)

H01L21/28 (2006.01)

(30)優先權：2012/01/26 日本

2012-014594

2012/01/26 日本

2012-014609

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)

(74)代理人：林志剛

申請實體審查：無 申請專利範圍項數：19 項 圖式數：22 共 165 頁

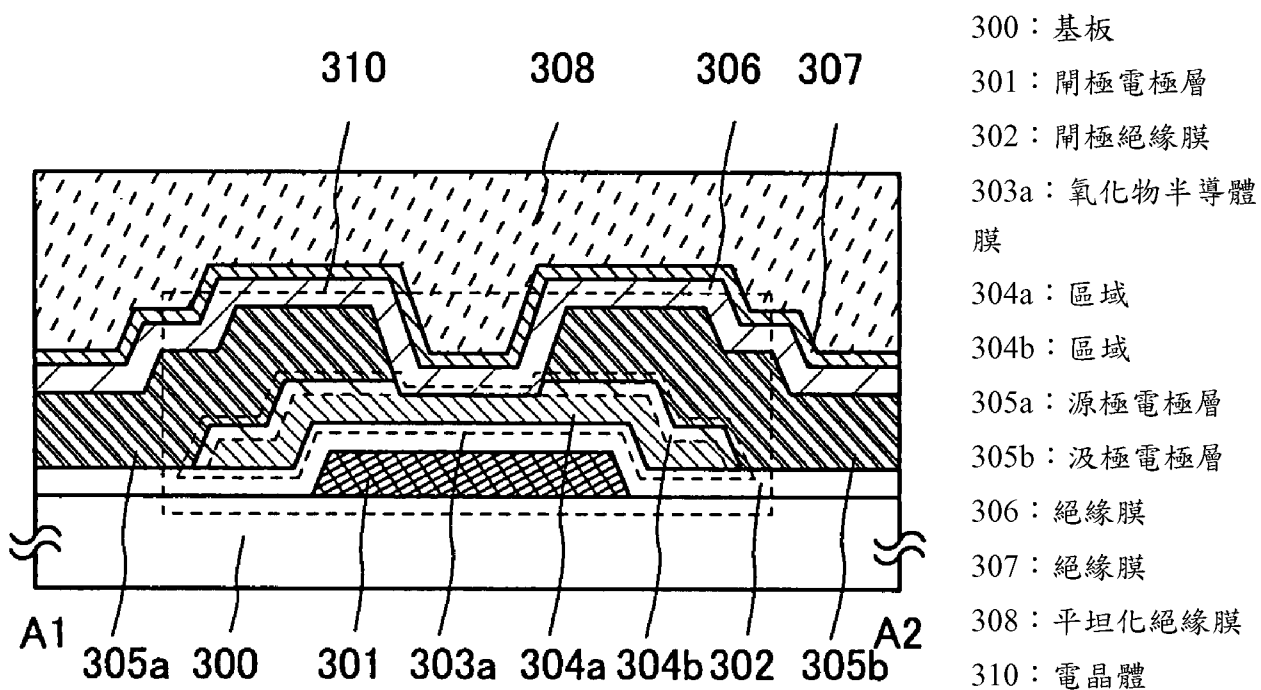
(54)名稱

半導體裝置及半導體裝置的製造方法

SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING THE SAME

(57)摘要

本發明的目的之一是對使用氧化物半導體膜的電晶體賦予穩定的電特性來提供可靠性高的半導體裝置。本發明的一個方式是一種半導體裝置的製造方法，包括如下步驟：在基板上形成閘極電極層；在閘極電極層上形成閘極絕緣膜；在閘極絕緣膜上形成氧化物半導體膜；在氧化物半導體膜上形成導電膜，使得與該導電膜接觸的氧化物半導體膜的介面附近的區域非晶化；在進行加熱處理之後，藉由加工導電膜，形成源極電極層及汲極電極層；以及去除藉由形成源極電極層及汲極電極層被露出的氧化物半導體膜的被非晶化的區域。



發明摘要

※申請案號：102101986

※申請日：102年01月18日

※IPC分類：

H01L21/78 (2006.01)

H01L21/28 (2006.01)

【發明名稱】(中文/英文)

半導體裝置及半導體裝置的製造方法

Semiconductor device and method for manufacturing
the same

【中文】

本發明的目的之一是對使用氧化物半導體膜的電晶體賦予穩定的電特性來提供可靠性高的半導體裝置。本發明的一個方式是一種半導體裝置的製造方法，包括如下步驟：在基板上形成閘極電極層；在閘極電極層上形成閘極絕緣膜；在閘極絕緣膜上形成氧化物半導體膜；在氧化物半導體膜上形成導電膜，使得與該導電膜接觸的氧化物半導體膜的介面附近的區域非晶化；在進行加熱處理之後，藉由加工導電膜，形成源極電極層及汲極電極層；以及去除藉由形成源極電極層及汲極電極層被露出的氧化物半導體膜的被非晶化的區域。

【英文】

To provide a highly reliable semiconductor device by giving stable electrical characteristics to a transistor including an oxide semiconductor film. A gate electrode layer is formed over a substrate, a gate insulating film is formed over the gate electrode layer, an oxide semiconductor film is formed over the gate insulating film, a conductive film is formed over the oxide semiconductor film, so that a region in vicinity of an interface with the oxide semiconductor film in contact with the conductive film is made amorphous, heat treatment is performed, the conductive film is then processed to form a source electrode layer and a drain electrode layer, and a part of the amorphous region in the oxide semiconductor film which is exposed by formation of the source electrode layer and the drain electrode layer is removed.

【代表圖】

【本案指定代表圖】：第(1B)圖。

【本代表圖之符號簡單說明】：

300：基板

301：閘極電極層

302：閘極絕緣膜

303a：氧化物半導體膜

304a、304b：區域

305a：源極電極層

305b：汲極電極層

306、307：絕緣膜

308：平坦化絕緣膜

310：電晶體

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

【發明名稱】(中文/英文)

半導體裝置及半導體裝置的製造方法

Semiconductor device and method for manufacturing
the same

【技術領域】

本發明關於一種半導體裝置及半導體裝置的製造方法。

注意，在本說明書中，半導體裝置是指能夠藉由利用半導體特性而工作的所有裝置，因此，電晶體、電光裝置、半導體電路及電子裝置都是半導體裝置。

【先前技術】

使用形成在具有絕緣表面的基板上的半導體薄膜構成電晶體的技術受到關注。該電晶體被廣泛地應用於如積體電路（IC）和影像顯示裝置（顯示裝置）等的電子裝置。作為可以應用於電晶體的半導體薄膜，矽類半導體材料被廣泛地周知。但是，作為其他材料，氧化物半導體受到關注。

例如，已公開有作為電晶體的活性層使用包含銦（In）、鎵（Ga）及鋅（Zn）的非晶氧化物半導體膜的電晶體（參照專利文獻1）。

另外，已公開有如下電晶體，即在氧化物半導體膜中

與閘極絕緣膜接觸一側處於非晶狀態，與源極電極或汲極電極接觸一側處於結晶狀態（參照專利文獻 2 及專利文獻 3）。

再者，已公開有爲了在提高場效應遷移率的同時降低關態電流（off state current），在通道形成區中層疊有組成不同的氧化物半導體膜的電晶體（參照非專利文獻 1）。

[專利文獻 1]日本專利申請公開第 2006-165528 號公報

[專利文獻 2]日本專利申請公開第 2011-135066 號公報

[專利文獻 3]國際專利申請公開第 2009/034953 號小冊子

[非專利文獻 1] Masashi Ono et al., “Novel High Performance IGZO-TFT with High Mobility over 40 cm²/Vs and High Photostability Incorporated Oxygen Diffusion”, IDW’11 Late-News Paper, pp. 1689-1690

在氧化物半導體中，氧缺損及氫的一部分成爲施體，生成作爲載流子的電子。在氧化物半導體膜中，當載流子密度增大時，即使不對閘極施加電壓，通道也形成在電晶體中。由此，臨界電壓漂移到負方向。

另外，當進行形成氧化物半導體膜的製程時，氧化物半導體膜的頂面及側端部容易混入水或氫等雜質，並且從頂面及側端部容易脫離氧。例如，當在與閘極電極層重疊

的區域中的氧化物半導體膜的側端部存在有氧缺損及氫時，因將載流子積儲在氧化物半導體膜的側端部。因此，形成寄生通道，這導致臨界電壓漂移到負方向。

【發明內容】

鑒於上述問題，本發明的一個方式的目的之一是對使用氧化物半導體膜的電晶體賦予穩定的電特性來提供可靠性高的半導體裝置。

爲了實現上述目的，在本發明的一個方式中，去除積累載流子的氧化物半導體膜的頂面及側端部的一部分。由此，防止形成寄生通道，而可以抑制洩漏電流的產生及臨界電壓的變動。

另外，氧化物半導體膜採用疊層結構，在氧化物半導體膜的背通道一側包含多量的鎵（Ga）等穩定劑（stabilizer）。由於包含多量的鎵（Ga）等穩定劑的氧化物半導體膜的氧缺損的形成能大，所以不容易產生氧缺損。因此，使用該氧化物半導體膜的電晶體的源自氧缺損的載流子少，所以可以實現關態電流低的電晶體。此外，可以實現電特性的偏差少的可靠性高的電晶體。

另外，在本發明的一個方式中，在氧化物半導體膜的通道一側包含多量的銦（In）。在氧化物半導體中，由於重金屬的 s 軌道主要有助於載流子傳導，並藉由使 In 的含有率增多來呈現 s 軌道的重疊較多的傾向，所以可以具有高載流子遷移率。由此，可以提高使用該氧化物半導體

膜的電晶體的場效應遷移率。

像這樣，藉由背通道一側使用包含多量的 Ga 等的穩定劑的氧化物半導體，並且通道一側使用包含多量的 In 的氧化物半導體，可以在關態電流低的可靠性高的電晶體中進一步提高場效應遷移率。

本發明的一個方式是一種半導體裝置，包括：基板上的閘極電極層；閘極電極層上的閘極絕緣膜；閘極絕緣膜上的氧化物半導體膜；以及氧化物半導體膜上的源極電極層及汲極電極層，其中，氧化物半導體膜為非單晶並包括結晶部及非晶部，並且，在氧化物半導體膜中，與源極電極層及汲極電極層的介面附近的第一區中的相對於非晶部的結晶部的比率比第二區中的相對於非晶部的結晶部的比率低，該第二區是第一區以外的氧化物半導體膜的剩餘的區域。

本發明的其他方式是一種半導體裝置，包括：設置在基板上的閘極電極層；設置在閘極電極層上的閘極絕緣膜；設置在閘極絕緣膜上的氧化物半導體膜；以及設置在氧化物半導體膜上的源極電極層及汲極電極層，其中，氧化物半導體膜為非單晶並包括結晶部及非晶部，並且，在氧化物半導體膜中，在與源極電極層及汲極電極層的介面附近的第一區為一種區域，其中相對於結晶部的非晶部的比率比第二區中的相對於結晶部的非晶部的比率高，該第二區是第一區以外的氧化物半導體膜的剩餘的部分，或者其整體被非晶部佔據。

利用二次離子質譜分析法得到的第一區的氫濃度的測量值較佳為 $5 \times 10^{18}/\text{cm}^3$ 以上，並且利用二次離子質譜分析法得到的第二區的氫濃度的測量值較佳為低於 $5 \times 10^{18}/\text{cm}^3$ 。

在氧化物半導體膜中，可以使與源極電極層及汲極電極層重疊的區域的厚度比不與源極電極層及汲極電極層重疊的區域的厚度厚。

作為氧化物半導體膜，可以使用結晶部的 c 軸在平行於氧化物半導體膜的被形成面的法線向量或表面的法線向量的方向上一致的膜。

作為氧化物半導體膜，可以使用至少包含銮的膜。

上述結構中的半導體裝置能夠包括：在氧化物半導體膜、源極電極層及汲極電極層上，包括氧過剩區域的氧化物絕緣膜；以及氧化物絕緣膜上的氧化鋁膜。

本發明的其他方式是一種半導體裝置的製造方法，包括如下步驟：在基板上形成閘極電極層；在閘極電極層上形成閘極絕緣膜；在閘極絕緣膜上形成氧化物半導體膜；在氧化物半導體膜上形成導電膜，使得與該導電膜接觸的氧化物半導體膜的介面附近的區域非晶化；在進行加熱處理之後，藉由加工導電膜，形成源極電極層及汲極電極層；以及去除藉由形成源極電極層及汲極電極層被露出的氧化物半導體膜的被非晶化的區域的一部分。

本發明的其他方式是一種半導體裝置的製造方法，包括如下步驟：在絕緣表面上形成閘極電極層；在閘極電極層上形成閘極絕緣膜；在閘極絕緣膜上形成氧化物半導體

膜；藉由對氧化物半導體膜進行電漿處理，使氧化物半導體膜表面非晶化；在被非晶化的氧化物半導體膜上形成導電膜；藉由在進行加熱處理之後加工導電膜，形成源極電極層及汲極電極層；以及去除藉由形成源極電極層及汲極電極層被露出的氧化物半導體膜的被非晶化的區域。

作為氧化物半導體膜，可以使用包括結晶部及非晶部，並且結晶部的 c 軸在平行於氧化物半導體膜的被形成面的法線向量或表面的法線向量的方向上一致的膜。

可以用濕蝕刻去除氧化物半導體膜的被非晶化的區域的一部分。

本發明的其他方式是一種半導體裝置的製造方法，包括如下步驟：在絕緣表面上形成閘極電極層；在閘極電極層上形成閘極絕緣膜；在閘極絕緣膜上層疊形成 CAAC-OS 膜及非晶氧化物半導體膜；在非晶氧化物半導體膜上形成導電膜；藉由加工導電膜形成源極電極層及汲極電極層；以及在進行加熱處理之後，去除藉由形成源極電極層及汲極電極層被露出的非晶氧化物半導體膜。

可以用濕蝕刻去除非晶氧化物半導體膜。

本發明的其他方式是一種半導體裝置，包括：設置在基板上的閘極電極層；設置在閘極電極層上的閘極絕緣膜；設置在閘極絕緣膜上的氧化物半導體膜；以及設置在氧化物半導體膜上的源極電極層及汲極電極層，其中，氧化物半導體膜為非單晶並包括結晶部及非晶部，在氧化物半導體膜中，與源極電極層及汲極電極層的介面附近的第一

區中的相對於非晶部的結晶部的比率比第二區中的相對於非晶部的結晶部的比率低，該第二區是第一區以外的氧化物半導體膜的剩餘的區域，氧化物半導體膜至少包含銮、鎵及鋅，在閘極電極層一側包括第一層，在源極電極層或汲極電極層一側包括第二層，並且，第二層具有鎵的原子百分比為銮的原子百分比以上的原子數比。

本發明的其他方式是一種半導體裝置，包括：設置在基板上的閘極電極層；設置在閘極電極層上的閘極絕緣膜；設置在閘極絕緣膜上的氧化物半導體膜；以及設置在氧化物半導體膜上的源極電極層及汲極電極層，其中，氧化物半導體膜為非單晶並包括結晶部及非晶部，在氧化物半導體膜中，與源極電極層及汲極電極層的介面附近的第一區中的相對於非晶部的結晶部的比率比第二區中的相對於非晶部的結晶部的比率低，該第二區是第一區以外的氧化物半導體膜的剩餘的部分，氧化物半導體膜至少包含銮、鎵及鋅，在閘極電極層一側包括第一層，在源極電極層或汲極電極層一側包括第二層，並且，第一層具有銮的原子百分比大於鎵的原子百分比的原子數比。

本發明的其他方式是一種半導體裝置，包括：設置在基板上的閘極電極層；設置在閘極電極層上的閘極絕緣膜；設置在閘極絕緣膜上的氧化物半導體膜；以及設置在氧化物半導體膜上的源極電極層及汲極電極層，其中，氧化物半導體膜為非單晶並包括結晶部及非晶部，在氧化物半導體膜中，與源極電極層及汲極電極層的介面附近的第一

區中的相對於非晶部的結晶部的比率比第二區中的相對於非晶部的結晶部的比率低，該第二區是第一區以外的氧化物半導體膜的剩餘的部分，氧化物半導體膜至少包含銦、鎵及鋅，在閘極電極層一側包括第一層，在源極電極層或汲極電極層一側包括第二層，第一層的原子數比為 In : Ga : Zn=3 : 1 : 2 或其附近的原子數比，並且，第二層的原子數比為 In : Ga : Zn=1 : 1 : 1 或其附近的原子數比。

利用二次離子質譜分析法得到的第一區的氫濃度的測量值較佳為低於 $5 \times 10^{18}/\text{cm}^3$ 。

利用二次離子質譜分析法得到的第二區的氫濃度的測量值較佳為 $5 \times 10^{18}/\text{cm}^3$ 以上。

作為氧化物半導體膜，可以使用包括結晶部及非晶部，並且結晶部的 c 軸在平行於氧化物半導體膜的被形成面的法線向量或表面的法線向量的方向上一致的膜。

上述結構中的半導體裝置較佳為包括：在氧化物半導體膜、源極電極層及汲極電極層上，包括氧過剩區域的氧化物絕緣膜；以及該氧化物絕緣膜上的氧化鋁膜。

較佳為在氧化物半導體膜中，與源極電極層及汲極電極層重疊的區域的厚度比不與源極電極層及汲極電極層重疊的區域的厚度厚。

本發明的其他方式是一種半導體裝置的製造方法，包括如下步驟：在絕緣表面上形成閘極電極層；在閘極電極層上形成閘極絕緣膜；在閘極絕緣膜上形成氧化物半導體膜，該氧化物半導體膜為非單晶並包括結晶部及非晶部，

並包括閘極電極層一側的第一層及形成在第一層上的第二層；在氧化物半導體膜上形成導電膜，使得氧化物半導體膜的與導電膜的介面附近的區域非晶化；在進行加熱處理之後，藉由加工導電膜形成源極電極層及汲極電極層；以及去除藉由形成源極電極層及汲極電極層被露出的氧化物半導體膜的被非晶化的區域的一部分。第一層具有銮的原子百分比大於鎵的原子百分比的原子數比，並且第二層具有鎵的原子百分比大於銮的原子百分比的原子數比。

本發明的其他方式是一種半導體裝置的製造方法，包括如下步驟：在絕緣表面上形成閘極電極層；在閘極電極層上形成閘極絕緣膜；在閘極絕緣膜上形成氧化物半導體膜，該氧化物半導體膜為非單晶並包括結晶部及非晶部，並包括閘極電極層一側的第一層及形成在第一層上的第二層；藉由對氧化物半導體膜進行電漿處理，使氧化物半導體膜的表面附近的區域非晶化；在氧化物半導體膜上形成導電膜；在進行加熱處理之後形成源極電極層及汲極電極層；以及去除藉由形成源極電極層及汲極電極層被露出的氧化物半導體膜的被非晶化的區域的一部分。第一層具有銮的原子百分比大於鎵的原子百分比的原子數比，並且第二層具有鎵的原子百分比大於銮的原子百分比的原子數比。

作為氧化物半導體膜，可以使用非單晶並包括結晶部及非晶部，並且結晶部的 c 軸在平行於氧化物半導體膜的被形成面的法線向量或表面的法線向量的方向上一致的

膜。

可以用濕蝕刻去除氧化物半導體膜的被非晶化的區域的一部分。

根據本發明的一個方式，可以對使用氧化物半導體膜的電晶體賦予穩定的電特性來提供可靠性高的半導體裝置。

【圖式簡單說明】

在圖示中：

圖 1A 至圖 1C 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 2A 至圖 2D 是說明半導體裝置的製造方法的一個方式的剖面圖；

圖 3A 至圖 3D 是說明半導體裝置的製造方法的一個方式的剖面圖；

圖 4A 至圖 4D 是說明半導體裝置的製造方法的一個方式的剖面圖；

圖 5A 至圖 5C 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 6A 至圖 6D 是說明半導體裝置的製造方法的一個方式的剖面圖；

圖 7A 至圖 7D 是說明半導體裝置的製造方法的一個方式的剖面圖；

圖 8A 至圖 8C 是說明半導體裝置的一個方式的平面

圖及剖面圖；

圖 9A 至圖 9C 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 10A 至圖 10C 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 11A 至圖 11C 是說明半導體裝置的一個方式的平面圖及剖面圖；

圖 12A 至圖 12D 是說明半導體裝置的製造方法的一個方式的剖面圖；

圖 13A 至圖 13D 是說明半導體裝置的製造方法的一個方式的剖面圖；

圖 14A 至圖 14D 是說明半導體裝置的製造方法的一個方式的剖面圖；

圖 15A 至圖 15C 是說明半導體裝置的一個方式的平面圖；

圖 16A 和圖 16B 是說明半導體裝置的一個方式的剖面圖；

圖 17A 和圖 17B 是說明半導體裝置的一個方式的剖面圖；

圖 18A 和圖 18B 是說明半導體裝置的一個方式的電路圖及剖面圖；

圖 19A 至圖 19C 是說明電子裝置的圖；

圖 20A 至圖 20C 是說明電子裝置的圖；

圖 21 是說明半導體裝置的一個方式的剖面圖；

圖 22 是說明半導體裝置的一個方式的剖面圖。

本發明的選擇圖為圖 1B。

【實施方式】

下面，參照圖式詳細地說明本說明書所公開的發明的實施方式。但是，所屬技術領域的普通技術人員可以很容易地理解一個事實，就是本說明書所公開的發明的方式及詳細內容可以被變換為各種各樣的形式而不侷限於以下說明。並且，本說明書所公開的發明不應該被解釋為僅限定在以下所示的實施方式所記載的內容中。注意，為方便起見，附加了第一、第二等序數詞，而其並不表示製程順序或疊層順序。此外，在本說明書中該序數詞不表示用來特定發明的事項的固有名稱。

實施方式 1

在本實施方式中，參照圖 1A 至圖 1C 以及圖 21 說明半導體裝置的一個方式。在本實施方式中，作為半導體裝置的一個例子表示包括氧化物半導體膜的電晶體。

電晶體既可以採用形成有一個通道形成區的單閘結構，又可以採用形成有兩個通道形成區的雙閘（double gate）結構，還可以採用形成有三個通道形成區的三閘結構。此外，還可以採用在通道形成區的上下隔著閘極絕緣膜設置有兩個閘極電極層的雙閘（dual gate）結構。

圖 1A 至圖 1C 所示的電晶體 310 是底閘極結構（也

稱爲反交錯型電晶體)的電晶體的一個例子。圖 1A 是電晶體 310 的平面圖，圖 1B 是沿圖 1A 的 A1-A2 的剖面圖(通道長度 L 方向的剖面圖)，圖 1C 是沿圖 1A 的 B1-B2 的剖面圖(通道寬度 W 方向的剖面圖)。另外，在圖 1A 中，爲了方便起見，省略電晶體 310 的構成要素的一部分(例如，閘極絕緣膜 302 等)而進行圖示。

圖 1A 至圖 1C 所示的電晶體 310 包括：設置在具有絕緣表面的基板 300 上的閘極電極層 301；設置在閘極電極層 301 上的閘極絕緣膜 302；設置在閘極絕緣膜 302 上的與閘極電極層 301 重疊的區域中的氧化物半導體膜 303a；以及以與氧化物半導體膜 303a 接觸的方式設置的源極電極層 305a 及汲極電極層 305b。另外，以覆蓋電晶體 310 的方式設置有絕緣膜 306、絕緣膜 307 以及平坦化絕緣膜 308。

氧化物半導體膜 303a 至少包含銮。尤其是，較佳爲包含銮和鋅。

另外，氧化物半導體膜 303a 較佳爲 CAAC-OS (c-axis aligned crystalline oxide semiconductor: c 軸配向結晶氧化物半導體)膜。

CAAC-OS 膜不是完全的單晶，也不是完全的非晶。CAAC-OS 膜是包括結晶部及非晶部的結晶-非晶混合相結構的氧化物半導體膜。另外，在很多情況下該結晶部的尺寸爲能夠容納於一個邊長小於 100nm 的立方體的尺寸。另外，在使用透射電子顯微鏡 (TEM:Transmission

Electron Microscope) 觀察時的影像中，在包括在 CAAC-OS 膜中的結晶部中不能明顯地觀察所謂的晶界 (grain boundary)，非晶部與結晶部的邊界不明確。此外，在某個結晶部與其他結晶部鄰近的情況下，其邊界不明確。另外，不能利用 TEM 在 CAAC-OS 膜中觀察到晶界。因此，在 CAAC-OS 膜中，起因於晶界的電子遷移率的降低得到抑制。

包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，在從垂直於 ab 面的方向看時具有三角形或六角形的原子排列，且在從垂直於 c 軸的方向看時，金屬原子排列為層狀或者金屬原子和氧原子排列為層狀。另外，在不同結晶之間可以 a 軸與 b 軸的方向不同。在本說明書中，當只記載“垂直”時，包括 85° 以上且 95° 以下的範圍。另外，當只記載“平行”時，包括 -5° 以上且 5° 以下的範圍。

因為包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，所以有時根據 CAAC-OS 膜的形狀（被形成面的剖面形狀或表面的剖面形狀）朝向彼此不同的方向。另外，結晶部的 c 軸方向是平行於形成 CAAC-OS 膜時的被形成面的法線向量或表面的法線向量的方向。結晶部藉由進行成膜或進行成膜後的加熱處理等的晶化處理來形成。

在使用 CAAC-OS 膜的電晶體中，因照射可見光或紫外光而產生的電特性變動小。因此，該電晶體的可靠性高。

另外，在本實施方式中，氧化物半導體膜 303a 為 CAAC-OS 膜而進行說明，但是，氧化物半導體膜 303a 也可以為單晶或多晶（polycrystal）。

另外，在氧化物半導體膜 303a 中，存在有與源極電極層 305a 及汲極電極層 305b 的介面附近的區域 304b 以及其他區域 304a。例如，可以將與源極電極層 305a 及汲極電極層 305b 的介面附近的區域 304b 稱為第一區。此外，可以將其他區域 304a 稱為第二區。

當氧化物半導體膜 303a 為 CAAC-OS 膜時，氧化物半導體膜 303a 的區域 304a 中的相對於非晶部的結晶部的比率比區域 304b 中的相對於非晶部的結晶部的比率高。此外，較佳的是，區域 304a 中的結晶部的比率比區域 304a 中的非晶部的比率高，而區域 304b 中的結晶部的比率比區域 304b 中的非晶部的比率低。此外，區域 304b 也可以非晶化。

在氧化物半導體膜 303a 的區域 304a 中，與閘極電極層 301 重疊的區域形成通道。因此，氧化物半導體膜 303a 的區域 304a 較佳為減少水或氫等雜質且減少氧缺損來高度純化的區域。被高度純化的氧化物半導體（purified OS）是 i 型（本質半導體）或無限趨近於 i 型。由此，將上述氧化物半導體用於形成通道的區域的電晶體

具有關態電流顯著低的特性。此外，藉由將上述氧化物半導體用於形成通道的區域，可以抑制電晶體的臨界電壓向負方向漂移。

明確而言，利用二次離子質譜分析法（SIMS：Secondary Ion Mass Spectrometry）測量的被高度純化的氧化物半導體的氫濃度值低於 $5 \times 10^{18}/\text{cm}^3$ ，較佳為 $5 \times 10^{17}/\text{cm}^3$ 以下，更佳為 $1 \times 10^{16}/\text{cm}^3$ 以下。另外，藉由霍爾效應測量可以測量的氧化物半導體膜的載流子密度低於 $1 \times 10^{14}/\text{cm}^3$ ，較佳為低於 $1 \times 10^{12}/\text{cm}^3$ ，更佳低於 $1 \times 10^{11}/\text{cm}^3$ 。另外，氧化物半導體的帶隙為 2eV 以上，較佳為 2.5eV 以上，更佳為 3eV 以上。使用充分降低水或氫等雜質的濃度且減少氧缺損來高度純化的氧化物半導體的電晶體具有關態電流顯著低的特性。此外，藉由將上述氧化物半導體用於形成通道的區域，可以抑制臨界電壓向負方向漂移。

另外，在氧化物半導體膜 303a 與源極電極層 305a 或汲極電極層 305b 接觸的介面附近的區域 304b 中，利用二次離子質譜分析法（SIMS：Secondary Ion Mass Spectrometry）測量的氫濃度值為 $5 \times 10^{18}/\text{cm}^3$ 以上。

另外，在氧化物半導體膜 303a 與源極電極層 305a 或汲極電極層 305b 接觸的介面附近的區域 304b 中，除了氫以外，例如可能包含元素週期表中的第 15 族元素（例如氮、磷及砷）、元素週期表中的第 13 族元素（例如，硼、鋁、鎵及銦）、鎢、鉬及稀有元素（例如氦、氖、氬及

氫) 中的一種或多種。

藉由將上述元素包含在氧化物半導體膜 303a 的區域 304b 中，與區域 304a 相比，可以提高導電性。由此，可以將氧化物半導體膜 303a 的區域 304b 用作低電阻區。

另外，將氧化物半導體膜 303a 分為兩個區域，即區域 304a、304b，這意味著在電特性方面在功能上分為兩個區域。就是說，即使只有一層，也在層的內部存在有在功能上被分離的兩個區域即可，不一定需要在兩個區域存在明確的邊界。此外，氧化物半導體膜 303a 也可以採用兩層以上的疊層結構。

在氧化物半導體膜 303a 的區域 304a 中，藉由減少與閘極電極層 301 重疊的區域的氧缺損及氫，可以抑制載流子的產生。由此，由於可以抑制寄生通道的形成，所以可以抑制臨界電壓向負方向漂移。

與氧化物半導體膜 303a 接觸地設置的絕緣膜 306 較佳為氧化矽、氧化鎵、氧化鋁、氧氮化矽、氧氮化鋁等的氧化物絕緣膜。此外，由於絕緣膜 306 與氧化物半導體膜 303a 接觸，所以絕緣膜 306 較佳為具有氧過剩區域。

與絕緣膜 306 接觸地設置的絕緣膜 307 較佳為氧透過性低的膜。例如，作為絕緣膜 307 的材料較佳為使用氧化鋁、氮化矽等。藉由作為絕緣膜 307 使用氧透過性低的膜，可以抑制包含在絕緣膜 306 中的氧釋放到外部。此外，絕緣膜 307 較佳為氫透過性低的膜。藉由作為絕緣膜 307 使用氫透過性低的膜，即使從外部混入氫，也可以防止氫

擴散到氧化物半導體膜 303a。

此外，當作爲絕緣膜 307 使用氧化鋁膜時，較佳爲將氧化鋁膜的電阻率設定爲 $1 \times 10^{10} \Omega\text{m}$ 以上且 $1 \times 10^{19} \Omega\text{m}$ 以下（較佳爲 $1 \times 10^{10} \Omega\text{m}$ 以上且 $1 \times 10^{18} \Omega\text{m}$ 以下，更佳爲 $1 \times 10^{11} \Omega\text{m}$ 以上且 $1 \times 10^{15} \Omega\text{m}$ 以下）。或者，較佳爲在氧化鋁膜上層疊氧化鈦膜或氧化鎂膜，將該氧化鈦膜或氧化鎂膜的電阻率設定爲 $1 \times 10^{10} \Omega\text{m}$ 以上且 $1 \times 10^{19} \Omega\text{m}$ 以下（較佳爲 $1 \times 10^{10} \Omega\text{m}$ 以上且 $1 \times 10^{18} \Omega\text{m}$ 以下，更佳爲 $1 \times 10^{11} \Omega\text{m}$ 以上且 $1 \times 10^{15} \Omega\text{m}$ 以下）。藉由作爲絕緣膜 307 設置具有上述電阻率的膜，可以防止半導體裝置的靜電損壞。

此外，藉由將氧化鋁膜設定爲高密度（膜密度爲 3.2g/cm^3 以上，較佳爲 3.6g/cm^3 以上），可以對電晶體 310 賦予穩定的電特性，所以是更佳的。膜密度可以利用盧瑟福背散射光譜學法（RBS:Rutherford Backscattering Spectrometry)或 X 射線反射（XRR：X-Ray Reflection）測量。

當氧化鋁膜的組成以 Al_2O_x 表達時，較佳爲使用 x 爲 1 以上且 3.5 以下的氧化鋁膜。

也可以在絕緣膜 307 上形成成爲層間絕緣膜（保護絕緣膜、平坦化絕緣膜）的絕緣膜。藉由設置層間絕緣膜（保護絕緣膜、平坦化絕緣膜），可以緩和對於薄膜的絕緣膜 307 的應力。因此，可以防止絕緣膜 307 的損壞。

圖 1A 至圖 1C 示出在絕緣膜 307 上設置有平坦化絕緣膜 308 的情況。作爲平坦化絕緣膜 308 的材料可以使用

聚醯亞胺樹脂、丙烯酸樹脂、苯並環丁烯樹脂等有機材料。藉由設置平坦化絕緣膜 308 可以降低起因於電晶體 310 的表面凹凸。

此外，當作爲絕緣膜 307 使用氫透過性低的絕緣膜時，可以防止氫或水從平坦化絕緣膜 308 釋放到氧化物半導體膜 303a。

接著，參照圖 21 說明其一部分與圖 1A 至圖 1C 所示的半導體裝置不同的半導體裝置。另外，省略與圖 1A 至圖 1C 相同的部分或具有相同功能的部分的重複說明。

在圖 21 所示的半導體裝置中設置有電晶體 340 及端子 326。

圖 21 所示的電晶體 340 是具有與圖 1A 至圖 1C 所示的電晶體 310 同樣的氧化物半導體膜的底閘極結構的電晶體。

圖 21 所示的電晶體 340 的閘極電極層由氮化鉬膜 321a、銅膜 322a 及鉬膜 323a 的三層結構構成。此外，端子 326 的閘極佈線也由氮化鉬膜 321b、銅膜 322b 及鉬膜 323b 的三層結構構成。

藉由作爲閘極電極層及閘極佈線使用銅膜 322a、322b，可以降低佈線電阻。此外，藉由在銅膜 322a、322b 上分別層疊鉬膜 323a、323b，可以抑制銅擴散到閘極絕緣膜及氧化物半導體膜 303a。另外，由於鉬膜的功函數比氧化物半導體膜高，所以作爲閘極電極層使用鉬膜，可以使電晶體 340 的臨界電壓向正方向漂移，因此是較

佳的。

另外，在圖 21 所示的電晶體 340 中，閘極絕緣膜由氮化矽膜 324、氧氮化矽膜 325 的兩層結構構成。

藉由作為閘極絕緣膜使用氮化矽膜 324，可以抑制金屬或水等從基板 300、閘極電極層、閘極佈線侵入到氧化物半導體膜 303a。

此外，在圖 21 所示的端子 326 中，在閘極絕緣膜中設置有開口，藉由該開口而閘極佈線與電極層 305c 連接。

此外，與圖 1A 至圖 1C 所示的半導體裝置同樣地，在圖 21 所示的半導體裝置中，以覆蓋電晶體 340 及端子 326 上的方式也設置有絕緣膜 306、絕緣膜 307 及平坦化絕緣膜 308。作為絕緣膜 306 例如較佳為使用具有氧過剩區域的氧氮化矽膜，作為絕緣膜 307 例如較佳為使用氧化鋁膜，作為平坦化絕緣膜 308 例如較佳為使用丙烯酸樹脂的膜。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

實施方式 2

在本實施方式中，參照圖 2A 至圖 3D 說明包括圖 1A 至圖 1C 所示的電晶體 310 的半導體裝置的製造方法的一個例子。

首先，準備具有絕緣表面的基板 300。

對可用作基板 300 的基板沒有特別的限制，但是基板 300 需要至少具有能夠承受後面進行的加熱處理的程度的耐熱性。例如，可以使用玻璃基板如硼矽酸鋇玻璃和硼矽酸鋁玻璃等、陶瓷基板、石英基板、藍寶石基板等。另外，作為基板 300，也可以採用：以矽、碳化矽等為材料的單晶半導體基板或多晶半導體基板；以矽鍺等為材料的化合物半導體基板；或 SOI 基板等，並且也可以在這些基板上設置有半導體元件。

另外，作為基板 300 也可以使用撓性基板來製造半導體裝置。為了製造具有撓性的半導體裝置，既可以直接在撓性基板上製造包括氧化物半導體膜 303a 的電晶體 310，又可以在其他製造基板上製造包括氧化物半導體膜 303a 的電晶體 310，然後將該電晶體從製造基板剝離且轉置到撓性基板上。注意，為了將電晶體從製造基板剝離並轉置到撓性基板上，較佳為在製造基板與包括氧化物半導體膜 303a 的電晶體 310 之間設置剝離層（例如，鎢）。

接著，也可以在基板 300 上形成用作基底膜的絕緣膜。作為絕緣膜，可以藉由電漿 CVD（Chemical Vapor Deposition）法或濺射法並使用氧化矽、氧氮化矽、氧化鋁、氧氮化鋁、氧化鉛、氧化鎘等氧化物絕緣材料；氮化矽、氮氧化矽、氮化鋁、氮氧化鋁等氮化物絕緣材料；或它們的混合材料來形成單層或疊層的絕緣膜。

作為絕緣膜，例如較佳為使用氮化矽膜和氧氮化矽膜的疊層結構。藉由使用氮化矽膜，可以抑制金屬和氫等從

基板侵入到後面形成的氧化物半導體膜。另外，藉由使用氮化矽膜，可以當後面形成閘極電極層時抑制由於蝕刻而基板 300 的一部分被去除且基板 300 的成分侵入到後面形成的氧化物半導體膜。

接著，在基板 300 上形成用作閘極電極層（包括用與此相同的層形成的佈線）的導電膜。

可以藉由濺射法或電漿 CVD 法形成導電膜。作為導電膜可以使用鉬、鈦、鉭、鎢、鋁、銅、鉻、鈹、鈳等的金屬材料或以這些材料為主要成分的合金材料。另外，作為導電膜可以使用氧化銻-氧化錫、包含氧化鎢的銻氧化物、包含氧化鎢的銻鋅氧化物、包含氧化鈦的銻氧化物、包含氧化鈦的銻錫氧化物、氧化銻-氧化鋅以及添加有氮化矽的銻錫氧化物等導電材料。另外，作為導電膜可以使用上述導電材料形成單層結構或疊層結構。

在形成單層結構的導電膜的情況下，例如形成膜厚度為 100nm 的鎢膜，即可。在形成疊層結構的導電膜的情況下，例如形成膜厚度為 30nm 的氮化鎢膜、膜厚度為 200nm 的銅膜以及膜厚度為 30nm 的鎢膜，即可。另外，也可以形成膜厚度為 30nm 的鉬膜代替膜厚度為 30nm 的鎢膜。藉由使用銅膜，可以降低佈線電阻。另外，藉由在銅膜上形成鎢膜或鉬膜，可以防止銅擴散。另外，由於鎢膜或鉬膜的功函數比氧化物半導體高，所以當作為閘極電極層使用鎢膜或鉬膜時，可以使電晶體的臨界電壓向正方向漂移，因此是較佳的。注意，後面形成的閘極絕緣膜只

要能夠防止銅擴散，就也可以不形成鎢膜及鋁膜。

接著，利用光微影製程在導電膜上形成光阻遮罩，並藉由選擇性的蝕刻形成閘極電極層 301。在形成閘極電極層 301 之後，去除光阻遮罩。作為導電膜的蝕刻，可以使用乾蝕刻和濕蝕刻中的一者或兩者。

這裏，也可以進行去除當去除光阻遮罩時生成的污染物的處理（雜質去除處理）。作為雜質去除處理，可以利用：使用氧、一氧化二氮或稀有氣體（典型的有氬）的電漿處理；或者使用稀釋氫氟酸、水、顯影液或 TMAH 溶液的溶液處理等。

接著，也可以對基板 300 及閘極電極層 301 進行加熱處理。例如，也可以利用電爐以 350°C 以上且 500°C 以下的溫度進行 30 分鐘至 1 小時的加熱處理。藉由加熱處理，可以去除包含在基板 300 及閘極電極層 301 中的氬及水等。

注意，加熱處理裝置不侷限於電爐，還可以利用電阻發熱體等的發熱體所產生的熱傳導或熱輻射加熱被處理物的裝置。例如，可以使用 LRTA（Lamp Rapid Thermal Anneal：燈快速熱退火）裝置、GRTA（Gas Rapid Thermal Anneal：氣體快速熱退火）裝置等的 RTA（Rapid Thermal Anneal：快速熱退火）裝置。LRTA 裝置是利用從燈如鹵素燈、金屬鹵化物燈、氬弧燈、碳弧燈、高壓鈉燈或高壓汞燈等發出的光（電磁波）的輻射加熱被處理物的裝置。GRTA 裝置是利用高溫的氣體進行加熱處理的裝

置。作為高溫氣體，使用氬等的稀有氣體或氮那樣的即使進行加熱處理也不與被處理物起反應的惰性氣體。例如，在使用 GRTA 裝置進行加熱處理的情況下，以 650°C 進行 1 分鐘至 5 分鐘的加熱處理，即可。

接著，在閘極電極層 301 上形成閘極絕緣膜 302（參照圖 2A）。

注意，為了提高閘極絕緣膜 302 的覆蓋性，也可以對閘極電極層 301 表面進行平坦化處理。尤其是當作為閘極絕緣膜 302 使用厚度較薄的絕緣膜時，較佳閘極電極層 301 表面具有良好的平坦性。

將閘極絕緣膜 302 的厚度設定為 1nm 以上且 300nm 以下，並且可以適當地利用濺射法、MBE（Molecular Beam Epitaxy：分子束磊晶）法、CVD（Chemical Vapor Deposition：化學氣相沉積）法、PECVD（Plasma-Enhanced Chemical Vapor Deposition：電漿化學氣相沉積）法、脈衝雷射沉積法、ALD（Atomic Layer Deposition：原子層沉積）法等。

作為閘極絕緣膜 302 可以使用氧化矽、氧化鎵、氧化鋁、氮化矽、氧氮化矽、氧氮化鋁或氮氧化矽。此外，藉由作為閘極絕緣膜 302 使用氧化鈾、氧化釷、矽酸鈾（ HfSi_xO_y （ $x>0$ ， $y>0$ ））、添加有氮的矽酸鈾（ HfSiO_xN_y （ $x>0$ 、 $y>0$ ））、鋁酸鈾（ HfAl_xO_y （ $x>0$ 、 $y>0$ ））以及氧化鑰等 high-k 材料，可以降低閘極漏電流。另外，閘極絕緣膜 302 可以使用上述材料形成單層結構或疊層結

構。

在形成單層結構的閘極絕緣膜 302 的情況下，形成膜厚度為 200nm 的氧氮化矽膜，即可。另外，在形成疊層結構的閘極絕緣膜 302 的情況下，形成膜厚度為 50nm 的氮化矽膜和膜厚度為 200nm 的氧氮化矽膜，即可。藉由使用氮化矽膜，可以抑制金屬和水等從基板及閘極電極層 301 侵入到後面形成的氧化物半導體膜。

接著，也可以對基板 300、閘極電極層 301 以及閘極絕緣膜 302 進行加熱處理。例如，使用 GRTA 裝置以 650℃ 進行 1 分鐘至 5 分鐘的加熱處理，即可。另外，也可以利用電爐以 350℃ 以上且 500℃ 以下的溫度進行 30 分鐘至 1 小時的加熱處理。藉由加熱處理，可以去除包含在閘極絕緣膜 302 中的氫及水等。

接著，也可以進行對閘極絕緣膜 302 引入氧的處理（也稱為氧摻雜處理或氧注入處理）。藉由進行引入氧的處理，包括氧過剩區域的閘極絕緣膜 302 被形成。

上述氧至少包含氧自由基、臭氧、氧原子、氧離子（包括分子離子、簇離子）中的任一種。藉由對進行了脫水化處理或脫氫化處理的閘極絕緣膜 302 進行氧摻雜處理，可以使閘極絕緣膜 302 中含有氧，也可以填補因上述熱處理而可能會脫離的氧，並且可以形成氧過剩區域。

作為對閘極絕緣膜 302 引入氧的方法，例如可以使用離子植入法、離子摻雜法、電漿浸沒式離子植入法、電漿處理等。另外，作為離子植入法，也可以使用氣體簇離子

束。另外，既可對閘極絕緣膜 302 的整個表面藉由一次的處理進行氧的引入，又可例如使用線狀離子束進行氧的引入。在使用線狀離子束的情況下，藉由相對地移動（掃描）基板或離子束，能夠對閘極絕緣膜 302 的整個表面引入氧。另外，作為電漿處理也可以使用灰化處理。

作為氧的供應氣體，使用包含 O 的氣體即可，例如可以使用 O₂ 氣體、N₂O 氣體、CO₂ 氣體、CO 氣體、NO₂ 氣體等。注意，也可以使氧的供應氣體中包含稀有氣體（例如 Ar）。

另外，例如當藉由離子植入法進行氧的引入時，將氧的劑量較佳為設定為 1×10^{13} ions/cm² 以上且 5×10^{16} ions/cm² 以下，氧摻雜處理之後的閘極絕緣膜 302 中的氧的含量較佳為超過閘極絕緣膜 302 的化學計量組成。另外，氧含量比上述化學計量組成多得多的區域存在於閘極絕緣膜 302 的一部分中，即可。另外，根據注入條件來適當地控制氧的注入深度，即可。

藉由以接觸於後面形成的氧化物半導體膜 303 的方式設置成為氧的供應源的包含過剩的氧的閘極絕緣膜 302 並後面進行加熱處理，來可以將氧從該閘極絕緣膜 302 脫離並供應到氧化物半導體膜 303。由此，能夠減少氧化物半導體膜 303 中的氧缺損。

注意，對閘極絕緣膜 302 引入氧的處理既可在閘極絕緣膜 302 的加熱處理之前進行，又可在閘極絕緣膜 302 的加熱處理之前後進行。

接著，在閘極絕緣膜 302 上形成氧化物半導體膜 303（參照圖 2B）。

較佳用作氧化物半導體膜 303 的氧化物半導體至少包含銦（In）。尤其是較佳為包含銦及鋅（Zn）。另外，作為降低使用該氧化物半導體的電晶體的電特性的偏差的穩定劑，除了上述元素以外較佳為還包含鎵（Ga）。另外，作為穩定劑較佳為包含錫（Sn）、鈦（Hf）、鋁（Al）、銪（Zr）中的任何一種或多種。

另外，作為其他穩定劑，也可以包含鑰系元素的鑰（La）、銻（Ce）、鏷（Pr）、釹（Nd）、釷（Sm）、鈾（Eu）、釷（Gd）、錽（Tb）、鐳（Dy）、釹（Ho）、銩（Er）、銩（Tm）、鐳（Yb）、鑰（Lu）中的任何一種或多種。

例如，作為氧化物半導體可以使用氧化銦；氧化錫；氧化鋅；二元金屬氧化物如 In-Zn 類氧化物、In-Mg 類氧化物、In-Ga 類氧化物；三元金屬氧化物如 In-Ga-Zn 類氧化物（也稱為 IGZO）、In-Al-Zn 類氧化物、In-Sn-Zn 類氧化物、In-Hf-Zn 類氧化物、In-La-Zn 類氧化物、In-Ce-Zn 類氧化物、In-Pr-Zn 類氧化物、In-Nd-Zn 類氧化物、In-Sm-Zn 類氧化物、In-Eu-Zn 類氧化物、In-Gd-Zn 類氧化物、In-Tb-Zn 類氧化物、In-Dy-Zn 類氧化物、In-Ho-Zn 類氧化物、In-Er-Zn 類氧化物、In-Tm-Zn 類氧化物、In-Yb-Zn 類氧化物、In-Lu-Zn 類氧化物；以及四元金屬氧化物如 In-Sn-Ga-Zn 類氧化物、In-Hf-Ga-Zn 類氧化物、In-

Al-Ga-Zn 類氧化物、In-Sn-Al-Zn 類氧化物、In-Sn-Hf-Zn 類氧化物、In-Hf-Al-Zn 類氧化物。

例如，In-Ga-Zn 類氧化物是指以 In、Ga 及 Zn 為主要成分的氧化物，並且對於 In、Ga 及 Zn 的比率沒有限制。此外，也可以包含 In、Ga、Zn 以外的金屬元素。

另外，作為氧化物半導體，也可以使用表示為 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$ 且 m 不是整數) 的材料。注意，M 表示選自 Ga、Fe、Mn 和 Co 中的一種或多種金屬元素。另外，作為氧化物半導體，也可以使用表示為 $\text{In}_2\text{SnO}_5(\text{ZnO})_n$ ($n > 0$ 且 n 是整數) 的材料。

例如，可以使用原子數比為 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ ($=1/3:1/3:1/3$)、 $\text{In}:\text{Ga}:\text{Zn}=2:2:1$ ($=2/5:2/5:1/5$)、 $\text{In}:\text{Ga}:\text{Zn}=3:1:2$ ($=1/2:1/6:1/3$) 的 In-Ga-Zn 類氧化物或與其類似的組成的氧化物。或者，較佳為使用其原子數比為 $\text{In}:\text{Sn}:\text{Zn}=1:1:1$ ($=1/3:1/3:1/3$)、 $\text{In}:\text{Sn}:\text{Zn}=2:1:3$ ($=1/3:1/6:1/2$) 或 $\text{In}:\text{Sn}:\text{Zn}=2:1:5$ ($=1/4:1/8:5/8$) 的 In-Sn-Zn 氧化物或其組成附近的氧化物。

但是，使用含有銮的氧化物半導體的電晶體不侷限於此，根據所需要的電特性（場效應遷移率、臨界值、偏差等）而使用適當的組成的材料，即可。另外，較佳為採用適當的載流子濃度、雜質濃度、缺陷密度、金屬元素及氧的原子數比、原子間距離以及密度等，以得到所需要的電特性。

例如，使用 In-Sn-Zn 類氧化物半導體的電晶體可以

比較容易地得到高場效應遷移率。但是，在使用 In-Ga-Zn 類氧化物半導體的電晶體中也可以藉由減小塊體內缺陷密度提高場效應遷移率。

注意，例如 In、Ga、Zn 的原子數比為 In : Ga : Zn = a : b : c (a+b+c=1) 的氧化物的組成近於原子數比為 In : Ga : Zn = A : B : C (A+B+C=1) 的氧化物的組成是指 a、b、c 滿足 $(a-A)^2 + (b-B)^2 + (c-C)^2 \leq r^2$ 的關係。作為 r，例如設定為 0.05，即可。其他氧化物也是同樣的。

另外，氧化物半導體膜 303 較佳為 CAAC-OS (c-axis aligned crystalline oxide semiconductor : c 軸配向結晶氧化物半導體) 膜。另外，氧化物半導體膜 303 也可以為單晶或多晶 (polycrystal) 。

另外，像 CAAC-OS 膜那樣的包括結晶部的氧化物半導體膜可以進一步降低塊體內缺陷，藉由提高表面的平坦性，可以得到處於非晶狀態的氧化物半導體的遷移率以上的遷移率。為了提高表面的平坦性，較佳為在平坦的表面上形成氧化物半導體膜 303，明確地說，較佳的是，在平均面粗糙度 (Ra) 為 1nm 以下，較佳為 0.3nm 以下，更佳為 0.1nm 以下的表面上形成氧化物半導體膜 303。

注意，Ra 是將 JIS B 0601 : 2001 (ISO4287 : 1997) 中定義的算術平均粗糙度擴大為三維以使其能夠應用於曲面，可以將它表示為“將從基準面到指定面的偏差的絕對值平均而得的值”，以如下數式定義。

$$Ra = \frac{1}{S_0} \int_{y_1}^{y_2} \int_{x_1}^{x_2} |f(x, y) - Z_0| dx dy$$

這裏，指定面是指成爲測量粗糙度對象的面，並且是以座標 $(x_1, y_1, f(x_1, y_1))$ 、 $(x_1, y_2, f(x_1, y_2))$ 、 $(x_2, y_1, f(x_2, y_1))$ 、 $(x_2, y_2, f(x_2, y_2))$ 的四點表示的四角形的區域，指定面投影在 xy 平面的長方形的面積爲 S_0 ，基準面的高度（指定面的平均高度）爲 Z_0 。可以利用原子力顯微鏡（AFM:Atomic Force Microscope）測定 Ra 。

爲了提高氧化物半導體膜 303 表面的平坦性，較佳爲對閘極絕緣膜 302 中的與氧化物半導體膜 303 接觸的區域進行平坦化處理。對平坦化處理沒有特別的限制，而作爲平坦化處理可以使用拋光處理（例如，化學機械拋光法（Chemical Mechanical Polishing：CMP））、乾蝕刻處理及電漿處理。

作爲電漿處理，例如可以進行引入氬氣體來產生電漿的反濺射。反濺射是指使用 RF 電源在氬氛圍下對基板一側施加電壓來在基板附近形成電漿以進行表面改性的方法。另外，也可以使用氮、氬、氧等代替氬氛圍。藉由進行反濺射，可以去除附著於閘極絕緣膜 302 表面的粉狀物質（也稱爲微粒、塵屑）。

作爲平坦化處理，既可以進行多次的拋光處理、乾蝕刻處理以及電漿處理，又可以將上述處理組合進行。此外，當組合進行時，對製程順序也沒有特別的限制，可以根

據閘極絕緣膜 302 表面的凹凸狀態適當地設定。

較佳為將氧化物半導體膜 303 的膜厚度設定為 1nm 以上且 200nm 以下，更佳為 5nm 以上且 50nm 以下。另外，可以藉由適當地使用濺射法、分子束磊晶（MBE）法、CVD 法、脈衝雷射沉積法、原子層沉積（ALD）法等形成氧化物半導體膜 303。

另外，包含在氧化物半導體膜 303 中的氫濃度或水濃度較佳為盡可能地低。這是因為如下緣故：當氫濃度高時，包含在氧化物半導體中的元素與氫接合，氫的一部分成為施體，而產生作為載流子的電子。

因此，在形成氧化物半導體膜 303 的製程中，為了在氧化物半導體膜 303 中儘量不包含氫或水，較佳為作為形成氧化物半導體膜 303 的預處理，在濺射裝置的預熱室中對形成有閘極絕緣膜 302 的基板進行預熱，使附著在基板及閘極絕緣膜 302 中的氫或水等雜質脫離而排出。設置在預熱室中的排氣單元較佳是低溫泵。

此外，較佳為以在成膜時包含多量的氧的條件（例如，在氧為 30%至 100%的氛圍下利用濺射法進行成膜等）形成膜，使氧化物半導體膜 303 為包含多量的氧（較佳為包含相對於在氧化物半導體為結晶狀態的化學計量的成分比氧的含有量過剩的區域）的膜。

作為在形成氧化物半導體膜 303 時使用的濺射氣體，較佳為使用去除了氫、水、羥基或氫化物等雜質的高純度氣體。

在保持為減壓狀態的成膜室中保持基板。然後，在去除成膜室內的殘留水分的同時引入去除了氫和水的濺射氣體，使用上述靶材以 130°C 以上且 700°C 以下的溫度在閘極絕緣膜 302 上形成氧化物半導體膜 303。為了去除成膜室內的殘留水分，較佳為使用吸附型的真空泵，例如低溫泵、離子泵、鈦昇華泵。此外，作為排氣單元，也可以使用添加有冷阱的渦輪泵。因為在使用低溫泵進行排氣的成膜室中，例如氫原子、水 (H_2O) 等包含氫原子的化合物等被排出（更佳的是，包含碳原子的化合物也被排出），所以可以降低包含在該成膜室中形成的氧化物半導體膜 303 中的氫、水、羥基或氫化物等雜質的濃度。

另外，在本實施方式中，作為氧化物半導體膜 303 藉由利用裝有 AC 電源裝置的濺射裝置的濺射法形成 35nm 厚的 In-Ga-Zn 類氧化物膜（也稱為 IGZO 膜）。在本實施方式中，使用原子數比為 $\text{In}:\text{Ga}:\text{Zn}=3:1:2$ 的 In-Ga-Zn 類氧化物靶材。注意，成膜條件為如下：氧及氫氛圍下（氧流量比率為 50%）；壓力為 0.4Pa ；電源電力為 0.5kW ；以及基板溫度為 200°C 。

另外，較佳為在形成閘極絕緣膜 302 之後以將閘極絕緣膜 302 不暴露於大氣的方式連續形成閘極絕緣膜 302 和氧化物半導體膜 303。藉由以將閘極絕緣膜 302 不暴露於大氣的方式連續形成閘極絕緣膜 302 和氧化物半導體膜 303，可以防止氫或水分等雜質附著於閘極絕緣膜 302 表面。

這裏，也可以對氧化物半導體膜 303 進行用來去除氫（包括水及羥基）（脫水化或脫氫化）的加熱處理。將加熱處理的溫度設定為 300℃ 以上且 700℃ 以下，或低於基板的應變點。可以在減壓下或氮氛圍下等進行加熱處理。

在本實施方式中，將基板引入到加熱處理裝置之一的電爐中，在氮氛圍下以 450℃ 對氧化物半導體膜 303 進行 1 小時的加熱處理，並且在氮及氧氛圍下以 450℃ 對氧化物半導體膜 303 進行 1 小時的加熱處理。

注意，加熱處理裝置不侷限於電爐，還可以利用電阻發熱體等的發熱體所產生的熱傳導或熱輻射加熱被處理物的裝置。例如，可以使用 LRTA 裝置、GRTA 裝置等的 RTA 裝置。例如，作為加熱處理，也可以進行如下 GRTA，即將基板放入加熱為 650℃ 至 700℃ 的高溫的惰性氣體中，在加熱幾分鐘之後，將基板從惰性氣體中取出。

另外，在加熱處理中，較佳為在氮或氫、氬、氫等的稀有氣體中不包含水、氫等。或者，較佳為將引入到加熱處理裝置中的氮或氫、氬、氫等的稀有氣體的純度設定為 6N（99.9999%）以上，較佳為設定為 7N（99.99999%）以上（即，將雜質濃度設定為 1ppm 以下，較佳為設定為 0.1ppm 以下）。

另外，在藉由加熱處理對氧化物半導體膜 303 進行加熱之後，也可以對相同的爐內引入高純度的氧氣體、高純度的一氧化二氮氣體或超乾燥空氣（使用 CRDS（cavity ring-down laser spectroscopy：光腔衰蕩光譜法）方式的

露點儀進行測量時的水分量是 20ppm（露點換算， -55°C ）以下，較佳的是 1ppm 以下，更佳的是 10ppb 以下的空氣）。較佳為在氧氣體或一氧化二氮氣體中不包含水、氫等。或者，較佳為將引入到加熱處理裝置的氧氣體或一氧化二氮氣體的純度設定為 6N 以上，較佳為 7N 以上（也就是說，將氧氣體或一氧化二氮氣體中的雜質濃度設定為 1ppm 以下，較佳為設定為 0.1ppm 以下）。藉由利用氧氣體或一氧化二氮氣體供給由於脫水化或脫氫化處理中的雜質排出製程而同時被減少的構成氧化物半導體的主要成分材料的氧，可以減少氧化物半導體膜 303 的氧缺損。

注意，用來脫水化或脫氫化的加熱處理在將氧化物半導體膜加工為島狀之前或者在加工為島狀之後進行，即可。另外，用來脫水化或脫氫化的加熱處理既可以進行多次，又可以兼作其他加熱處理。另外，藉由對氧化物半導體膜 303 進行加熱處理，可以提高氧化物半導體膜 303 的結晶性。

藉由在將氧化物半導體膜 303 加工為島狀之前，即在氧化物半導體膜 303 覆蓋閘極絕緣膜 302 的狀態下進行用來脫水化或脫氫化的加熱處理，可以防止因加熱處理而將包含在閘極絕緣膜 302 中的氧釋放到外部。

接著，藉由光微影製程在氧化物半導體膜 303 上形成光阻遮罩，對氧化物半導體膜 303 選擇性地進行蝕刻來形成島狀氧化物半導體膜 303a（參照圖 2C）。在形成島狀氧化物半導體膜 303a 之後去除光阻遮罩。也可以藉由噴

墨法形成用來形成島狀氧化物半導體膜 303a 的光阻遮罩。當藉由噴墨法來形成光阻遮罩時，不使用光罩，因此可以減少製造成本。

作為氧化物半導體膜 303 的蝕刻，可以使用乾蝕刻和濕蝕刻中的一者或兩者。例如，作為用於氧化物半導體膜 303 的濕蝕刻的蝕刻劑，可以使用磷酸、醋酸以及硝酸的混合溶液等。此外，也可以使用 ITO-07N（關東化學株式會社製造）。另外，也可以藉由 ICP（Inductively Coupled Plasma: 電感耦合電漿）蝕刻法的乾蝕刻進行蝕刻加工。

接著，在閘極絕緣膜 302 及氧化物半導體膜 303a 上形成後面成為源極電極層及汲極電極層（包括由與此相同的層形成的佈線）的導電膜 305（參照圖 2D）。

可以藉由濺射法或電漿 CVD 法形成導電膜 305。作為導電膜 305 可以使用鉬、鈦、鉭、鎢、鋁、銅、鉻、鈹、銦等的金屬材料或以這些材料為主要成分的合金材料。另外，作為導電膜 305 可以使用氧化銻-氧化錫、包含氧化鎢的銻氧化物、包含氧化鎢的銻鋅氧化物、包含氧化鈦的銻氧化物、包含氧化鈦的銻錫氧化物、氧化銻-氧化鋅以及添加有氧化矽的銻錫氧化物等導電材料。導電膜 305 可以用單層結構或疊層結構形成。

在本實施方式中，採用 50nm 厚的鎢膜、400nm 厚的鋁膜以及 100nm 厚的鈦膜的三層結構形成導電膜 305。

在氧化物半導體膜 303a 是 CAAC-OS 膜的情況下，由

於形成導電膜 305 而導致氧化物半導體膜 303a 的與導電膜 305 的介面附近的區域 304b 中的結晶部的結晶結構變成無序。由此，與區域 304a 中的相對於非晶部的結晶部的比率相比，區域 304b 中的相對於非晶部的結晶部的比率降低。或者，區域 304b 中的結晶部被破壞並被非晶化。另外，在氧化物半導體膜 303a 是單晶或多晶等具有結晶性的膜的情況下，氧化物半導體膜 303a 的與導電膜 305 的介面附近的區域 304b 中的結晶的結晶結構變成無序，而導致結晶性降低並有時被非晶化。

在氧化物半導體膜 303a 中，結晶部或結晶的結晶結構變成無序的區域 304b 形成在氧化物半導體膜 303a 的表面至幾 nm 的厚度中。區域 304b 中的結晶部或結晶的結晶結構變成無序，由此導致懸空鍵、晶格的變形、空孔以及氧缺損增加。

於是，使氫移動到區域 304b 中的懸空鍵、晶格的變形、空孔以及氧缺損中。藉由對氧化物半導體膜 303a 進行加熱處理，包含在氧化物半導體膜 303a 的區域 304a 中的氫利用熱移動並被吸引到區域 304b 中。

用來使氫移動到氧化物半導體膜 303a 的區域 304b 中的加熱處理例如以 100°C 以上且基板的應變點以下的溫度，較佳為以 200°C 以上且 650°C 以下的溫度進行。

藉由利用加熱處理將包含在氧化物半導體膜 303a 的區域 304a 中的氫吸引到區域 304b 中，可以降低區域 304a 中的氫濃度。另外，因為移動到氧化物半導體膜 303a 的

區域 304b 中的氫穩定化，所以該氫不容易再次擴散到區域 304a 中。由此，在氧化物半導體膜 303a 的區域 304b 中，氫濃度得到提高。當區域 304b 的氫濃度得到提高時，與區域 304a 相比，可以提高區域 304b 的導電性。結果，可以將氧化物半導體膜 303a 的區域 304b 用作低電阻區。

用來使氫移動到區域 304b 中的加熱處理既可在形成源極電極層及汲極電極層之後進行，又可在形成源極電極層及汲極電極層之前後進行。另外，用來使氫從區域 304a 移動到區域 304b 中的加熱處理既可進行多次，又可兼作其他加熱處理。

接著，藉由光微影製程在導電膜 305 上形成光阻遮罩，並且對導電膜 305 選擇性地進行蝕刻來形成源極電極層 305a 及汲極電極層 305b（參照圖 3A）。此時，氧化物半導體膜 303a 的區域 304b 被露出。在形成源極電極層 305a 及汲極電極層 305b 之後，去除光阻遮罩。導電膜 305 的蝕刻可以採用乾蝕刻和濕蝕刻中的一者或兩者。

因為由氧化物半導體膜 303a 的區域 304b 中的結晶部或結晶被破壞而導致懸空鍵、晶格的變形、空孔以及氧缺損增加，結果氫被吸引，所以氧化物半導體膜 303a 的區域 304b 中的氫濃度比區域 304a 高。因此，當在存在有氫濃度高的區域 304b 的狀態下製造電晶體時，有時給該電晶體帶來負面影響。例如，當在氧化物半導體膜 303a 的側端部或背通道被形成的區域中存在有氫濃度高的區域時

，有可能由於在該區域中蓄積起因於氫或氧缺損產生的載流子，而導致寄生通道被形成，容易產生洩漏電流，並且臨界電壓變動。

另外，作為形成在氧化物半導體膜 303a 上的導電膜 305 的蝕刻，較佳為採用使用包含鹵素的蝕刻氣體的電漿處理。但是，當氧化物半導體膜暴露於包含鹵素的蝕刻氣體時，有可能氧化物半導體膜 303a 中的氧因被包含在上述蝕刻氣體中的鹵素（例如，氟、氯）抽出，而在經過電漿處理的氧化物半導體膜 303a 的表面附近形成氧缺損。另外，當在蝕刻製程之後氧化物半導體膜 303a 表面及其附近殘留有包含在蝕刻氣體中的鹵素時，有可能在氧化物半導體膜 303a 中形成氧缺損。當在氧化物半導體膜 303a 中產生氧缺損時，氧化物半導體膜 303a 的頂面（背通道）一側及側端部低電阻化（n 型化）而有可能導致寄生通道的形成。

另外，當形成導電膜 305 時，有時包含在導電膜 305 中的元素添加到氧化物半導體膜 303a 中。

於是，為了防止氧化物半導體膜的背通道一側及側端部低電阻化而形成寄生通道，而去除由於源極電極層 305a 及汲極電極層 305b 的形成而露出的區域 304b（參照圖 3B）。在區域 304b 的去除製程中，較佳為使氧化物半導體膜 303a 的蝕刻條件最適化以防止氧化物半導體膜 303a 被蝕刻而消失或斷開。

作為區域 304b 的去除製程，可以利用：使用氧、一

氧化二氮或稀有氣體（典型的有氫）的電漿處理；或者使用稀釋氫氟酸、水、顯影液或 TMAH 溶液的溶液處理等。另外，作為稀釋氫氟酸，例如，當使用 $1/10^3$ 稀釋氫氟酸（氫氟酸：0.05%）對 IGZO 膜進行處理時，1 秒鐘膜厚度減少 1nm 至 3nm，並且當使用 $2/10^5$ 稀釋氫氟酸（氫氟酸：0.0025%）對 IGZO 膜進行處理時，1 秒鐘膜厚度減少 0.1nm 左右。在本實施方式中，作為結晶結構變成無序的區域 304b 的去除製程，進行使用稀釋氫氟酸的溶液處理（濕蝕刻）。

藉由在氧化物半導體膜 303a 的側端部及背通道被形成的區域中，去除結晶部或結晶被破壞的氫濃度比區域 304a 高的區域 304b，可以使氫濃度得到降低的區域 304a 露出。由此可以防止寄生通道的形成，並且可以抑制洩漏電流的產生及臨界電壓的變動。另外，即使在氧化物半導體膜 303a 與源極電極層 305a 或汲極電極層 305b 之間的介面附近的區域 304b 中，氫濃度高，並且存在有鹵素，也可以將該區域用作低電阻區。

因為氧化物半導體膜 303a 的區域 304b 的一部分被去除，所以在氧化物半導體膜 303a 中，與源極電極層 305a 或汲極電極層 305b 重疊的區域的厚度比與源極電極層 305a 或汲極電極層 305b 不重疊的區域的厚度厚。

藉由在氧化物半導體膜 303a 的側端部及背通道被形成的區域中，去除結晶結構變成無序的區域 304b，可以還去除當加工源極電極層 305a 及汲極電極層 305b 時產生

的污染物及當去除光阻遮罩時產生的污染物。

藉由以上製程，可以製造電晶體 310（參照圖 3B）。

接著，在氧化物半導體膜 303a、源極電極層 305a 及汲極電極層 305b 上形成絕緣膜 306（參照圖 3C）。

絕緣膜 306 可以藉由電漿 CVD 法、濺射法形成。作為絕緣膜 306，例如可以使用氧化矽、氧化鎵、氧化鋁、氮化矽、氧氮化矽、氧氮化鋁等。

注意，作為絕緣膜 306，可以使用包含氮的氧化物絕緣膜（例如，包含氮的氧化矽膜、包含氮的氧化鋁膜）等。包含在氧化物絕緣膜中的氮濃度為 0.01at.%以上即可，較佳為 0.1at.%以上且 50at.%以下，更佳為 0.5at.%以上且 15at.%以下即可。在氧化矽膜中以上述濃度包含氮的膜有時也稱為氧氮化矽膜。

在本實施方式中，作為絕緣膜 306，藉由電漿 CVD 法形成氧氮化矽膜。關於絕緣膜 306 的成膜條件，例如可以採用如下條件：SiH₄ 和 N₂O 的氣體流量比為 SiH₄：N₂O=30：4000；壓力為 200Pa；RF 電源功率（電源輸出）為 150W；基板溫度為 220℃±15℃。另外，將絕緣膜 306 的膜厚度設定為 50nm 以上且 100nm 以下，即可。

這裏，較佳為對絕緣膜 306 進行藉由熱處理的脫水化或脫氫化處理。在本實施方式中，作為絕緣膜 306 的成膜氣體使用包含氫的氣體。但是，因為對絕緣膜 306 進行脫水化或脫氫化處理，所以可以去除絕緣膜 306 中的氫。因此，可以適當地使用電漿 CVD 法。電漿 CVD 法由於不但

在成膜時灰塵等不容易附著並混入到膜中，而且能夠以比較快的沈積速度進行成膜，所以可以實現厚膜化及高生產性。

將加熱處理的溫度設定為 300℃ 以上且 700℃ 以下，或低於基板的應變點。較佳熱處理的溫度高於絕緣膜 306 的成膜溫度，這樣脫水化或脫氫化的效果高。例如，對加熱處理裝置之一的電爐引入基板，且在氮氛圍下以 450℃ 對絕緣膜 306 進行 1 小時的熱處理。

藉由加熱處理可以進行絕緣膜 306 的脫水化或脫氫化，且可以形成去除了氫或水等雜質的絕緣膜。

藉由進行用來脫水化或脫氫化的熱處理，可以去除並減少包含在絕緣膜 306 中的水、氫等雜質。藉由使絕緣膜 306 成爲盡可能地不包含氫的膜，可以抑制氫侵入到氧化物半導體膜 303a，並抑制電晶體 310 的特性變動，從而電晶體 310 可以具有穩定的電特性。

另外，因爲後面形成的絕緣膜 307 較佳爲具有不使氫或水等透過的阻擋功能，所以較佳爲在形成絕緣膜 306 之後且形成絕緣膜 307 之前進行用來絕緣膜 306 的脫水化或脫氫化的熱處理。

接著，進行對絕緣膜 306 引入氧的處理（也稱爲氧摻雜處理或氧注入處理）。由此，包括氧過剩區域的絕緣膜 306 被形成。

上述氧至少包含氧自由基、臭氧、氧原子、氧離子（包括分子離子、簇離子）中的任一種。藉由對進行了脫水

化處理或脫氫化處理的絕緣膜 306 進行氧摻雜處理，可以使絕緣膜 306 中含有氧，也可以填補因上述熱處理而可能會脫離的氧，並且可以形成氧過剩區域。

作為對絕緣膜 306 引入氧的方法，例如可以使用離子植入法、離子摻雜法、電漿浸沒式離子植入法、電漿處理等。另外，作為離子植入法，也可以使用氣體簇離子束。另外，既可對絕緣膜 306 的整個表面藉由一次的處理進行氧的引入，又可例如使用線狀離子束進行氧的引入。在使用線狀離子束的情況下，藉由相對地移動（掃描）基板或離子束，能夠對絕緣膜 306 的整個表面引入氧。

作為氧的供應氣體，使用包含 O 的氣體即可，例如可以使用 O₂ 氣體、N₂O 氣體、CO₂ 氣體、CO 氣體、NO₂ 氣體等。注意，也可以使氧的供應氣體中包含稀有氣體（例如 Ar）。

另外，例如當藉由離子植入法進行氧的引入時，將氧的劑量較佳為設定為 1×10^{13} ions/cm² 以上且 5×10^{16} ions/cm² 以下，氧摻雜處理之後的絕緣膜 306 中的氧的含量較佳為超過絕緣膜 306 的化學計量組成。另外，氧含量比上述化學計量組成多得多的區域存在於絕緣膜 306 的一部分中，即可。另外，根據注入條件來適當地控制氧的注入深度，即可。

接著，在本實施方式中，在絕緣膜 306 上形成鋁膜。

鋁膜較佳為利用濺射法、蒸鍍法、CVD 法等形式。另外，鋁膜的厚度較佳為 3nm 以上且 20nm 以下（更佳為

3nm 以上且 10nm 以下，進一步較佳為 4nm 以上且 5nm 以下）。

作為鋁膜，也可以使用添加有鈦或鎂的鋁膜。另外，作為鋁膜，也可以使用鋁膜與鈦膜或鎂膜的疊層。

接著，對鋁膜進行氧摻雜處理。該氧摻雜處理可以參照對絕緣膜 306 進行氧摻雜處理的情況，因此省略詳細說明。藉由對鋁膜進行氧摻雜處理，形成鋁膜的氧化物，即氧化鋁膜。將該氧化鋁膜用作絕緣膜 307。

也可以在對絕緣膜 306 及鋁膜添加氧之後進行加熱處理。加熱處理在 250℃ 以上且 600℃ 以下，例如以 300℃ 進行即可。藉由進行加熱處理來能夠使包含在絕緣膜 306 中的氧利用固相擴散供應到氧化物半導體膜 303a。像這樣，當藉由從絕緣膜 306 的固相擴散來對氧化物半導體膜 303a 供應氧時，與對露出的氧化物半導體膜 303a 直接進行氧摻雜的電漿處理等方法相比，得到氧化物半導體膜 303a 不受到電漿所導致的損傷的效果。

注意，當在氧化物半導體膜 303a 的側端部及背通道被形成的區域中形成有結晶結構變成無序的區域 304b 時，氫移動到結晶結構變成無序的區域 304b 中，該區域 304b 低電阻化，而導致寄生通道的形成。另外，因為即使在氧化物半導體膜 303a 的區域 304b 與絕緣膜 306 接觸的狀態下進行加熱處理，從絕緣膜 306 脫離的氧也被區域 304b 中的氧缺損等俘獲，所以不容易從絕緣膜 306 向氧化物半導體膜 303a 的區域 304a（例如，通道被形成的區

域) 供應氧。

因此，爲了防止寄生通道形成在氧化物半導體膜的側端部及背通道被形成的區域中，較佳爲去除形成在氧化物半導體膜 303a 的側端部及背通道被形成的區域中的區域 304b，在氧化物半導體膜 303a 的區域 304a 與絕緣膜 306 接觸的狀態下進行加熱處理，來對氧化物半導體膜 303a 的區域 304a 供應氧。

另外，在氧化物半導體膜 303a 是 CAAC-OS 膜 (In-Ga-Zn 類氧化物半導體) 的情況下，氧缺損集中在 Ga-Zn-O 層中。另外，氧容易經過 Ga-Zn-O 層。當絕緣膜 306 與氧化物半導體膜 303a 接觸時，包含在絕緣膜 306 中的氧容易在平行於 a-b 面的方向上，尤其經過 Ga-Zn-O 層被供應而不容易在 c 軸方向上被供應。

在本實施方式中的氧化物半導體膜 303a 的側端部及背通道被形成的區域中，去除氫濃度高的形成有氧缺損等的區域 304b。由此，可以防止從絕緣膜 306 供應到氧化物半導體膜 303a 的側端部的氧填充氧缺損。因此，可以將包含在絕緣膜 306 中的氧有效地供應到氧化物半導體膜 303a 的區域 304a (尤其是，通道被形成的區域)。由此，可以降低包含在氧化物半導體膜 303a 的區域 304a 的氧缺損。

在使用氧化物半導體的電晶體中，藉由從絕緣膜向氧化物半導體膜供應氧，可以降低氧化物半導體膜與絕緣膜之間的介面能階密度。其結果，可以抑制起因於電晶體的

工作等在氧化物半導體膜與絕緣膜之間的介面載流子被俘獲，從而可以得到可靠性高的電晶體。

另外，也可以多次進行對絕緣膜 306 及絕緣膜 307 的脫水化處理或脫氫化處理及/或氧摻雜處理。

另外，作為接觸於絕緣膜 306 上設置的絕緣膜 307，例如可以使用氧化鋁膜。在作為絕緣膜 307 使用氧化鋁膜的情況下，也可以藉由使鋁膜氧化來形成氧化鋁。與藉由濺射法形成氧化鋁膜的情況相比，藉由鋁膜的氧化形成氧化鋁膜，可以提高生產率。另外，因為藉由與對絕緣膜 306 的氧摻雜處理相同的製程，可以進行鋁膜的氧化，所以可以實現製程的簡化。由此，可以降低半導體裝置的製造成本。

另外，當作為絕緣膜 306 使用氧化物絕緣膜（例如，氧化矽或氧氮化矽）時，在該氧化物絕緣膜中，氧是主要成分材料之一。因此，難以藉由 SIMS（Secondary Ion Mass Spectrometry：二次離子質譜分析法）等的方法準確地估計氧化物絕緣膜中的氧濃度。就是說，難以判斷是否有意地對氧化物絕緣膜中添加氧。另外，當在之後的製程中包含在絕緣膜 306 中的過剩的氧被供應到氧化物半導體膜 303a 時也是同樣的。

此外，氧有 ^{17}O 和 ^{18}O 等同位素，並且，一般認為在自然界的 ^{17}O 和 ^{18}O 的存在比率分別占氧原子整體中的 0.038% 和 0.2% 左右。也就是說，接觸於氧化物半導體膜的絕緣膜中或氧化物半導體膜中的上述同位素的濃度為藉

由 SIMS 等的方法可估計的程度，因此有時藉由測量這些濃度可以更準確地估計接觸於氧化物半導體膜的絕緣膜中或氧化物半導體膜中的氧濃度。由此，也可以藉由測量這些濃度判斷是否有意地對接觸於氧化物半導體膜的絕緣膜中添加氧。

也可以在絕緣膜 307 上形成成爲層間絕緣膜（保護絕緣膜、平坦化絕緣膜）的絕緣膜。藉由設置層間絕緣膜（保護絕緣膜、平坦化絕緣膜），可以緩和對於薄膜的絕緣膜 307 的應力。因此，可以防止絕緣膜 307 的損壞。

層間絕緣膜可以使用與絕緣膜 306 相同的材料及方法形成。例如，藉由濺射法形成厚度爲 400nm 的氧化矽膜。另外，也可以在形成保護絕緣膜之後進行加熱處理。例如，在氮氛圍下以 300℃ 進行 1 小時的加熱處理。

在本實施方式中，在絕緣膜 307 上形成平坦化絕緣膜 308。藉由設置平坦化絕緣膜 308 可以降低起因於電晶體 310 的表面凹凸。作爲平坦化絕緣膜 308 的材料可以使用聚醯亞胺樹脂、丙烯酸樹脂、苯並環丁烯樹脂等有機材料。另外，除了上述有機材料之外，還可以使用低介電常數材料（low-k 材料）等。另外，也可以層疊多個由上述材料形成的絕緣膜來形成平坦化絕緣膜 308。

例如，作爲平坦化絕緣膜 308，形成厚度爲 1500nm 的丙烯酸樹脂膜即可。丙烯酸樹脂膜可以藉由塗敷法塗敷，然後進行焙燒（例如在氮氛圍下以 250℃ 進行 1 小時）而形成。

也可以在形成平坦化絕緣膜 308 之後進行加熱處理。例如，在氮氛圍下以 250°C 進行 1 小時的加熱處理。

這樣，也可以在形成電晶體 310 之後進行加熱處理。另外，加熱處理可以進行多次。

藉由上述步驟，可以製造包括電晶體 310 的半導體裝置。

接著，參照圖 4A 至圖 4D 說明與圖 2A 至圖 3D 所示的半導體裝置的製造方法部分不同的半導體裝置的製造方法。

首先，根據圖 2A 的步驟在基板 300 上形成閘極電極層 301，然後在閘極電極層 301 上形成閘極絕緣膜 302。接著，根據圖 2B 的步驟在閘極絕緣膜 302 上形成氧化物半導體膜 303。然後，根據圖 2C 的步驟藉由光微影製程在氧化物半導體膜 303 上形成光阻遮罩，對氧化物半導體膜 303 選擇性地進行蝕刻來形成島狀氧化物半導體膜 303a。

接著，藉由離子植入法、離子摻雜法、電漿處理對島狀氧化物半導體膜 303a 表面如箭頭 309 那樣地添加元素週期表中的第 15 族元素（例如氮、磷及砷）、元素週期表中的第 13 族元素（例如，硼、鋁、鎵及銦）、及稀有氣體元素（例如氦、氖、氬及氙）中的一種或多種（參照圖 4A）。

上述元素較佳為添加到幾 nm 的厚度中的氧化物半導體膜 303a 的表面。藉由上述元素添加到氧化物半導體膜

303a，在氧化物半導體膜 303a 表面中，結晶部或結晶的結晶結構變成無序的區域 304b 被形成。區域 304b 中的結晶部或結晶的結晶結構變成無序，由此導致懸空鍵、晶格的變形、空孔以及氧缺損增加。

於是，使氫移動到區域 304b 中的懸空鍵、晶格的變形、空孔以及氧缺損中。藉由對氧化物半導體膜 303a 進行加熱處理，包含在氧化物半導體膜 303a 的區域 304a 中的氫被吸引到區域 304b 中。

用來使氫移動到氧化物半導體膜 303a 的區域 304b 中的加熱處理例如以 100°C 以上且基板的應變點以下的溫度，較佳為以 200°C 以上且 400°C 以下的溫度進行。

藉由利用加熱處理將包含在氧化物半導體膜 303a 的區域 304a 中的氫吸引到區域 304b 中，可以降低區域 304a 中的氫濃度。另外，因為氫移動到氧化物半導體膜 303a 的區域 304b 中，所以該區域 304b 中的氫濃度得到提高。

注意，用來使氫移動到區域 304b 中的加熱處理既可在形成源極電極層及汲極電極層之後進行，又可在形成源極電極層及汲極電極層之前後進行。另外，用來使氫從區域 304a 移動到區域 304b 中的加熱處理既可進行多次，又可兼作其他加熱處理。

接著，在閘極絕緣膜 302 及氧化物半導體膜 303a 上形成導電膜，然後根據圖 3A 的步驟藉由光微影製程在該導電膜上形成光阻遮罩，對導電膜選擇性地進行蝕刻來形成源極電極層 305a 及汲極電極層 305b。此時，使氧化物

半導體膜 303a 中的區域 304b 露出（參照圖 4B）。

接著，根據圖 3B 的步驟去除由於源極電極層 305a 及汲極電極層 305b 的形成而露出的氧化物半導體膜 303a 的區域 304b（參照圖 4C）。

藉由上述步驟，可以製造電晶體 320（參照圖 4C）。

接著，根據圖 3C 的步驟形成絕緣膜 306，在絕緣膜 306 上形成絕緣膜 307，並且根據圖 3D 的步驟形成平坦化絕緣膜 308，以可以製造包括電晶體 320 的半導體裝置（參照圖 4D）。

在根據本發明的一個方式的半導體裝置的製造方法中，當形成用來形成源極電極層 305a 及汲極電極層 305b 的導電膜 305 時，使氧化物半導體膜 303a 的表面附近（或與導電膜之間的介面附近）的區域 304b 非晶化。或者，藉由對氧化物半導體膜 303a 表面進行電漿處理，使氧化物半導體膜的表面的區域 304b 非晶化。

藉由之後的加熱處理使存在於氧化物半導體膜 303a 的區域 304a（尤其是，與閘極電極層 301 重疊的區域）中的氫移動到結晶結構變成無序的區域 304b 中。由此，可以降低包含在氧化物半導體膜 303a 的區域 304a 的氫濃度。注意，由於氫移動而氫濃度得到提高的區域 304b 可以用作低電阻區。

另外，氧化物半導體膜 303a 以與包括氧過剩區域的氧化物絕緣膜（至少與絕緣膜 306）接觸的方式設置。藉由加熱處理，可以將氧從氧化物絕緣膜脫離並將脫離的氧

供應到氧化物半導體膜 303a。由此，可以降低氧化物半導體膜 303a 的區域 304a 的氧缺損。

在氧化物半導體膜 303a 的區域 304a 中，藉由減少氫濃度及氧缺損，可以抑制載流子的產生。由此，由於可以抑制寄生通道的形成，所以可以抑制臨界電壓向負方向漂移。

根據本發明的一個方式，可以對使用氧化物半導體膜的電晶體 310 及電晶體 320 賦予穩定的電特性來提供可靠性高的半導體裝置。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

實施方式 3

在本實施方式中，參照圖 5A 至圖 5C 說明半導體裝置的其他方式。另外，省略與上述實施方式相同的部分或具有相同功能的部分以及相同的製程的重複說明。

圖 5A 至圖 5C 所示的電晶體 330 是底閘極結構的一個例子。圖 5A 是電晶體 330 的平面圖，圖 5B 是沿圖 5A 的 C1-C2 的剖面圖（通道長度 L 方向的剖面圖），圖 5C 是沿圖 5A 的 D1-D2 的剖面圖（通道寬度 W 方向的剖面圖）。另外，在圖 5A 中，爲了方便起見，省略電晶體 330 的構成要素的一部分（例如，閘極絕緣膜 302 等）而進行圖示。

圖 5A 至圖 5C 所示的電晶體 330 包括：設置在具有

絕緣表面的基板 300 上的閘極電極層 301；設置在閘極電極層 301 上的閘極絕緣膜 302；設置在閘極絕緣膜 302 上的與閘極電極層 301 重疊的區域中的氧化物半導體膜；以及以與氧化物半導體膜接觸的方式設置的源極電極層 305a 及汲極電極層 305b。另外，以覆蓋電晶體 330 的方式設置有絕緣膜 306、絕緣膜 307 以及平坦化絕緣膜 308。

在圖 5A 至圖 5C 所示的電晶體 330 中，在本實施方式中，氧化物半導體膜由氧化物半導體膜 303a 及氧化物半導體膜 311a 的兩層形成。

氧化物半導體膜 303a 及氧化物半導體膜 311a 至少包含銮。尤其是，較佳為包含銮和鋅。

在本實施方式中，在氧化物半導體膜 303a 為 CAAC-OS 膜且氧化物半導體膜 311a 為非晶膜的情況下進行說明，但是氧化物半導體膜 303a 也可以為單晶、多晶或非晶膜。

在氧化物半導體膜 303a 中，在與閘極電極層 301 重疊的區域形成通道。因此，氧化物半導體膜 303a 較佳為即使結晶狀態如何都減少水或氫等雜質且減少氧缺損來高度純化的區域。被高度純化的氧化物半導體是 i 型（本質半導體）或無限趨近於 i 型。由此，將上述氧化物半導體用於形成通道的區域的電晶體具有關態電流顯著低的特性。此外，藉由將上述氧化物半導體用於形成通道的區域，可以抑制電晶體的臨界電壓向負方向漂移。

明確而言，利用二次離子質譜分析法（SIMS：Secondary Ion Mass Spectrometry）測量的被高度純化的氧化物半導體的氫濃度值低於 $5 \times 10^{18}/\text{cm}^3$ ，較佳為 $5 \times 10^{17}/\text{cm}^3$ 以下，更佳為 $1 \times 10^{16}/\text{cm}^3$ 以下。另外，藉由霍爾效應測量可以測量的氧化物半導體膜的載流子密度低於 $1 \times 10^{14}/\text{cm}^3$ ，較佳為低於 $1 \times 10^{12}/\text{cm}^3$ ，更佳低於 $1 \times 10^{11}/\text{cm}^3$ 。另外，氧化物半導體的帶隙為 2eV 以上，較佳為 2.5eV 以上，更佳為 3eV 以上。使用充分降低水或氫等雜質的濃度且減少氧缺損來高度純化的氧化物半導體的電晶體具有關態電流顯著低的特性。此外，藉由將上述氧化物半導體用於形成通道的區域，可以抑制臨界電壓向負方向漂移。

另外，在氧化物半導體膜 311a 中，利用二次離子質譜分析法（SIMS：Secondary Ion Mass Spectrometry）測量的氫濃度值為 $5 \times 10^{18}/\text{cm}^3$ 以上。

另外，在氧化物半導體膜 311a 中，除了氫以外，例如可能包含元素週期表中的第 15 族元素（例如氮、磷及砷）、元素週期表中的第 13 族元素（例如，硼、鋁、鎵及銦）、鎢、鉬及稀有元素（例如氦、氖、氬及氙）中的一種或多種。

藉由將上述元素包含在氧化物半導體膜 311a 中，與氧化物半導體膜 303a 相比，可以提高導電性。由此，可以將氧化物半導體膜 311a 用作低電阻區。

在氧化物半導體膜 303a 中，藉由減少氧缺損及氫，

可以抑制載流子的產生。由此，由於可以抑制寄生通道的形成，所以可以抑制臨界電壓向負方向漂移。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

實施方式 4

在本實施方式中，參照圖 6A 至圖 7D 說明包括圖 5A 至圖 5C 所示的電晶體 330 的半導體裝置的製造方法的一個例子。另外，省略與上述實施方式相同的部分或具有相同功能的部分以及相同的製程的重複說明。

首先，與圖 2A 的製程同樣地，在基板 300 上形成成爲閘極電極層（包括使用與其相同的層形成的佈線）的導電膜。接著，利用光微影製程在導電膜上形成光阻遮罩，並對導電膜進行選擇性的蝕刻來形成閘極電極層 301。然後，在閘極電極層 301 上形成閘極絕緣膜 302（參照圖 6A）。

接著，與圖 2B 的製程同樣地，在閘極絕緣膜 302 上形成氧化物半導體膜 303。然後，在氧化物半導體膜 303 上形成氧化物半導體膜 311（參照圖 6B）。

在本實施方式中，氧化物半導體膜 303 形成爲 CAAC-OS 膜，氧化物半導體膜 311 形成爲非晶膜。此外，氧化物半導體膜 311 的厚度較佳爲 1nm 以上且小於 10nm。

此外，用來脫水化或脫氫化的加熱處理在形成氧化物

半導體膜 303 之後、在形成氧化物半導體膜 311 之後、將氧化物半導體膜 303 及氧化物半導體膜 311 加工為島狀之後中的任一時序進行即可。另外，用來脫水化或脫氫化的加熱處理既可以進行多次，又可以兼作其他加熱處理。

藉由在將氧化物半導體膜 303 及氧化物半導體膜 311 加工為島狀之前，至少在氧化物半導體膜 303 覆蓋閘極絕緣膜 302 的狀態下進行加熱處理，可以防止包含在閘極絕緣膜 302 中的氧因加熱處理而釋放到外部。

接著，與圖 2C 的製程同樣地，藉由光微影製程在氧化物半導體膜 311 上形成光阻遮罩，選擇性地進行蝕刻來形成島狀氧化物半導體膜 311a 及氧化物半導體膜 303a（參照圖 6C）。

接著，與圖 2D 的製程同樣地，在閘極電極層 301、閘極絕緣膜 302 及氧化物半導體膜 311a 上形成後面成為源極電極層及汲極電極層（包括使用與其相同的層形成的佈線）的導電膜 305（參照圖 6D）。

在氧化物半導體膜 303a 是 CAAC-OS 膜的情況下，由於形成導電膜 305 而導致與導電膜 305 的介面附近的區域中的結晶部的結晶結構變成無序。由此，與在導電膜 305 的介面附近的區域以外的氧化物半導體膜 303a 的剩餘的部分中相對於非晶部的結晶部的比率相比，與導電膜 305 的介面附近的區域中的相對於非晶部的結晶部的比率降低。另外，在氧化物半導體膜 303a 是單晶或多晶等具有結晶性的膜的情況下，由於氧化物半導體膜 303a 的與導電

膜 305 的介面附近的區域中的結晶的結晶結構變成無序，而導致結晶性降低並根據情況非晶化。

在本實施方式中，由於氧化物半導體膜 311a 為非晶膜，所以有時存在多個懸空鍵、晶格變形、空位、氧缺損。此外，在氧化物半導體膜 311a 為非晶膜的情況下，當形成導電膜 305 時，在氧化物半導體膜 311a 中有時形成懸空鍵、晶格變形、空位、氧缺損。

於是，使氫移動到氧化物半導體膜 311a 中的懸空鍵、晶格的變形、空孔以及氧缺損中。藉由對氧化物半導體膜 303a 及氧化物半導體膜 311a 進行加熱處理，包含在氧化物半導體膜 303a 中的氫被吸引到氧化物半導體膜 311a 中。

用來使氫移動到氧化物半導體膜 311a 中的加熱處理例如以 100°C 以上且基板的應變點以下的溫度，較佳為以 200°C 以上且 400°C 以下的溫度進行。

藉由進行加熱處理將包含在氧化物半導體膜 303a 中的氫吸引到氧化物半導體膜 311a 中，可以降低氧化物半導體膜 303a 中的氫濃度。另外，因為移動到氧化物半導體膜 311a 中的氫被固定，所以該氫不容易再次擴散到氧化物半導體膜 303a 中。由此，由於氫吸引到氧化物半導體膜 311a 中，所以氫濃度得到提高。當氧化物半導體膜 311a 的氫濃度得到提高時，與氧化物半導體膜 303a 的區域 304a 相比，可以提高導電性。結果，可以將氧化物半導體膜 311a 用作低電阻區。

用來使氫移動到氧化物半導體膜 311a 中的加熱處理既可在形成源極電極層及汲極電極層之後進行，又可在形成源極電極層及汲極電極層之前後進行。另外，用來使氫從氧化物半導體膜 303a 移動到氧化物半導體膜 311a 中的加熱處理既可進行多次，又可兼作其他加熱處理。

接著，藉由光微影製程在導電膜 305 上形成光阻遮罩，並且對導電膜 305 選擇性地進行蝕刻來形成源極電極層 305a 及汲極電極層 305b（參照圖 7A）。此時，氧化物半導體膜 311a 被露出。在形成源極電極層 305a 及汲極電極層 305b 之後，去除光阻遮罩。

由於氫吸引到氧化物半導體膜 311a，所以氧化物半導體膜 311a 中的氫濃度比氧化物半導體膜 303a 高。因此，當在氧化物半導體膜 311a 的氫濃度高的狀態下製造電晶體時，有時給該電晶體帶來負面影響。例如，當在氧化物半導體膜 303a 上例如在形成有背通道的區域中存在有氫濃度高的區域時，有可能由於在該區域中蓄積起因於氫或氧缺損產生的載流子，而導致寄生通道被形成，容易產生洩漏電流，並且臨界電壓變動。

另外，作為形成在氧化物半導體膜 311a 上的導電膜 305 的蝕刻，較佳為採用使用包含鹵素的蝕刻氣體的電漿處理。但是，當氧化物半導體膜暴露於包含鹵素的蝕刻氣體時，有可能氧化物半導體膜 311a 中的氧被包含在上述蝕刻氣體中的鹵素（例如，氯、氟）抽出，而有可能導致在經過電漿處理的氧化物半導體膜 311a 的表面附近形成

氧缺損。另外，當在蝕刻製程之後氧化物半導體膜 311a 表面及其附近殘留有包含在該蝕刻氣體中的鹵素時，有可能在氧化物半導體膜 311a 中形成氧缺損。當在氧化物半導體膜 311a 中產生氧缺損時，氧化物半導體膜 311a 的頂面（背通道）一側及側端部被低電阻化（n 型化）而有可能導致寄生通道的形成。

另外，當形成導電膜 305 時，有時包含在導電膜 305 中的元素添加到氧化物半導體膜 311a 中。

於是，爲了防止氧化物半導體膜的背通道一側及側端部低電阻化而形成寄生通道，去除由於源極電極層 305a 及汲極電極層 305b 的形成而露出的氧化物半導體膜 311a（參照圖 7B）。在氧化物半導體膜 311a 的去除製程中，較佳爲使氧化物半導體膜 303a 的蝕刻條件最適化以防止氧化物半導體膜 303a 被蝕刻而消失或斷開。

氧化物半導體膜 311a 的去除製程與在圖 3B 的製程中說明的氧化物半導體膜 303a 的區域 304b 的去除製程同樣地進行即可，在此省略詳細說明。

藉由在氧化物半導體膜 303a 的側端部及形成有背通道的區域中，去除結晶部或結晶被破壞的氫濃度比氧化物半導體膜 303a 高的氧化物半導體膜 311a，可以使氫濃度得到降低的氧化物半導體膜 303a 露出。由此可以防止寄生通道的形成，並且可以抑制洩漏電流的產生及臨界電壓的變動。另外，即使在氧化物半導體膜 303a 與源極電極層 305a 或汲極電極層 305b 之間的介面附近的區域中，氫

濃度高，並且存在有鹵素，也可以將該區域用作低電阻區。

藉由在氧化物半導體膜 303a 的側端部及形成有背通道的區域中去除氧化物半導體膜 311a，可以還去除當加工源極電極層 305a 及汲極電極層 305b 時產生的污染物及當去除光阻遮罩時產生的污染物。

藉由以上製程，可以製造電晶體 330（參照圖 7B）。

接著，與圖 3C 的製程同樣地，在氧化物半導體膜 303a、源極電極層 305a 及汲極電極層 305b 上形成絕緣膜 306（參照圖 7C）。接著，藉由在對絕緣膜 306 進行氧摻雜處理之後形成鋁膜，還對鋁膜進行氧摻雜處理，形成作為鋁膜的氧化物的氧化鋁膜。將該氧化鋁膜用作絕緣膜 307。

接著，與圖 3D 的製程同樣地，在絕緣膜 307 上形成平坦化絕緣膜 308。

藉由上述步驟，可以製造包括電晶體 330 的半導體裝置（參照圖 7D）。

在根據本發明的一個方式的半導體裝置的製造方法中，氧化物半導體膜由氧化物半導體膜 303a 及氧化物半導體膜 311a 的兩層形成。氧化物半導體膜 311a 為非晶膜。

藉由之後的加熱處理，存在於氧化物半導體膜 303a（尤其是，與閘極電極層 301 重疊的區域）中的氫吸引到該非晶膜的氧化物半導體膜 311a 中。由此，可以降低包含在氧化物半導體膜 303a 中的氫濃度。注意，由於氫吸

引而氫濃度得到提高的氧化物半導體膜 311a 用作低電阻區。

另外，氧化物半導體膜 303a 設置為與包括氧過剩區域的氧化物絕緣膜（至少與絕緣膜 306）接觸。藉由加熱處理，可以將氧從氧化物絕緣膜脫離並將脫離的氧供應到氧化物半導體膜 303a。由此，可以降低氧化物半導體膜 303a 中的氧缺損。

在氧化物半導體膜 303a 中，藉由降低氫濃度或減少氧缺損，可以抑制載流子的產生。由此，由於可以抑制寄生通道的形成，所以可以抑制臨界電壓向負方向漂移。

根據本發明的一個方式，可以對使用氧化物半導體膜的電晶體 330 賦予穩定的電特性來提供可靠性高的半導體裝置。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

實施方式 5

在本實施方式中，參照圖 8A 至圖 11C 以及圖 22 說明半導體裝置的其他方式。在本實施方式中，作為半導體裝置的一個例子表示包括氧化物半導體膜的電晶體。

電晶體既可以採用形成有一個通道形成區的單閘結構，又可以採用形成有兩個通道形成區的雙閘（double gate）結構，還可以採用形成有三個通道形成區的三閘結構。此外，還可以採用在通道形成區的上下隔著閘極絕緣膜設

置有兩個閘極電極層的雙閘（dual gate）結構。

圖 8A 至圖 8C 所示的電晶體 410 是底閘極結構之一（也稱為反交錯型電晶體）的電晶體的一個例子。圖 8A 是電晶體 410 的平面圖，圖 8B 是沿圖 8A 的 E1-E2 的剖面圖（通道長度 L 方向的剖面圖），圖 8C 是沿圖 8A 的 F1-F2 的剖面圖（通道寬度 W 方向的剖面圖）。另外，在圖 8A 中，為了方便起見，省略電晶體 410 的構成要素的一部分（例如，閘極絕緣膜 402 等）而進行圖示。

圖 8A 至圖 8C 所示的電晶體 410 包括：設置在具有絕緣表面的基板 400 上的閘極電極層 401；設置在閘極電極層 401 上的閘極絕緣膜 402；設置在閘極絕緣膜 402 上的與閘極電極層 401 重疊的區域中的氧化物半導體膜 403；以及以與氧化物半導體膜 403 接觸的方式設置的源極電極層 405a 及汲極電極層 405b。另外，以覆蓋電晶體 410 的方式設置有絕緣膜 406、絕緣膜 407 以及平坦化絕緣膜 408。

氧化物半導體膜 403 至少包含銦。尤其是，較佳為包含銦和鋅。另外，作為降低使用該氧化物半導體的電晶體的電特性的偏差的穩定劑，除了上述元素以外，還包含鎵（Ga）、錫（Sn）、鈦（Hf）、鋁（Al）、鋯（Zr）中的任一種或多種。

注意，在此，例如 In-Ga-Zn 類氧化物是指以 In、Ga 及 Zn 為主要成分的氧化物，並且對於 In、Ga 及 Zn 的比率沒有限制。此外，也可以包含 In、Ga、Zn 以外的金屬

元素。

在圖 8A 至圖 8C 所示的電晶體 410 中，氧化物半導體膜 403 包括第一層 403a 及第二層 403b。

作為第一層 403a 及第二層 403b 使用具有彼此不同的組成的氧化物半導體。例如，也可以作為第一層 403a 及第二層 403b 使用包含彼此不同的元素的氧化物半導體。此外，也可以使第一層 403a 的構成元素與第二層 403b 的構成元素同一但兩者的組成不同。

此時，離閘極電極層遠一側（背通道一側）的第二層 403b 為包含多量的鎵（Ga）等的穩定劑的層。由於 Ga 的氧缺損的形成能比 In 大，所以不容易產生氧缺損。因此，使用該氧化物半導體膜的電晶體源自氧缺損的載流子少，所以可以實現關態電流低的電晶體。此外，可以實現電特性的偏差少的可靠性高的電晶體。

例如，當使用 In-Ga-Zn 類氧化物時，較佳為使氧化物半導體膜的第二層 403b 中的 Ga 的含有率比第一層 403a 大。或者，較佳為使第二層 403b 中的 Ga 的含有率與 In 大致相同或比 In 大。例如，可以將第二層 403b 的組成設定為 In : Ga : Zn=1 : 1 : 1 或其組成附近、In : Ga : Zn=1 : 3 : 2 或其組成附近。

此外，離閘極電極層近一側（通道一側）的第一層 403a 為包含多量的銦（In）的層。在氧化物半導體中，由於重金屬的 s 軌道主要有助於載流子傳導並藉由使 In 的含有率增多來呈現 s 軌道的重疊較多的傾向，所以含多量

的 In 的氧化物半導體可以具有高載流子遷移率。

例如，當使用 In-Ga-Zn 類氧化物時，較佳為使氧化物半導體膜的第一層 403a 中的 In 的含有率比第二層 403b 大。或者，較佳為使第一層 403a 中的 In 的含有率比 Ga 的含有率大。例如，可以將第一層 403a 的組成設定為 In : Ga : Zn=3 : 1 : 2 或其組成附近、In : Ga : Zn=2 : 1 : 3 或其組成附近。

像這樣，藉由背通道一側使用包含多量的 Ga 等的穩定劑的氧化物半導體，並且通道一側使用包含多量的 In 的氧化物半導體，可以在關態電流低的可靠性高的電晶體中進一步提高場效應遷移率。

此外，在本說明書等中，例如 In、Ga、Zn 的原子數比為 In : Ga : Zn=a:b:c ($a+b+c=1$) 的氧化物的組成近於原子數比為 In:Ga:Zn=A:B:C ($A+B+C=1$) 的氧化物的組成是指 a、b、c 滿足 $(a-A)^2 + (b-B)^2 + (c-C)^2 \leq r^2$ 的關係。r 例如可以為 0.05。其他氧化物也是同樣的。

另外，氧化物半導體膜 403 較佳為 CAAC-OS (c-axis aligned crystalline oxide semiconductor: c 軸配向結晶氧化物半導體) 膜。

CAAC-OS 膜不是完全的單晶，也不是完全的非晶。CAAC-OS 膜是非單晶並具有結晶部及非晶部的結晶-非晶混合相結構的氧化物半導體膜。另外，在很多情況下該結晶部的尺寸為能夠容納於一個邊長小於 100nm 的立方體的尺寸。另外，在使用透射電子顯微鏡 (TEM:

Transmission Electron Microscope) 觀察時的影像中，包括在 CAAC-OS 膜中的非晶部與結晶部的邊界不明確。再者，在某個結晶部與其他結晶部鄰近的情況下，其邊界不明確。另外，不能利用 TEM 在 CAAC-OS 膜中觀察到晶界 (grain boundary)。因此，在 CAAC-OS 膜中，起因於晶界的電子遷移率的降低得到抑制。

包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，在從垂直於 ab 面的方向看時具有三角形或六角形的原子排列，且在從垂直於 c 軸的方向看時，金屬原子排列為層狀或者金屬原子和氧原子排列為層狀。另外，在不同結晶之間可以 a 軸與 b 軸的方向不同。在本說明書中，當只記載“垂直”時，包括 85° 以上且 95° 以下的範圍。另外，當只記載“平行”時，包括 -5° 以上且 5° 以下的範圍。

因為包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，所以有時根據 CAAC-OS 膜的形狀（被形成面的剖面形狀或表面的剖面形狀）朝向彼此不同的方向。另外，結晶部的 c 軸方向是平行於形成 CAAC-OS 膜時的被形成面的法線向量或表面的法線向量的方向。結晶部藉由進行成膜或進行成膜後的加熱處理等的晶化處理來形成。

在使用 CAAC-OS 膜的電晶體中，因照射可見光或紫

外光而產生的電特性變動小。因此，該電晶體的可靠性高。

另外，在本實施方式中，氧化物半導體膜 403 為 CAAC-OS 膜而進行說明，但是，氧化物半導體膜 403 也可以為單晶或多晶（polycrystal）。

在圖 8A 至圖 8C 所示的電晶體 410 中，第一層 403a 包括區域 403a1 及區域 403a2。另外，第二層 403b 包括區域 403b1 及區域 403b2。此外，在氧化物半導體膜 403 中，與源極電極層 405a 及汲極電極層 405b 的介面附近的區域為區域 403a2 及區域 403b2。此外，其他區域為區域 403a1 及區域 403b1。例如，可以將與源極電極層 405a 及汲極電極層 405b 的介面附近的區域 403a2 及區域 403b2 稱為第一區。此外，可以將其他區域 403a1 及區域 403b1 稱為第二區。

氧化物半導體膜 403 的區域 403a1 及區域 403b1 中的相對於非晶部的結晶部的比率比區域 403a2 及區域 403b2 中的相對於非晶部的結晶部的比率高。區域 403a2 及區域 403b2 中的相對於非晶部的結晶部的比率比區域 403a1 及區域 403b1 中的相對於非晶部的結晶部的比率低。

區域 403a1 及區域 403b1 可以為 CAAC-OS 膜、單晶膜或多晶膜。此外，區域 403a2 及區域 403b2 的非晶部的比率比區域 403a1 及區域 403b1 高，區域 403a2 及區域 403b2 的整個區域也可以為非晶部。

在圖 8A 至圖 8C 中，區域 403a1 及區域 403b1 成爲

通道形成區。區域 403a2 及區域 403b2 由於與源極電極層 405a 或汲極電極層 405b 重疊，所以不成為通道形成區。如上所述，藉由將 CAAC-OS 膜、單晶膜或多晶膜用於通道形成區，可以抑制洩漏電流的產生或臨界電壓的變動。

另外，當區域 403a2 及區域 403b2 的至少一方為非晶氧化物半導體時，可以緩和氧化物半導體膜 403 的內部應力或來自外部的應力，降低電晶體的特性偏差，進一步提高電晶體的可靠性。

此外，區域 403a1 及區域 403b1 可以藉由降低水或氫等雜質且降低氧缺損來成為高度純化的區域。此外，可以將區域 403a2 及區域 403b2 用作低電阻區。

與閘極電極層 401 重疊而不與源極電極層或汲極電極層重疊的區域 403a1 及區域 403b1 成為通道形成區。區域 403a1 及區域 403b1 較佳為減少水或氫等雜質且減少氧缺損來高度純化的區域。被高度純化的氧化物半導體（purified OS）是 i 型（本質半導體）或無限趨近於 i 型。由此，將上述氧化物半導體用於形成通道的區域的電晶體具有關態電流顯著低的特性。

明確而言，可以利用二次離子質譜分析法（SIMS：Secondary Ion Mass Spectrometry）測量的區域 403a1 及區域 403b1 的氫濃度值為低於 $5 \times 10^{18}/\text{cm}^3$ ，較佳為 $5 \times 10^{17}/\text{cm}^3$ 以下，更佳為 $1 \times 10^{16}/\text{cm}^3$ 以下。另外，可以藉由霍爾效應測量可以測量的氧化物半導體膜的載流子密度為低於 $1 \times 10^{14}/\text{cm}^3$ ，較佳為低於 $1 \times 10^{12}/\text{cm}^3$ ，更佳低於

$1 \times 10^{11}/\text{cm}^3$ 。另外，氧化物半導體的帶隙為 2eV 以上，較佳為 2.5eV 以上，更佳為 3eV 以上。藉由將充分降低水或氫等雜質的濃度且減少氧缺損來高度純化的氧化物半導體用於形成通道的區域，可以降低電晶體的關態電流。

另外，在氧化物半導體膜 403 與源極電極層 405a 或汲極電極層 405b 接觸的介面附近的區域 403a2 及區域 403b2 中，利用二次離子質譜分析法（SIMS：Secondary Ion Mass Spectrometry）測量的氫濃度值較佳為 $5 \times 10^{18}/\text{cm}^3$ 以上。可以將氧化物半導體膜 403 的區域 403a2 及區域 403b2 用作低電阻區。

另外，在氧化物半導體膜 403 與源極電極層 405a 或汲極電極層 405b 接觸的介面附近的區域 403a2 及區域 403b2 中，除了氫以外，例如可能包含元素週期表中的第 15 族元素（例如氮、磷及砷）、元素週期表中的第 13 族元素（例如，硼、鋁、鎵及銦）、鎢、鉬及稀有氣體元素（例如氦、氖、氬及氙）中的一種或多種。

藉由將上述元素包含在氧化物半導體膜 403 的區域 403a2 及區域 403b2 中，與區域 403a1 及區域 403b1 相比，可以提高導電性。由此，可以將氧化物半導體膜 403 的區域 403a2 及區域 403b2 用作低電阻區。

在氧化物半導體膜 403 的區域 403a1 及區域 403b1 中，藉由減少通道形成區的氧缺損及氫，可以抑制載流子的產生。由此，由於可以抑制寄生通道的形成，所以可以抑制臨界電壓向負方向漂移。

另外，在圖 8A 至圖 8C 中，將氧化物半導體膜 403 分爲區域 403a1、區域 403a2、區域 403b1、區域 403b2，這意味著在電特性方面在功能上分爲四個區域。就是說，即使只有一層，也在層的內部存在有在功能上被分離的四個區域即可，不一定需要在四個區域存在明確的邊界。

另外，在圖 8A 至圖 8C 中採用第一層 403a 及第二層 403b 的兩層結構，但是也可以層疊三層以上的氧化物半導體膜。例如，也可以層疊三層以上的彼此不同組成的氧化物半導體膜。此外，也可以層疊三層以上的構成元素同一但組成不同的氧化物半導體膜。

另外，在圖 8A 至圖 8C 中，第一層 403a 包括區域 403a1 及區域 403a2，第二層 403b 包括區域 403b1 及區域 403b2，區域 403a2 只存在於與源極電極層 405a 或汲極電極層 405b 重疊的區域的氧化物半導體膜 403 的側端部，但是不侷限於此。

例如，如圖 9A 至圖 9C 所示，第二層 403b 的整個區域也可以爲非晶部的比率比結晶部的比率高的區域或者都爲非晶部所占的區域（區域 403b2）。此外，第二層 403b 的整個區域也可以爲低電阻區（區域 403b2）。

此外，如圖 10A 至圖 10C 所示，第二層 403b 的整個區域爲第二區 403b2，並且區域 403a2 除了存在於氧化物半導體膜 403 的側端部以外還可以存在於與源極電極層 405a 或汲極電極層 405b 重疊的區域。

此外，如圖 11A 至圖 11C 所示，第一層 403a 及第二

層 403b 也可以分別由區域 403a2 及區域 403b2 構成。

另外，也可以採用由多個結晶性高的區域夾著結晶性低的區域的結構。此外，也可以採用交替層疊結晶性高的區域及結晶性低的區域的結構。同樣地，也可以採用由高度純化的區域夾著低電阻區的結構。此外，也可以採用交替層疊高度純化的區域及低電阻區的結構。

與氧化物半導體膜 403 接觸地設置的絕緣膜 406 較佳為氧化矽、氧化鎵、氧化鋁、氧氮化矽、氧氮化鋁等的氧化物絕緣膜。此外，由於絕緣膜 406 與氧化物半導體膜 403 接觸，所以絕緣膜 406 較佳為具有氧過剩區域。

與絕緣膜 406 接觸地設置的絕緣膜 407 較佳為氧透過性低的膜。例如，作為絕緣膜 407 的材料較佳為使用氧化鋁、氮化矽等。藉由作為絕緣膜 407 使用氧透過性低的膜，可以抑制包含在絕緣膜 406 中的氧釋放到外部。此外，絕緣膜 407 較佳為氫透過性低的膜。藉由作為絕緣膜 407 使用氫透過性低的膜，即使從外部混入氫，也可以防止氫擴散到氧化物半導體膜 403。

此外，當作為絕緣膜 407 使用氧化鋁膜時，較佳為將氧化鋁膜的電阻率設定為 $1 \times 10^{10} \Omega\text{m}$ 以上且 $1 \times 10^{19} \Omega\text{m}$ 以下（較佳為 $1 \times 10^{10} \Omega\text{m}$ 以上且 $1 \times 10^{18} \Omega\text{m}$ 以下，更佳為 $1 \times 10^{11} \Omega\text{m}$ 以上且 $1 \times 10^{15} \Omega\text{m}$ 以下）。或者，較佳為在氧化鋁膜上層疊氧化鈦膜或氧化鎂膜，將該氧化鈦膜或氧化鎂膜的電阻率設定為 $1 \times 10^{10} \Omega\text{m}$ 以上且 $1 \times 10^{19} \Omega\text{m}$ 以下（較佳為 $1 \times 10^{10} \Omega\text{m}$ 以上且 $1 \times 10^{18} \Omega\text{m}$ 以下，更佳為 $1 \times 10^{11} \Omega\text{m}$

以上且 $1 \times 10^{15} \Omega \text{m}$ 以下)。藉由作為絕緣膜 407 設置具有上述電阻率的膜，可以防止半導體裝置的靜電損壞。

此外，藉由將氧化鋁膜設定為高密度（膜密度為 3.2g/cm^3 以上，較佳為 3.6g/cm^3 以上），可以對電晶體 410 賦予穩定的電特性，所以是更佳的。膜密度可以利用盧瑟福背散射光譜學法（RBS:Rutherford Backscattering Spectrometry)或 X 射線反射（XRR：X-Ray Reflection）測量。

當氧化鋁膜的組成以 Al_2O_x 表達時，較佳為使用 x 為 1 以上且 3.5 以下的氧化鋁膜。

也可以在絕緣膜 407 上形成成為層間絕緣膜（保護絕緣膜、平坦化絕緣膜）的絕緣膜。藉由設置層間絕緣膜（保護絕緣膜、平坦化絕緣膜），可以緩和對於薄膜的絕緣膜 407 的應力。因此，可以防止絕緣膜 407 的損壞。

圖 8A 至圖 8C 示出在絕緣膜 407 上設置有平坦化絕緣膜 408 的情況。作為平坦化絕緣膜 408 的材料可以使用聚醯亞胺樹脂、丙烯酸樹脂、苯並環丁烯樹脂等有機材料。藉由設置平坦化絕緣膜 408 可以降低起因於電晶體 410 的表面凹凸。

此外，當作為絕緣膜 407 使用氫透過性低的絕緣膜時，可以防止氫或水從平坦化絕緣膜 408 釋放到氧化物半導體膜 403。

接著，參照圖 22 說明其一部分與圖 8A 至圖 8C 所示的半導體裝置不同的半導體裝置。另外，省略與圖 8A 至

圖 8C 相同的部分或具有相同功能的部分的重複說明。

在圖 22 所示的半導體裝置中設置有電晶體 440 及端子 426。

圖 22 所示的電晶體 440 是具有與圖 8A 至圖 8C 所示的電晶體 410 同樣的氧化物半導體膜的底閘極結構的電晶體。

圖 22 所示的電晶體 440 的閘極電極層由氮化鉭膜 421a、銅膜 422a 及鉬膜 423a 的三層結構構成。此外，端子 426 的閘極佈線也由氮化鉭膜 421b、銅膜 422b 及鉬膜 423b 的三層結構構成。

藉由作為閘極電極層及閘極佈線使用銅膜 422a、422b，可以降低佈線電阻。此外，藉由在銅膜 422a、422b 上分別層疊鉬膜 423a、423b，可以抑制銅擴散到閘極絕緣膜及氧化物半導體膜 403。另外，由於鉬膜的功函數比氧化物半導體膜高，所以作為閘極電極層使用鉬膜，可以使電晶體 440 的臨界電壓向正方向漂移，因此是較佳的。

另外，在圖 22 所示的電晶體 440 中，閘極絕緣膜由氮化矽膜 424、氧氮化矽膜 425 的兩層結構構成。

藉由作為閘極絕緣膜使用氮化矽膜 424，可以抑制金屬或水等從基板 400、閘極電極層、閘極佈線侵入到氧化物半導體膜 403。

此外，在圖 22 所示的端子 426 中，在閘極絕緣膜中設置有開口，藉由該開口而閘極佈線與電極層 405c 連

接。

此外，與圖 8A 至圖 8C 所示的半導體裝置同樣地，在圖 22 所示的半導體裝置中，以覆蓋電晶體 440 及端子 426 上的方式也設置有絕緣膜 406、絕緣膜 407 及平坦化絕緣膜 408。作為絕緣膜 406 例如較佳為使用具有氧過剩區域的氧氮化矽膜，作為絕緣膜 407 例如較佳為使用氧化鋁膜，作為平坦化絕緣膜 408 例如較佳為使用丙烯酸樹脂的膜。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

實施方式 6

在本實施方式中，參照圖 12A 至圖 13D 說明包括圖 8A 至圖 8C 所示的電晶體 410 的半導體裝置的製造方法的一個例子。

首先，準備具有絕緣表面的基板 400。

對可用作基板 400 的基板沒有特別的限制，但是基板 400 需要至少具有能夠承受後面進行的加熱處理的程度的耐熱性。例如，可以使用玻璃基板如硼矽酸鋁玻璃和硼矽酸鋁玻璃等、陶瓷基板、石英基板、藍寶石基板等。另外，作為基板 400，也可以採用：以矽、碳化矽等為材料的單晶半導體基板或多晶半導體基板；以矽鍺等為材料的化合物半導體基板；或 SOI 基板等，並且也可以在這些基板上設置有半導體元件。

另外，作為基板 400 也可以使用撓性基板來製造半導體裝置。為了製造具有撓性的半導體裝置，既可以直接在撓性基板上製造包括氧化物半導體膜 403 的電晶體 410，又可以在其他製造基板上製造包括氧化物半導體膜 403 的電晶體 410，然後將該電晶體從製造基板剝離且轉置到撓性基板上。注意，為了將電晶體從製造基板剝離並轉置到撓性基板上，較佳為在製造基板與包括氧化物半導體膜 403 的電晶體 410 之間設置剝離層（例如，鎢）。

接著，也可以在基板 400 上形成用作基底膜的絕緣膜。作為絕緣膜，可以藉由電漿 CVD 法或濺射法並使用氧化矽、氧氮化矽、氧化鋁、氧氮化鋁、氧化鉛、氧化鎵等氧化物絕緣材料；氮化矽、氮氧化矽、氮化鋁、氮氧化鋁等氮化物絕緣材料；或它們的混合材料來形成單層或疊層的絕緣膜。

作為絕緣膜，例如較佳為使用氮化矽膜和氧氮化矽膜的疊層結構。藉由使用氮化矽膜，可以抑制金屬和氫等從基板侵入到後面形成的氧化物半導體膜。另外，藉由使用氧氮化矽膜，可以當後面形成閘極電極層時抑制由於蝕刻而基板 400 的一部分被去除且基板 400 的成分侵入到後面形成的氧化物半導體膜。

接著，在基板 400 上形成用作閘極電極層（包括用與此相同的層形成的佈線）的導電膜。

可以藉由濺射法或電漿 CVD 法形成導電膜。作為導電膜可以使用鉬、鈦、鉭、鎢、鋁、銅、鉻、鈹、鈳等的

金屬材料或以這些材料為主要成分的合金材料。另外，作為導電膜可以使用氧化銦-氧化錫、包含氧化鎢的銦氧化物、包含氧化鎢的銦鋅氧化物、包含氧化鈦的銦氧化物、包含氧化鈦的銦錫氧化物、氧化銦-氧化鋅以及添加有氧化矽的銦錫氧化物等導電材料。另外，作為導電膜可以使用上述導電材料形成單層結構或疊層結構。

在形成單層結構的導電膜的情況下，例如形成膜厚度為 100nm 的鎢膜，即可。在形成疊層結構的導電膜的情況下，例如形成膜厚度為 30nm 的氮化鎢膜、膜厚度為 200nm 的銅膜以及膜厚度為 30nm 的鎢膜，即可。另外，也可以形成膜厚度為 30nm 的鉬膜代替膜厚度為 30nm 的鎢膜。藉由使用銅膜，可以降低佈線電阻。另外，藉由在銅膜上形成鎢膜或鉬膜，可以防止銅擴散。另外，由於鎢膜或鉬膜的功函數比氧化物半導體高，所以當作為閘極電極層使用鎢膜或鉬膜時，可以使電晶體的臨界電壓向正方向漂移，因此是較佳的。注意，後面形成的閘極絕緣膜只要能夠防止銅擴散，就也可以不形成鎢膜及鉬膜。

接著，利用光微影製程在導電膜上形成光阻遮罩，並藉由選擇性的蝕刻形成閘極電極層 401。在形成閘極電極層 401 之後，去除光阻遮罩。作為導電膜的蝕刻，可以使用乾蝕刻和濕蝕刻中的一者或兩者。

這裏，也可以進行去除當去除光阻遮罩時生成的污染物的處理（雜質去除處理）。作為雜質去除處理，可以利用：使用氧、一氧化二氮或稀有氣體（典型的有氬）的電

漿處理；或者使用稀釋氫氟酸、水、顯影液或 TMAH 溶液的溶液處理等。

接著，也可以對基板 400 及閘極電極層 401 進行加熱處理。例如，也可以利用電爐以 350°C 以上且 500°C 以下的溫度進行 30 分鐘至 1 小時的加熱處理。藉由加熱處理，可以去除包含在基板 400 及閘極電極層 401 中的氫及水等。

注意，加熱處理裝置不侷限於電爐，還可以利用電阻發熱體等的發熱體所產生的熱傳導或熱輻射加熱被處理物的裝置。例如，可以使用 LRTA (Lamp Rapid Thermal Anneal：燈快速熱退火) 裝置、GRTA (Gas Rapid Thermal Anneal：氣體快速熱退火) 裝置等的 RTA (Rapid Thermal Anneal：快速熱退火) 裝置。LRTA 裝置是利用從燈如鹵素燈、金屬鹵化物燈、氬弧燈、碳弧燈、高壓鈉燈或高壓汞燈等發出的光 (電磁波) 的輻射加熱被處理物的裝置。GRTA 裝置是利用高溫的氣體進行加熱處理的裝置。作為高溫氣體，使用氬等的稀有氣體或氮那樣的即使進行加熱處理也不與被處理物起反應的惰性氣體。例如，在使用 GRTA 裝置進行加熱處理的情況下，以 650°C 進行 1 分鐘至 5 分鐘的加熱處理，即可。

接著，在閘極電極層 401 上形成閘極絕緣膜 402 (參照圖 12A)。

注意，為了提高閘極絕緣膜 402 的覆蓋性，也可以對閘極電極層 401 表面進行平坦化處理。尤其是當作為閘極

絕緣膜 402 使用厚度較薄的絕緣膜時，較佳閘極電極層 401 表面具有良好的平坦性。

將閘極絕緣膜 402 的厚度設定為 1nm 以上且 300nm 以下，並且可以適當地利用濺射法、MBE 法、CVD 法、PECVD 法、脈衝雷射沉積法、ALD 法等。

作為閘極絕緣膜 402 可以使用氧化矽、氧化鎵、氧化鋁、氮化矽、氧氮化矽、氧氮化鋁或氮氧化矽。此外，藉由作為閘極絕緣膜 402 使用氧化鈣、氧化鈮、矽酸鈣 (HfSi_xO_y ($x>0$, $y>0$))、添加有氮的矽酸鈣 (HfSiO_xN_y ($x>0$, $y>0$))、鋁酸鈣 (HfAl_xO_y ($x>0$, $y>0$)) 以及氧化鏷等 high-k 材料，可以降低閘極漏電流。另外，閘極絕緣膜 402 可以使用上述材料形成單層結構或疊層結構。

在形成單層結構的閘極絕緣膜 402 的情況下，形成膜厚度為 200nm 的氧氮化矽膜，即可。另外，在形成疊層結構的閘極絕緣膜 402 的情況下，形成膜厚度為 50nm 的氮化矽膜和膜厚度為 200nm 的氧氮化矽膜，即可。藉由使用氮化矽膜，可以抑制金屬和水等從基板及閘極電極層 401 侵入到後面形成的氧化物半導體膜。

接著，也可以對基板 400、閘極電極層 401 以及閘極絕緣膜 402 進行加熱處理。例如，使用 GRTA 裝置以 650℃ 進行 1 分鐘至 5 分鐘的加熱處理，即可。另外，也可以利用電爐以 350℃ 以上且 500℃ 以下的溫度進行 30 分鐘至 1 小時的加熱處理。藉由加熱處理，可以去除包含在閘極

絕緣膜 402 中的氫及水等。

接著，也可以進行對閘極絕緣膜 402 引入氧的處理（也稱為氧摻雜處理或氧注入處理）。藉由進行引入氧的處理，包括氧過剩區域的閘極絕緣膜 402 被形成。

上述氧至少包含氧自由基、臭氧、氧原子、氧離子（包括分子離子、簇離子）中的任一種。藉由對進行了脫水化處理或脫氫化處理的閘極絕緣膜 402 進行氧摻雜處理，可以使閘極絕緣膜 402 中含有氧，也可以填補因上述熱處理而可能會脫離的氧，並且可以形成氧過剩區域。

作為對閘極絕緣膜 402 引入氧的方法，例如可以使用離子植入法、離子摻雜法、電漿浸沒式離子植入法、電漿處理等。另外，作為離子植入法，也可以使用氣體簇離子束。另外，既可對閘極絕緣膜 402 的整個表面藉由一次的處理進行氧的引入，又可例如使用線狀離子束進行氧的引入。在使用線狀離子束的情況下，藉由相對地移動（掃描）基板或離子束，能夠對閘極絕緣膜 402 的整個表面引入氧。另外，作為電漿處理也可以使用灰化處理。

作為氧的供應氣體，使用包含 O 的氣體即可，例如可以使用 O₂ 氣體、N₂O 氣體、CO₂ 氣體、CO 氣體、NO₂ 氣體等。注意，也可以使氧的供應氣體中包含稀有氣體（例如 Ar）。

另外，例如當藉由離子植入法進行氧的引入時，將氧的劑量較佳為設定為 1×10^{13} ions/cm² 以上且 5×10^{16} ions/cm² 以下，氧摻雜處理之後的閘極絕緣膜 402

中的氧的含量較佳為超過閘極絕緣膜 402 的化學計量組成。另外，氧含量比上述化學計量組成多得多的區域存在於閘極絕緣膜 402 的一部分中，即可。另外，根據注入條件來適當地控制氧的注入深度，即可。

藉由以接觸於後面形成的氧化物半導體膜 403 的方式形成成為氧的供應源的包含過剩的氧的閘極絕緣膜 402 並後面進行加熱處理，來可以將氧從該閘極絕緣膜 402 脫離並供應到氧化物半導體膜 403。由此，能夠減少氧化物半導體膜 403 中的氧缺損。

注意，對閘極絕緣膜 402 引入氧的處理既可在閘極絕緣膜 402 的加熱處理之前進行，又可在閘極絕緣膜 402 的加熱處理之前後進行。

接著，在閘極絕緣膜 402 上形成氧化物半導體膜 403（參照圖 12B）。

氧化物半導體膜 403 可以適當地利用濺射法、MBE 法、CVD 法、PECVD 法、霧化 CVD 法（mist CVD method）、脈衝雷射沉積法、ALD 法等形式。

較佳為用作氧化物半導體膜 403 的氧化物半導體至少包含銦（In）。尤其是較佳為包含銦及鋅（Zn）。另外，作為降低使用該氧化物半導體的電晶體的電特性的偏差的穩定劑，除了上述元素以外較佳為還包含鎵（Ga）。另外，作為穩定劑較佳為包含錫（Sn）、鈦（Hf）、鋁（Al）、鋯（Zr）中的任何一種或多種。

另外，作為其他穩定劑，也可以包含鑰系元素的鑰（

La)、銻(Ce)、鐳(Pr)、釵(Nd)、釵(Sm)、銻(Eu)、釵(Gd)、銻(Tb)、鐳(Dy)、釵(Ho)、銻(Er)、銻(Tm)、鐳(Yb)、鐳(Lu)中的任何一種或多種。

例如，作為氧化物半導體可以使用三元金屬氧化物如 In-Ga-Zn 類氧化物（也稱為 IGZO）、In-Al-Zn 類氧化物、In-Sn-Zn 類氧化物、In-Hf-Zn 類氧化物、In-La-Zn 類氧化物、In-Ce-Zn 類氧化物、In-Pr-Zn 類氧化物、In-Nd-Zn 類氧化物、In-Sm-Zn 類氧化物、In-Eu-Zn 類氧化物、In-Gd-Zn 類氧化物、In-Tb-Zn 類氧化物、In-Dy-Zn 類氧化物、In-Ho-Zn 類氧化物、In-Er-Zn 類氧化物、In-Tm-Zn 類氧化物、In-Yb-Zn 類氧化物、In-Lu-Zn 類氧化物；以及四元金屬氧化物如 In-Sn-Ga-Zn 類氧化物、In-Hf-Ga-Zn 類氧化物、In-Al-Ga-Zn 類氧化物、In-Sn-Al-Zn 類氧化物、In-Sn-Hf-Zn 類氧化物、In-Hf-Al-Zn 類氧化物。

作為離閘極電極層近一側（通道一側）的第一層 403a 的氧化物半導體膜的材料，可以使用包含多量的 In 的材料。例如，在使用 In-Ga-Zn 類氧化物的情況下，第一層 403a 中的 In 的含有率較佳為比 Ga 大。例如，可以將第一層 403a 的組成設定為 In : Ga : Zn=3 : 1 : 2 或其組成附近。

例如，在藉由濺射法形成第一層 403a 的情況下，使用組成為 In : Ga : Zn=3 : 1 : 2 的濺射靶材，即可。該濺射靶材的塊體電阻為 $3.2 \times 10^{-3} \Omega \cdot \text{cm}$ 左右，並且靶材的顏色

是灰色。

作為離閘極電極層遠一側（背通道一側）的第二層 403b 的氧化物半導體膜的材料，可以使用包含多量的 Ga 的材料。例如，在使用 In-Ga-Zn 類氧化物的情況下，第二層 403b 中的 Ga 的含有率較佳為與 In 大致相同或比 In 大。例如，可以將第二層 403b 的組成設定為 In : Ga : Zn=1 : 1 : 1 或其組成附近。

例如，在藉由濺射法形成第二層 403b 的情況下，使用組成為 In : Ga : Zn=1 : 1 : 1 的濺射靶材，即可。該濺射靶材的塊體電阻為 $3.9 \times 10^{-2} \Omega \cdot \text{cm}$ 左右，並且靶材的顏色是淡灰色。

像這樣，藉由改變用來形成氧化物半導體膜的材料，例如濺射靶材的組成，可以層疊組成不同的氧化物半導體膜。

另外，氧化物半導體膜 403 較佳為 CAAC-OS（c-axis aligned crystalline oxide semiconductor：c 軸配向結晶氧化物半導體）膜。另外，氧化物半導體膜 403 也可以為單晶或多晶（polycrystal）。

另外，像 CAAC-OS 膜那樣的包括結晶部的氧化物半導體膜可以進一步降低塊體內缺陷，藉由提高表面的平坦性，可以得到處於非晶狀態的氧化物半導體的遷移率以上的遷移率。為了提高表面的平坦性，較佳為在平坦的表面上形成氧化物半導體膜 403，明確地說，較佳的是，在平均面粗糙度（Ra）為 1nm 以下，較佳為 0.3nm 以下，更

佳為 0.1nm 以下的表面上形成氧化物半導體膜 403。

注意，Ra 是將 JIS B 0601：2001（ISO4287：1997）中定義的算術平均粗糙度擴大為三維以使其能夠應用於曲面，可以將它表示為“將從基準面到指定面的偏差的絕對值平均而得的值”，以如下數式定義。

$$Ra = \frac{1}{S_0} \int_{y_1}^{y_2} \int_{x_1}^{x_2} |f(x, y) - Z_0| dx dy$$

這裏，指定面是指成為測量粗糙度對象的面，並且是以座標（ $x_1, y_1, f(x_1, y_1)$ ）、（ $x_1, y_2, f(x_1, y_2)$ ）、（ $x_2, y_1, f(x_2, y_1)$ ）、（ $x_2, y_2, f(x_2, y_2)$ ）的四點表示的四角形的區域，指定面投影在 xy 平面的長方形的面積為 S_0 ，基準面的高度（指定面的平均高度）為 Z_0 。可以利用原子力顯微鏡（AFM:Atomic Force Microscope）測定 Ra。

為了提高氧化物半導體膜 403 表面的平坦性，較佳為對閘極絕緣膜 402 中的與氧化物半導體膜 403 接觸的區域進行平坦化處理。對平坦化處理沒有特別的限制，而作為平坦化處理可以使用拋光處理（例如，化學機械拋光法（Chemical Mechanical Polishing：CMP））、乾蝕刻處理及電漿處理。

作為電漿處理，例如可以進行引入氬氣體來產生電漿的反濺射。反濺射是指使用 RF 電源在氬氛圍下對基板一側施加電壓來在基板附近形成電漿以進行表面改性的方法。另外，也可以使用氮、氦、氧等代替氬氛圍。藉由進行

反濺射，可以去除附著於閘極絕緣膜 402 表面的粉狀物質（也稱為微粒、塵屑）。

作為平坦化處理，既可以進行多次的拋光處理、乾蝕刻處理以及電漿處理，又可以將上述處理組合進行。此外，當組合進行時，對製程順序也沒有特別的限制，可以根據閘極絕緣膜 402 表面的凹凸狀態適當地設定。

較佳為將氧化物半導體膜 403 的膜厚度設定為 1nm 以上且 200nm 以下，更佳為 5nm 以上且 50nm 以下。另外，可以藉由適當地使用濺射法、分子束磊晶(MBE)法、CVD 法、脈衝雷射沉積法、原子層沉積(ALD)法等形成氧化物半導體膜 403。

另外，包含在氧化物半導體膜 403 中的氫濃度或水濃度較佳為盡可能地低。這是因為如下緣故：當氫濃度高時，包含在氧化物半導體中的元素與氫接合，氫的一部分成為施體，而產生作為載流子的電子。

因此，在形成氧化物半導體膜 403 的製程中，為了在氧化物半導體膜 403 中儘量不包含氫或水，較佳為作為形成氧化物半導體膜 403 的預處理，在濺射裝置的預熱室中對形成有閘極絕緣膜 402 的基板進行預熱，使附著在基板及閘極絕緣膜 402 中的氫或水等雜質脫離而排出。設置在預熱室中的排氣單元較佳是低溫泵。

此外，較佳為以在成膜時包含多量的氧的條件（例如，在氧為 30%至 100%的氛圍下利用濺射法進行成膜等）形成膜，使氧化物半導體膜 403 為包含多量的氧（較佳為

包含相對於在氧化物半導體為結晶狀態的化學計量的成分比氧的含有量過剩的區域)的膜。

作為在形成氧化物半導體膜 403 時使用的濺射氣體，較佳為使用去除了氫、水、羥基或氫化物等雜質的高純度氣體。

在保持為減壓狀態的成膜室中保持基板。然後，在去除成膜室內的殘留水分的同時引入去除了氫和水的濺射氣體，使用上述靶材以 130℃ 以上且 700℃ 以下的溫度在閘極絕緣膜 402 上形成氧化物半導體膜 403。為了去除成膜室內的殘留水分，較佳為使用吸附型的真空泵，例如低溫泵、離子泵、鈦昇華泵。此外，作為排氣單元，也可以使用添加有冷阱的渦輪泵。因為在使用低溫泵進行排氣的成膜室中，例如氫原子、水 (H₂O) 等包含氫原子的化合物等被排出 (更佳的是，包含碳原子的化合物也被排出)，所以可以降低包含在該成膜室中形成的氧化物半導體膜 403 中的氫、水、羥基或氫化物等雜質的濃度。

另外，因為氧化物半導體膜 403 包括多個層即第一層 403a 和第二層 403b 的疊層結構，所以也可以每在形成各區域之後引入氧。作為氧的引入方法，可以使用氧氣氛圍下的熱處理、離子植入法、離子摻雜法、電漿浸沒離子植入法以及包含氧的氛圍下的電漿處理等。

藉由每在形成各層之後引入氧，可以提高降低氧化物半導體膜 403 內的氧缺損的效果。

注意，在本實施方式中，作為氧化物半導體膜 403 藉

由利用裝有 AC 電源裝置的濺射裝置的濺射法形成 35nm 厚的 In-Ga-Zn 類氧化物膜（也稱爲 IGZO 膜）。在本實施方式中，使用原子比爲 In:Ga:Zn=3:1:2 的 In-Ga-Zn 類氧化物靶材。注意，成膜條件爲如下：氧及氬氛圍下（氧流量比率爲 50%）；壓力爲 0.4Pa；電源電力爲 0.5kW；以及基板溫度爲 200℃。

另外，較佳爲在形成閘極絕緣膜 402 之後以將閘極絕緣膜 402 不暴露於大氣的方式連續形成閘極絕緣膜 402 和氧化物半導體膜 403。藉由以將閘極絕緣膜 402 不暴露於大氣的方式連續形成閘極絕緣膜 402 和氧化物半導體膜 403，可以防止氫或水分等雜質附著於閘極絕緣膜 402 表面。

這裏，也可以對氧化物半導體膜 403 進行用來去除氫（包括水及羥基）（脫水化或脫氫化）的加熱處理。將加熱處理的溫度設定爲 300℃ 以上且 700℃ 以下，或低於基板的應變點。可以在減壓下或氮氛圍下等進行加熱處理。

在本實施方式中，將基板引入到加熱處理裝置之一的電爐中，在氮氛圍下以 450℃ 對氧化物半導體膜 403 進行 1 小時的加熱處理，並且在氮及氧氛圍下以 450℃ 對氧化物半導體膜 403 進行 1 小時的加熱處理。

注意，加熱處理裝置不侷限於電爐，還可以利用電阻發熱體等的發熱體所產生的熱傳導或熱輻射加熱被處理物的裝置。例如，可以使用 LRTA 裝置、GRTA 裝置等的 RTA 裝置。例如，作爲加熱處理，也可以進行如下 GRTA

，即將基板放入加熱為 650℃ 至 700℃ 的高溫的惰性氣體中，在加熱幾分鐘之後，將基板從惰性氣體中取出。

另外，在加熱處理中，較佳為在氮或氦、氖、氬等的稀有氣體中不包含水、氫等。或者，較佳為將引入到加熱處理裝置中的氮或氦、氖、氬等的稀有氣體的純度設定為 6N (99.9999%) 以上，較佳為設定為 7N (99.99999%) 以上 (即，將雜質濃度設定為 1ppm 以下，較佳為設定為 0.1ppm 以下)。

另外，在藉由加熱處理對氧化物半導體膜 403 進行加熱之後，也可以對相同的爐內引入高純度的氧氣體、高純度的一氧化二氮氣體或超乾燥空氣 (使用 CRDS (cavity ring-down laser spectroscopy: 光腔衰蕩光譜法) 方式的露點儀進行測量時的水分量是 20ppm (露點換算，-55℃) 以下，較佳的是 1ppm 以下，更佳的是 10ppb 以下的空氣)。較佳為在氧氣體或一氧化二氮氣體中不包含水、氫等。或者，較佳為將引入到加熱處理裝置的氧氣體或一氧化二氮氣體的純度設定為 6N 以上，較佳為 7N 以上 (也就是說，將氧氣體或一氧化二氮氣體中的雜質濃度設定為 1ppm 以下，較佳為設定為 0.1ppm 以下)。藉由利用氧氣體或一氧化二氮氣體供給由於脫水化或脫氫化處理中的雜質排出製程而同時被減少的構成氧化物半導體的主要成分材料的氧，可以減少氧化物半導體膜 403 的氧缺損。

注意，用來脫水化或脫氫化的加熱處理在將氧化物半導體膜加工為島狀之前或者在加工為島狀之後進行，即可

。另外，用來脫水化或脫氫化的加熱處理既可以進行多次，又可以兼作其他加熱處理。另外，藉由對氧化物半導體膜 403 進行加熱處理，可以提高氧化物半導體膜 403 的結晶性。

藉由在將氧化物半導體膜 403 加工為島狀之前，即在氧化物半導體膜覆蓋閘極絕緣膜 402 的狀態下進行用來脫水化或脫氫化的加熱處理，可以防止因加熱處理而將包含在閘極絕緣膜 402 中的氧釋放到外部。

接著，藉由光微影製程在氧化物半導體膜 403 上形成光阻遮罩，對氧化物半導體膜 403 選擇性地進行蝕刻來形成島狀氧化物半導體膜 403（參照圖 12C）。在形成島狀氧化物半導體膜 403 之後去除光阻遮罩。也可以藉由噴墨法形成用來形成島狀氧化物半導體膜 403 的光阻遮罩。當藉由噴墨法來形成光阻遮罩時，不使用光罩，因此可以減少製造成本。

作為氧化物半導體膜 403 的蝕刻，可以使用乾蝕刻和濕蝕刻中的一者或兩者。例如，作為用於氧化物半導體膜 403 的濕蝕刻的蝕刻劑，可以使用磷酸、醋酸以及硝酸的混合溶液等。此外，也可以使用 ITO-07N（關東化學株式會社製造）。另外，也可以藉由 ICP（Inductively Coupled Plasma: 電感耦合電漿）蝕刻法的乾蝕刻進行蝕刻加工。

接著，在閘極絕緣膜 402 及氧化物半導體膜 403 上形成後面成為源極電極層及汲極電極層（包括使用與此相同

的層形成的佈線)的導電膜 405 (參照圖 12D)。

可以藉由濺射法或電漿 CVD 法形成導電膜 405。作為導電膜 405 可以使用鉬、鈦、鉭、鎢、鋁、銅、鉻、鈹、銦等的金屬材料或以這些材料為主要成分的合金材料。另外，作為導電膜 405 可以使用氧化銻-氧化錫、包含氧化鎢的銻氧化物、包含氧化鎢的銻鋅氧化物、包含氧化鈦的銻氧化物、包含氧化鈦的銻錫氧化物、氧化銻-氧化鋅以及添加有氧化矽的銻錫氧化物等導電材料。作為導電膜 405 可以用單層結構或疊層結構形成。

在本實施方式中，採用 50nm 厚的鎢膜、400nm 厚的鋁膜以及 100nm 厚的鈦膜的三層結構形成導電膜 405。

在氧化物半導體膜 403 是 CAAC-OS 膜的情況下，當形成導電膜 405 時，與導電膜 405 接觸的區域 403a2 及區域 403b2 的結晶結構變成無序。因此，區域 403a2 及區域 403b2 中的相對於非晶部的結晶部的比率比區域 403a1 及區域 403b1 中的相對於非晶部的結晶部的比率低。另外，有時區域 403a2 及區域 403b2 中的結晶部被破壞並都被非晶化。另外，在氧化物半導體膜 403 是具有結晶性如單晶或多晶等的膜的情況下，與導電膜 405 接觸的區域 403a2 及區域 403b2 的結晶的結晶結構變成無序而導致結晶性降低並有時被非晶化。

在氧化物半導體膜 403 中，結晶部或結晶的結晶結構變成無序的區域 403a2 及區域 403b2 形成在氧化物半導體膜 403 的表面至幾 nm 的厚度中。區域 403a2 及區域

403b2 的結晶部或結晶的結晶結構變成無序，由此導致懸空鍵、晶格的變形、空孔以及氧缺損增加。

於是，使氫移動到區域 403a2 及區域 403b2 中的懸空鍵、晶格的變形、空孔以及氧缺損中。藉由對氧化物半導體膜 403 進行加熱處理，包含在氧化物半導體膜 403 的區域 403a1 中的氫利用熱移動並被吸引到區域 403a2 及區域 403b2 中。

用來使氫移動到氧化物半導體膜 403 的區域 403a2 及區域 403b2 中的加熱處理例如以 100℃ 以上且基板的應變點以下的溫度，較佳為以 200℃ 以上且 400℃ 以下的溫度進行。

藉由利用加熱處理將包含在氧化物半導體膜 403 的區域 403a1 中的氫吸引到區域 403a2 及區域 403b2 中，可以降低區域 403a1 中的氫濃度。另外，因為移動到氧化物半導體膜 403 的區域 403a2 及區域 403b2 中的氫穩定化，所以該氫不容易再次擴散到區域 403a1 中。由此，在氧化物半導體膜 403 的區域 403a2 及區域 403b2 中，氫濃度得到提高。當區域 403a2 及區域 403b2 的氫濃度得到提高時，與區域 403a1 及區域 403b1 相比，可以提高區域 403a2 及區域 403b2 的導電性。結果，可以將氧化物半導體膜 403 的區域 403a2 及區域 403b2 用作低電阻區。

用來使氫從區域 403a1 移動到區域 403a2 及區域 403b2 中的加熱處理既可在形成源極電極層及汲極電極層之後進行，又可在形成源極電極層及汲極電極層之前後進

行。另外，用來使氫從區域 403a1 移動到區域 403a2 及區域 403b2 中的加熱處理既可進行多次，又可兼作其他加熱處理。

接著，藉由光微影製程在導電膜 405 上形成光阻遮罩，並且對導電膜 405 選擇性地進行蝕刻來形成源極電極層 405a 及汲極電極層 405b（參照圖 13A）。此時，氧化物半導體膜 403 的區域 403a2 及區域 403b2 被露出。在形成源極電極層 405a 及汲極電極層 405b 之後，去除光阻遮罩。導電膜 405 的蝕刻可以採用乾蝕刻和濕蝕刻中的一者或兩者。

因為由氧化物半導體膜 403 的區域 403a2 及區域 403b2 中的結晶部或結晶被破壞而導致懸空鍵、晶格的變形、空孔以及氧缺損增加，結果氫被吸引，所以氧化物半導體膜 403 的區域 403a2 及區域 403b2 中的氫濃度比區域 403a1 高。因此，當在存在有氫濃度高的區域 403a2 及區域 403b2 的狀態下製造電晶體時，有時給該電晶體帶來負面影響。例如，當在氧化物半導體膜 403 的側端部或背通道被形成的區域中存在有氫濃度高的區域時，有可能由於在該區域中蓄積起因於氧缺損或氫產生的載流子，而導致寄生通道被形成，容易產生洩漏電流，並且臨界電壓變動。

另外，作為形成在氧化物半導體膜 403 上的導電膜 405 的蝕刻，較佳為採用使用包含鹵素的蝕刻氣體的電漿處理。但是，當氧化物半導體膜暴露於包含鹵素的蝕刻氣

體時，有可能氧化物半導體膜 403 中的氧因被包含在上述蝕刻氣體中的鹵素（例如，氯、氟）抽出，而在經過電漿處理的氧化物半導體膜 403 的表面附近形成氧缺損。另外，當在蝕刻製程之後氧化物半導體膜 403 表面及其附近殘留有包含在蝕刻氣體中的鹵素時，有可能在氧化物半導體膜 403 中形成氧缺損。當在氧化物半導體膜 403 中生成氧缺損時，氧化物半導體膜 403 的頂面（背通道）一側及側端部低電阻化（n 型化）而有可能導致寄生通道的形成。

另外，當形成導電膜 405 時，有時包含在導電膜 405 中的元素添加到氧化物半導體膜 403 中。

於是，爲了防止氧化物半導體膜的背通道一側及側端部低電阻化而形成寄生通道，而去除由於源極電極層 405a 及汲極電極層 405b 的形成而露出的區域 403a2 及區域 403b2（參照圖 13B）。在區域 403a2 及區域 403b2 的去除製程中，較佳爲使氧化物半導體膜 403 的蝕刻條件最適化以防止氧化物半導體膜 403 被蝕刻而消失或斷開。

作爲區域 403a2 及區域 403b2 的去除製程，可以利用：使用氧、一氧化二氮或稀有氣體（典型的有氬）的電漿處理；或者使用稀釋氫氟酸、水、顯影液或 TMAH 溶液的溶液處理等。另外，作爲稀釋氫氟酸，例如，當使用 $1/10^3$ 稀釋氫氟酸（氫氟酸：0.05%）對 IGZO 膜進行處理時，1 秒鐘膜厚度減少 1nm 至 3nm，並且當使用 $2/10^5$ 稀釋氫氟酸（氫氟酸：0.0025%）對 IGZO 膜進行處理時，1 秒鐘膜厚度減少 0.1nm 左右。在本實施方式中，作爲結晶

結構變成無序的區域 403a2 及區域 403b2 的去除製程，進行使用稀釋氫氟酸的溶液處理（濕蝕刻）。

藉由在氧化物半導體膜 403 的側端部及背通道被形成的區域中，去除結晶部或結晶被破壞的氫濃度比區域 403a1 高的區域 403a2 及區域 403b2，可以使氫濃度得到降低的區域 403a1 露出。由此可以防止寄生通道的形成，並且可以抑制洩漏電流的產生及臨界電壓的變動。另外，即使在氧化物半導體膜 403 與源極電極層 405a 或汲極電極層 405b 之間的介面附近的區域 403a2 及區域 403b2 中，氫濃度高，並且存在有鹵素，也可以將該區域用作低電阻區。

因為氧化物半導體膜 403 的區域 403a2 及區域 403b2 的一部分被去除，所以在氧化物半導體膜 403 中，與源極電極層 405a 或汲極電極層 405b 重疊的區域的厚度比與源極電極層 405a 或汲極電極層 405b 不重疊的區域的厚度厚。

藉由在氧化物半導體膜 403 的側端部及背通道被形成的區域中，去除結晶結構變成無序的區域 403a2 及區域 403b2，可以還去除當加工源極電極層 405a 及汲極電極層 405b 時產生的污染物及當去除光阻遮罩時產生的污染物。

藉由以上製程，可以製造電晶體 410（參照圖 13B）。

接著，在氧化物半導體膜 403、源極電極層 405a 及汲極電極層 405b 上形成絕緣膜 406（參照圖 13C）。

絕緣膜 406 可以藉由電漿 CVD 法、濺射法形成。作為絕緣膜 406，例如可以使用氧化矽、氧化鎵、氧化鋁、氮化矽、氧氮化矽、氧氮化鋁等。

注意，作為絕緣膜 406，可以使用包含氮的氧化物絕緣膜（例如，包含氮的氧化矽膜、包含氮的氧化鋁膜）等。包含在氧化物絕緣膜中的氮濃度為 0.01at.%以上即可，較佳為 0.1at.%以上且 50at.%以下，更佳為 0.5at.%以上且 15at.%以下即可。在氧化矽膜中以上述濃度包含氮的膜有時也稱為氧氮化矽膜。藉由使氧化物絕緣膜包含適量的氮，可以使該膜中包含多於化學計量組成的氧。

在本實施方式中，作為絕緣膜 406，藉由電漿 CVD 法形成氧氮化矽膜。關於絕緣膜 406 的成膜條件，例如可以採用如下條件：SiH₄ 和 N₂O 的氣體流量比為 SiH₄：N₂O=30：4000；壓力為 200Pa；RF 電源功率（電源輸出）為 150W；基板溫度為 220°C ±15°C。另外，將絕緣膜 406 的膜厚度設定為 50nm 以上且 100nm 以下，即可。

這裏，較佳為對絕緣膜 406 進行藉由熱處理的脫水化或脫氫化處理。在本實施方式中，作為絕緣膜 406 的成膜氣體使用包含氫的氣體。但是，因為對絕緣膜 406 進行脫水化或脫氫化處理，所以可以去除絕緣膜 406 中的氫。因此，可以適當地使用電漿 CVD 法。電漿 CVD 法由於不但在成膜時灰塵等不容易附著並混入到膜中，而且能夠以比較快的沈積速度進行成膜，所以可以實現厚膜化及高生產性。

將加熱處理的溫度設定為 300℃ 以上且 700℃ 以下，或低於基板的應變點。較佳熱處理的溫度高於絕緣膜 406 的成膜溫度，這樣脫水化或脫氫化的效果高。例如，對加熱處理裝置之一的電爐引入基板，且在氮氛圍下以 450℃ 對絕緣膜 406 進行 1 小時的熱處理。

藉由加熱處理可以進行絕緣膜 406 的脫水化或脫氫化，且可以形成去除了氫或水等雜質的絕緣膜。

藉由進行用來脫水化或脫氫化的熱處理，可以去除並減少包含在絕緣膜 406 中的水、氫等雜質。藉由使絕緣膜 406 成為盡可能地不包含氫的膜，可以抑制氫侵入到氧化物半導體膜 403，並抑制電晶體 410 的特性變動，從而電晶體 410 可以具有穩定的電特性。

另外，因為後面形成的絕緣膜 407 較佳為具有不使氫或水等透過的阻擋功能，所以較佳為在形成絕緣膜 406 之後且形成絕緣膜 407 之前進行用來絕緣膜 406 的脫水化或脫氫化的熱處理。

接著，進行對絕緣膜 406 引入氧的處理（也稱為氧摻雜處理或氧注入處理）。由此，包括氧過剩區域的絕緣膜 406 被形成。

上述氧至少包含氧自由基、臭氧、氧原子、氧離子（包括分子離子、簇離子）中的任一種。藉由對進行了脫水化處理或脫氫化處理的絕緣膜 406 進行氧摻雜處理，可以使絕緣膜 406 中含有氧，也可以填補因上述熱處理而可能會脫離的氧，並且可以形成氧過剩區域。

作為對絕緣膜 406 引入氧的方法，例如可以使用離子植入法、離子摻雜法、電漿浸沒式離子植入法、電漿處理等。另外，作為離子植入法，也可以使用氣體簇離子束。另外，既可對絕緣膜 406 的整個表面藉由一次的處理進行氧的引入，又可例如使用線狀離子束進行氧的引入。在使用線狀離子束的情況下，藉由相對地移動（掃描）基板或離子束，能夠對絕緣膜 406 的整個表面引入氧。

作為氧的供應氣體，使用包含 O 的氣體即可，例如可以使用 O₂ 氣體、N₂O 氣體、CO₂ 氣體、CO 氣體、NO₂ 氣體等。注意，也可以使氧的供應氣體中包含稀有氣體（例如 Ar）。

另外，例如當藉由離子植入法進行氧的引入時，將氧的劑量較佳為設定為 1×10^{13} ions/cm² 以上且 5×10^{16} ions/cm² 以下，氧摻雜處理之後的絕緣膜 406 中的氧的含量較佳為超過絕緣膜 406 的化學計量組成。另外，氧含量比上述化學計量組成多得多的區域存在於絕緣膜 406 的一部分中，即可。另外，根據注入條件來適當地控制氧的注入深度，即可。

接著，在本實施方式中，在絕緣膜 406 上形成鋁膜。

鋁膜較佳為利用濺射法、蒸鍍法、CVD 法等形成。另外，鋁膜的厚度較佳為 3nm 以上且 20nm 以下（更佳為 3nm 以上且 10nm 以下，進一步較佳為 4nm 以上且 5nm 以下）。

作為鋁膜，也可以使用添加有鈦或鎂的鋁膜。另外，

作為鋁膜，也可以使用鋁膜與鈦膜或鎂膜的疊層。

接著，對鋁膜進行氧摻雜處理。該氧摻雜處理可以參照對絕緣膜 406 進行氧摻雜處理的情況，因此省略詳細說明。藉由對鋁膜進行氧摻雜處理，形成鋁膜的氧化物，即氧化鋁膜。將該氧化鋁膜用作絕緣膜 407。

也可以在對絕緣膜 406 及鋁膜添加氧之後進行加熱處理。加熱處理在 250°C 以上且 600°C 以下，例如以 300°C 進行即可。藉由進行加熱處理來能夠使包含在絕緣膜 406 中的氧利用固相擴散供應到氧化物半導體膜 403。像這樣，當藉由從絕緣膜 406 的固相擴散來對氧化物半導體膜 403 供應氧時，與對露出的氧化物半導體膜 403 直接進行氧摻雜的電漿處理等方法相比，得到氧化物半導體膜 403 不受到電漿所導致的損傷的效果。

注意，當在氧化物半導體膜 403 的側端部及背通道被形成的區域中形成有結晶結構變成無序的區域 403a2 及區域 403b2 時，氫移動到結晶結構變成無序的區域 403a2 及區域 403b2 中，該區域 403a2 及區域 403b2 低電阻化，而導致寄生通道的形成。另外，因為即使在氧化物半導體膜 403 的區域 403a2 及區域 403b2 與絕緣膜 406 接觸的狀態下進行加熱處理，從絕緣膜 406 脫離的氧也被區域 403a2 及區域 403b2 中的氧缺損等俘獲，所以不容易從絕緣膜 406 向氧化物半導體膜 403 的區域 403a1 及區域 403b1（通道形成區）供應氧。

因此，為了防止寄生通道形成在氧化物半導體膜的側

端部及背通道被形成的區域中，較佳為去除形成在氧化物半導體膜 403 的側端部及背通道被形成的區域中的區域 403a2 及區域 403b2，在氧化物半導體膜 403 的區域 403a1 及區域 403b1 與絕緣膜 406 接觸的狀態下進行加熱處理，來對氧化物半導體膜 403 的區域 403a1 及區域 403b1 供應氧。

另外，在氧化物半導體膜 403 是 CAAC-OS 膜（In-Ga-Zn 類氧化物半導體）的情況下，氧缺損集中在 Ga-Zn-O 層中。另外，氧容易經過 Ga-Zn-O 層。當絕緣膜 406 與氧化物半導體膜 403 接觸時，包含在絕緣膜 406 中的氧容易在平行於 a-b 面的方向上，尤其經過 Ga-Zn-O 層被供應而不容易在 c 軸方向上被供應。

在本實施方式中的氧化物半導體膜 403 的側端部及背通道被形成的區域中，去除氫濃度高的形成有氧缺損等的區域 403a2 及區域 403b2。由此，可以防止從絕緣膜 406 供應到氧化物半導體膜 403 的側端部的氧填充氧缺損。因此，可以將包含在絕緣膜 406 中的氧有效地供應到氧化物半導體膜 403 的區域 403a1 及區域 403b1（通道形成區）。由此，可以降低包含在氧化物半導體膜 403 的區域 403a1 及區域 403b1 的氧缺損。

在使用氧化物半導體的電晶體中，藉由從絕緣膜向氧化物半導體膜供應氧，可以降低氧化物半導體膜與絕緣膜之間的介面能階密度。其結果，可以抑制起因於電晶體的工作等在氧化物半導體膜與絕緣膜之間的介面載流子被俘

獲，從而可以得到可靠性高的電晶體。

另外，也可以多次進行對絕緣膜 406 及絕緣膜 407 的脫水化處理或脫氫化處理及/或氧摻雜處理。

另外，作為接觸於絕緣膜 406 上設置的絕緣膜 407，例如可以使用氧化鋁膜。在作為絕緣膜 407 使用氧化鋁膜的情況下，也可以藉由使鋁膜氧化來形成氧化鋁。與藉由濺射法形成氧化鋁膜的情況相比，藉由鋁膜的氧化形成氧化鋁膜，可以提高生產率。另外，因為藉由與對絕緣膜 406 的氧摻雜處理相同的製程，可以進行鋁膜的氧化，所以可以實現製程的簡化。由此，可以降低半導體裝置的製造成本。

另外，當作為絕緣膜 406 使用氧化物絕緣膜（例如，氧化矽或氧氮化矽）時，在該氧化物絕緣膜中，氧是主要成分材料之一。因此，難以藉由 SIMS（Secondary Ion Mass Spectrometry：二次離子質譜分析法）等的方法準確地估計氧化物絕緣膜中的氧濃度。就是說，難以判斷是否有意地對氧化物絕緣膜中添加氧。另外，當在之後的製程中包含在絕緣膜 406 中的過剩的氧被供應到氧化物半導體膜 403 時也是同樣的。

此外，氧有 ^{17}O 和 ^{18}O 等同位素，並且，一般認為在自然界的 ^{17}O 和 ^{18}O 的存在比率分別占氧原子整體中的 0.038% 和 0.2% 左右。也就是說，接觸於氧化物半導體膜的絕緣膜中或氧化物半導體膜中的上述同位素的濃度為藉由 SIMS 等的方法可估計的程度，因此有時藉由測量這些

濃度可以更準確地估計接觸於氧化物半導體膜的絕緣膜中或氧化物半導體膜中的氧濃度。由此，也可以藉由測量這些濃度判斷是否有意地對接觸於氧化物半導體膜的絕緣膜中添加氧。

也可以在絕緣膜 407 上形成成爲層間絕緣膜（保護絕緣膜、平坦化絕緣膜）的絕緣膜。藉由設置層間絕緣膜（保護絕緣膜、平坦化絕緣膜），可以緩和對於薄膜的絕緣膜 407 的應力。因此，可以防止絕緣膜 407 的損壞。

層間絕緣膜可以使用與絕緣膜 406 相同的材料及方法形成。例如，藉由濺射法形成厚度爲 400nm 的氧化矽膜。另外，也可以在形成保護絕緣膜之後進行加熱處理。例如，在氮氛圍下以 300°C 進行 1 小時的加熱處理。

在本實施方式中，在絕緣膜 407 上形成平坦化絕緣膜 408。藉由設置平坦化絕緣膜 408 可以降低起因於電晶體 410 的表面凹凸。作爲平坦化絕緣膜 408 的材料可以使用聚醯亞胺樹脂、丙烯酸樹脂、苯並環丁烯樹脂等有機材料。另外，除了上述有機材料之外，還可以使用低介電常數材料（low-k 材料）等。另外，也可以層疊多個由上述材料形成的絕緣膜來形成平坦化絕緣膜 408。

例如，作爲平坦化絕緣膜 408，形成厚度爲 1500nm 的丙烯酸樹脂膜即可。丙烯酸樹脂膜可以藉由塗敷法塗敷，然後進行焙燒（例如在氮氛圍下以 250°C 進行 1 小時）而形成。

也可以在形成平坦化絕緣膜 408 之後進行加熱處理。

例如，在氮氛圍下以 250°C 進行 1 小時的加熱處理。

這樣，也可以在形成電晶體 410 之後進行加熱處理。另外，加熱處理可以進行多次。

藉由上述步驟，可以製造包括電晶體 410 的半導體裝置。

接著，參照圖 14A 至圖 14D 說明與圖 12A 至圖 13D 所示的半導體裝置的製造方法部分不同的半導體裝置的製造方法。

首先，根據圖 12A 的步驟在基板 400 上形成閘極電極層 401，然後在閘極電極層 401 上形成閘極絕緣膜 402。接著，根據圖 12B 的步驟在閘極絕緣膜 402 上形成氧化物半導體膜 403。然後，根據圖 12C 的步驟藉由光微影製程在氧化物半導體膜 403 上形成光阻遮罩，對氧化物半導體膜 403 選擇性地進行蝕刻來形成島狀氧化物半導體膜 403。

接著，藉由離子植入法、離子摻雜法、電漿處理對島狀氧化物半導體膜 403 表面如箭頭 409 那樣地添加元素週期表中的第 15 族元素（例如氮、磷及砷）、元素週期表中的第 13 族元素（例如，硼、鋁、鎵及銦）、及稀有氣體元素（例如氦、氖、氬及氙）中的一種或多種（參照圖 14A）。

上述元素較佳為添加到幾 nm 的厚度中的氧化物半導體膜 403 的表面。藉由上述元素添加到氧化物半導體膜 403，在氧化物半導體膜 403 表面中，結晶部或結晶的結

晶結構變成無序的區域 403a2 及區域 403b2 被形成。區域 403a2 及區域 403b2 中的結晶部或結晶的結晶結構變成無序，由此導致懸空鍵、晶格的變形、空孔以及氧缺損增加。

於是，使氫移動到區域 403a2 及區域 403b2 中的懸空鍵、晶格的變形、空孔以及氧缺損中。藉由對氧化物半導體膜 403 進行加熱處理，包含在氧化物半導體膜 403 的區域 403a1 中的氫被吸引到區域 403a2 及區域 403b2 中。

用來使氫移動到氧化物半導體膜 403 的區域 403a2 及區域 403b2 中的加熱處理例如以 100°C 以上且基板的應變點以下的溫度，較佳為以 200°C 以上且 400°C 以下的溫度進行。

藉由利用加熱處理將包含在氧化物半導體膜 403 的區域 403a1 中的氫吸引到區域 403a2 及區域 403b2 中，可以降低區域 403a1 中的氫濃度。另外，因為氫移動到氧化物半導體膜 403 的區域 403a2 及區域 403b2 中，所以該區域 403a2 及區域 403b2 中的氫濃度得到提高。

注意，用來使氫移動到區域 403a2 及區域 403b2 中的加熱處理既可在形成源極電極層及汲極電極層之後進行，又可在形成源極電極層及汲極電極層之前後進行。另外，用來使氫從區域 403a1 移動到區域 403a2 及區域 403b2 中的加熱處理既可進行多次，又可兼作其他加熱處理。

接著，在閘極絕緣膜 402 及氧化物半導體膜 403 上形成導電膜，然後根據圖 13A 的步驟藉由光微影製程在該導

電膜上形成光阻遮罩，對導電膜選擇性地進行蝕刻來形成源極電極層 405a 及汲極電極層 405b。此時，使氧化物半導體膜 403 中的區域 403b2 露出（參照圖 14B）。

接著，根據圖 13B 的步驟去除由於源極電極層 405a 及汲極電極層 405b 的形成而露出的區域 403b2（參照圖 14C）。

藉由上述步驟，可以製造電晶體 420（參照圖 14C）。

接著，根據圖 13C 的步驟形成絕緣膜 406，在絕緣膜 406 上形成絕緣膜 407，並且根據圖 13D 的步驟形成平坦化絕緣膜 408，以可以製造包括電晶體 420 的半導體裝置（參照圖 14D）。

在根據本發明的一個方式的半導體裝置的製造方法中，當形成用來形成源極電極層 405a 及汲極電極層 405b 的導電膜 405 時，使氧化物半導體膜 403 的表面附近（或與導電膜之間的介面附近）的區域 403b2 非晶化。或者，藉由對氧化物半導體膜 403 表面進行電漿處理，使氧化物半導體膜的表面的區域 403a2 及區域 403b2 非晶化。

藉由之後的加熱處理使存在於氧化物半導體膜 403 的區域 403a1（尤其是，與閘極電極層 401 重疊的區域）中的氫移動到結晶結構變成無序的區域 403a2 及區域 403b2 中。由此，可以降低包含在氧化物半導體膜 403 的區域 403a1 的氫濃度。注意，由於氫移動而氫濃度得到提高的區域 403a2 及區域 403b2 可以用作低電阻區。

另外，氧化物半導體膜 403 以與包括氧過剩區域的氧

化物絕緣膜（至少與絕緣膜 406）接觸的方式設置。藉由加熱處理，可以將氧從氧化物絕緣膜脫離並將脫離的氧供應到氧化物半導體膜 403。由此，可以降低氧化物半導體膜 403 的區域 403a1 的氧缺損。

在氧化物半導體膜 403 的區域 403a1 及區域 403b1 中，藉由減少氫濃度及氧缺損，可以抑制載流子的產生。由此，由於可以抑制寄生通道的形成，所以可以抑制臨界電壓向負方向漂移。

根據本發明的一個方式，可以對使用氧化物半導體膜的電晶體 410 及電晶體 420 賦予穩定的電特性來提供可靠性高的半導體裝置。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

實施方式 7

在本實施方式中，藉由使用上述實施方式中的任一個所示的電晶體可以製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，藉由將包括電晶體的驅動電路的一部分或整個部分與像素部一體地形成在相同的基板上，可以形成系統整合型面板（system-on-panel）。

在圖 15A 中，以圍繞設置在第一基板 4001 上的像素部 4002 的方式設置密封材料 4005，並且，使用第二基板 4006 進行密封。在圖 15A 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶

半導體膜或多晶半導體膜形成在另行準備的基板上的掃描線驅動電路 4004、信號線驅動電路 4003。此外，供應到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 的各種信號及電位從 FPC (Flexible printed circuit, 撓性印刷電路) 4018a、4018b 供應。

在圖 15B 及圖 15C 中，以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002 及掃描線驅動電路 4004 與顯示元件一起由第一基板 4001、密封材料 4005 以及第二基板 4006 密封。在圖 15B 及圖 15C 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的信號線驅動電路 4003。在圖 15B 及圖 15C 中，供應到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 的各種信號及電位從 FPC4018 供應。

此外，圖 15B 及圖 15C 示出另行形成信號線驅動電路 4003 並且將其安裝到第一基板 4001 的實例，但是不侷限於該結構。既可以另行形成掃描線驅動電路並進行安裝，又可以僅另行形成信號線驅動電路的一部分或者掃描線驅動電路的一部分並進行安裝。

另外，對另行形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG (Chip On Glass, 玻璃覆晶封裝

) 方法、打線接合方法或者 TAB (Tape Automated Bonding, 卷帶式自動接合) 方法等。圖 15A 是藉由 COG 方法安裝信號線驅動電路 4003、掃描線驅動電路 4004 的例子，圖 15B 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 15C 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，顯示裝置包括顯示元件為密封狀態的面板和在該面板中安裝有 IC 諸如控制器等的模組。

注意，本說明書中的顯示裝置是指影像顯示裝置、顯示裝置或光源（包括照明設備）。另外，顯示裝置還包括：安裝有諸如 FPC、TAB 膠帶或 TCP 的連接器的模組；在 TAB 膠帶或 TCP 的端部設置有印刷線路板的模組；或者藉由 COG 方式將 IC（積體電路）直接安裝到顯示元件的模組。

此外，設置在第一基板上的像素部及掃描線驅動電路具有多個電晶體，可以應用上述實施方式所示的電晶體。

作為設置在顯示裝置中的顯示元件，可以使用液晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。發光元件將由電流或電壓控制亮度的元件包括在其範疇內，明確而言，包括無機 EL (Electro Luminescence, 電致發光)、有機 EL 等。此外，也可以應用如電子墨水等的因電作用而對比度發生變化的顯示媒介。

參照圖 15A 至圖 17B 對半導體裝置的一個方式進行

說明。圖 17A 及圖 17B 是沿著圖 15B 的點劃線 M-N 的剖面圖。

如圖 15A 至圖 15C 及圖 17A 和圖 17B 所示，半導體裝置包括連接端子電極 4015 及端子電極 4016，連接端子電極 4015 及端子電極 4016 藉由各向異性導電膜 4019 電連接到 FPC4018、4018a、4018b 所具有的端子。

連接端子電極 4015 由與第一電極層 4030 相同的導電膜形成，並且，端子電極 4016 由與電晶體 4010、電晶體 4011 的閘極電極層相同的金屬膜及導電膜形成。

此外，設置在第一基板 4001 上的像素部 4002、掃描線驅動電路 4004 具有多個電晶體，在圖 15A 至圖 15C 及圖 17A 和圖 17B 中例示出像素部 4002 所包括的電晶體 4010、掃描線驅動電路 4004 所包括的電晶體 4011。在圖 17A 中，在電晶體 4010 及電晶體 4011 上設置有絕緣膜 4020，在圖 17B 中還設置有絕緣膜 4021。

作為電晶體 4010 及電晶體 4011，可以使用上述實施方式所示的電晶體。在本實施方式中示出使用與實施方式 1 所示的電晶體 310 相同的結構及製造方法獲得的電晶體的例子。

由於使用與實施方式 1 所示的電晶體 310 相同的結構及製造方法獲得的電晶體 4010、電晶體 4011 具有穩定的電特性，所以藉由將電晶體 4010、電晶體 4011 應用於圖 15A 至圖 15C 及圖 17A 和圖 17B 所示的半導體裝置，可以實現可靠性高的半導體裝置。

此外，還可以在與驅動電路用電晶體 4011 的氧化物半導體膜的通道形成區重疊的位置再設置導電層。藉由將導電層設置在與氧化物半導體膜的通道形成區重疊的位置，可以進一步降低偏壓溫度試驗（BT 試驗）前後的電晶體 4011 的臨界電壓的變化量。此外，導電層的電位既可以與電晶體 4011 的閘極電極層的電位相同，又可以不同，並且，該導電層還可以用作第二閘極電極層。此外，導電層的電位也可以為 GND 或 0V 或者也可以為浮動狀態。

此外，該導電層還具有遮蔽外部的電場的功能，即不使外部的電場作用到內部（包括電晶體的電路部）的功能（尤其是，遮蔽靜電的靜電遮蔽功能）。利用導電層的遮蔽功能，可以防止由於靜電等外部的電場的影響而使電晶體的電特性變動。

設置在像素部 4002 中的電晶體 4010 電連接到顯示元件，而構成顯示面板。顯示元件只要能夠進行顯示就沒有特別的限制，而可以使用各種各樣的顯示元件。

圖 17A 示出作為顯示元件使用液晶元件的液晶顯示裝置的例子。在圖 17A 中，作為顯示元件的液晶元件 4013 包含第一電極層 4030、第二電極層 4031 以及液晶層 4008。另外，以夾持液晶層 4008 的方式設置有用作配向膜的絕緣膜 4032、4033。第二電極層 4031 設置在第二基板 4006 一側，第一電極層 4030 和第二電極層 4031 夾著液晶層 4008 而層疊。

此外，間隔物 4035 是藉由對絕緣膜選擇性地進行蝕

刻而獲得的柱狀間隔物，並且它是為控制液晶層 4008 的膜厚（液晶盒間隙（cell gap））而設置的。另外，也可以使用球狀間隔物。

當作為顯示元件使用液晶元件時，可以使用熱致液晶、低分子液晶、高分子液晶、高分子分散型液晶、鐵電液晶、反鐵電液晶等。上述液晶材料（液晶組成物）根據條件而呈現膽固醇相、近晶相、立方相、手性向列相、各向同性相等。

另外，也可以將不使用配向膜的呈現藍相的液晶組成物用於液晶層 4008。在此情況下，液晶層 4008 與第一電極層 4030 及第二電極層 4031 接觸。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時從膽固醇相轉變到各向同性相之前出現的相。藍相可以使用混合液晶及手性試劑的液晶組成物呈現。此外，為了擴大呈現藍相的溫度範圍，對呈現藍相的液晶組成物添加聚合性單體及聚合引發劑等，進行高分子穩定化的處理來可以形成液晶層。由於呈現藍相的液晶組成物的回應速度快，並且其具有光學各向同性，所以不需要配向處理，且視角依賴性小。另外，由於不需要設置配向膜而不需要摩擦處理，因此可以防止由於摩擦處理而引起的靜電破壞，並可以降低製程中的液晶顯示裝置的故障、破損。從而，可以提高液晶顯示裝置的生產率。在使用氧化物半導體膜的電晶體中，電晶體的電特性因靜電的影響而有可能顯著地變動而越出設計範圍。因此，將呈現藍相的液晶組成物用於具有使用氧化物

半導體膜的電晶體的液晶顯示裝置是更有效的。

此外，液晶材料的固有電阻為 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上，較佳為 $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上，更佳為 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上。另外，本說明書中的固有電阻的值為以 20°C 測量的值。

考慮到配置在像素部中的電晶體的汲極電流等而以能夠在指定期間中保持電荷的方式設定設置在液晶顯示裝置中的儲存電容器的大小。可以考慮到電晶體的關態電流等設定儲存電容器的大小。藉由使用具有本說明書所公開的氧化物半導體膜的電晶體，設置具有各像素中的液晶電容的 $1/3$ 以下，較佳為 $1/5$ 以下的電容大小的儲存電容器，就足夠了。

使用本說明書所公開的氧化物半導體膜的電晶體可以抑制關閉狀態下的電流值（關態電流值）。因此，可以延長影像信號等電信號的保持時間，在開啓電源的狀態下也可以延長寫入間隔。因此，可以降低更新工作的頻率，所以可以達到抑制耗電量的效果。

此外，使用本說明書所公開的氧化物半導體膜的電晶體可以得到比較高的場效應遷移率，所以能夠進行高速驅動。例如，藉由將這種能夠進行高速驅動的電晶體用於液晶顯示裝置，可以在同一基板上形成像素部中的開關電晶體及驅動電路部中的驅動電晶體。也就是說，因為作為驅動電路不需要另行使用由矽晶片等形成的半導體裝置，所以可以縮減半導體裝置的部件數。另外，在像素部中也藉由使用能夠進行高速驅動的電晶體，可以提供高品質的影

像。

液晶顯示裝置可以採用 TN (Twisted Nematic , 扭曲向列) 模式、IPS (In-Plane-Switching , 平面內轉換) 模式、FFS (Fringe Field Switching , 邊緣電場轉換) 模式、ASM (Axially Symmetric aligned Micro-cell , 軸對稱排列微單元) 模式、OCB (Optical Compensated Birefringence , 光學補償彎曲) 模式、FLC (Ferroelectric Liquid Crystal , 鐵電性液晶) 模式、AFLC (AntiFerroelectric Liquid Crystal , 反鐵電性液晶) 模式等。

此外，也可以使用常黑型液晶顯示裝置，例如採用垂直配向 (VA) 模式的透過型液晶顯示裝置。作為垂直配向模式，可以列舉幾個例子，例如可以使用 MVA (Multi-Domain Vertical Alignment , 多象限垂直配向) 模式、PVA (Patterned Vertical Alignment , 垂直配向構型) 模式、ASV (Advanced Super View , 高級超視覺) 模式等。另外，也可以將本實施方式應用於 VA 型液晶顯示裝置。VA 型液晶顯示裝置是控制液晶顯示面板的液晶分子的排列的方式之一。VA 型液晶顯示裝置是在不被施加電壓時液晶分子朝向垂直於面板的方向的方式。此外，也可以使用被稱為多疇化或多域設計的方法，即將像素 (pixel) 分成幾個區域 (子像素) 且使分子分別倒向不同方向的方法。

此外，在顯示裝置中，適當地設置黑矩陣 (遮光層)、偏振構件、相位差構件、抗反射構件等的光學構件 (光學基板) 等。例如，也可以使用利用偏振基板以及相位差

基板的圓偏振。此外，作為光源，也可以使用背光、側光燈等。

此外，作為像素部中的顯示方式，可以採用逐行掃描方式或隔行掃描方式等。此外，作為當進行彩色顯示時在像素中控制的顏色因素，不侷限於 RGB（R 表示紅色，G 表示綠色，B 表示藍色）這三種顏色。例如，也可以採用 RGBW（W 表示白色）或對 RGB 追加黃色（yellow）、青色（cyan）、洋紅色（magenta）等中的一種以上的顏色。另外，也可以按每個顏色因素的點使其顯示區的大小不同。但是，所公開的發明不侷限於彩色顯示的顯示裝置，而也可以應用於單色顯示的顯示裝置。

此外，作為顯示裝置所包含的顯示元件，可以應用利用電致發光的發光元件。利用電致發光的發光元件根據發光材料是有機化合物還是無機化合物被區分，一般地，前者被稱為有機 EL 元件，而後者被稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子及電洞分別從一對電極注入到包含發光性的有機化合物的層，以使電流流過。並且，藉由這些載流子（電子及電洞）重新結合，發光性的有機化合物形成激發態，當從該激發態回到基態時發光。由於這種機制，這種發光元件被稱為電流激發型發光元件。在本實施方式中，示出作為發光元件使用有機 EL 元件的例子。

無機 EL 元件根據其元件結構而分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件具有發

光層，其中發光材料的粒子分散在黏合劑中，並且其發光機制是利用施體能階和受體能階的施體-受體重新結复合型發光。薄膜型無機 EL 元件具有一種結構，其中，發光層夾在介電層之間，並且由電極夾持該夾著發光層的介電層，其發光機制是利用金屬離子的內殼層電子躍遷的定域型發光（localized type light emission）。另外，這裏作為發光元件使用有機 EL 元件進行說明。

為了取出發光，使發光元件的一對電極中的至少一個具有透光性即可。並且，在基板上形成電晶體及發光元件。發光元件可以採用下述結構中的任何一個：從與基板相反一側的表面取出發光的頂部發射結構；從基板一側的表面取出發光的下面發射結構；以及從基板一側的表面及與基板相反一側的表面取出發光的雙面發射結構。

圖 16A 和圖 16B 及圖 17B 示出作為顯示元件使用發光元件的發光裝置的例子。

圖 16A 是發光裝置的平面圖，圖 16B 是沿著圖 16A 中的點劃線 V1-W1、V2-W2 及 V3-W3 切斷的剖面。另外，在圖 16A 的平面圖中，未圖示電致發光層 542 及第二電極層 543。

圖 16A 和圖 16B 所示的發光裝置在基板 500 上具有電晶體 510、電容元件 520 及佈線層交叉部 530，其中電晶體 510 與發光元件 540 電連接。另外，圖 16A 和圖 16B 示出經過基板 500 提出發光元件 540 所發射的光的下面發射型結構的發光裝置。

作為電晶體 510，可以使用上述實施方式所示的電晶體。在本實施方式中示出使用與實施方式 1 所示的電晶體 310 相同的結構及製造方法獲得的電晶體的例子。

電晶體 510 包括閘極電極層 511a、511b、閘極絕緣膜 502、氧化物半導體膜 512 以及用作源極電極層或汲極電極層的導電層 513a、513b。

由於使用與實施方式 1 所示的電晶體 310 相同的結構及製造方法獲得的電晶體 510 具有穩定的電特性，所以藉由將電晶體 510 應用於圖 16A 和圖 16B 所示的半導體裝置，可以實現可靠性高的半導體裝置。

電容元件 520 包括導電層 521a、521b、閘極絕緣膜 502、氧化物半導體膜 522 及導電層 523，其中由導電層 521a、521b 及導電層 523 夾持閘極絕緣膜 502 及氧化物半導體膜 522 而形成電容。

佈線層交叉部 530 是閘極電極層 511a、511b 與導電層 533 的交叉部，閘極電極層 511a、511b 與導電層 533 隔著閘極絕緣膜 502 交叉。

在本實施方式中，作為閘極電極層 511a 及導電層 521a 使用 30nm 厚的鈦膜，作為閘極電極層 511b 及導電層 521b 使用 200nm 厚的銅薄膜。由此，閘極電極層為鈦膜與銅薄膜的疊層結構。

氧化物半導體膜 512、522 使用 25nm 厚的 IGZO 膜。

在電晶體 510、電容元件 520 及佈線層交叉部 530 上形成有層間絕緣膜 504，並且在層間絕緣膜 504 上的與發

光元件 540 重疊的區域中設置有濾色片層 505。在層間絕緣膜 504 及濾色片層 505 上設置有用作平坦化絕緣膜的絕緣膜 506。

在絕緣膜 506 上設置有包括依次層疊第一電極層 541、電致發光層 542 及第二電極層 543 的疊層結構的發光元件 540。在形成在絕緣膜 506 及層間絕緣膜 504 中的到達導電層 513a 的開口中第一電極層 541 與導電層 513a 接觸，由此發光元件 540 與電晶體 510 電連接。另外，以覆蓋第一電極層 541 的一部分及該開口的方式設置有分隔壁 507。

層間絕緣膜 504 可以使用利用電漿 CVD 法形成的厚度為 200nm 以上且 600nm 以下的氧氮化矽膜。另外，絕緣膜 506 可以使用 1500nm 厚的光敏丙烯酸樹脂膜，分隔壁 507 可以使用 1500nm 厚的光敏聚醯亞胺膜。

作為濾色片層 505，例如可以使用彩色的透光樹脂。作為彩色的透光樹脂，可以使用感光或非感光有機樹脂。較佳為使用感光有機樹脂層，因為可以縮減光阻遮罩的數量來簡化製程。

彩色是指除了黑、灰、白等的無彩色之外的顏色，濾色片層使用只透過被著色的彩色光的材料來形成。至於彩色，可以使用紅色、綠色、藍色等。另外，還可以使用青色（cyan）、洋紅色（magenta）、黃色（yellow）等。只透過被著色的彩色光意味著濾色片層中的透過光在彩色光的波長中具有峰值。濾色層片考慮所包含的著色材料的濃

度與光的透過率的關係以適當地控制最適合的膜厚度即可。例如，可以濾色片層 505 的膜厚度為 1500nm 以上且 2000nm 以下。

在圖 17B 所示的發光裝置中，作為顯示元件的發光元件 4513 電連接到設置在像素部 4002 中的電晶體 4010。另外，發光元件 4513 的結構是第一電極層 4030、電致發光層 4511、第二電極層 4031 的疊層結構，但是，不侷限於所示結構。根據從發光元件 4513 取出的光的方向等，可以適當地改變發光元件 4513 的結構。

分隔壁 4510、507 使用有機絕緣材料或無機絕緣材料形成。尤其是，較佳為使用感光樹脂材料，在第一電極層 4030、541 上形成開口部，並且將該開口部的側壁形成為具有連續曲率的傾斜面。

電致發光層 4511、542 可以使用一個層構成，也可以使用多個層的疊層構成。

為了防止氧、氫、水分、二氧化碳等侵入到發光元件 4513 及發光元件 540 中，也可以在第二電極層 4031、543 及分隔壁 4510、507 上形成保護膜。作為保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。

另外，為了防止氧、氫、水分、二氧化碳等侵入到發光元件 4513、發光元件 540 中，也可以藉由蒸鍍法形成覆蓋發光元件 4513、發光元件 540 的包含有機化合物的層。

此外，在由第一基板 4001、第二基板 4006 以及密封

材料 4005 密封的空間中設置有填充材料 4514 並被密封。如此，爲了不暴露於外部氣體，較佳爲使用氣密性高且脫氣少的保護薄膜（黏合薄膜、紫外線固化樹脂薄膜等）、覆蓋材料進行封裝（封入）。

作爲填充材料 4514，除了氮或氬等惰性氣體以外，也可以使用紫外線固化樹脂或熱固性樹脂，例如可以使用 PVC（聚氯乙稀）、丙烯酸樹脂、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）或 EVA（乙稀-醋酸乙稀酯）。例如，作爲填充材料使用氮，即可。

另外，如果需要，則也可以在發光元件的射出表面上適當地設置諸如偏光板或者圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$ 板， $\lambda/2$ 板）、濾色片等的光學薄膜。此外，也可以在偏光板或者圓偏光板上設置防反射膜。例如，可以進行抗眩光處理，該處理是利用表面的凹凸來擴散反射光而可以降低眩光的處理。

此外，作爲顯示裝置，也可以提供驅動電子墨水的電子紙。電子紙也稱爲電泳顯示裝置（電泳顯示器），並具有如下優點：與紙同樣的易讀性；其耗電量比其他顯示裝置的耗電量低；形狀薄且輕。

電泳顯示裝置可以採用各種各樣的形式。電泳顯示裝置是如下裝置，即在溶劑或溶質中分散有包含具有正電荷的第一粒子和具有負電荷的第二粒子的多個微囊，並且藉由對微囊施加電場使微囊中的粒子向相互相反的方向移動，以僅顯示集中在一方的粒子的顏色。另外，第一粒子或

第二粒子包含染料，當沒有電場時不移動。此外，第一粒子的顏色和第二粒子的顏色不同（該顏色包括無色）。

這樣，電泳顯示裝置是利用介電常數高的物質移動到高電場區域，即所謂的介電泳效應（dielectrophoretic effect）的顯示器。

分散有上述微囊的溶劑被稱為電子墨水，並且該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用濾色片、具有色素的粒子來進行彩色顯示。

此外，微囊中的第一粒子及第二粒子可以使用選自導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料中的一種材料或這些材料的複合材料。

此外，作為電子紙，也可以應用使用旋轉球（twisting ball）顯示方式的顯示裝置。旋轉球顯示方式是如下方法，即將分別塗為白色和黑色的球形粒子配置在作為用於顯示元件的電極層的第一電極層與第二電極層之間，使第一電極層與第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

另外，在圖 15A 至圖 17B 中，作為第一基板 4001、基板 500、第二基板 4006，除了玻璃基板以外，也可以使用撓性的基板。例如，可以使用具有透光性的塑膠基板等。作為塑膠，可以使用 FRP（Fiberglass-Reinforced Plastics，玻璃纖維強化塑膠）板、PVF（聚氟乙烯）薄膜

、聚酯薄膜或丙烯酸樹脂薄膜。此外，若不需要透光性，則也可以使用以鋁或不鏽鋼等為材料的金屬基板（金屬薄膜）。例如，也可以使用具有由 PVF 薄膜或聚酯薄膜夾住鋁箔的結構的薄片。

在本實施方式中，作為絕緣膜 4020 使用氧化鋁膜。可以藉由濺射法或電漿 CVD 法形成絕緣膜 4020。

在氧化物半導體膜上作為絕緣膜 4020 設置的氧化鋁膜具有高遮斷效果（阻擋效果），即，不使氫、水分等雜質以及氧這兩者透過膜的效果。

因此，氧化鋁膜用作保護膜，而防止在製程中及製造之後導致電晶體的特性變動的氫、水分等雜質混入到氧化物半導體膜，並且防止從氧化物半導體膜釋放氧化物半導體的主要構成材料的氧。

另外，作為用作平坦化絕緣膜的絕緣膜 4021、絕緣膜 506，可以使用丙烯酸樹脂、聚醯亞胺樹脂、苯並環丁烯類樹脂、聚醯胺樹脂、環氧樹脂等具有耐熱性的有機材料。此外，除了上述有機材料以外，也可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。另外，也可以藉由層疊多個由這些材料形成的絕緣膜來形成絕緣膜。

對絕緣膜 4021、絕緣膜 506 的形成方法沒有特別的限制，可以根據其材料利用如濺射法、SOG 法、旋塗法、浸漬法、噴塗法、液滴噴射法（噴墨法等）、印刷法（絲網印刷、膠版印刷等）等以及如刮刀、輥塗機、幕式塗布

機、刮刀式塗布機等來形成絕緣膜 4021、絕緣膜 506。

顯示裝置藉由使來自光源或顯示元件的光透過來進行顯示。因此，設置在光透過的像素部中的基板、絕緣膜、導電膜等薄膜全都對可見光的波長區域的光具有透光性。

關於對顯示元件施加電壓的第一電極層及第二電極層（也稱為像素電極層、共用電極層、反電極層等），可以根據取出光的方向、設置電極層的地方以及電極層的圖案結構選擇透光性或反射性。

作為第一電極層 4030、第一電極層 541 及第二電極層 4031、第二電極層 543，可以使用含有氧化鎢的銦氧化物、含有氧化鎢的銦鋅氧化物、含有氧化鈦的銦氧化物、含有氧化鈦的銦錫氧化物、銦錫氧化物（以下稱為 ITO）、銦鋅氧化物、添加有氧化矽的銦錫氧化物、石墨烯等具有透光性的導電材料。

此外，第一電極層 4030、第一電極層 541、第二電極層 4031 及第二電極層 543 可以使用鎢（W）、鉬（Mo）、鋯（Zr）、鈦（Hf）、釩（V）、鈮（Nb）、鉭（Ta）、鉻（Cr）、鈷（Co）、鎳（Ni）、鈦（Ti）、鉑（Pt）、鋁（Al）、銅（Cu）、銀（Ag）等金屬、其合金或其金屬氮化物中的一種或多種來形成。

在本實施方式中，圖 16A 和圖 16B 所示的發光裝置具有下面發射型結構，所以第一電極層 541 具有透光性，而第二電極層 543 具有反射性。因此，當將金屬膜用於第一電極層 541 時，較佳為將金屬膜形成得薄，以並使其具

有透光性。另外，當將具有透光性的導電膜用於第二電極層 543 時，較佳為將具有反射性的導電膜層疊在其上。

此外，第一電極層 4030、第一電極層 541、第二電極層 4031 及第二電極層 543 可以使用包括導電高分子（也稱為導電聚合體）的導電組成物來形成。作為導電高分子，可以使用所謂的 π 電子共軛類導電高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者由苯胺、吡咯和噻吩中的兩種以上構成的共聚物或其衍生物等。

此外，由於電晶體容易因靜電等而損壞，所以較佳為設置用來保護驅動電路的保護電路。保護電路較佳為使用非線性元件構成。

如上所述，藉由應用上述實施方式所示的電晶體，可以提供具有各種各樣的功能的半導體裝置。

本實施方式所示的結構或方法等可以與其他的實施方式所示的結構或方法等適當地組合而實施。

實施方式 8

藉由使用上述實施方式所示的電晶體，可以製造具有讀取目標物的資訊的影像感測器功能的半導體裝置。

圖 18A 示出具有影像感測器功能的半導體裝置的一個例子。圖 18A 是光電感測器的等效電路，而圖 18B 是示出光電感測器的一部分的剖面圖。

光電二極體 602 的一個電極電連接到光電二極體重設

信號線 658，而光電二極體 602 的另一個電極電連接到電晶體 640 的閘極。電晶體 640 的源極和汲極中的一個電連接到光電感測器參考信號線 672，而電晶體 640 的源極和汲極中的另一個電連接到電晶體 656 的源極和汲極中的一個。電晶體 656 的閘極電連接到閘極信號線 659，電晶體 656 的源極和汲極中的另一個電連接到光電感測器輸出信號線 671。

注意，在本說明書的電路圖中，為了使使用氧化物半導體膜的電晶體一目了然，將使用氧化物半導體膜的電晶體的符號表示為“OS”。在圖 18A 中，電晶體 640 和電晶體 656 可以應用實施方式 1 或實施方式 2 所示的電晶體，是使用氧化物半導體膜的電晶體。在本實施方式中示出應用使用與實施方式 1 所示的電晶體 310 同樣的結構及製造方法獲得的電晶體的例子。

圖 18B 是示出光電感測器中的光電二極體 602 和電晶體 640 的剖面圖，其中在具有絕緣表面的基板 601（TFT 基板）上設置有用作感測器的光電二極體 602 和電晶體 640。在光電二極體 602 和電晶體 640 上使用黏合層 608 設置有基板 613。

在電晶體 640 上設置有絕緣膜 631、層間絕緣膜 633 以及層間絕緣膜 634。光電二極體 602 設置在層間絕緣膜 633 上，並且光電二極體 602 具有如下結構：在形成於層間絕緣膜 633 上的電極層 641a、641b 與設置在層間絕緣膜 634 上的電極層 642 之間從層間絕緣膜 633 一側依次層

疊有第一半導體膜 606a、第二半導體膜 606b 及第三半導體膜 606c。

電極層 641b 與形成在層間絕緣膜 634 中的導電層 643 電連接，並且電極層 642 藉由電極層 641a 與導電層 645 電連接。導電層 645 與電晶體 640 的閘極電極層電連接，並且光電二極體 602 與電晶體 640 電連接。

在此，例示出一種 pin 型光電二極體，其中層疊用作第一半導體膜 606a 的具有 p 型導電型的半導體膜、用作第二半導體膜 606b 的高電阻的半導體膜（i 型半導體膜）、用作第三半導體膜 606c 的具有 n 型導電型的半導體膜。

第一半導體膜 606a 是 p 型半導體膜，而可以由包含賦予 p 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的第 13 族的雜質元素（例如，硼（B））的半導體材料氣體藉由電漿 CVD 法來形成第一半導體膜 606a。作為半導體材料氣體，可以使用矽烷（ SiH_4 ）。另外，可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。另外，也可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散法或離子植入法將雜質元素引入到該非晶矽膜。較佳為在使用離子植入法等引入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 法、氣相生長法或濺射法等。較佳為將第一半導體膜 606a 的厚度設定為 10nm 以上且 50nm 以下。

第二半導體膜 606b 是 i 型半導體膜（本質半導體膜），而可以由非晶矽膜形成。爲了形成第二半導體膜 606b，藉由電漿 CVD 法使用半導體材料氣體來形成非晶矽膜。作爲半導體材料氣體，可以使用矽烷（ SiH_4 ）。或者，也可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。也可以藉由 LPCVD 法、氣相生長法、濺射法等形成第二半導體膜 606b。較佳爲將第二半導體膜 606b 的厚度設定爲 200nm 以上且 1000nm 以下。

第三半導體膜 606c 是 n 型半導體膜，而可以由包含賦予 n 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的第 15 族的雜質元素（例如，磷（P））的半導體材料氣體藉由電漿 CVD 法形成第三半導體膜 606c。作爲半導體材料氣體，可以使用矽烷（ SiH_4 ）。或者，也可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。另外，也可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散法或離子植入法將雜質元素引入到該非晶矽膜。較佳爲在使用離子植入法等引入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作爲形成非晶矽膜的方法，可以使用 LPCVD 法、氣相生長法或濺射法等。較佳爲將第三半導體膜 606c 的厚度設定爲 20nm 以上且 200nm 以下。

此外，第一半導體膜 606a、第二半導體膜 606b 以及第三半導體膜 606c 也可以不使用非晶半導體形成，而使用多晶半導體或微晶半導體（Semi Amorphous

Semiconductor, SAS) 形成。

此外，由於光電效應生成的電洞的遷移率低於電子的遷移率，因此當 p 型半導體膜一側的表面用作光接收面時，pin 型光電二極體具有良好的特性。這裏示出將光電二極體 602 從形成有 pin 型光電二極體的基板 601 的面接收的光 622 轉換為電信號的例子。此外，來自其導電型與用作光接收面的半導體膜一側相反的半導體膜一側的光是干擾光，因此，電極層較佳為使用具有遮光性的導電膜。另外，也可以將 n 型半導體膜一側的表面用作光接收面。

藉由使用絕緣材料且根據材料使用濺射法、電漿 CVD 法、SOG 法、旋塗法、浸漬法、噴塗法、液滴噴射法（噴墨法等）、印刷法（絲網印刷、膠版印刷等）等，來可以形成絕緣膜 631、層間絕緣膜 633 以及層間絕緣膜 634。

作為絕緣膜 631，可以使用如下無機絕緣膜的單層或疊層：氧化矽層、氧氮化矽層、氧化鋁層、氧氮化鋁層等氧化物絕緣膜；以及氮化矽層、氮氧化矽層、氮化鋁層、氮氧化鋁層等氮化物絕緣膜。

在本實施方式中，作為絕緣膜 631 使用氧化鋁膜。可以藉由濺射法和電漿 CVD 法形成絕緣膜 631。

在氧化物半導體膜上作為絕緣膜 631 設置的氧化鋁膜具有高遮斷效果（阻擋效果），即不使氫、水分等雜質及氧的兩者透過膜的效果。

因此，氧化鋁膜用作保護膜，而防止在製程中及製造

之後導致電晶體的特性變動的氫、水分等雜質混入到氧化物半導體膜，並且防止從氧化物半導體膜釋放氧化物半導體的主要構成材料的氧。

作為層間絕緣膜 633、634，較佳為採用用作減少表面凹凸的平坦化絕緣膜的絕緣膜。作為層間絕緣膜 633、634，例如可以使用聚醯亞胺、丙烯酸樹脂、苯並環丁烯類樹脂、聚醯胺或環氧樹脂等具有耐熱性的有機絕緣材料。除了上述有機絕緣材料之外，也可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等的單層或疊層。

藉由檢測入射到光電二極體 602 的光 622，可以讀取檢測目標的資訊。另外，在讀取檢測目標的資訊時，可以使用背光等的光源。

由於使用與實施方式 1 所示的電晶體 310 相同的結構及製造方法獲得的電晶體 640 具有穩定的電特性，所以藉由將電晶體 640 應用於圖 18A 和圖 18B 所示的半導體裝置，可以實現可靠性高的半導體裝置。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

實施方式 9

可將本說明書中公開的半導體裝置應用於多種電子裝置（包括遊戲機）。作為電子裝置，可以舉出電視機（也稱為電視或電視接收機）、用於電腦等的顯示器、數位相

機、數位攝像機、數位相框、行動電話機、可攜式遊戲機、移動資訊終端、音頻再生裝置、遊戲機（彈子機、投幣機等）外殼遊戲機等。圖 19A 至圖 19C 示出這些電子裝置的具體例子。

圖 19A 示出具有顯示部的桌子 9000。在桌子 9000 中，外殼 9001 組裝有顯示部 9003，利用顯示部 9003 可以顯示影像。另外，在此示出利用四個腿部 9002 支撐外殼 9001 的結構。另外，外殼 9001 具有用來供應電力的電源供應線 9005。

上述實施方式所示的半導體裝置可以應用於顯示部 9003，由此可以對電子裝置賦予高可靠性。

顯示部 9003 具有觸屏輸入功能。當用指頭等接觸顯示於桌子 9000 的顯示部 9003 中的顯示按鈕 9004 時，可以進行屏面操作或資訊輸入。並且當使桌子具有能夠與其他家電產品進行通訊的功能或能夠控制其他家電產品的功能，可以將桌子用作藉由屏面操作控制其他家電產品的控制裝置。例如，藉由使用實施方式 8 所示的具有影像感測器功能的半導體裝置，可以使顯示部 9003 具有觸屏輸入功能。

另外，利用設置於外殼 9001 的鉸鏈也可以將顯示部 9003 的屏面以垂直於地板的方式立起來，從而也可以將桌子用作電視機。雖然如果在小房間裏設置大屏面的電視機則自由使用的空間變小，然而，如果在桌子內安裝有顯示部則可以有效地利用房間的空間。

圖 19B 示出電視機 9100。在電視機 9100 中，外殼 9101 組裝有顯示部 9103。利用顯示部 9103 可以顯示影像。此外，在此示出利用支架 9105 支撐外殼 9101 的結構。

可以藉由利用外殼 9101 所具備的操作開關、另外提供的遙控器 9110 進行電視機 9100 的操作。藉由利用遙控器 9110 所具備的操作鍵 9109，可以進行頻道及音量的操作，並可以對在顯示部 9103 上顯示的影像進行操作。此外，也可以採用在遙控器 9110 中設置顯示從該遙控器 9110 輸出的資訊的顯示部 9107 的結構。

圖 19B 所示的電視機 9100 具備接收機及數據機等。電視機 9100 可以利用接收機接收一般的電視廣播。再者，電視機 9100 藉由數據機連接到有線或無線方式的通信網路，也可以進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資訊通信。

上述實施方式所示的半導體裝置可以應用於顯示部 9103、9107，由此可以對電視機及遙控器賦予高可靠性。

圖 19C 示出電腦，該電腦包括主體 9201、外殼 9202、顯示部 9203、鍵盤 9204、外部連接埠 9205、指向裝置 9206 等。

上述實施方式所示的半導體裝置都可以用於顯示部 9203，由此可以製造具有高可靠性的電腦。

圖 20A 和圖 20B 是能夠進行折疊的平板終端。圖 20A 示出打開的狀態。平板終端包括外殼 9630、顯示部 9631a、顯示部 9631b、顯示模式切換開關 9034、電源開

關 9035、省電模式切換開關 9036、卡子 9033 以及操作開關 9038。

上述實施方式所示的半導體裝置可以應用於顯示部 9631a 及顯示部 9631b，由此可以對平板終端賦予高可靠性。

在顯示部 9631a 中，可以將其一部分用作觸摸屏的區域 9632a，並且可以藉由接觸所顯示的操作鍵 9638 來輸入資料。此外，作為一個例子，顯示部 9631a 的一半只有顯示的功能，並且另一半具有觸摸屏的功能，但是不侷限於該結構。也可以採用顯示部 9631a 的整個區域具有觸摸屏的功能的結構。例如，可以在顯示部 9631a 的全面顯示鍵盤來將其用作觸摸屏，並且將顯示部 9631b 用作顯示畫面。

此外，在顯示部 9631b 中，與顯示部 9631a 同樣也可以將顯示部 9631b 的一部分用作觸摸屏的區域 9632b。此外，藉由使用指頭或觸控筆等接觸觸摸屏上的鍵盤顯示切換按鈕 9639 的位置上，可以在顯示部 9631b 上顯示鍵盤。

此外，也可以對觸摸屏的區域 9632a 和觸摸屏的區域 9632b 同時進行觸摸輸入。

另外，顯示模式切換開關 9034 能夠進行豎屏顯示和橫屏顯示等顯示的方向的切換以及黑白顯示和彩色顯示的切換等。根據藉由平板終端所內置的光感測器所檢測的使用時的外光的光量，省電模式切換開關 9036 可以使顯示

的亮度設定為最適合的亮度。平板終端除了光感測器以外還可以內置陀螺儀和加速度感測器等檢測傾斜度的感測器等的其他檢測裝置。

此外，圖 20A 示出顯示部 9631b 的顯示面積與顯示部 9631a 的顯示面積相同的例子，但是不侷限於此，一方的尺寸可以與另一方的尺寸不同，其顯示品質也可以不同。例如，可以使用顯示部中的一方能夠進行比另一方更高精細度的顯示的顯示面板。

圖 20B 示出合上的狀態，並且平板終端包括外殼 9630、太陽能電池 9633、充放電控制電路 9634、電池 9635 以及 DCDC 轉換器 9636。此外，在圖 20B 中，作為充放電控制電路 9634 的一個例子示出具有電池 9635 和 DC/DC 轉換器 9636 的結構。

此外，平板終端能夠進行折疊，因此不使用時可以合上外殼 9630。因此，可以保護顯示部 9631a 和顯示部 9631b，而可以提供一種具有良好的耐久性且從長期使用的觀點來看具有良好的可靠性的平板終端。

此外，圖 20A 和圖 20B 所示的平板終端還可以具有如下功能：顯示各種各樣的資訊（靜態影像、動態影像、文字影像等）；將日曆、日期或時刻等顯示在顯示部上；對顯示在顯示部上的資訊進行操作或編輯的觸摸輸入；藉由各種各樣的軟體（程式）控制處理等。

藉由利用安裝在平板終端的表面上的太陽能電池 9633，可以將電力供應到觸摸屏、顯示部或影像信號處理

部等。另外，可以將太陽能電池 9633 設置在外殼 9630 的一方面或雙面，而可以採用高效地進行電池 9635 的充電的結構。另外，當作爲電池 9635 使用鋰離子電池時，有可以實現小型化等的優點。

另外，參照圖 20C 所示的方塊圖對圖 20B 所示的充放電控制電路 9634 的結構和工作進行說明。圖 20C 示出太陽能電池 9633、電池 9635、DC/DC 轉換器 9636、轉換器 9637、開關 SW1 至 SW3 以及顯示部 9631，電池 9635、DC/DC 轉換器 9636、轉換器 9637、開關 SW1 至 SW3 對應於圖 20B 所示的充放電控制電路 9634。

說明在利用外光使太陽能電池 9633 發電時的工作的例子。使用 DC/DC 轉換器 9636 對太陽能電池 9633 所產生的電力進行升壓或降壓以使它成爲用來對電池 9635 進行充電的電壓。並且，當利用來自太陽能電池 9633 的電力使顯示部 9631 工作時使開關 SW1 導通，並且，利用轉換器 9637 將其升壓或降壓到顯示部 9631 所需要的電壓。另外，可以採用當不進行顯示部 9631 中的顯示時，使開關 SW1 關閉且使開關 SW2 導通來對電池 9635 進行充電的結構。

注意，作爲發電單元的一個例子示出太陽能電池 9633，但是不侷限於此，也可以使用壓電元件（piezoelectric element）或熱電轉換元件（珀耳帖元件（Peltier element））等其他發電單元進行電池 9635 的充電。例如，也可以使用以無線（不接觸）的方式能夠收發電

力來進行充電的無線電力傳輸模組或組合其他充電方法進行充電。

本實施方式所示的結構或方法等可以與其他的實施方式所示的結構或方法等適當地組合而實施。

【符號說明】

- 300：基板
- 301：閘極電極層
- 302：閘極絕緣膜
- 303：氧化物半導體膜
- 303a：氧化物半導體膜
- 304a、304b：區域
- 305：導電膜
- 305a：源極電極層
- 305b：汲極電極層
- 305c：電極層
- 306、307：絕緣膜
- 308：平坦化絕緣膜
- 310：電晶體
- 311、311a：氧化物半導體膜
- 320、330、340：晶體管
- 321a、321b：氮化鈮膜
- 322a、322b：銅模
- 323a、323b：鈹膜

- 324 : 氮化矽膜
- 325 : 氧氮化矽膜
- 326 : 端子
- 400 : 基板
- 401 : 閘極電極層
- 402 : 閘極絕緣膜
- 403 : 氧化物半導體膜
- 403a : 層
- 403a1、403a2 : 區域
- 403b : 層
- 403b1、403b2 : 區域
- 405 : 導電膜
- 405a : 源極電極層
- 405b : 汲極電極層
- 405c : 電極層
- 406、407 : 絕緣膜
- 408 : 平坦化絕緣膜
- 410、420 : 電晶體
- 421a、421b : 氮化鉭膜
- 422a、422b : 銅模
- 423a、423b : 鉬膜
- 424 : 氮化矽膜
- 425 : 氧氮化矽膜
- 426 : 端子

- 440 : 電晶體
- 500 : 基板
- 502 : 閘極絕緣膜
- 504 : 層間絕緣膜
- 505 : 濾色片層
- 506 : 絕緣膜
- 507 : 分隔壁
- 510 : 電晶體
- 511a、511b : 閘極電極層
- 512 : 氧化物半導體膜
- 513a、513b : 導電層
- 520 : 電容元件
- 521a、521b : 導電層
- 522 : 氧化物半導體膜
- 523 : 導電層
- 530 : 佈線層交叉部
- 533 : 導電層
- 540 : 發光元件
- 541 : 電極層
- 542 : 電致發光層
- 543 : 電極層
- 601 : 基板
- 602 : 光電二極體
- 606a、606b、606c : 半導體膜

- 608：黏合層
- 613：基板
- 631：絕緣膜
- 633、634：層間絕緣膜
- 640：電晶體
- 641a、641b：電極層
- 642、643、645：導電層
- 656：電晶體
- 658：光電二極體重設信號線
- 659：閘極信號線
- 671：光電感測器輸出信號線
- 672：光電感測器參考信號線
- 4001：基板
- 4002：像素部
- 4003：信號線驅動電路
- 4004：掃描線驅動電路
- 4005：密封材料
- 4006：基板
- 4008：液晶層
- 4010、4011：電晶體
- 4013：液晶元件
- 4015：連接端子電極
- 4016：端子電極
- 4018、4018a、4018b：FPC

- 4019：各向異性導電膜
- 4020、4021：絕緣膜
- 4030、4031：電極層
- 4032、4033：絕緣膜
- 4035：間隔物
- 4510：分隔壁
- 4511：電致發光層
- 4513：發光元件
- 4514：填充材料
- 9000：桌子
- 9001：外殼
- 9002：腿部
- 9003：顯示部
- 9004：顯示按鈕
- 9005：電源供應線
- 9033：卡子
- 9034：開關
- 9035：電源開關
- 9036：開關
- 9038：操作開關
- 9100：電視機
- 9101：外殼
- 9103：顯示部
- 9105：支架

- 9107：顯示部
- 9109：操作鍵
- 9110：遙控器
- 9201：主體
- 9202：外殼
- 9203：顯示部
- 9204：鍵盤
- 9205：外部連接埠
- 9206：指向裝置
- 9630：外殼
- 9631：顯示部
- 9631a、9631b：顯示部
- 9632a、9632b：區域
- 9633：太陽能電池
- 9634：充放電控制電路
- 9635：電池
- 9636：DC/DC 轉換器
- 9637：轉換器
- 9638：操作鍵
- 9639：按鈕

申請專利範圍

1.一種半導體裝置，包括：

閘極電極；

該閘極電極上的閘極絕緣膜；

該閘極絕緣膜上的氧化物半導體膜；以及

該氧化物半導體膜上的源極電極及汲極電極，

其中，在該氧化物半導體膜中，與該源極電極和該汲極電極中的一方的介面附近的第一區中的相對於非晶部的結晶部的比率比第二區中的相對於非晶部的結晶部的比率低，該第二區是該第一區以外的該氧化物半導體膜的剩餘的區域。

2.根據申請專利範圍第 1 項之半導體裝置，

其中該氧化物半導體膜包含選自銮、鎳、鋅及這些元素的組合中的材料。

3.一種半導體裝置，包括：

閘極電極；

該閘極電極上的閘極絕緣膜；

該閘極絕緣膜上的氧化物半導體膜，其中該氧化物半導體膜包括接觸於該閘極絕緣膜的第一膜及該第一膜上的第二膜；以及

該第二膜上的源極電極及汲極電極，

其中，在該氧化物半導體膜中，與該源極電極和該汲極電極中的一方的介面附近的第一區中的相對於非晶部的結晶部的比率比第二區中的相對於非晶部的結晶部的比率

低，該第二區是該第一區以外的該氧化物半導體膜的剩餘的區域，

該氧化物半導體膜包含選自銦、鎵、鋅及這些元素的組合中的材料，

並且，該第二膜具有鎵的原子百分比為銦的原子百分比的原子數比以上。

4.根據申請專利範圍第 3 項之半導體裝置，

其中該第一膜具有銦的原子百分比大於鎵的原子百分比的原子數比。

5.根據申請專利範圍第 1 或 3 項之半導體裝置，

其中該第一區中的氫濃度為 $5 \times 10^{18}/\text{cm}^3$ 以上。

6.根據申請專利範圍第 1 或 3 項之半導體裝置，

其中該第二區中的氫濃度低於 $5 \times 10^{18}/\text{cm}^3$ 。

7.根據申請專利範圍第 1 或 3 項之半導體裝置，

其中在該氧化物半導體膜中，與該源極電極和該汲極電極中的一方重疊的區域的厚度比不與該源極電極及該汲極電極重疊的區域的厚度厚。

8.根據申請專利範圍第 1 或 3 項之半導體裝置，

其中該結晶部是 c 軸配向結晶氧化物半導體。

9.根據申請專利範圍第 1 或 3 項之半導體裝置，還包括：

該氧化物半導體膜、該源極電極及該汲極電極上的包括氧過剩區域的氧化物絕緣膜；以及

該氧化物絕緣膜上的氧化鋁膜。

10.根據申請專利範圍第 1 或 3 項之半導體裝置，其中該第一區的整個部分是非晶。

11.一種半導體裝置的製造方法，包括：

在閘極電極上形成閘極絕緣膜；

在該閘極絕緣膜上形成島狀氧化物半導體膜；

藉由在該島狀氧化物半導體膜上形成導電膜，使與該導電膜的介面附近的該島狀氧化物半導體膜中的區域非晶化；

將該導電膜加工為源極電極及汲極電極；以及

去除藉由形成該源極電極及該汲極電極被露出的該島狀氧化物半導體膜中的該區域的一部分。

12.根據申請專利範圍第 11 項之半導體裝置的製造方法，

其中該島狀氧化物半導體膜包括結晶氧化物半導體膜及該結晶氧化物半導體膜上的非晶氧化物半導體膜。

13.根據申請專利範圍第 11 項之半導體裝置的製造方法，

其中該島狀氧化物半導體膜包括結晶部及非晶部，並且該結晶部是 c 軸配向結晶氧化物半導體。

14.根據申請專利範圍第 11 項之半導體裝置的製造方法，

其中該島狀氧化物半導體膜包含選自銮、鎵、鋅及這些元素的組合中的材料。

15.根據申請專利範圍第 14 項之半導體裝置的製造方

法，

其中該島狀氧化物半導體膜包括接觸於該閘極絕緣膜的第一膜及該第一膜上的第二膜，

並且該第一膜具有銮的原子百分比大於鎵的原子百分比的原子數比。

16.根據申請專利範圍第 14 項之半導體裝置的製造方法，

其中該島狀氧化物半導體膜包括接觸於該閘極絕緣膜的第一膜及該第一膜上的第二膜，

並且該第二膜具有鎵的原子百分比大於銮的原子百分比的原子數比。

17.根據申請專利範圍第 11 項之半導體裝置的製造方法，還包括：

在該島狀氧化物半導體膜、該源極電極及該汲極電極上形成氧化物絕緣膜，其中該氧化物絕緣膜包括氧過剩區域；以及

在該氧化物絕緣膜上形成氧化鋁膜。

18.根據申請專利範圍第 11 項之半導體裝置的製造方法，

其中該區域的整個部分是非晶。

19.根據申請專利範圍第 11 項之半導體裝置的製造方法，

用濕蝕刻去除該島狀氧化物半導體膜中的該區域的該一部分。

圖式

圖 1A
310

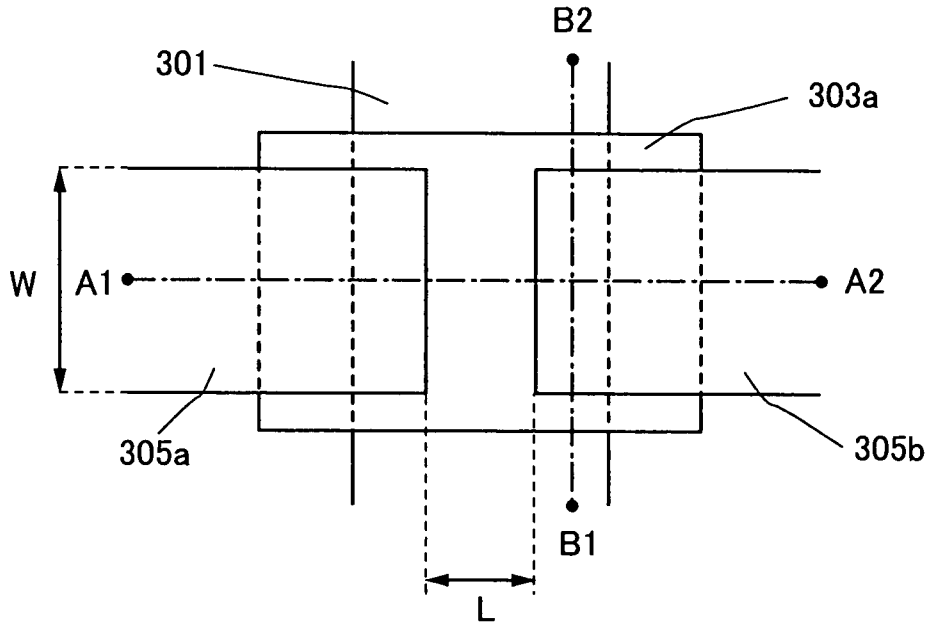


圖 1B

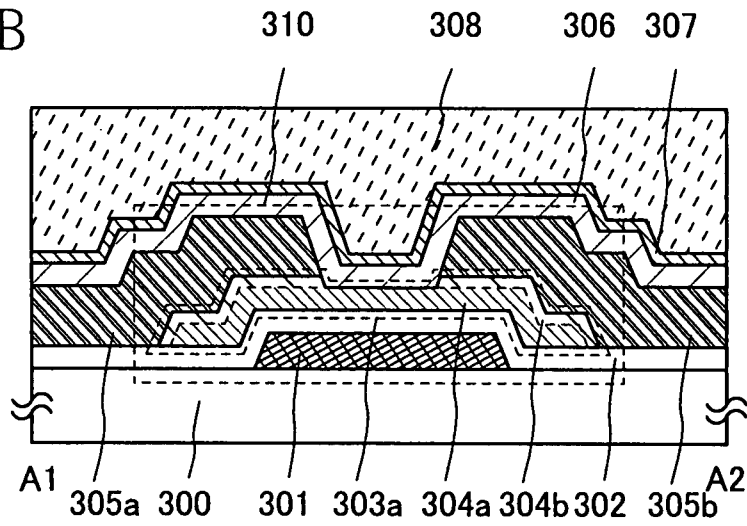


圖 1C

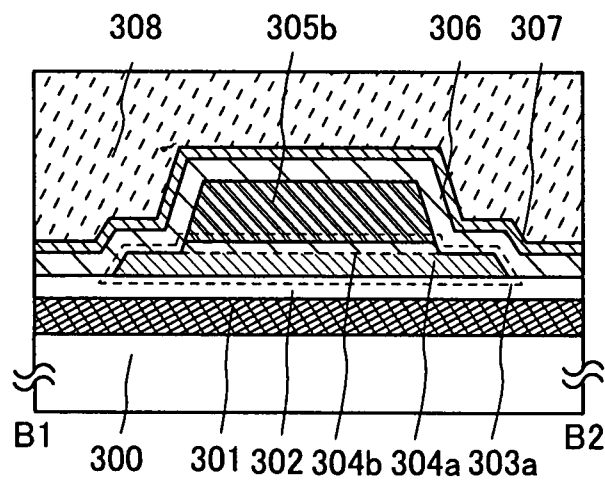


圖 2A

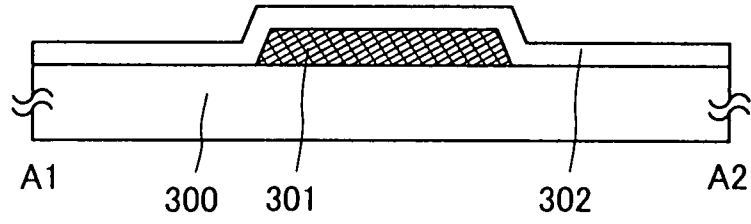


圖 2B

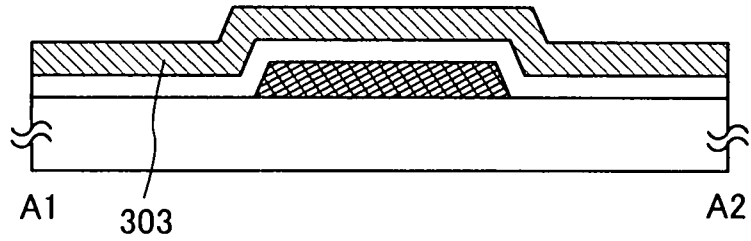


圖 2C

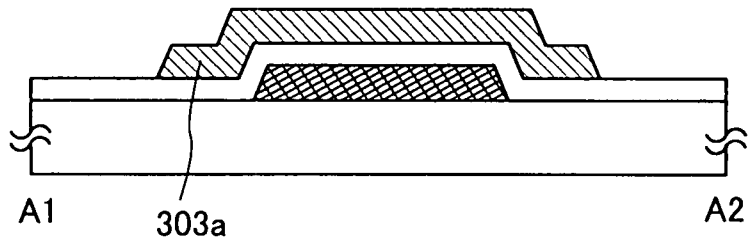


圖 2D

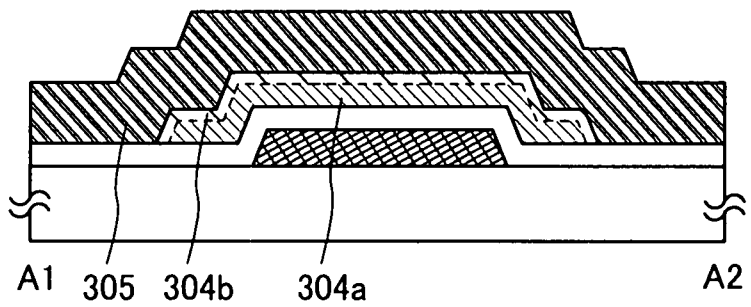


圖 3A

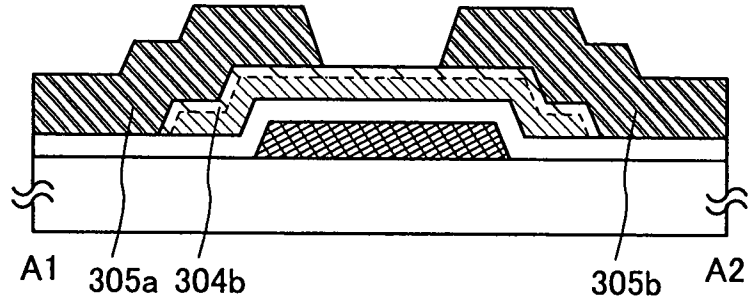


圖 3B

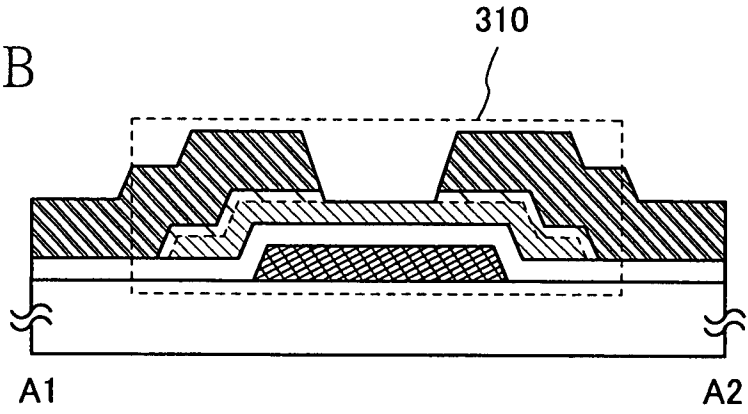


圖 3C

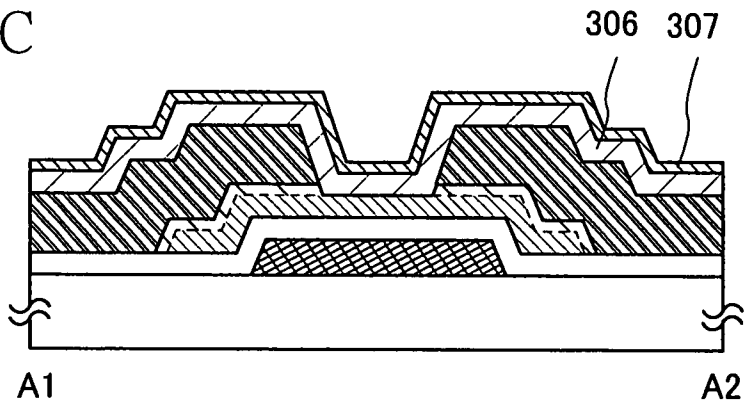


圖 3D

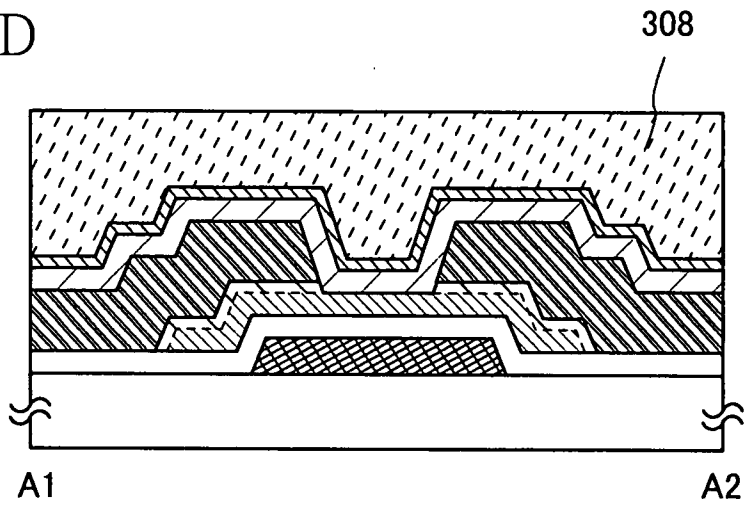


圖 4A

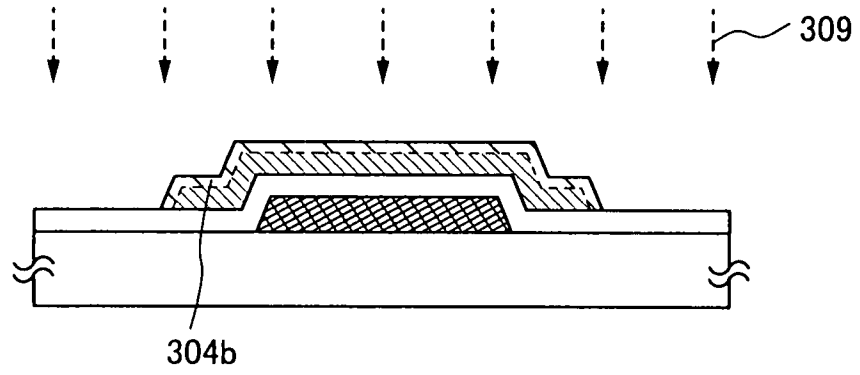


圖 4B

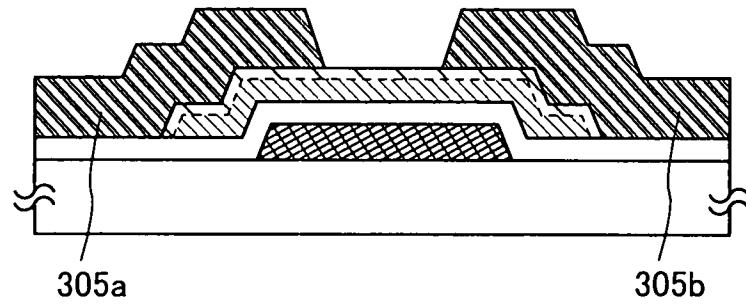


圖 4C

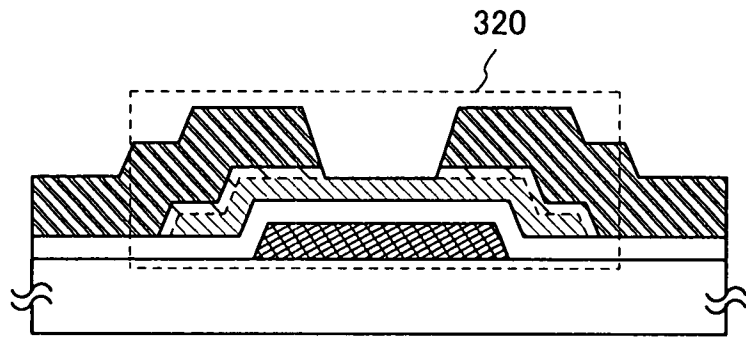


圖 4D

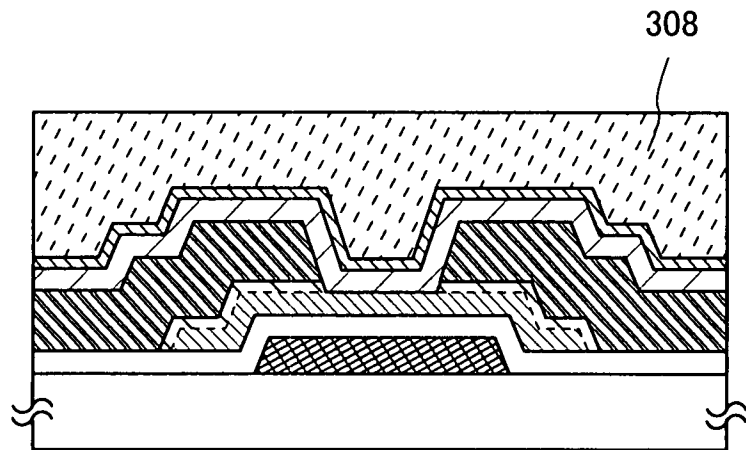


圖 5A

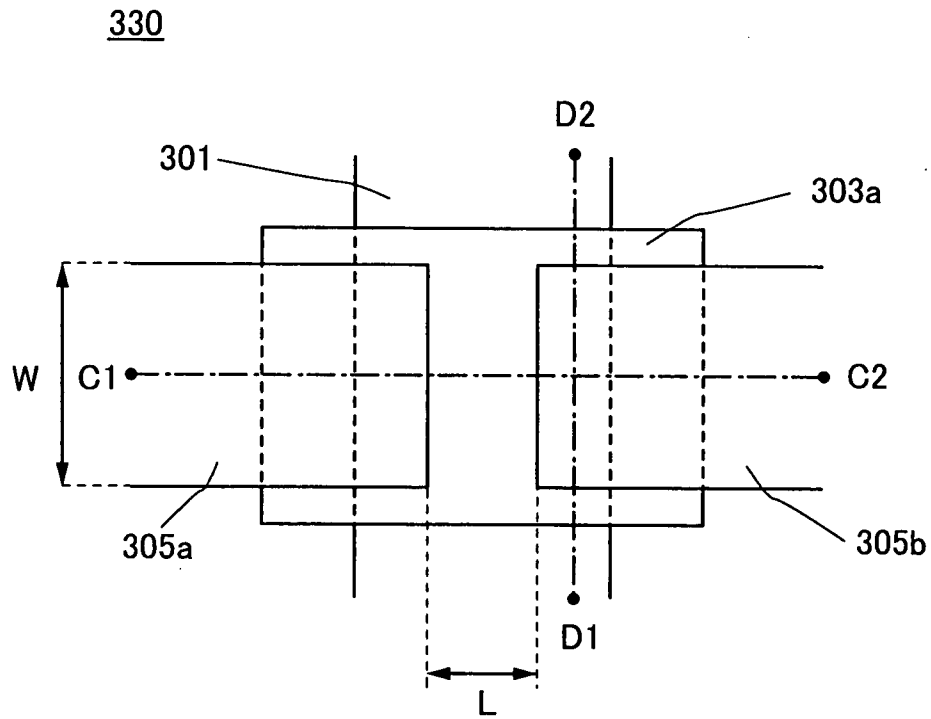


圖 5B

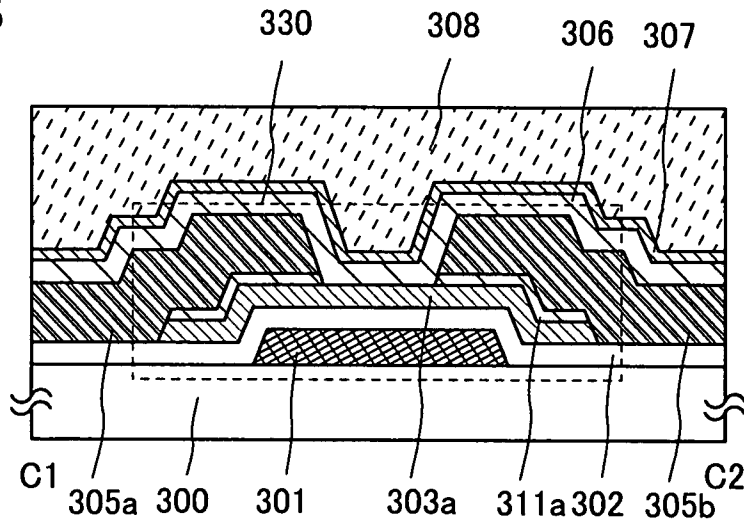


圖 5C

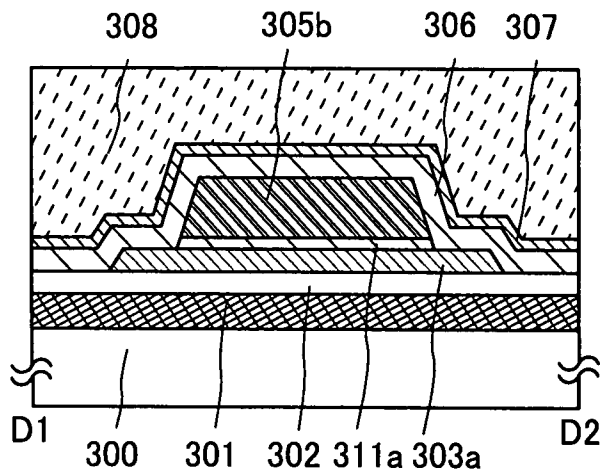


圖 6A

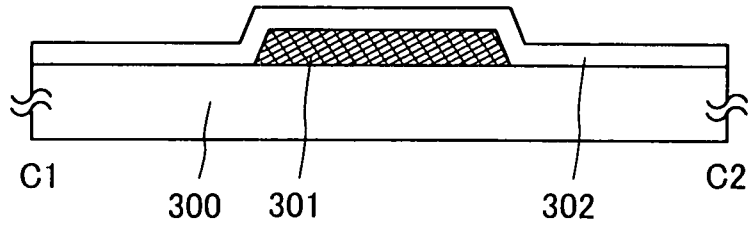


圖 6B

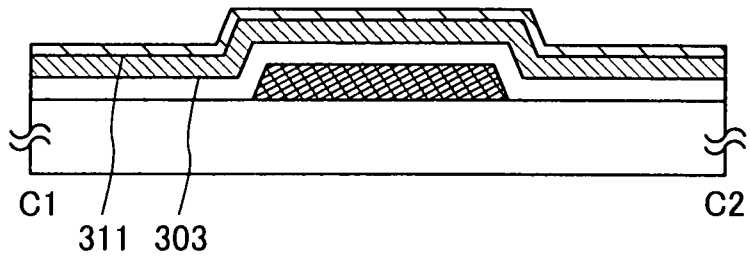


圖 6C

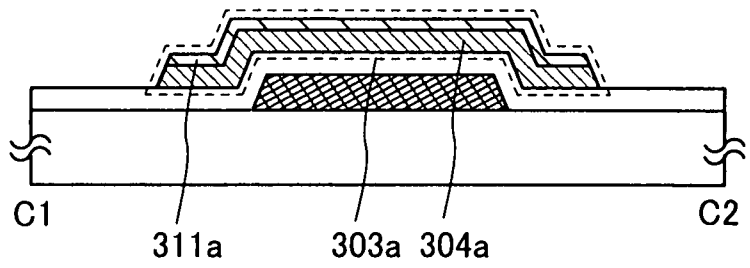


圖 6D

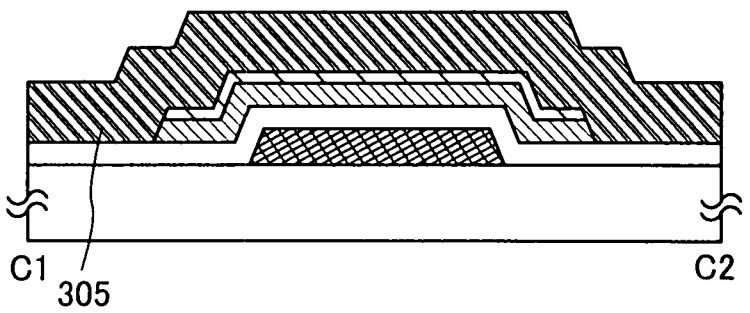


圖 7A

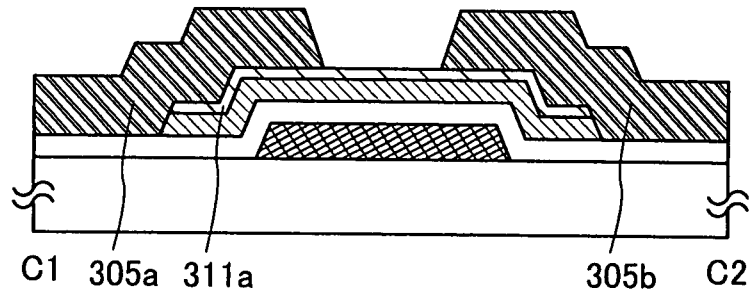


圖 7B

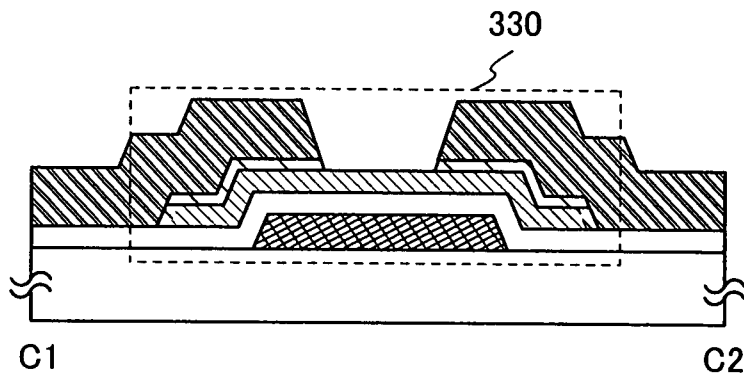


圖 7C

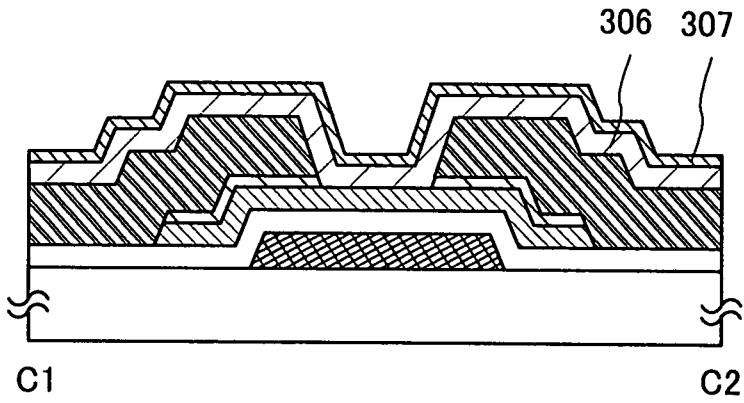


圖 7D

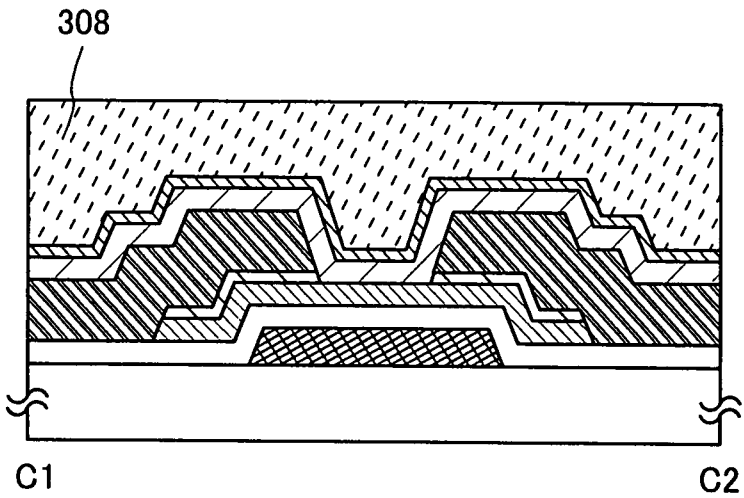


圖 8A

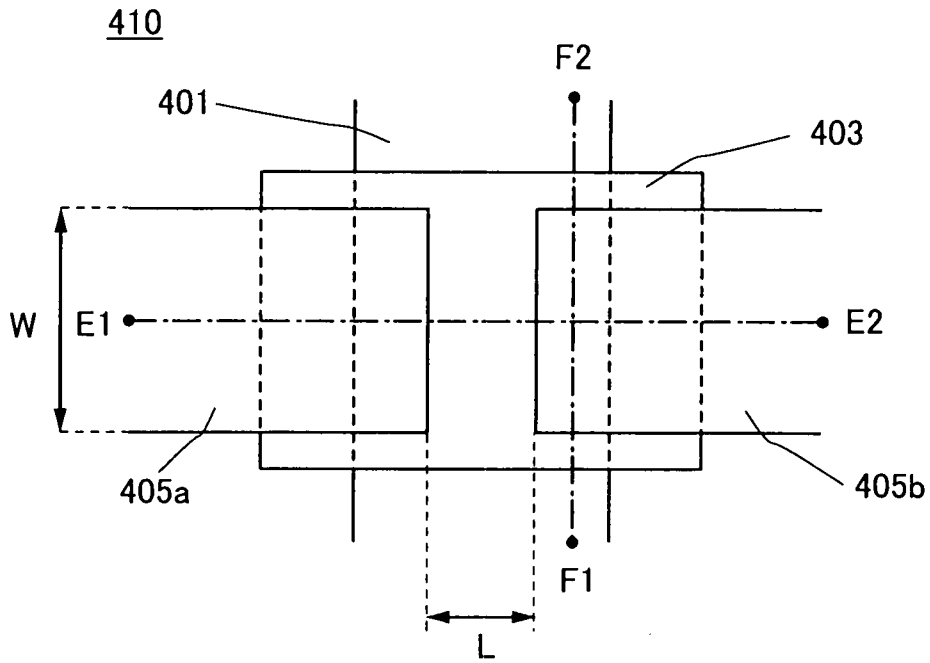


圖 8B

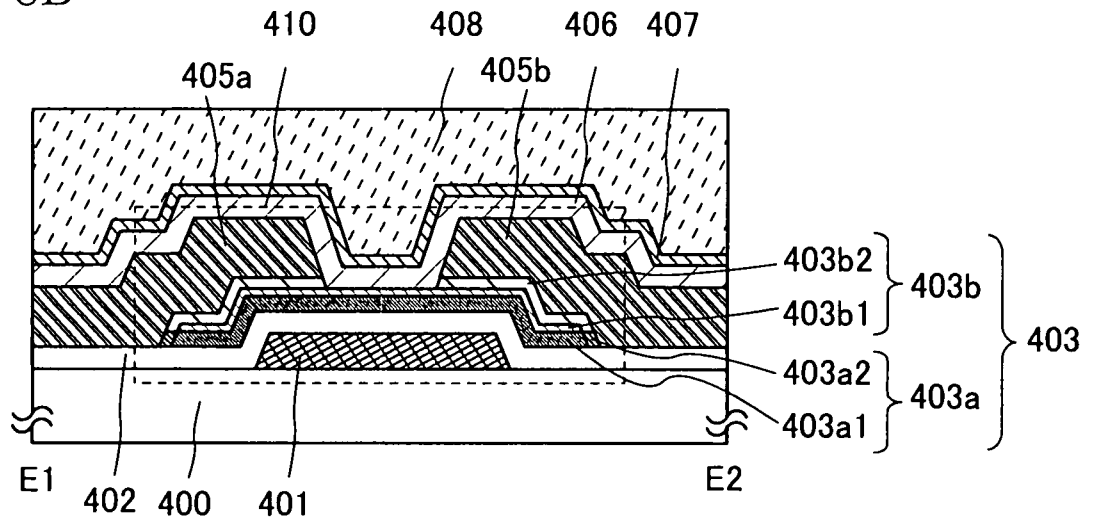


圖 8C

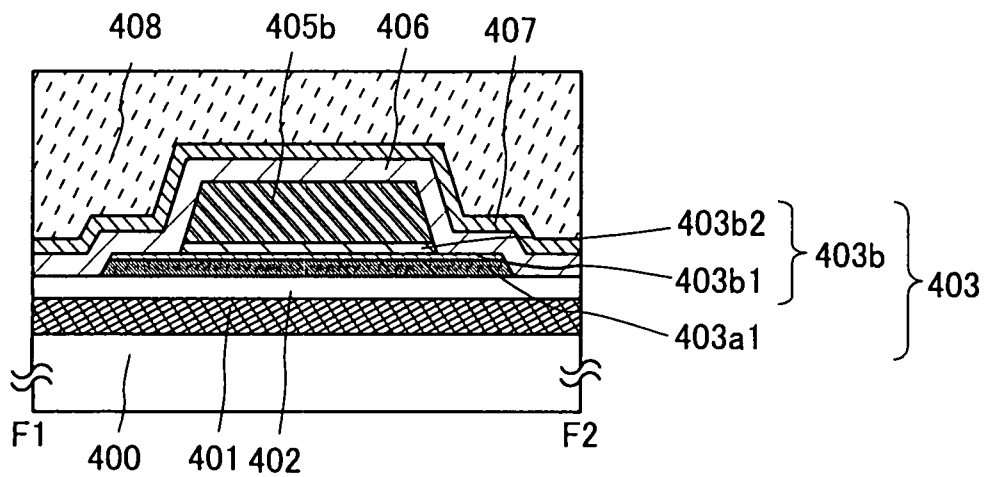


圖 9A

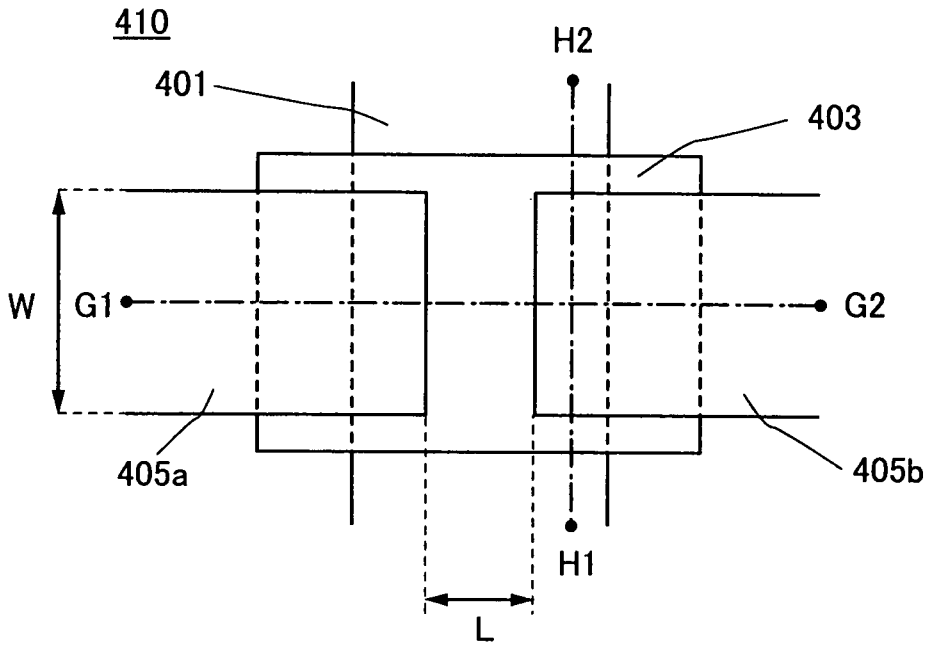


圖 9B

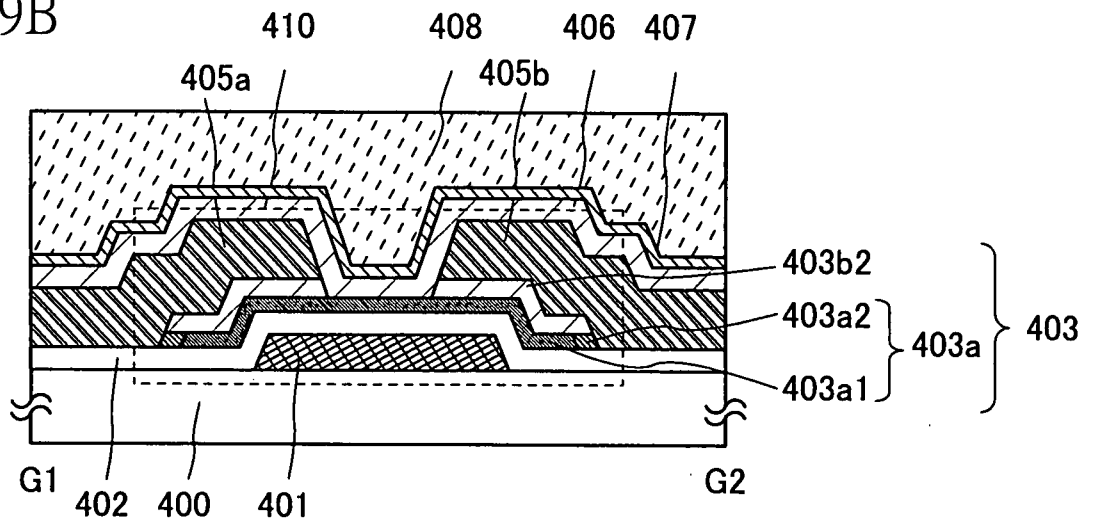


圖 9C

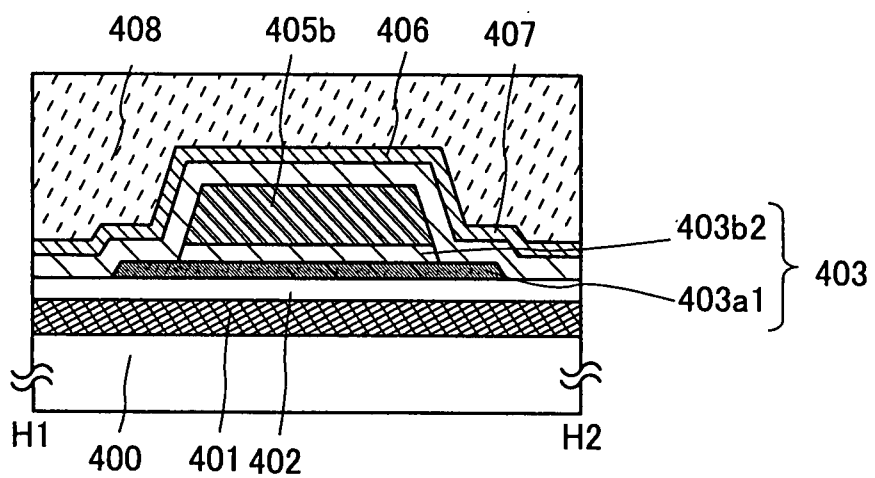


圖 10A

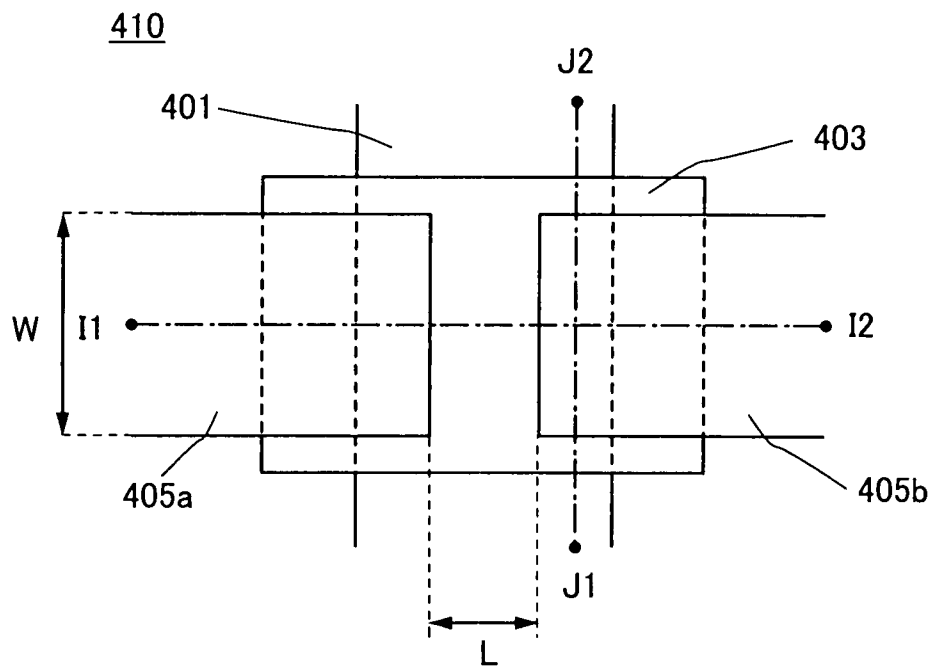


圖 10B

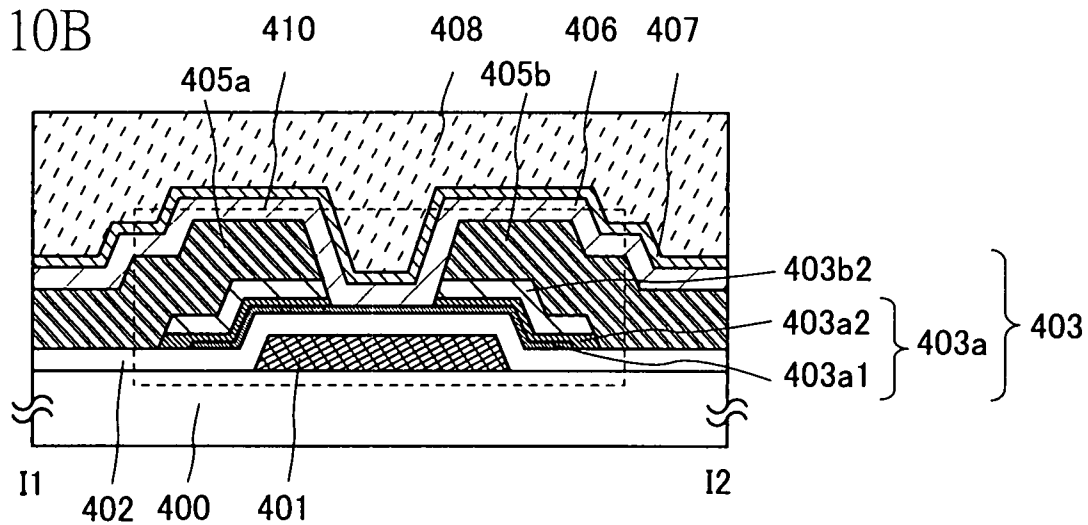


圖 10C

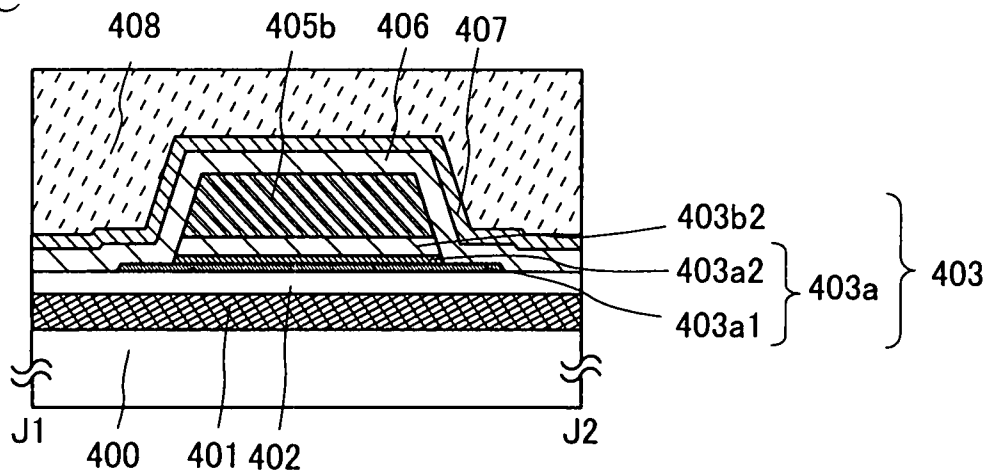


圖 11A

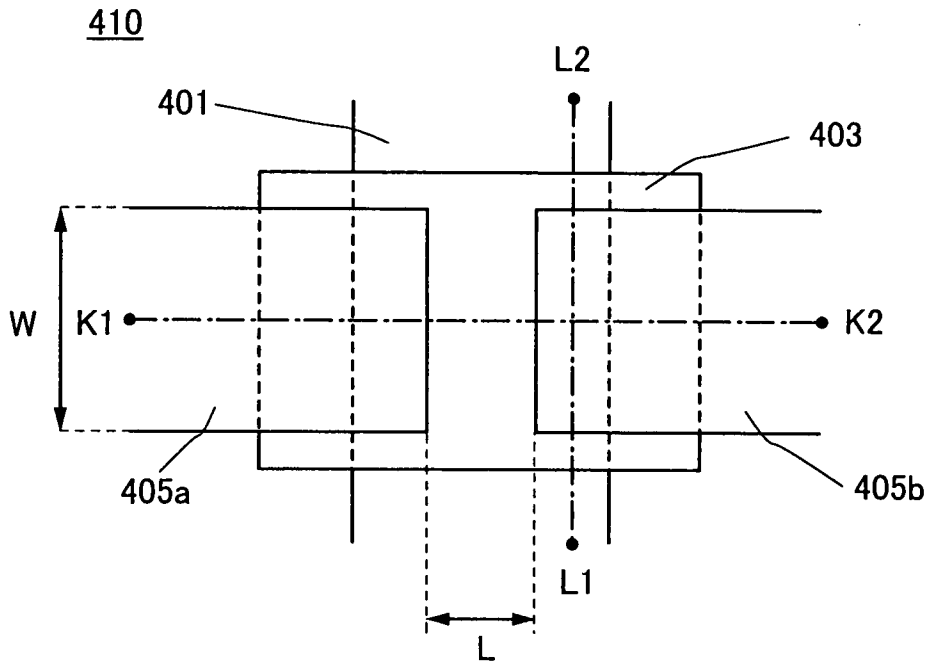


圖 11B

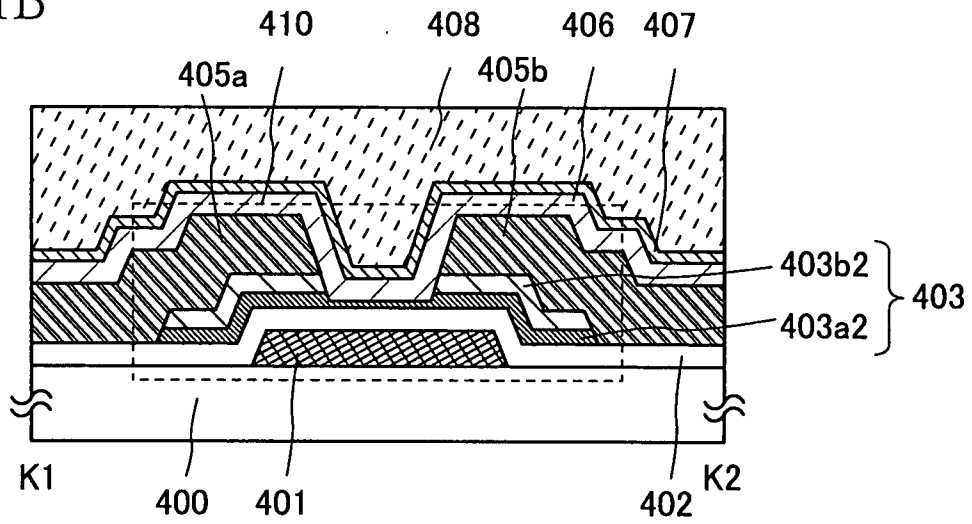


圖 11C

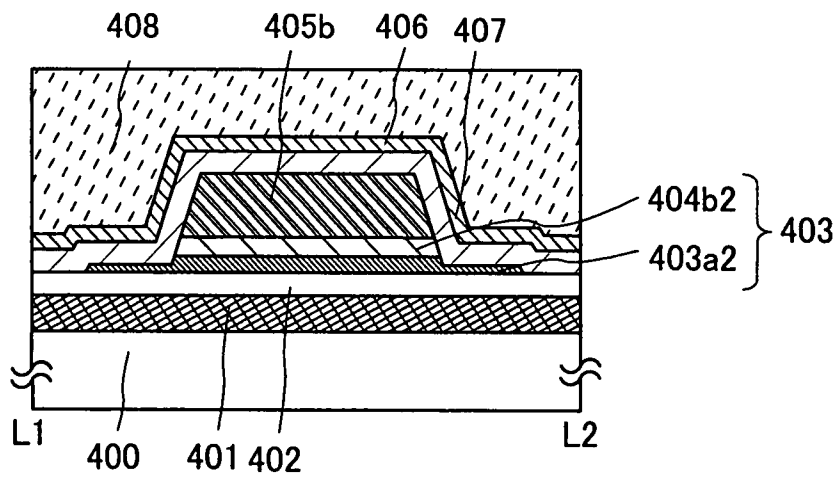


圖 12A

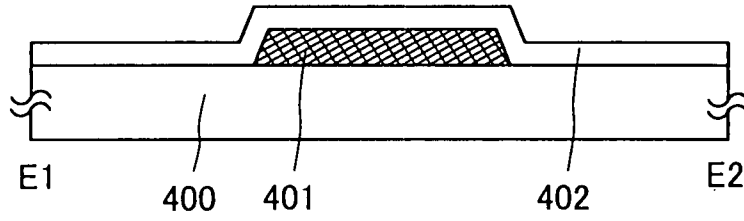


圖 12B

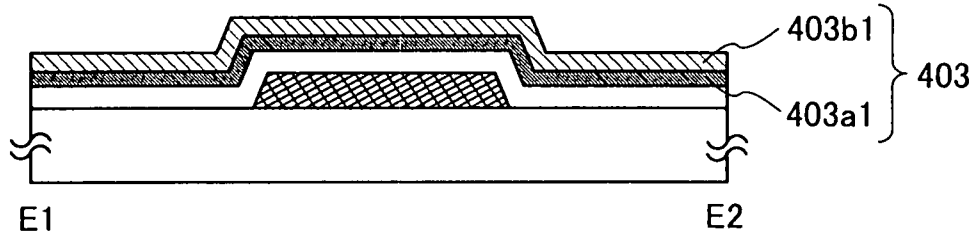


圖 12C

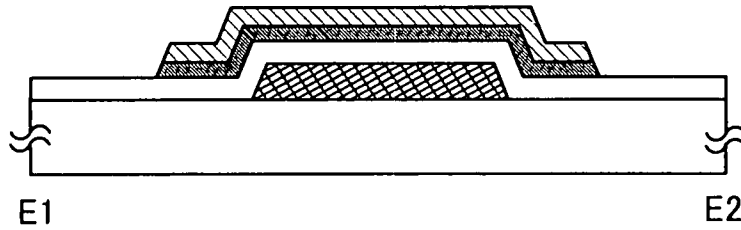


圖 12D

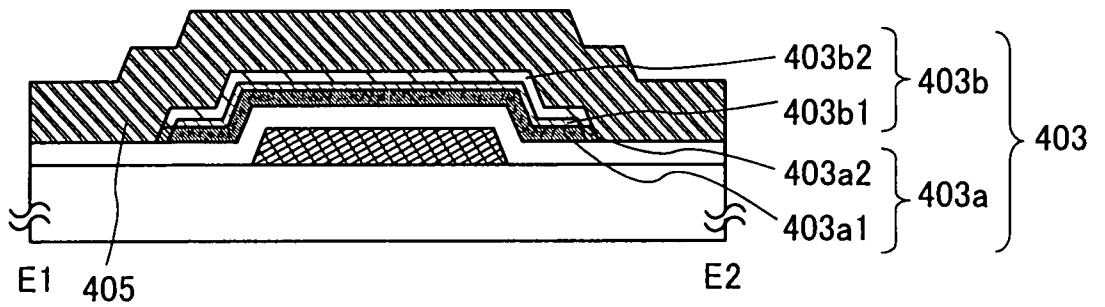


圖 13A

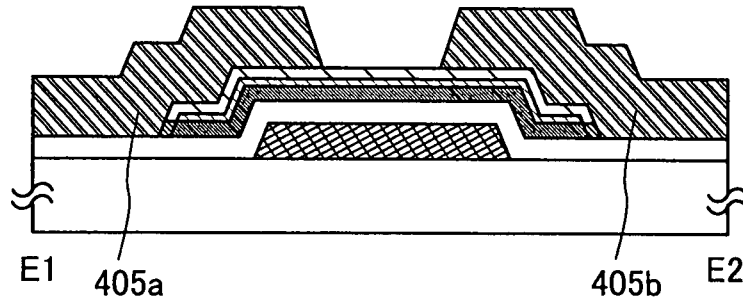


圖 13B

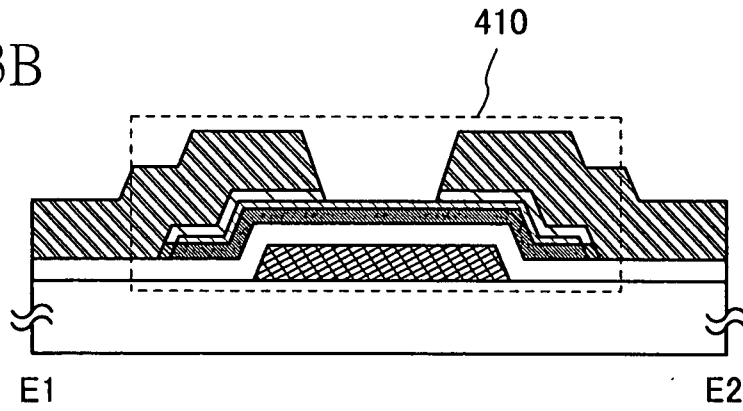


圖 13C

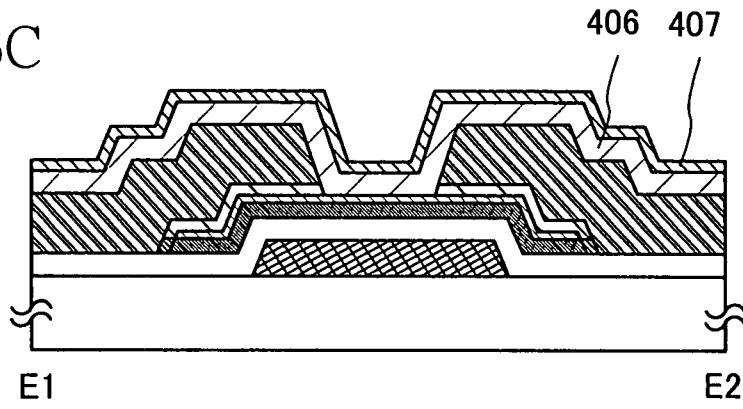


圖 13D

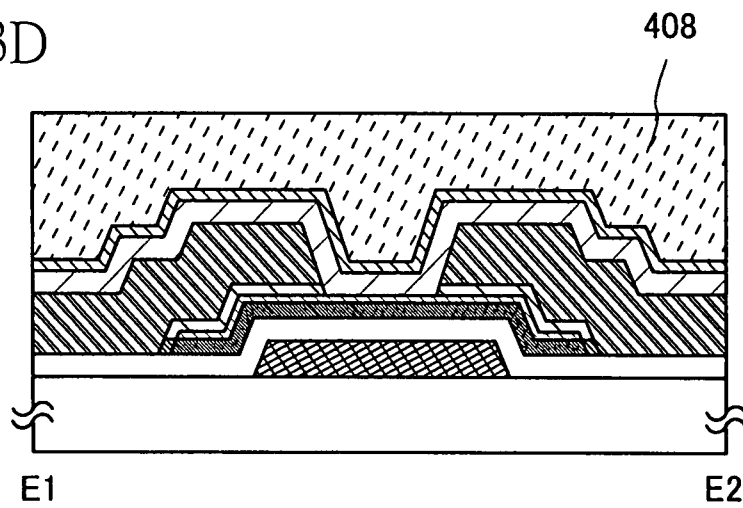


圖 14A

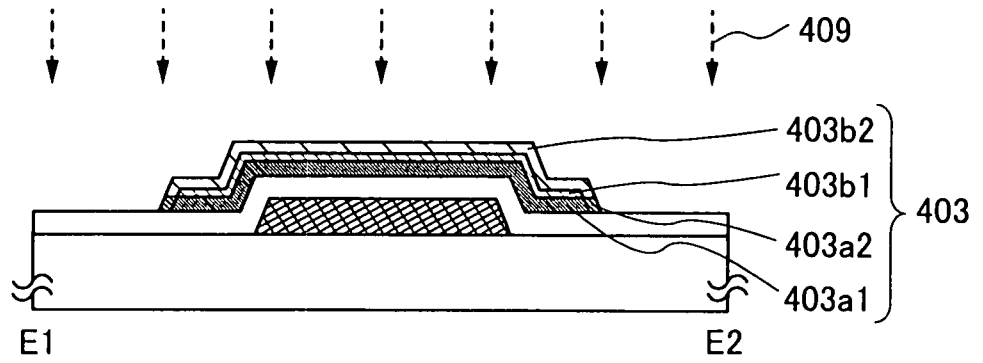


圖 14B

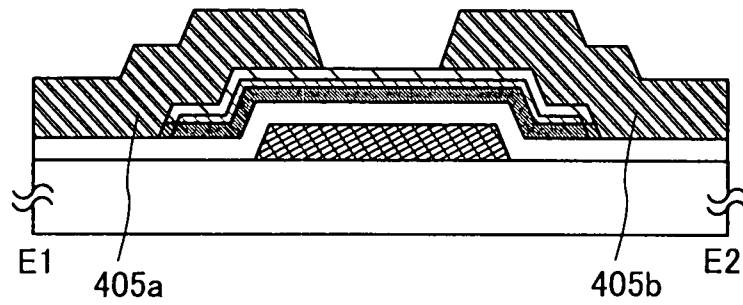


圖 14C

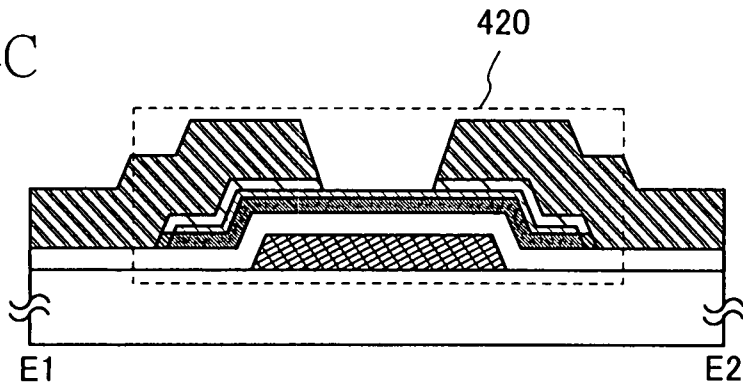


圖 14D

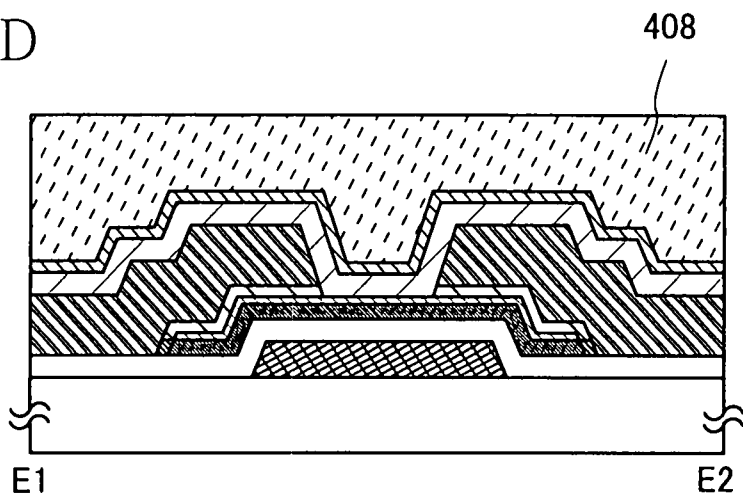


圖 15A

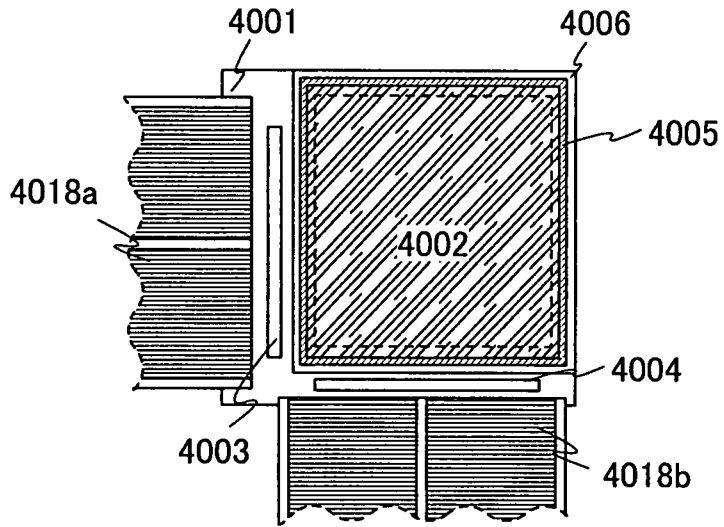


圖 15B

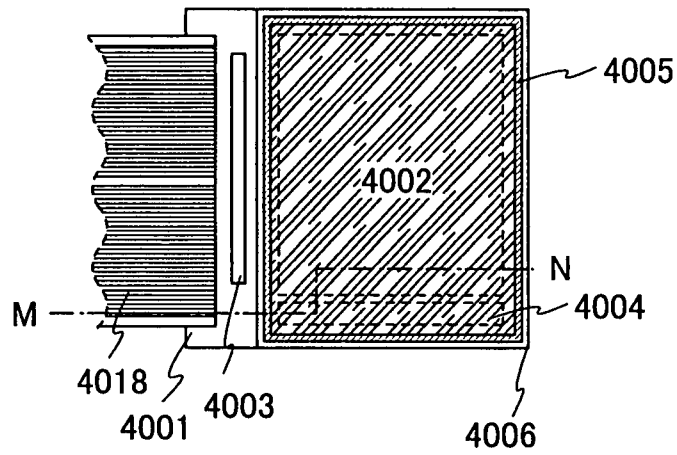


圖 15C

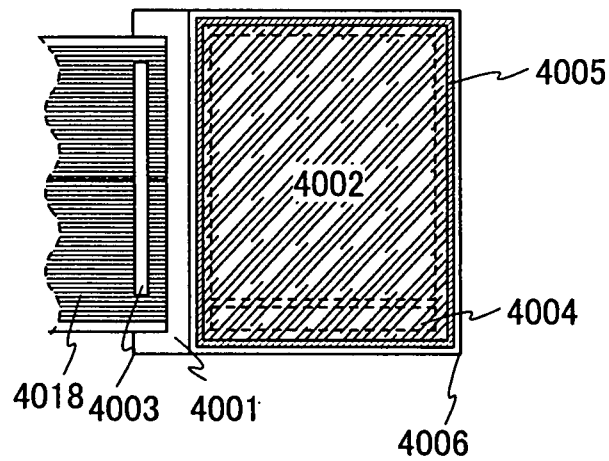


圖 16A

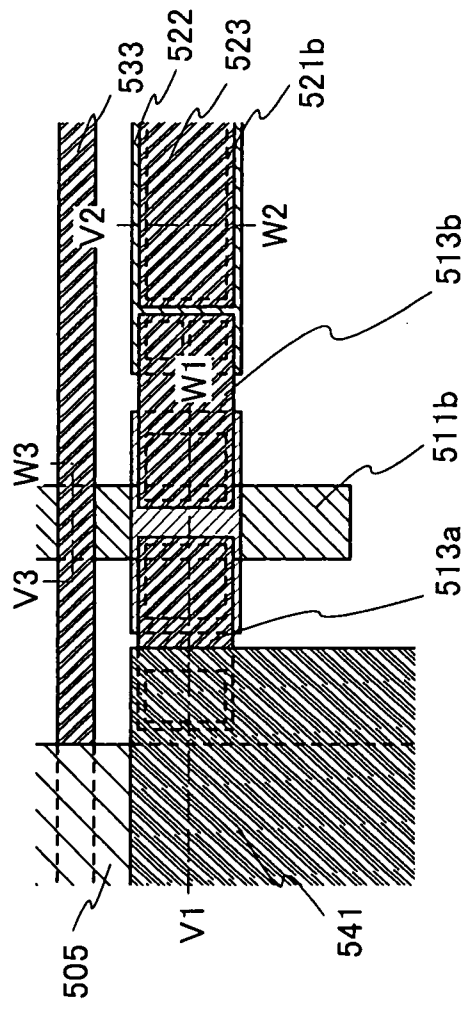


圖 16B

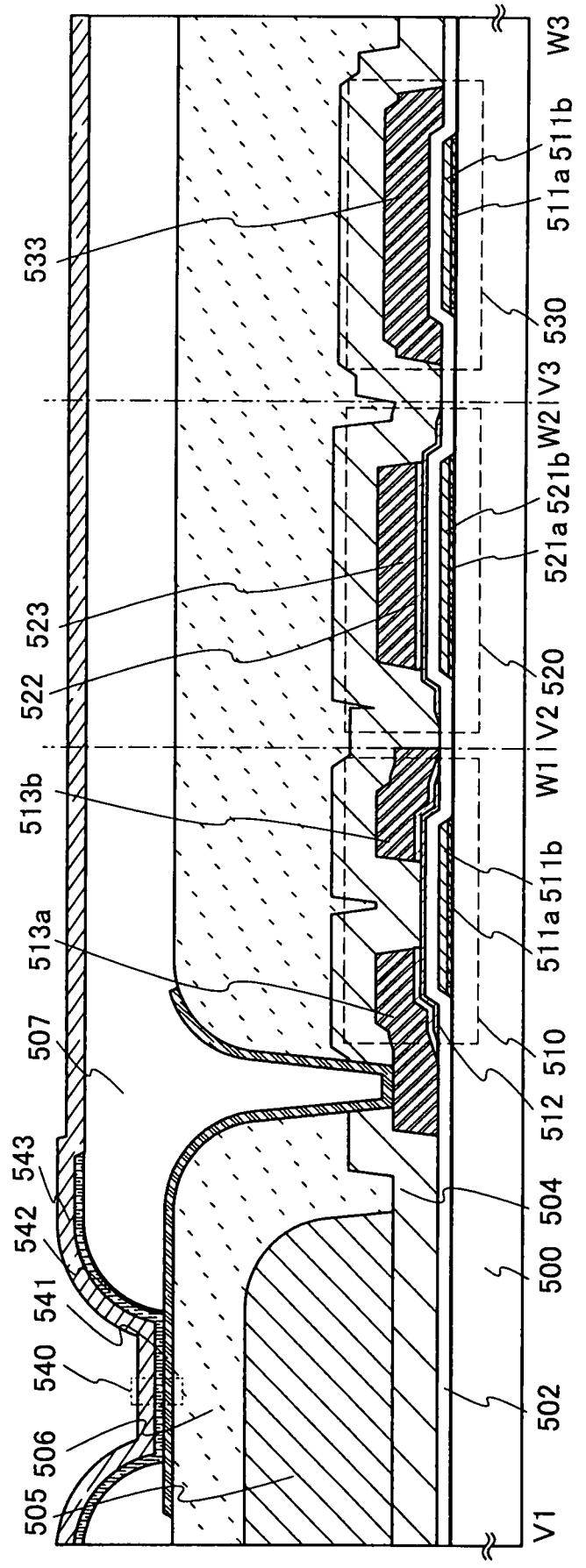


圖 17A

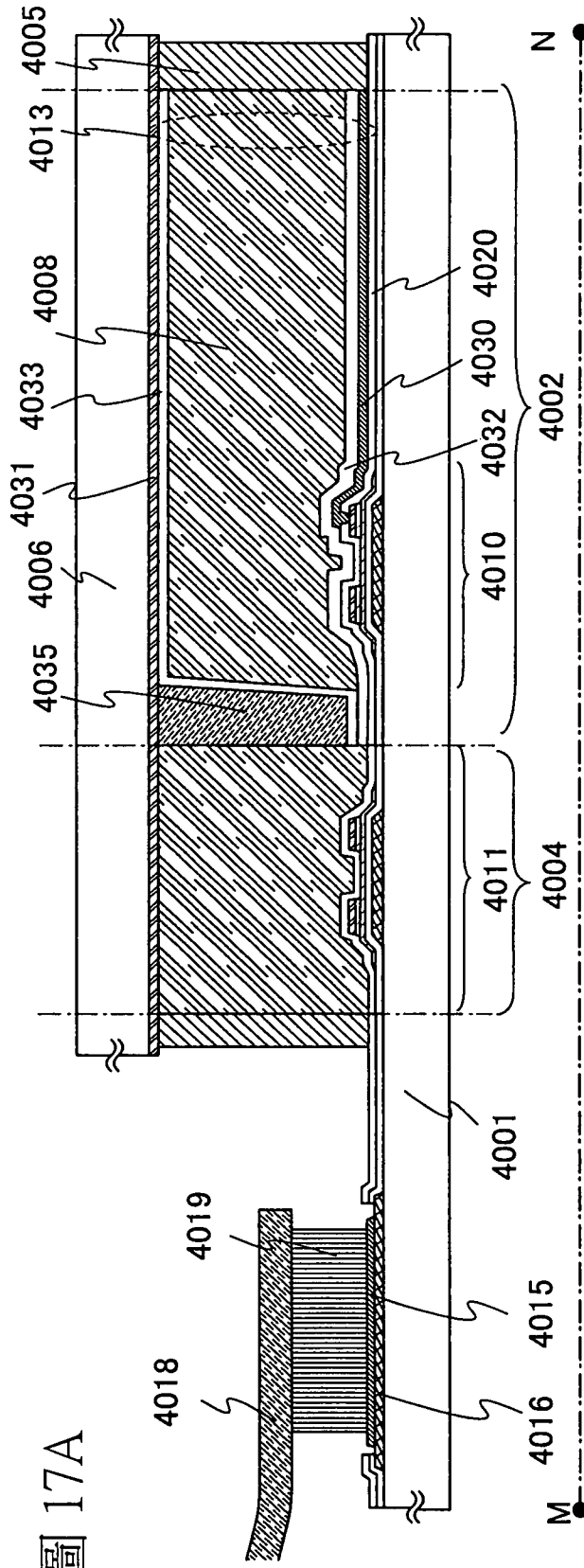
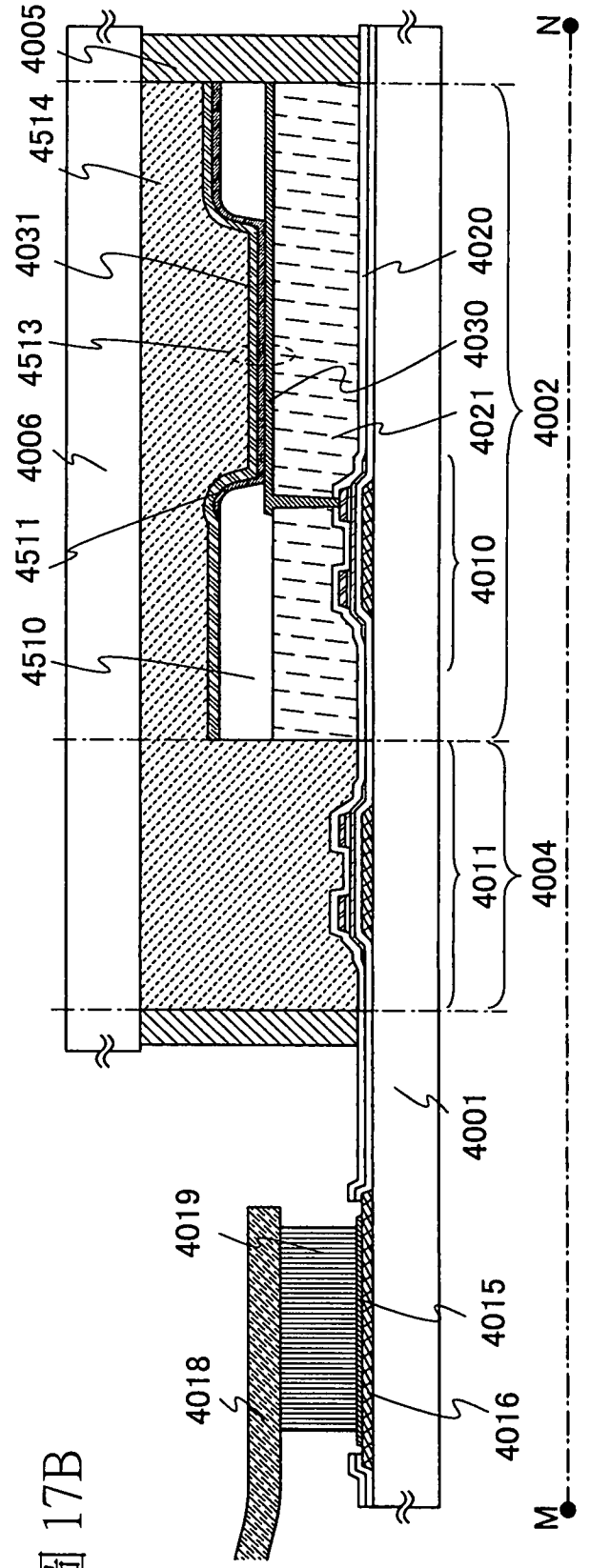


圖 17B



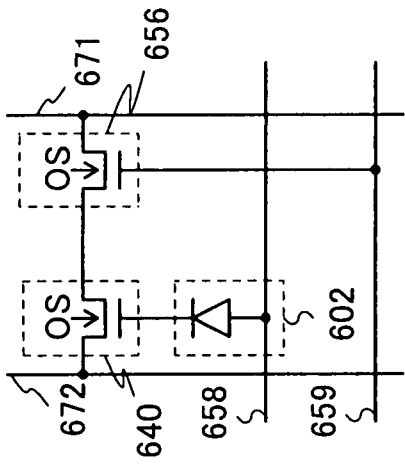


圖 18A

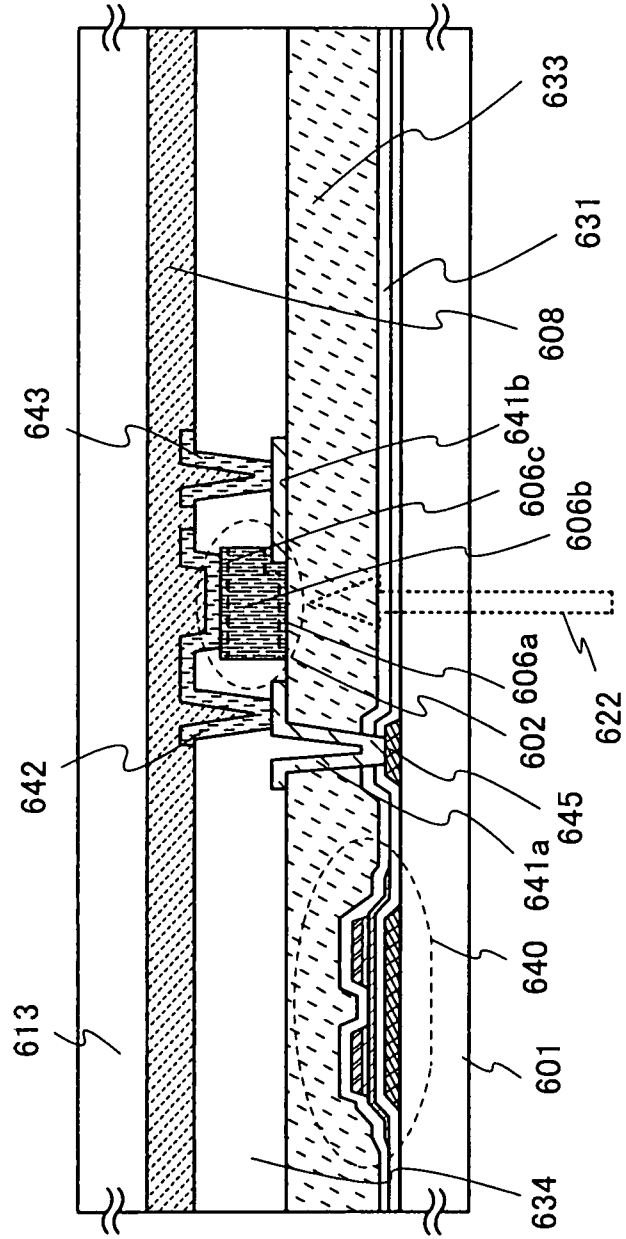


圖 18B

圖 19A

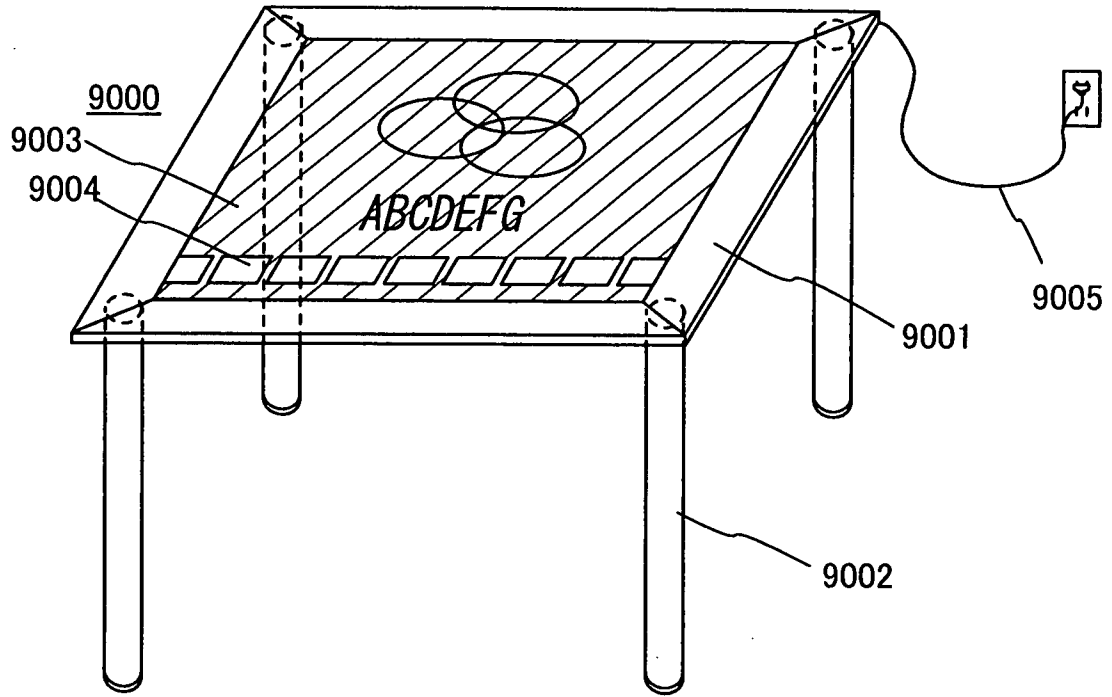


圖 19B

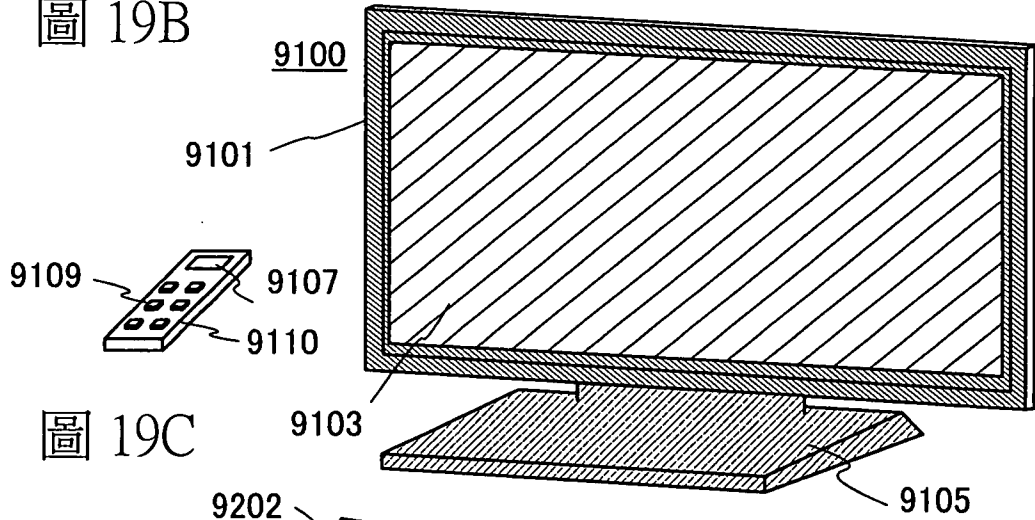


圖 19C

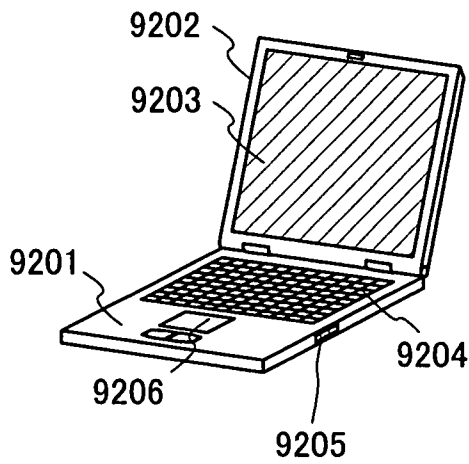


圖 20A

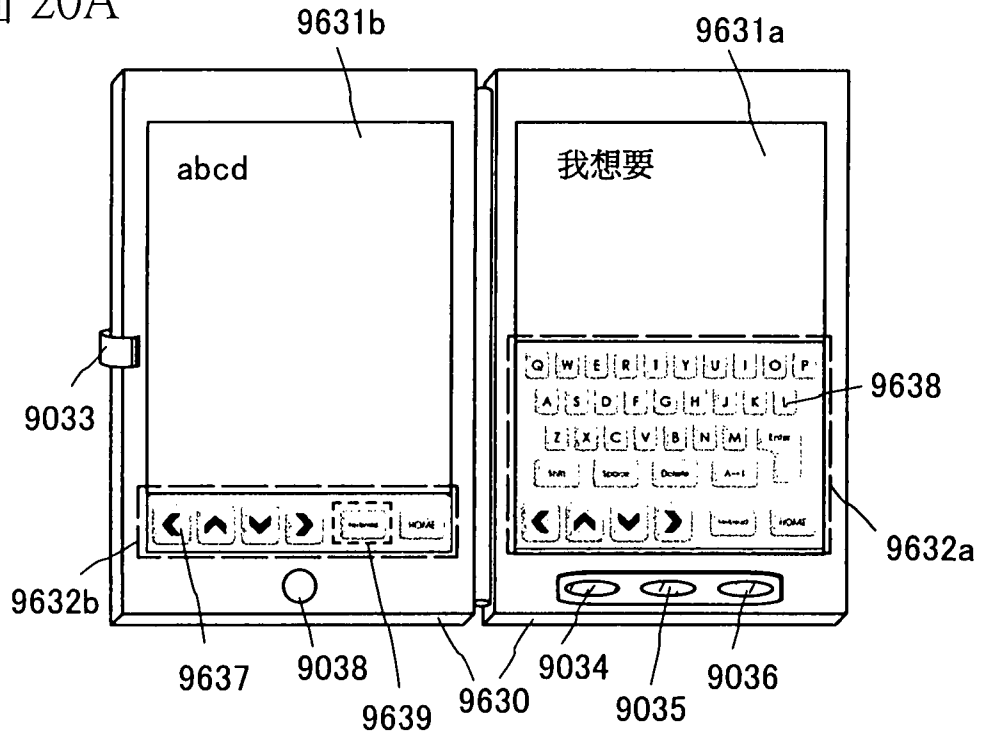


圖 20B

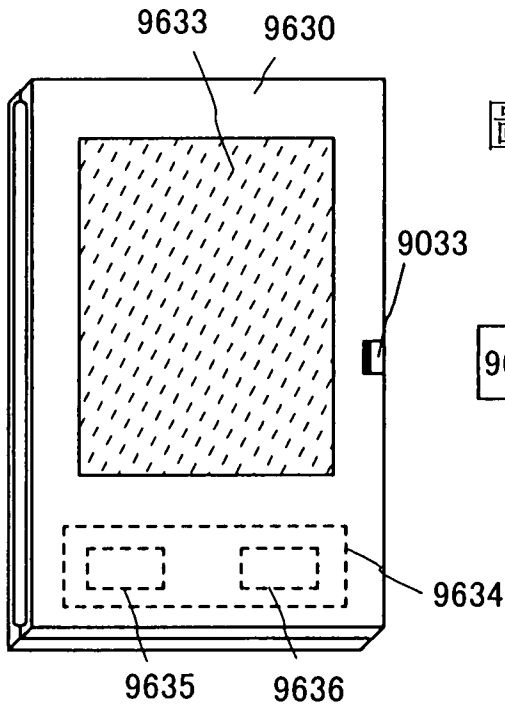


圖 20C

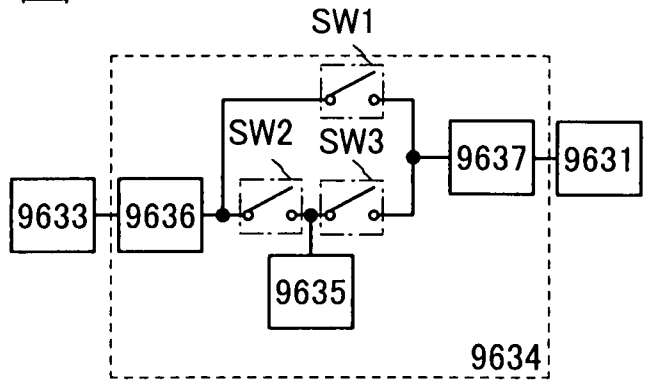


圖 21

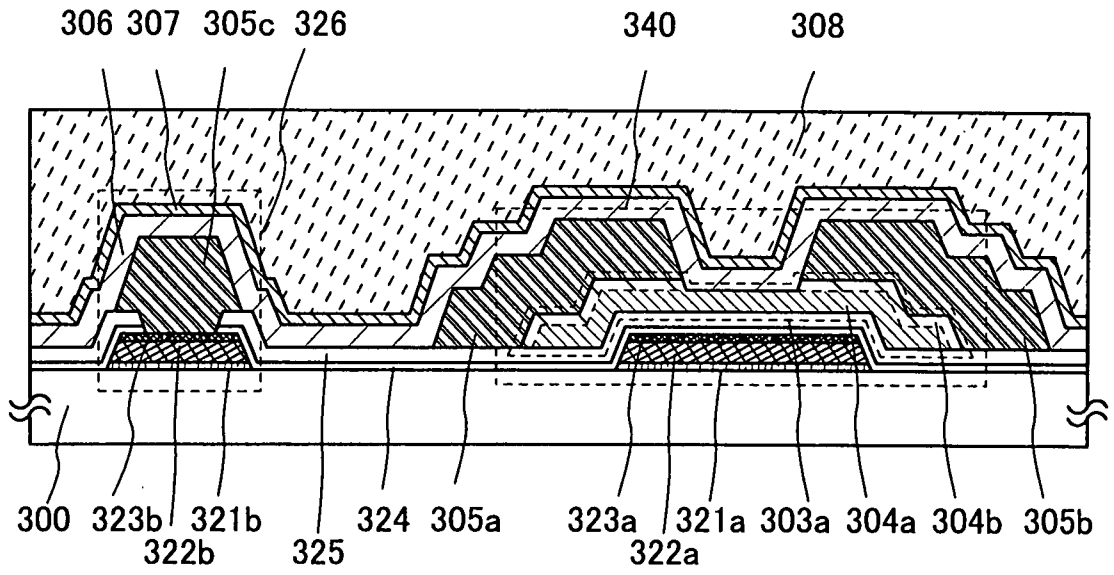


圖 22

