



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201021186 A1

(43)公開日：中華民國 99 (2010) 年 06 月 01 日

(21)申請案號：098132930

(22)申請日：中華民國 98 (2009) 年 09 月 29 日

(51)Int. Cl. : **H01L23/498 (2006.01)**

(30)優先權：2008/09/30 日本 2008-254312

(71)申請人：凸版印刷股份有限公司 (日本) TOPPAN PRINTING CO., LTD. (JP)  
日本

(72)發明人：塚本健人 TSUKAMOTO, TAKEHITO (JP) ; 馬庭進 MANIWA, SUSUMU (JP) ; 戶田順子 TODA, JUNKO (JP) ; 境泰宏 SAKAI, YASUHIRO (JP)

(74)代理人：何金塗；丁國隆

申請實體審查：無 申請專利範圍項數：3 項 圖式數：6 共 26 頁

(54)名稱

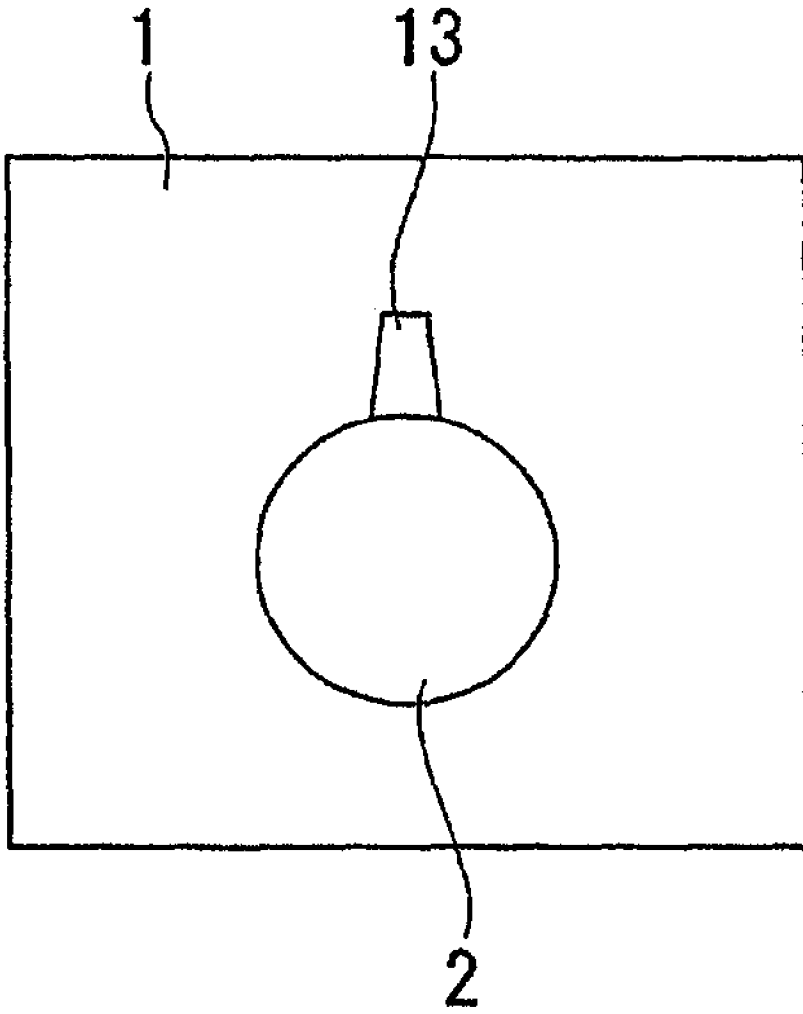
導線架基板及其製造方法與半導體裝置

LEAD FRAME BOARD, METHOD OF FORMING THE SAME, AND SEMICONDUCTOR DEVICE

(57)摘要

一種導線架基板，其具備：具有第 1 面和第 2 面的金屬板；形成於第 1 面之半導體元件裝載部、半導體元件電極連接端子以及第 1 外框部；外部連接端子，係形成於第 2 面，並電性連接於半導體元件電極連接端子；形成於第 2 面之第 2 外框部；以及形成於第 1 外框部和第 2 外框部之間隙的樹脂層；該導線架基板於樹脂層所埋設之外部連接端子的側面，至第 1 面的側底部形成至少 1 處的突出部。

- 1：金屬板
- 2：光阻劑圖案
- 13：光阻劑突起圖案





(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201021186 A1

(43)公開日：中華民國 99 (2010) 年 06 月 01 日

(21)申請案號：098132930

(22)申請日：中華民國 98 (2009) 年 09 月 29 日

(51)Int. Cl. : **H01L23/498 (2006.01)**

(30)優先權：2008/09/30 日本 2008-254312

(71)申請人：凸版印刷股份有限公司 (日本) TOPPAN PRINTING CO., LTD. (JP)  
日本

(72)發明人：塚本健人 TSUKAMOTO, TAKEHITO (JP) ; 馬庭進 MANIWA, SUSUMU (JP) ; 戶田順子 TODA, JUNKO (JP) ; 境泰宏 SAKAI, YASUHIRO (JP)

(74)代理人：何金塗；丁國隆

申請實體審查：無 申請專利範圍項數：3 項 圖式數：6 共 26 頁

(54)名稱

導線架基板及其製造方法與半導體裝置

LEAD FRAME BOARD, METHOD OF FORMING THE SAME, AND SEMICONDUCTOR DEVICE

(57)摘要

一種導線架基板，其具備：具有第 1 面和第 2 面的金屬板；形成於第 1 面之半導體元件裝載部、半導體元件電極連接端子以及第 1 外框部；外部連接端子，係形成於第 2 面，並電性連接於半導體元件電極連接端子；形成於第 2 面之第 2 外框部；以及形成於第 1 外框部和第 2 外框部之間隙的樹脂層；該導線架基板於樹脂層所埋設之外部連接端子的側面，至第 1 面的側底部形成至少 1 處的突出部。

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係有關於適合組裝半導體元件之半導體封裝基板或半導體裝置，尤其係有關於導線架基板及其製造方法以及使用該導線架基板及其製造方法的半導體裝置。

### 【先前技術】

在由 QFP(Quad Flat Package)所代表之使用導線架的半導體封裝，用以和印刷配線基板連接的外導線係配置於半導體封裝的側面。

導線架於金屬板的雙面形成所要的光阻劑圖案，再從雙面蝕刻，藉此，可得到半導體元件裝載部、屬於和半導體元件電極之連接部的內導線、外導線、以及固定這些導線的外框部。又，除了蝕刻工法以外，利用沖床的沖孔加工亦可得到。

在有關半導體封裝的組立步驟方面，於半導體元件裝載部打線接合半導體元件之後，使用金線等，電性連接半導體元件的電極和內導線。然後，對包含有內導線部的半導體元件附近進行樹脂密封，裁斷外框部，並因應需要對外導線施加彎曲加工。

然而，如此被設置於側面的外導線，從微細化的加工性能來看，在約 30mm 正方的封裝尺寸，其接腳的限度為 200 至 300 支。

近年來，隨著半導體元件的電極數增加，在側面具有外導線之導線架型式的半導體封裝已無法應付端子數，部

分置換成 BGA (Ball Grid Array 球格陣列) 或 LGA (Land Grid Array 平面球格陣列) 型式等在封裝基板底面將和印刷配線基板的外部連接端子配置成陣列狀的半導體封裝。

這些所使用的基板，一般是以鑽頭對雙面貼銅玻璃環氧樹脂基板鑽孔，並透過電鍍在孔內導通，一側面形成用以和半導體元件之電極連接的端子，在另一側面形成排列成陣列狀的外部連接端子。

可是，因為這些基板之製造的步驟變得複雜、費用變得昂貴，同時在基板內之配線連接使用電鍍，所以具有所謂可靠性比導線架型式之封裝差的問題點。

因而，公開一種 BGA 型式的半導體封裝構造，其利用將導線架從雙面蝕刻的步驟，並使用導線架(例如專利文獻 1)。

這是改變表裡之光阻劑的圖案，同時蝕刻，或者在蝕刻一側後，將預模製樹脂塗布於蝕刻面表層後，從另一面施加蝕刻，藉此，於一面形成半導體元件電極的連接端子，並於另一面形成外陣列狀部連接端子。

[專利文獻]

[專利文獻 1] 專利第 3642911 號公報

【發明內容】

[發明所欲解決之課題]

第 5A 圖及第 5B 圖表示先前技術之導線架基板的剖面圖。

在 BGA 型式的導線架，外部連接端子 111 的個數一

增加時，半導體元件電極連接端子 109 側的配線 110 變長。此配線是將金屬板進行半蝕刻而製作，其寬度及厚度都小，具有所謂在蝕刻以後的步驟發生折斷或彎曲而良率變得很差的問題。

相對地，在例如專利文獻 1 所記載的技術公開，首先，僅外部連接端子 111 側進行半蝕刻，在蝕刻面形成電積聚醯亞胺層 119 後，以蝕刻形成半導體元件電極連接端子 109 側。藉此，微細的配線 110 係由層薄膜之聚醯亞胺樹脂層 119 所載持，以避免在製作導線架時配線折斷或彎曲。

可是，依據專利文獻 1 的技術，在將半導體元件裝載於本構造之導線架基板，並利用打線接合方式連接半導體元件電極和連接端子 109 時，因為連接端子 109 的下部成為中空，所以線連接的力未作用，而發生連接不良，具有顯著降低組立良率的問題點。

此外，(在專利文獻 1 雖未記載)，在其他的對策方面，亦想到一種技術，其替代電沈積聚醯亞胺層，而澆注預模製樹脂，使樹脂層變厚。推測利用此對策可某程度地避免接合不良的問題。可是，塗布量的調整很難，不是可完全避免中空狀態者。

因而，若使用印刷技術對第 2 面塗布一定量的預模製樹脂，則較均勻地形成樹脂層。雖然於外部連接端子上亦形成樹脂層，但是因為膜厚均勻，所以推測除去步驟變得容易。

可是，在以往之外部連接端子 11 的構造(第 6A 圖、第 6B 圖各自表示第 1 次蝕刻後的上視圖。)，如直徑約 200~400 $\mu\text{m}$ 、高度約 100~180 $\mu\text{m}$  般體積很大，擔心這根據印刷條件在印刷後將氣泡捲入樹脂層，而擔心生產時顯著降低良率的問題點。

第 6C 圖表示印後後使熱硬化的外部連接端子附近之樹脂層的狀態。如在第 6A 圖~第 6C 圖以模式所示，擔心對印刷方向(以箭號 D1 表示)在超過外部連接端子處前形成氣泡的問題點。

本發明係鑑於這種先前技術之問題點而發明者，其課題在於提供一種可充分應付半導體元件之電極數的增加、不會引起氣泡之混入、可靠性高以及可穩定地進行製作及半導體封裝組立之導線架基板及其製造方法以及相關的半導體裝置。

#### [解決課題之手段]

本發明之第 1 形態是一種導線架基板，其具備：具有第 1 面和第 2 面的金屬板；形成於該第 1 面之半導體元件裝載部、半導體元件電極連接端子以及第 1 外框部；外部連接端子，係形成於該第 2 面，並電性連接於該半導體元件電極連接端子；形成於該第 2 面之第 2 外框部；以及形成於該第 1 外框部和該第 2 外框部之間隙的樹脂層；該導線架基板的特徵為：於該樹脂層所埋設之該外部連接端子的側面，至該第 1 面的側底部形成至少 1 處的突出部。

本發明之第 2 形態是一種導線架基板的製造方法，其

特徵為：於金屬板的第 1 面形成半導體元件裝載部、半導體元件電極連接端子、以及外框部；於該金屬板的第 2 面形成光阻劑圖案，其用以分別形成和該半導體元件電極連接端子連接的外部連接端子及外框部；用以形成該外部連接端子之該光阻劑圖案係形成為具有 1 處以上之突起狀的圖案；於該第 2 面之金屬板所露出的金屬板露出部，利用蝕刻形成未貫穿的孔部；對該孔部，從該外部連接端子朝向突出部方向塗布液狀預模製樹脂後，加熱使其變硬，藉此形成樹脂層；藉由蝕刻該第 1 面，而形成該半導體元件裝載部、和該外部連接端子電性連接的該半導體元件電極連接端子、以及外框部。

本發明之第 3 形態是一種半導體裝置，係導線架基板，其具備：具有第 1 面和第 2 面的金屬板；形成於該第 1 面之半導體元件裝載部、半導體元件電極連接端子以及第 1 外框部；外部連接端子，係形成於該第 2 面，並電性連接於該半導體元件電極連接端子；形成於該第 2 面之第 2 外框部；以及形成於該第 1 外框部和該第 2 外框部之間隙的樹脂層；該半導體裝置之特徵為：該導線架基板係於該樹脂層所埋設之該外部連接端子的側面，至該第 1 面的側底部形成至少 1 處的突出部；於該導線架基板，裝載半導體元件，而且以打線接合方式構成該導線架基板和該半導體元件之電性連接。

[發明之效果]

依據本發明，可將用以和印刷配線基板連接的外部連



接端子以陣列狀配置於導線架基板的整個背面，而可應付半導體元件的多端子化。又，是以導線架為基底的基板，因為未使用電鍍配線，所以可確保對熱應力的可靠性。

另一方面，在製作基板時，不會發生配線之折斷或彎曲以及混入氣泡的不良，在是半導體封裝組立步驟的打線接合時，因為預模製樹脂層係以和外部連接端子表面同一面的方式存在，故打線連接端子的下部可穩定地連接。

#### 【實施方式】

第 1A 圖~第 1F 圖表示本導線架基板之製程的示意剖面。

於導線架所使用之金屬板 1 的雙面上形成光阻劑的圖案 2(第 1B 圖)。在第 1A 圖~第 1F 圖，於上面形成半導體元件裝載部 8、和半導體元件電極連接之連接端子 9、配線 10 以及外框部 12 的圖案，於金屬板 1 的下面形成外部連接端子 11 及外框部的圖案。

而，本發明之實施形態如第 2A 圖所示，除了是所要之形狀的外部連接端子形成圖案(在此情況為圓形)以外，還預先適當地作入 1 處以上的突起部 13。

以此光阻劑所製作之突起部 13 的圖案，設計成在後面的蝕刻第 2 金屬面不會殘留。

突起部 13 的圖案一般可設定成寬度  $30\mu\text{m}$  以下、長度  $100\mu\text{m}$  以下。但是，受到形成孔部 3 的蝕刻條件及蝕刻量的影響，因為蝕刻後所殘留之金屬部分的大小和形狀會變化，所以需要考慮此變化而預先使光阻劑圖案之突起部

13 的尺寸變成最佳值。

作為金屬板，雖然只要是具有作為導線架的蝕刻加工性、機械強度、導熱性以及膨脹係數等，則可使用任何材料，但是常使用由 42 合金所代表之鐵－鎳系合金、或為了提高機械強度而添加各種金屬元素的銅系合金等。

使用氯化亞鐵液等將金屬板溶解的蝕刻液從下面蝕刻，而形成孔部 3(第 1C 圖)。因為金屬板之殘留部最後成為配線，孔部 3 的深度殘留約  $10\mu\text{m}\sim 50\mu\text{m}$  厚較佳，使可在從第 2 次之上面側的蝕刻時形成微細配線。

於外部連接端子形成於至少 1 處以上如第 2B 圖、第 2C 圖所示的突出部 14。

第 2C 圖表示第 2B 圖之 A2－A2 間的剖面，突出部 14 形成為比第 2 面更低。第 2B 圖表示突出部 14 形成 1 處之狀態，第 2D 圖表示形成 2 處之狀態。

然後，使被蝕刻加工之金屬板的上下面顛倒，並在箭號 D5 方向將液狀預模製樹脂 5 塗布於金屬板的上面(第 1D 圖)。

塗布是應用印刷技術，在生產性或品質上一般較佳。作為印刷方法，雖然只要可適當地厚塗布，任何方向都可，但是一般以網印較佳。藉由印刷的方向在第 2B 圖之箭號 D2、第 2D 圖之箭號 D3、D4 的方向進行，而可使在預模製樹脂的流動具有方向性，並防止氣泡的捲入。在塗布後將預模製樹脂加熱，使其變硬(第 1E 圖)。

在印刷塗布後，因為第 2 面均勻地形成約數  $\mu\text{m}$  的樹

脂層 6(未圖示)，所以需要除去樹脂層，使第 2 面露出。作為除去方法，可從乾蝕刻、機械研磨以及化學研磨等作選擇。

進而，蝕刻反面，形成半導體元件裝載部 8、半導體元件電極連接端子 9 以及配線 10，而得到導線架基板 7(第 1F 圖)。在第 3 圖表示外部連接端子側的上視圖。可陣列狀地配置外部連接端子，而可應付半導體元件的多接腳化。

第 4A 圖表示已裝載半導體元件 15 並進行了打線接合的剖面圖。利用晶元連接材料 17 貼黏半導體元件 15，再以金線 16 和半導體元件電極連接端子 9 連接。因應於需要，而對半導體元件電極連接端子適當地施加鍍鎳—金、鍍錫、鍍銀、或鍍鎳—鈮—金等任一種。

此外，在進行打線接合時，將本導線架基板放置於熱塊上，並一面加熱一面進行接合，而預模製樹脂以同一面位於半導體元件電極連接端子 9 的下部，又，因為難產生中空構造，所以不會產生接合不良之組立。

最後，利用傳送模或澆注劑(potting)將半導體元件側密封，再以鑽石刀等使外框部分離，而作成小片(第 4B 圖)。

若是 BAG 型式，將焊劑球裝載於外部連接端子，而得到使用導線架基板的半導體封裝。

#### [實施例]

作為應用本發明之實施形態的一例，使用第 1A 圖~第 1F 圖說明 BGA (Ball Grid Array; 球格陣列)型式的導線架基板。

所製造之 BGA 的封裝尺寸是 10mm 正方，並於封裝下面具有 168 支接腳之陣列形的外部連接端子。

首先，如第 1A 圖所示，準備寬度為 150mm、厚度為 200 $\mu\text{m}$  之長條帶狀的銅合金製金屬板 1(古河電工製，EFTEC64T)。

接著，如第 1B 圖所示，於金屬板 1 的雙面，以輥塗布器將光阻劑(東京應化(股份公司)製，OFPR4000)塗布成厚度 5 $\mu\text{m}$  後，以 90 $^{\circ}\text{C}$  進行前烘烤。

接著，經由具有所要之圖案的光罩從雙面進行圖案曝光，然後，以 1%碳酸鈉水溶液進行顯像處理後，進行沖水及後烘烤，而得到第 1B 圖所示之光阻劑圖案 2。

作為光阻劑圖案，於第 1 面，形成用以形成半導體元件裝載部 8、半導體元件電極連接端子 9、配線 10 以及外框部 12 的圖案，於第 2 面形成用以形成具有突起部 13(第 2A 圖)的外部連接端子 11 及外框部 12 的圖案。在此，突起部 13 的形狀採用和外部連接端子接觸之寬度為 30 $\mu\text{m}$ 、長度為 80 $\mu\text{m}$  之等腰三角形的形狀。

然後，以保護片覆蓋並保護金屬板 1 的第 1 面側後(未圖示)，使用氯化亞鐵溶液自金屬板的第 2 面進行第 1 次的蝕刻處理，使從第 2 面側的光阻劑圖案所露出的金屬板部位的厚度薄至 30 $\mu\text{m}$ (第 1C 圖)。

又，可於外部連接端子側面形成長度約 40 $\mu\text{m}$  的突出部 14。所使用之氯化亞鐵溶液的比重設為 1.38、液溫為 50 $^{\circ}\text{C}$ 。

接著，對在第 1 次蝕刻已形成孔部的第 2 面，使用液狀的熱硬化樹脂(信越化學(股份公司)製，SMC-376KF1)，進行網印塗布。印刷方向從無突出部 14 處向突出物的方向進行(第 1D 圖)。

進而，以 180℃ 進行硬化 3 小時，而形成預模製層 13。熱硬化樹脂的埋入性良好，未觀察到包含有氣泡的不良。

因為在外部連接端子 11、外框部 12 之未被蝕刻的面上殘留約 1 $\mu$ m 的熱硬化樹脂層，所以在 60℃ 之過錳酸鉀的鹼性水溶液(40g/L 過錳酸鉀+20g/L 氫氧化鈉)進行處理約 3 分鐘而除去。

接著，在除去第 1 面側的保護片後，利用氯化亞鐵溶液自金屬板的第 1 面側施加第 2 次的蝕刻處理，溶解並除去從光阻劑圖案所露出的金屬板部位，而形成半導體元件裝載部 8、半導體元件電極連接端子 9、配線 10 以及外框部 12(第 1E 圖)。外部連接端子 11 從半導體元件電極連接端子 9 延伸。

此外，雖未圖示，為了避免對下面側進行不要的蝕刻，在第 2 次的蝕刻處理時預先將保護片等貼黏於第 2 面側較佳。

接著，剝離第 1 面的光阻劑圖案 2，而得到所要之導線架型 BGA 基板 7(第 1F 圖)。

然後，對在光阻劑剝離後所露出的金屬面，施加鍍電解鎳-金。

鎳之厚度是 5 $\mu$ m，金之厚度是 0.1 $\mu$ m(未圖示)。

接著，使用晶元連接材料 17 將半導體元件 15 裝載於本發明之導線架型 BGA 基板 7，以 150°C 在 1 小時使晶元連接材料變硬。進而，使用直徑 30 $\mu$ m 的金線 16，將半導體元件的電極和半導體元件電極連接端子 9 進行打線連接（第 4A 圖）。

打線的加熱溫度以 200°C 進行，測定半導體元件電極連接端子側之金線的拉力強度，有 9g 以上，得到良好的連接。

然後，如第 4B 圖所示，將包含有半導體元件電極連接端子的區域進行傳送模密封，並裁成小片，而得到使用導線架型 BGA 基板的半導體封裝。

[工業上的可應用性]

藉由使用本發明之導線架基板的製造方法，可得到降低製造時的不良或半導體封裝組立時的不良，並提高對熱應力之可靠性的導線架基板，尤其適用於以導線架型式之半導體封裝無法應付的多接腳封裝基板。

【圖式簡單說明】

第 1A 圖係表示本發明之實施形態的導線架基板之製造方法之一例的剖面圖。

第 1B 圖表示本發明之實施形態的導線架基板之製造方法的一例，是在第 1A 圖之下一步驟的剖面圖。

第 1C 圖表示本發明之實施形態的導線架基板之製造方法的一例，是在第 1B 圖之下一步驟的剖面圖。

第 1D 圖表示本發明之實施形態的導線架基板之製造

方法的一例，是在第 1C 圖之下一步驟的剖面圖。

第 1E 圖表示本發明之實施形態的導線架基板之製造方法的一例，是在第 1D 圖之下一步驟的剖面圖。

第 1F 圖表示本發明之實施形態的導線架基板之製造方法的一例，是在第 1E 圖之下一步驟的剖面圖。

第 2A 圖係表示在本發明之實施形態的導線架基板之光阻劑圖案的上視圖。

第 2B 圖係表示在本發明之實施形態的導線架基板之蝕刻後的上視圖。

第 2C 圖係在第 2B 圖的 A2 - A2 剖面圖。

第 2D 圖係本發明之實施形態的其他例之導線架基板之蝕刻後的上視圖。

第 3 圖係本發明之實施形態的導線架基板的一例，是最初之蝕刻後的上視圖。

第 4A 圖係關於本發明之實施形態的導線架基板的一例，裝載半導體元件並打線後的剖面圖。

第 4B 圖係關於本發明之實施形態的導線架基板的一例，已傳送模密封後的剖面圖。

第 5A 圖係表示以往之導線架基板的一例的剖面圖。

第 5B 圖係表示以往之導線架基板之其他例的剖面圖。

第 6A 圖係以往之導線架基板的一例，是外部連接端子之最初之蝕刻後的上視圖。

第 6B 圖係以往之導線架基板的一例，是外部連接端

子之最初之蝕刻後的剖面圖。

第 6C 圖係以往之導線架基板的一例，是外部連接端子之最初之蝕刻後，形成樹脂層後的上視圖。

【元件符號說明】

- 1 金屬板
- 2 光阻劑圖案
- 3 孔部
- 4 橡皮刮
- 5 液狀預模製樹脂
- 6 樹脂層
- 7 導線架基板
- 8 半導體元件裝載部
- 9 半導體元件電極連接端子
- 10 配線
- 11 外部連接端子
- 12 外框部
- 13 光阻劑突起圖案
- 14 突出部
- 15 半導體元件
- 16 金線
- 17 晶元連接材料
- 18 傳送模製樹脂
- 19 氣泡



# 發明專利說明書

PD1095771(3)

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 98132930

※申請日： 98.9.29

※IPC 分類： H01L23/498 (2006.01)

## 一、發明名稱：(中文/英文)

導線架基板及其製造方法與半導體裝置

LEAD FRAME BOARD, METHOD OF FORMING THE SAME, AND SEMICONDUCTOR DEVICE

## 二、中文發明摘要：

一種導線架基板，其具備：具有第 1 面和第 2 面的金屬板；形成於第 1 面之半導體元件裝載部、半導體元件電極連接端子以及第 1 外框部；外部連接端子，係形成於第 2 面，並電性連接於半導體元件電極連接端子；形成於第 2 面之第 2 外框部；以及形成於第 1 外框部和第 2 外框部之間隙的樹脂層；該導線架基板於樹脂層所埋設之外部連接端子的側面，至第 1 面的側底部形成至少 1 處的突出部。

## 三、英文發明摘要：

A lead frame board includes a metal plate which has a first surface and a second surface, a semiconductor element boarding portion, a semiconductor element electrode connecting terminal and a first outer frame portion which are formed at the first surface, an outer connecting terminal which is formed at the second surface and is electrically connected to the semiconductor element electrode connecting terminal, a second outer frame portion which is formed at the second surface, and a resin layer which is formed between the first outer frame portion and the second outer frame portion. At least one ejector portion is formed at a side surface of the outer connecting terminal which is embedded into the resin layer toward to a side bottom portion of the first surface.

## 七、申請專利範圍：

### 1. 一種導線架基板，其具備：

具有第 1 面和第 2 面的金屬板；

形成於該第 1 面之半導體元件裝載部、半導體元件電極連接端子以及第 1 外框部；

外部連接端子，係形成於該第 2 面，並電性連接於該半導體元件電極連接端子；

形成於該第 2 面之第 2 外框部；以及

形成於該第 1 外框部和該第 2 外框部之間隙的樹脂層；

該導線架基板的特徵為：

於該樹脂層所埋設之該外部連接端子的側面，至該第 1 面的側底部形成至少 1 處的突出部。

### 2. 一種導線架基板的製造方法，其特徵為：

於金屬板的第 1 面形成半導體元件裝載部、半導體元件電極連接端子、以及外框部；

於該金屬板的第 2 面形成光阻劑圖案，其用以分別形成和該半導體元件電極連接端子連接的外部連接端子及外框部；

用以形成該外部連接端子之該光阻劑圖案係形成為具有 1 處以上之突起狀的圖案；

於該第 2 面之金屬板所露出的金屬板露出部，利用蝕刻形成未貫穿的孔部；

對該孔部，從該外部連接端子朝向突出部方向塗布液狀預模製樹脂後，加熱使其變硬，藉此形成樹脂層；

藉由蝕刻該第 1 面，而形成該半導體元件裝載部、和該外部連接端子電性連接的該半導體元件電極連接端子、以及外框部。

3. 一種半導體裝置，係導線架基板，其具備：

具有第 1 面和第 2 面的金屬板；

形成於該第 1 面之半導體元件裝載部、半導體元件電極連接端子以及第 1 外框部；

外部連接端子，係形成於該第 2 面，並電性連接於該半導體元件電極連接端子；

形成於該第 2 面之第 2 外框部；以及

形成於該第 1 外框部和該第 2 外框部之間隙的樹脂層；

該半導體裝置之特徵為：

該導線架基板係於該樹脂層所埋設之該外部連接端子的側面，至該第 1 面的側底部形成至少 1 處的突出部；

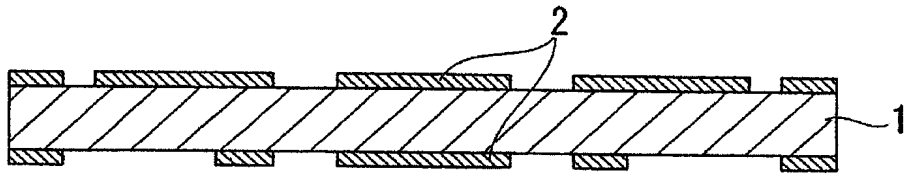
於該導線架基板，裝載半導體元件，而且以打線接合方式構成該導線架基板和該半導體元件之電性連接。

八、圖式：

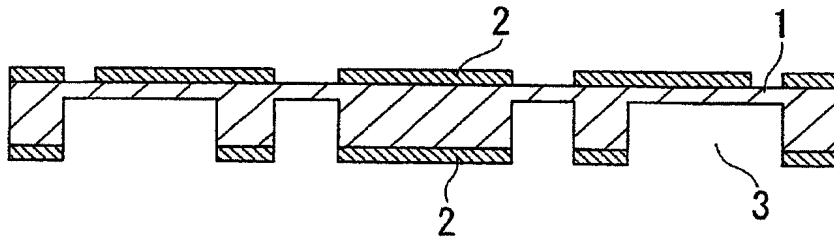
第 1A 圖



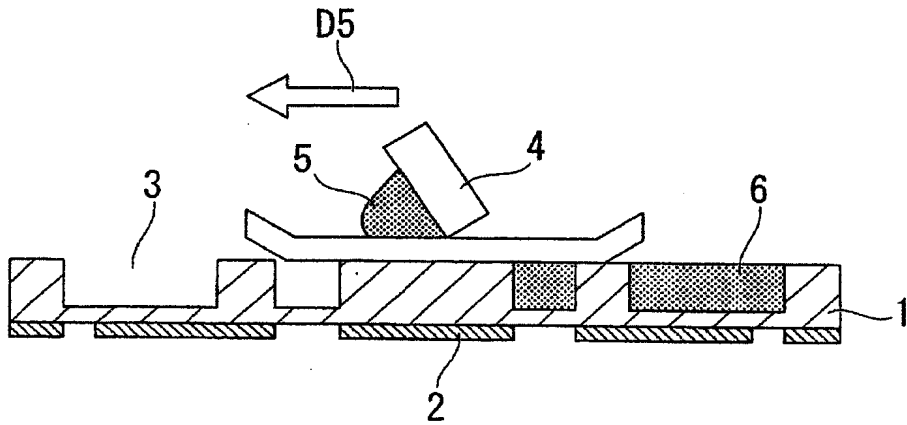
第 1B 圖



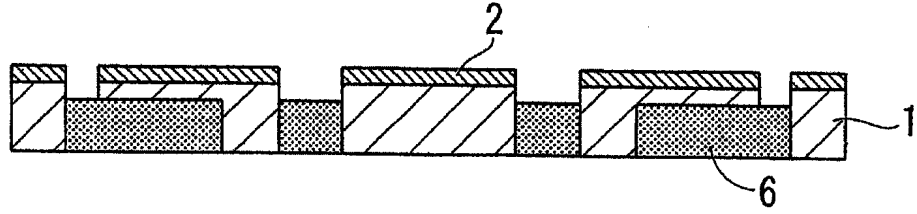
第 1C 圖



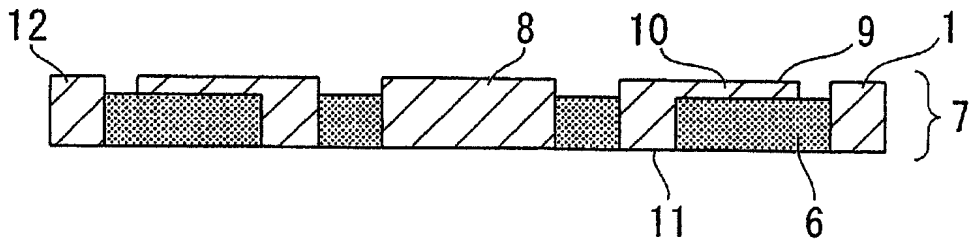
第 1D 圖



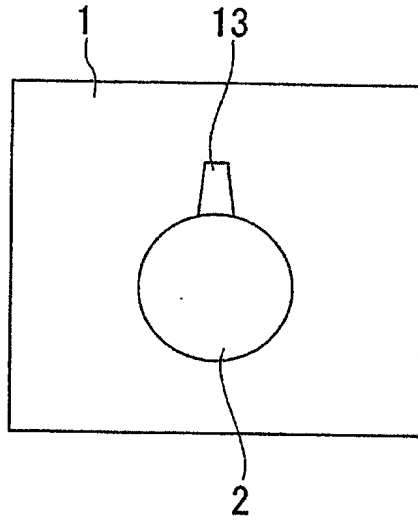
第 1E 圖



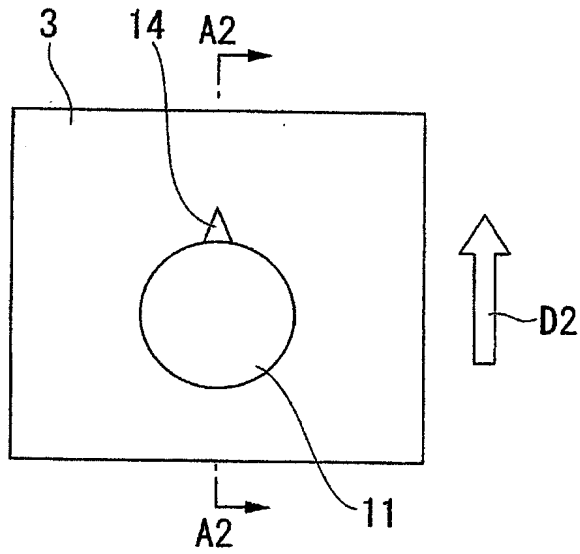
第 1F 圖



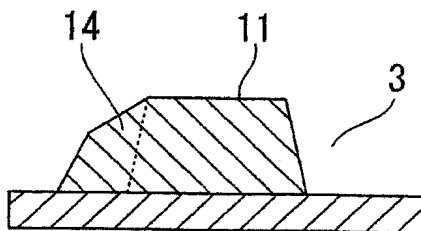
第 2A 圖



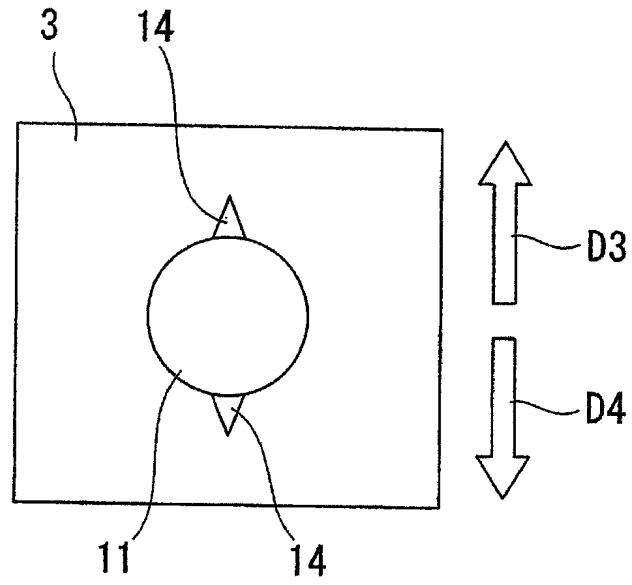
第 2B 圖



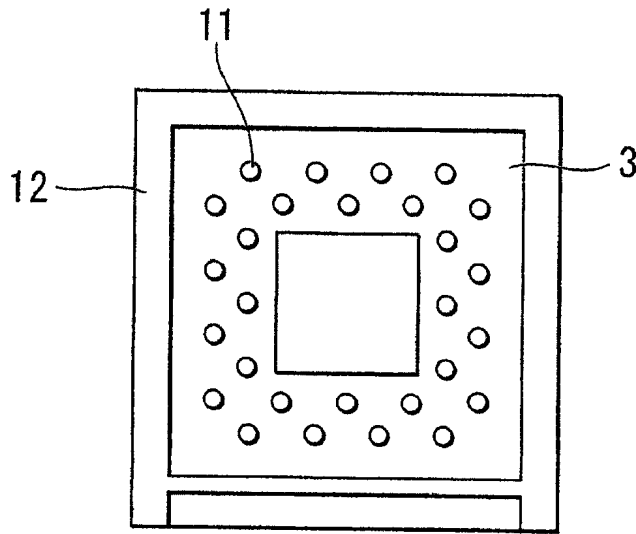
第 2C 圖



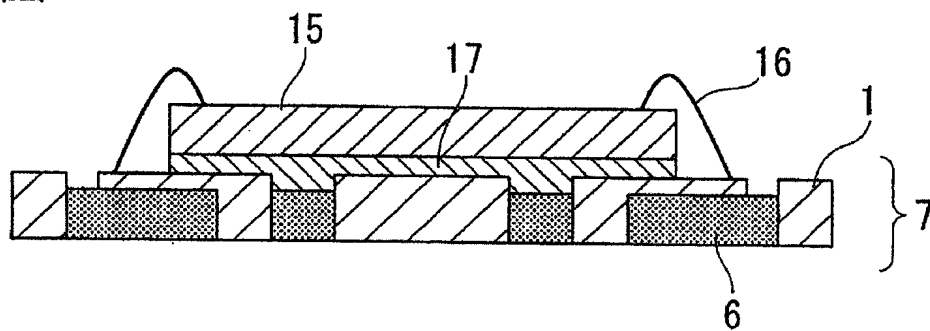
第 2D 圖



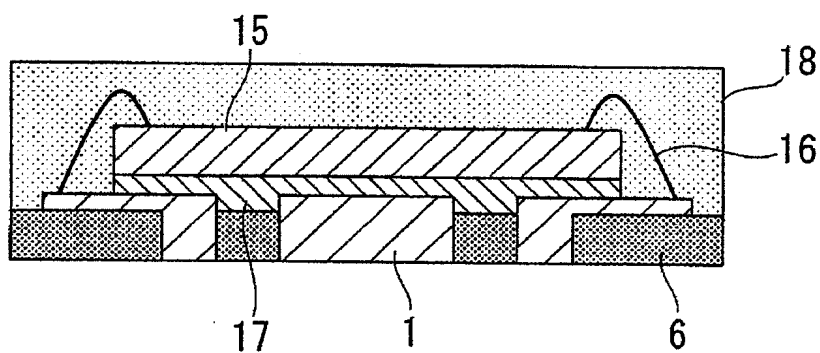
第 3 圖



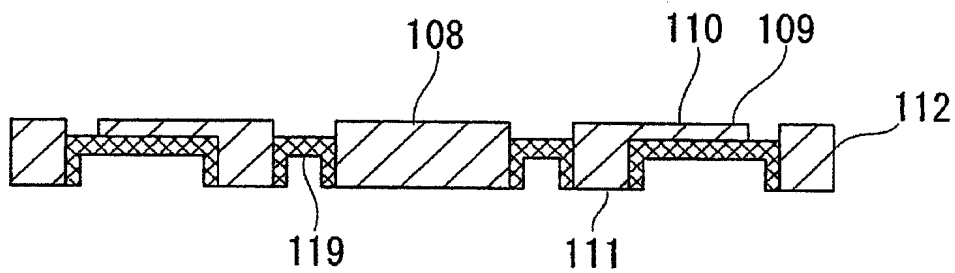
第 4A 圖



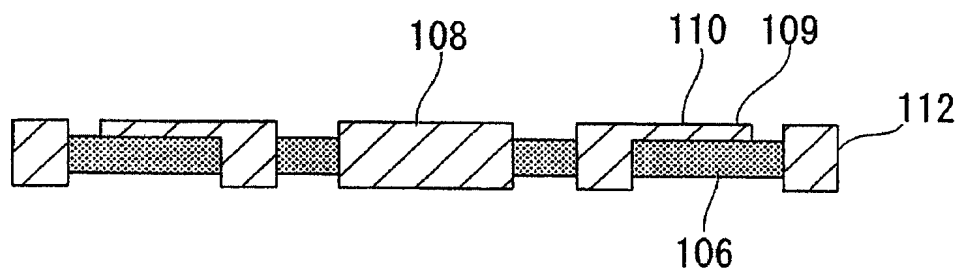
第 4B 圖



第 5A 圖

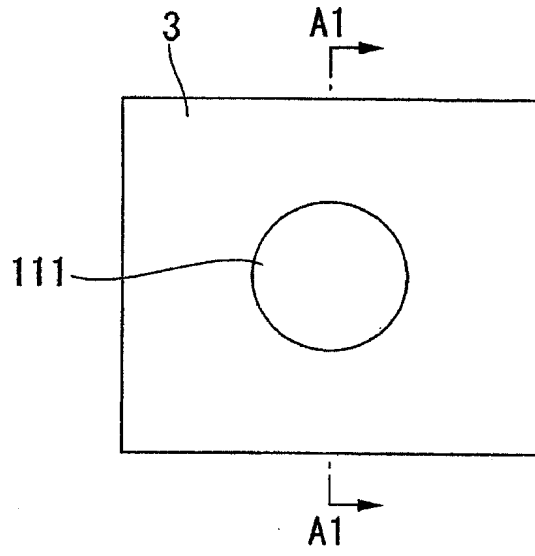


第 5B 圖

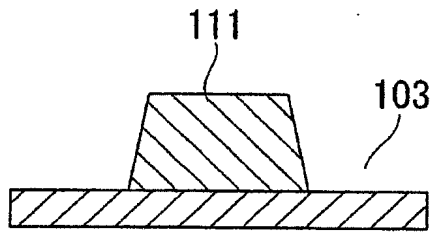




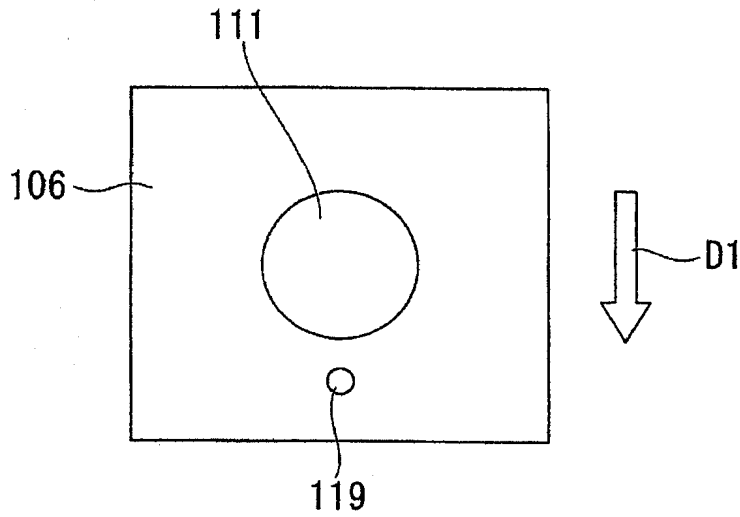
第 6A 圖



第 6B 圖



第 6C 圖



四、指定代表圖：

(一)本案指定代表圖為：第 ( 2A ) 圖。

(二)本代表圖之元件符號簡單說明：

- |    |         |
|----|---------|
| 1  | 金屬板     |
| 2  | 光阻劑圖案   |
| 13 | 光阻劑突起圖案 |

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：  
無。