

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6465046号  
(P6465046)

(45) 発行日 平成31年2月6日(2019.2.6)

(24) 登録日 平成31年1月18日(2019.1.18)

(51) Int.Cl.	F I	
HO 1 F 27/00 (2006.01)	HO 1 F 27/00	S
HO 1 F 17/00 (2006.01)	HO 1 F 17/00	D
HO 1 F 41/04 (2006.01)	HO 1 F 41/04	C
HO 1 G 4/40 (2006.01)	HO 1 G 4/40	3 2 1 A
HO 1 F 27/29 (2006.01)	HO 1 F 27/29	1 2 0
請求項の数 11 (全 22 頁) 最終頁に続く		

(21) 出願番号	特願2016-22331 (P2016-22331)	(73) 特許権者	000006231
(22) 出願日	平成28年2月9日(2016.2.9)		株式会社村田製作所
(65) 公開番号	特開2017-143116 (P2017-143116A)		京都府長岡京市東神足1丁目10番1号
(43) 公開日	平成29年8月17日(2017.8.17)	(74) 代理人	110001553
審査請求日	平成29年8月3日(2017.8.3)		アセンド特許業務法人
		(74) 代理人	110001449
			特許業務法人プロフィック特許事務所
		(72) 発明者	米田 昌行
			京都府長岡京市東神足1丁目10番1号
			株式会社村田製作所内
		審査官	右田 勝則
			最終頁に続く

(54) 【発明の名称】 電子部品

(57) 【特許請求の範囲】

【請求項1】

1 以上の第1の絶縁体層を含む複数の絶縁体層が積層方向に積層されて構成されている直方体状の積層体と、

前記絶縁体層の主面上に設けられている複数のコンデンサ導体層を含み、かつ、前記複数のコンデンサ導体層が前記絶縁体層を介して前記積層方向に対向することにより構成されているコンデンサと、

前記絶縁体層の主面上に設けられている1以上のインダクタ導体層を含み、かつ、前記積層方向に沿って延在する中心軸を有する螺旋状のインダクタと、

を備えており、

前記積層体の実装面は、該積層体において前記積層方向に直交する第1の直交方向の一方側の端に位置する面であり、

前記第1の絶縁体層の主面上には、前記インダクタ導体層及び前記コンデンサ導体層が設けられており、

前記第1の絶縁体層の主面上において、前記コンデンサ導体層における前記第1の直交方向の一方側の端部は、前記インダクタ導体層における該第1の直交方向の一方側の端部よりも、前記実装面の近くに位置していること、

を特徴とする電子部品。

【請求項2】

1 以上の第1の絶縁体層を含む複数の絶縁体層が積層方向に積層されて構成されている

直方体状の積層体と、

前記絶縁体層の主面上に設けられている複数のコンデンサ導体層を含んでいるコンデンサと、

前記絶縁体層の主面上に設けられている 1 以上のインダクタ導体層を含み、かつ、前記積層方向に沿って延在する中心軸を有する螺旋状のインダクタと、

前記コンデンサ及び前記インダクタに電氣的に接続され、かつ、前記積層体の実装面に設けられている第 1 の外部電極及び第 2 の外部電極と、

を備えており、

前記実装面は、該積層体において前記積層方向に直交する第 1 の直交方向の一方側の端に位置する面であり、

前記第 1 の絶縁体層の主面上には、前記インダクタ導体層及び前記コンデンサ導体層が設けられており、

前記第 1 の絶縁体層の主面上において、前記コンデンサ導体層における前記第 1 の直交方向の一方側の端部は、前記インダクタ導体層における該第 1 の直交方向の一方側の端部よりも、前記実装面の近くに位置しており、

前記第 1 の外部電極及び前記第 2 の外部電極以外の外部電極を備えていないこと、

を特徴とする電子部品。

#### 【請求項 3】

1 以上の第 1 の絶縁体層を含む複数の絶縁体層が積層方向に積層されて構成されている直方体状の積層体と、

前記絶縁体層の主面上に設けられている複数のコンデンサ導体層を含んでいるコンデンサと、

前記絶縁体層の主面上に設けられている 1 以上のインダクタ導体層を含み、かつ、前記積層方向に沿って延在する中心軸を有する螺旋状のインダクタと、

を備えており、

前記積層体の実装面は、該積層体において前記積層方向に直交する第 1 の直交方向の一方側の端に位置する面であり、

前記第 1 の絶縁体層の主面上には、前記インダクタ導体層及び前記コンデンサ導体層が設けられており、

前記第 1 の絶縁体層の主面上において、前記コンデンサ導体層における前記第 1 の直交方向の一方側の端部は、前記インダクタ導体層における該第 1 の直交方向の一方側の端部よりも、前記実装面の近くに位置しており、

前記コンデンサ及び前記インダクタは、前記実装面の対角線の交点を通過し、かつ、前記積層方向に平行な軸に関して、実質的に 2 回回転対称な構造を有していること、

を特徴とする電子部品。

#### 【請求項 4】

1 以上の第 1 の絶縁体層を含む複数の絶縁体層が積層方向に積層されて構成されている直方体状の積層体と、

前記絶縁体層の主面上に設けられている複数のコンデンサ導体層を含んでいるコンデンサと、

前記絶縁体層の主面上に設けられている 1 以上のインダクタ導体層を含み、かつ、前記積層方向に沿って延在する中心軸を有する螺旋状のインダクタと、

を備えており、

前記積層体の実装面は、該積層体において前記積層方向に直交する第 1 の直交方向の一方側の端に位置する面であり、

前記第 1 の絶縁体層の主面上には、前記インダクタ導体層及び前記コンデンサ導体層が設けられており、

前記第 1 の絶縁体層の主面上において、前記コンデンサ導体層における前記第 1 の直交方向の一方側の端部は、前記インダクタ導体層における該第 1 の直交方向の一方側の端部よりも、前記実装面の近くに位置しており、

10

20

30

40

50

前記積層方向及び前記第 1 の直交方向に直交する方向を第 2 の直交方向と定義し、  
前記絶縁体層の主面において前記第 2 の直交方向の一方側に位置する面を第 1 の辺とし、  
該絶縁体層の主面において該第 2 の直交方向の他方側に位置する面を第 2 の辺とし、  
該絶縁体層の主面において前記第 1 の直交方向の一方側に位置する面を第 3 の辺とし、

前記第 1 の絶縁体層の主面上において、前記コンデンサ導体層は、前記積層方向から見たときに、  
前記インダクタ導体層と前記第 1 の辺との間の領域、該インダクタ導体層と前記第 3 の辺との間の領域及び該インダクタ導体層と前記第 2 の辺との間の領域に跨って存在していること、

を特徴とする電子部品。

【請求項 5】

1 以上の第 1 の絶縁体層を含む複数の絶縁体層が積層方向に積層されて構成されている直方体状の積層体と、

前記絶縁体層の主面上に設けられている複数のコンデンサ導体層を含んでいるコンデンサと、

前記絶縁体層の主面上に設けられている 1 以上のインダクタ導体層を含み、かつ、前記積層方向に沿って延在する中心軸を有する螺旋状のインダクタと、

を備えており、

前記積層体の実装面は、該積層体において前記積層方向に直交する第 1 の直交方向の一方側の端に位置する面であり、

前記第 1 の絶縁体層の主面上には、前記インダクタ導体層及び前記コンデンサ導体層が設けられており、

前記第 1 の絶縁体層の主面上において、前記コンデンサ導体層における前記第 1 の直交方向の一方側の端部は、前記インダクタ導体層における該第 1 の直交方向の一方側の端部よりも、前記実装面の近くに位置しており、

前記絶縁体層において前記第 1 の直交方向の他方側に位置する面を第 4 の辺とし、  
前記中心軸と前記第 4 の辺との間には、前記積層方向から見たときに、前記コンデンサ導体層が存在していないこと、

を特徴とする電子部品。

【請求項 6】

前記第 1 の絶縁体層の主面上において、前記インダクタ導体層と前記実装面との間に前記コンデンサ導体層が存在していること、

を特徴とする請求項 1 ないし請求項 5 のいずれかに記載の電子部品。

【請求項 7】

前記第 1 の絶縁体層の主面上において、前記第 1 の直交方向と平行であって前記中心軸を通過する仮想線上において、前記インダクタ導体層、前記コンデンサ導体層、前記実装面の順に並ぶこと、

を特徴とする請求項 6 に記載の電子部品。

【請求項 8】

前記コンデンサと前記インダクタとは、LC 共振器を構成していること、

を特徴とする請求項 1 ないし請求項 7 のいずれかに記載の電子部品。

【請求項 9】

前記積層方向及び前記第 1 の直交方向に直交する方向を第 2 の直交方向と定義し、前記積層体において前記第 2 の直交方向の一方側の端に位置する面を第 1 の側面とし、

前記第 1 の外部電極は、前記実装面及び前記第 1 の側面に跨っていること、

を特徴とする請求項 2 に記載の電子部品。

【請求項 10】

前記複数の絶縁体層は、複数の前記第 1 の絶縁体層を含んでいること、

を特徴とする請求項 1 ないし請求項 9 のいずれかに記載の電子部品。

【請求項 11】

前記 1 以上のインダクタ導体層が設けられている前記絶縁体層は全て前記第 1 の絶縁体

10

20

30

40

50

層であること、

を特徴とする請求項 1 ないし請求項 10 のいずれかに記載の電子部品。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子部品に関し、より特定的には、コイル及びコンデンサを備えた電子部品に関する。

【背景技術】

【0002】

従来の電子部品に関する発明としては、例えば、特許文献 1 に記載のラベルが知られている。該ラベルは、上層シート、下層シート、コイル及びコンデンサを備えている。上層シートと下層シートとは、上下方向に積層される。コイルは、上側から見たときに、渦巻状をなす 2 つの導体パターンであり、上層シートと下層シートとに設けられている。コンデンサは、長形状の 2 つのコンデンサパターンであり、上層シートと下層シートとに設けられている。このようなコイル及びコンデンサは、共振回路を構成している。以上のようなラベルは、例えば、下層シートの下面がプリンターのトナーなどに貼り付けられる。

10

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2001 - 134732 号公報

20

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、特許文献 1 に記載のラベルと同じような内部構造を有し、下層シート側にコイル及びコンデンサと電氣的に接続された外部電極を有する表面実装型の電子部品では、コイルの特性の劣化が問題となる。より詳細には、前記ラベルと同じような構造を有する電子部品は、回路基板に実装される。この場合、下層シートの下面が電子部品の実装面となるため、電子部品の下側に回路基板が位置することになる。コイルは、前記の通り、上側から見たときに渦巻状をなしているため、上下方向に沿って伸びる磁束を発生する。そのため、回路基板に設けられたランド電極やグランド導体層等に磁束が遮られ、ランド電極やグランド導体層等において渦電流が発生するおそれがある。このような渦電流は、コイルの特性を劣化させる原因となる。

30

【0005】

そこで、本発明の目的は、インダクタの特性の劣化を抑制できる電子部品を提供することである。

【課題を解決するための手段】

【0006】

本発明の第 1 の形態に係る電子部品は、1 以上の第 1 の絶縁体層を含む複数の絶縁体層が積層方向に積層されて構成されている直方体状の積層体と、前記絶縁体層の主面上に設けられている複数のコンデンサ導体層を含み、かつ、前記複数のコンデンサ導体層が前記絶縁体層を介して前記積層方向に対向することにより構成されているコンデンサと、前記絶縁体層の主面上に設けられている 1 以上のインダクタ導体層を含み、かつ、前記積層方向に沿って延在する中心軸を有する螺旋状のインダクタと、を備えており、前記積層体の実装面は、該積層体において前記積層方向に直交する第 1 の直交方向の一方側の端に位置する面であり、前記第 1 の絶縁体層の主面上には、前記インダクタ導体層及び前記コンデンサ導体層が設けられており、前記第 1 の絶縁体層の主面上において、前記コンデンサ導体層における前記第 1 の直交方向の一方側の端部は、前記インダクタ導体層における該第 1 の直交方向の一方側の端部よりも、前記実装面の近くに位置していること、を特徴とする。

40

本発明の第 2 の形態に係る電子部品は、1 以上の第 1 の絶縁体層を含む複数の絶縁体層

50

が積層方向に積層されて構成されている直方体状の積層体と、前記絶縁体層の主面上に設けられている複数のコンデンサ導体層を含んでいるコンデンサと、前記絶縁体層の主面上に設けられている1以上のインダクタ導体層を含み、かつ、前記積層方向に沿って延在する中心軸を有する螺旋状のインダクタと、前記コンデンサ及び前記インダクタに電氣的に接続され、かつ、前記積層体の実装面に設けられている第1の外部電極及び第2の外部電極と、を備えており、前記実装面は、該積層体において前記積層方向に直交する第1の直交方向の一方側の端に位置する面であり、前記第1の絶縁体層の主面上には、前記インダクタ導体層及び前記コンデンサ導体層が設けられており、前記第1の絶縁体層の主面上において、前記コンデンサ導体層における前記第1の直交方向の一方側の端部は、前記インダクタ導体層における該第1の直交方向の一方側の端部よりも、前記実装面の近くに位置してあり、前記第1の外部電極及び前記第2の外部電極以外の外部電極を備えていないこと、を特徴とする。

10

本発明の第3の形態に係る電子部品は、1以上の第1の絶縁体層を含む複数の絶縁体層が積層方向に積層されて構成されている直方体状の積層体と、前記絶縁体層の主面上に設けられている複数のコンデンサ導体層を含んでいるコンデンサと、前記絶縁体層の主面上に設けられている1以上のインダクタ導体層を含み、かつ、前記積層方向に沿って延在する中心軸を有する螺旋状のインダクタと、を備えており、前記積層体の実装面は、該積層体において前記積層方向に直交する第1の直交方向の一方側の端に位置する面であり、前記第1の絶縁体層の主面上には、前記インダクタ導体層及び前記コンデンサ導体層が設けられており、前記第1の絶縁体層の主面上において、前記コンデンサ導体層における前記第1の直交方向の一方側の端部は、前記インダクタ導体層における該第1の直交方向の一方側の端部よりも、前記実装面の近くに位置してあり、前記コンデンサ及び前記インダクタは、前記実装面の対角線の交点を通過し、かつ、前記積層方向に平行な軸に関して、実質的に2回回転対称な構造を有していること、を特徴とする。

20

本発明の第4の形態に係る電子部品は、1以上の第1の絶縁体層を含む複数の絶縁体層が積層方向に積層されて構成されている直方体状の積層体と、前記絶縁体層の主面上に設けられている複数のコンデンサ導体層を含んでいるコンデンサと、前記絶縁体層の主面上に設けられている1以上のインダクタ導体層を含み、かつ、前記積層方向に沿って延在する中心軸を有する螺旋状のインダクタと、を備えており、前記積層体の実装面は、該積層体において前記積層方向に直交する第1の直交方向の一方側の端に位置する面であり、前記第1の絶縁体層の主面上には、前記インダクタ導体層及び前記コンデンサ導体層が設けられており、前記第1の絶縁体層の主面上において、前記コンデンサ導体層における前記第1の直交方向の一方側の端部は、前記インダクタ導体層における該第1の直交方向の一方側の端部よりも、前記実装面の近くに位置してあり、前記積層方向及び前記第1の直交方向に直交する方向を第2の直交方向と定義し、前記絶縁体層の主面において前記第2の直交方向の一方側に位置する面を第1の辺とし、該絶縁体層の主面において該第2の直交方向の他方側に位置する面を第2の辺とし、該絶縁体層の主面において前記第1の直交方向の一方側に位置する面を第3の辺とし、前記第1の絶縁体層の主面上において、前記コンデンサ導体層は、前記積層方向から見たときに、前記インダクタ導体層と前記第1の辺との間の領域、該インダクタ導体層と前記第3の辺との間の領域及び該インダクタ導体層と前記第2の辺との間の領域に跨って存在していること、を特徴とする。

30

40

本発明の第5の形態に係る電子部品は、1以上の第1の絶縁体層を含む複数の絶縁体層が積層方向に積層されて構成されている直方体状の積層体と、前記絶縁体層の主面上に設けられている複数のコンデンサ導体層を含んでいるコンデンサと、前記絶縁体層の主面上に設けられている1以上のインダクタ導体層を含み、かつ、前記積層方向に沿って延在する中心軸を有する螺旋状のインダクタと、を備えており、前記積層体の実装面は、該積層体において前記積層方向に直交する第1の直交方向の一方側の端に位置する面であり、前記第1の絶縁体層の主面上には、前記インダクタ導体層及び前記コンデンサ導体層が設けられており、前記第1の絶縁体層の主面上において、前記コンデンサ導体層における前記第1の直交方向の一方側の端部は、前記インダクタ導体層における該第1の直交方向の一

50

方側の端部よりも、前記実装面の近くに位置しており、前記絶縁体層において前記第1の直交方向の他方側に位置する面を第4の辺とし、前記中心軸と前記第4の辺との間には、前記積層方向から見たときに、前記コンデンサ導体層が存在していないこと、を特徴とする。

【発明の効果】

【0007】

本発明によれば、インダクタの特性の劣化を抑制できる。

【図面の簡単な説明】

【0008】

【図1A】一実施形態に係る電子部品10の等価回路図である。

10

【図1B】一実施形態に係る電子部品10の外観斜視図である。

【図2】図1Bの電子部品10の積層体12の分解斜視図である。

【図3A】絶縁体層16eを前側から見た図である。

【図3B】絶縁体層16fを前側から見た図である。

【図4】第1のモデル、コンデンサ及びインダクタの通過特性を示したグラフである。

【図5】電子部品10及び第2のモデルの通過特性を示したグラフである。

【図6】参考例に係る電子部品110の積層体112の分解斜視図である。

【発明を実施するための形態】

【0009】

以下に、本発明の一態様である実施形態に係る電子部品について説明する。

20

【0010】

(電子部品の構成)

以下に、一実施形態に係る電子部品の構成について図面を参照しながら説明する。図1Aは、一実施形態に係る電子部品10の等価回路図である。図1Bは、一実施形態に係る電子部品10の外観斜視図である。図2は、図1Bの電子部品10の積層体12の分解斜視図である。図3Aは、絶縁体層16eを前側から見た図である。図3Bは、絶縁体層16fを前側から見た図である。電子部品10は、例えば、各面が長辺と短辺とを有する長方形からなる直方体状である。ただし、電子部品10の形状はこれに限られず、等しい長さの辺を有する直方体状や、多角形柱体状や円筒体状、多角形錐台状、円錐台状などであってもよい。以下では、電子部品10の積層方向を前後方向と定義する。また、前側から見たときに、電子部品10の長辺に沿った方向を左右方向(第2の直交方向の一例)と定義し、電子部品10の短辺に沿った方向を上下方向(第1の直交方向の一例)と定義する。上下方向、左右方向及び前後方向は互いに直交している。また、上下方向、左右方向及び前後方向は説明のために用いた一例である。そのため、使用時において電子部品10の上下方向、左右方向及び前後方向が、実際の上下方向、左右方向及び前後方向と一致している必要はない。

30

【0011】

電子部品10は、等価回路として、インダクタL、コンデンサC及び外部電極14a, 14bを備えている。インダクタL及びコンデンサCは、互いに並列に接続されることにより、LC並列共振器を構成している。また、LC並列共振器の一端は、外部電極14aに接続され、LC並列共振器の他端は、外部電極14bに接続されている。また、電子部品10は、外部電極14a, 14b以外の外部電極を備えておらず、例えば、接地電位に接続される外部電極を備えていない。

40

【0012】

次に、電子部品10の構造について説明する。電子部品10は、図1B及び図2に示すように、積層体12、外部電極14a, 14b、引き出し導体層20a, 20b, 23a~23j、コンデンサC及びインダクタLを備えている。よって、引き出し導体層20a, 20bはインダクタLの一部ではない。また、引き出し導体層23a~23jはコンデンサCの一部ではない。

【0013】

50

積層体 1 2 は、図 2 に示すように、長形状の絶縁体層 1 6 a ~ 1 6 o (複数の絶縁体層の一例) が前側から後ろ側へとの順に並ぶように積層されて構成されており、直方体状をなしている。積層体 1 2 の実装面は、積層体 1 2 において下側 (第 1 の直交方向の一方側の一例) の端に位置する面 (すなわち、下面) である。実装面とは、電子部品 1 0 が回路基板に実装される際に回路基板と対向する面である。積層体 1 2 の下面は、絶縁体層 1 6 a ~ 1 6 o の下側の長辺が連なることにより構成されている。

【 0 0 1 4 】

絶縁体層 1 6 a ~ 1 6 o は、図 2 に示すように、長形状をなしており、例えば、珪酸ガラスを主成分とする絶縁材料により形成されている。以下では、絶縁体層 1 6 a ~ 1 6 o の前側の面を表面と称し、絶縁体層 1 6 a ~ 1 6 o の後ろ側の面を裏面と称す。

10

【 0 0 1 5 】

絶縁体層 1 6 a , 1 6 o の色は、絶縁体層 1 6 b ~ 1 6 n の色と異なる。これにより、電子部品 1 0 の前面及び後面と電子部品 1 0 の上面及び下面とを区別することができる。従って、電子部品 1 0 の実装時に、電子部品 1 0 が転倒したことを認識できる。

【 0 0 1 6 】

外部電極 1 4 a (第 1 の外部電極の一例) は、後述するインダクタ L 及びコンデンサ C に電氣的に接続されている。外部電極 1 4 a は、前後方向から見たときに、L 字型をなしており、積層体 1 2 の下面と右面 (第 2 の直交方向の一方側の端に位置する第 1 の側面の一例) とに跨っている。外部電極 1 4 a は、被覆層 1 5 a 及び外部導体層 2 5 a ~ 2 5 j を含んでいる。

20

【 0 0 1 7 】

外部導体層 2 5 a ~ 2 5 j は、図 2 に示すように、絶縁体層 1 6 d ~ 1 6 m に設けられている。外部導体層 2 5 a ~ 2 5 j は、L 字型をなしており、前側から見たときに、絶縁体層 1 6 d ~ 1 6 m の右下の角近傍に設けられている。また、外部導体層 2 5 a ~ 2 5 j はそれぞれ、絶縁体層 1 6 d ~ 1 6 m を前後方向に貫通している。よって、外部導体層 2 5 a ~ 2 5 j は、前側から見たときに、一致した状態で重なっていると共に、前後方向に隣り合うもの同士で接続されている。これにより、外部導体層 2 5 a ~ 2 5 j は、積層体 1 2 の右面及び下面において積層体 1 2 から露出している。外部導体層 2 5 a ~ 2 5 j は、例えば、A g , C u , A u 等の電気抵抗の低い金属を主成分とする導電性材料により作製されている。

30

【 0 0 1 8 】

被覆層 1 5 a は、外部導体層 2 5 a ~ 2 5 j において積層体 1 2 から露出している部分を覆っている。被覆層 1 5 a は、N i めっき上に S n めっきが施されることにより作製されている。なお、被覆層 1 5 a は、N i や S n 以外に、C u , A u やこれらを含む合金等の耐はんだ性やはんだ濡れ性の高い材料により作製されていけばよい。

【 0 0 1 9 】

外部電極 1 4 b (第 2 の外部電極の一例) は、後述するインダクタ L 及びコンデンサ C に電氣的に接続されている。外部電極 1 4 b は、前後方向から見たときに、L 字型をなしており、積層体 1 2 の下面と左面 (第 2 の直交方向の他方側の端に位置する第 2 の側面の一例) とに跨っている。外部電極 1 4 b は、被覆層 1 5 b 及び外部導体層 2 6 a ~ 2 6 j を含んでいる。

40

【 0 0 2 0 】

外部導体層 2 6 a ~ 2 6 j は、図 2 に示すように、絶縁体層 1 6 d ~ 1 6 m 上に設けられている。外部導体層 2 6 a ~ 2 6 j は、L 字型をなしており、前側から見たときに、絶縁体層 1 6 d ~ 1 6 m の左下の角近傍に設けられている。また、外部導体層 2 6 a ~ 2 6 j はそれぞれ、絶縁体層 1 6 d ~ 1 6 m を前後方向に貫通している。よって、外部導体層 2 6 a ~ 2 6 j は、前側から見たときに、一致した状態で重なっていると共に、前後方向に隣り合うもの同士で接続されている。これにより、外部導体層 2 6 a ~ 2 6 j は、積層体 1 2 の左面及び下面において積層体 1 2 から露出している。外部導体層 2 6 a ~ 2 6 j は、例えば、A g , C u , A u 等の電気抵抗の低い金属を主成分とする導電性材料により

50

作製されている。

【0021】

被覆層15bは、外部導体層26a~26jにおいて積層体12から露出している部分を覆っている。被覆層15bは、Niめっき上にSnめっきが施されることにより作製されている。なお、被覆層15bは、NiやSn以外に、Cu、Auやこれらを含む合金等の耐はんだ性やはんだ濡れ性の高い材料により作製されていけばよい。

【0022】

なお、外部導体層25a~25j, 26a~26jがそれぞれ絶縁体層16d~16mを上下方向に貫通しているため、絶縁体層16d~16mの右下及び左下の角がL字型に切り欠かれている。従って、絶縁体層16d~16mの形状は厳密には長方形ではない。このように、絶縁体層16d~16mの形状は実質的に長方形であればよい。

10

【0023】

インダクタLは、インダクタ導体層18a~18f(1以上のインダクタ導体層の一例)及びビアホール導体v1~v6を含んでおり、前後方向に沿って延在する中心軸Ax(図3B参照)を有する螺旋状のコイルである。電子部品10では、インダクタLは、前側から見たときに、反時計回り方向に周回しながら、前側から後側へと進行する弦巻状をなしている。また、インダクタLの径は、実質的に均一である。

【0024】

インダクタ導体層18a~18fはそれぞれ、絶縁体層16f~16kの表面(主面の一例)上に設けられて(積層されて)おり、円環の一部が切り欠かれた形状(C字形状)をなす線状の導体層である。そして、インダクタ導体層18a~18fは、前側から見たときに、互いに重なり合って円環状の軌道R(図3B参照)を形成している。軌道Rの中心は、前側から見たときに、中心軸Axと一致しており、直線L0(図1B及び図3B参照)と重なっている。直線L0は、積層体12の実装面の対角線の交点を通過し、かつ、上下方向に平行な直線である。

20

【0025】

また、インダクタ導体層18a~18fは、例えば、Ag、Cu、Au等の電気抵抗の低い金属を主成分とする導電性材料により作製されている。以下では、インダクタ導体層18a~18fの反時計回り方向の上流側の端部を上流端と呼び、インダクタ導体層18a~18fの反時計回り方向の下流側の端部を下流端と呼ぶ。

30

【0026】

また、インダクタ導体層18a~18fには、後述するビアホール導体v1~v6を接続するための接続部P1~P12が設けられている。接続部P1~P12は、円形をなしている。ただし、接続部P1~P12は、円形以外であってもよく、例えば、多角形や半円、扇型、楕円、これらの組み合わせなどの形状であってもよい。接続部P1~P12の直径は、インダクタ導体層18a~18fにおける接続部P1~P12を除く部分の線幅よりも大きい。接続部P1は、インダクタ導体層18aの下流端に設けられている。接続部P2は、インダクタ導体層18bの上流端に設けられている。接続部P3は、インダクタ導体層18bの下流端に設けられている。接続部P4は、インダクタ導体層18cの上流端に設けられている。接続部P5は、インダクタ導体層18cの下流端の近傍に設けられている。接続部P6は、インダクタ導体層18cの下流端に設けられている。接続部P7は、インダクタ導体層18dの上流端に設けられている。接続部P8は、インダクタ導体層18dの上流端の近傍に設けられている。接続部P9は、インダクタ導体層18dの下流端に設けられている。接続部P10は、インダクタ導体層18eの上流端に設けられている。接続部P11は、インダクタ導体層18eの下流端に設けられている。接続部P12は、インダクタ導体層18fの上流端に設けられている。

40

【0027】

ビアホール導体v1~v6はそれぞれ、絶縁体層16f~16jを前後方向に貫通している。ビアホール導体v1は、接続部P1と接続部P2とを接続している。ビアホール導体v2は、接続部P3と接続部P4とを接続している。ビアホール導体v3は、接続部P

50



5と接続部P7とを接続している。ビアホール導体v4は、接続部P6と接続部P8とを接続している。ビアホール導体v5は、接続部P9と接続部P10とを接続している。ビアホール導体v6は、接続部P11と接続部P12とを接続している。これにより、インダクタ導体層18a~18fは、ビアホール導体v1~v6を介して、螺旋状に電氣的に直列接続され、高いインダクタンスを有するインダクタLを構成する。ビアホール導体v1~v6は、例えば、Ag、Cu、Au等の電気抵抗の低い金属を主成分とする導電性材料により作製されている。

【0028】

引き出し導体層20aは、絶縁体層16fの表面上に設けられている線状の導体層である。引き出し導体層20aは、インダクタ導体層18aの上流端と外部導体層25cとを接続している。引き出し導体層20bは、絶縁体層16kの表面上に設けられている線状の導体層である。引き出し導体層20bは、インダクタ導体層18fの下流端と外部導体層26hとを接続している。これにより、インダクタLは、外部電極14aと外部電極14bとの間に電氣的に接続されている。引き出し導体層20a、20bは、例えば、Ag、Cu、Au等の電気抵抗の低い金属を主成分とする導電性材料により作製されている。

10

【0029】

ここで、インダクタ導体層18a、18fと引き出し導体層20a、20bとの境界、及び、外部導体層25c、26hと引き出し導体層20a、20bとの境界について説明する。以下では、引き出し導体層20aを例に挙げて図3Bを参照しながら説明する。ただし、引き出し導体層20bについては、引き出し導体層20aと同様であるので、説明を省略する。

20

【0030】

インダクタ導体層18aは、環状の軌道R上に位置している部分であり、軌道R上に位置していない導体層は、インダクタ導体層18aではない。従って、インダクタ導体層18aと引き出し導体層20aとの境界は、引き出し導体層20aが軌道Rに接触する部分である。また、外部導体層25a~25jは、同じ形状を有しており、実質的に互いに重なり合っている。そのため、外部導体層25a~25jと実質的に互いに重なり合っていない導体層は、外部導体層25a~25jではない。従って、外部導体層25cと引き出し導体層20aとの境界は、外部導体層25a~25jが実質的に互いに重なり合って形成される領域に引き出し導体層20aが接触する部分である。なお、実質的に互いに重なるとは、製造ばらつき等により、僅かに重ならないことも許容することを意味する。

30

【0031】

コンデンサCは、コンデンサ導体層22a~22j(複数のコンデンサ導体層の一例)を含んでいる。コンデンサ導体層22a~22jは、例えば、Ag、Cu、Auなどの電気抵抗の低い金属を主成分とする導電性材料により作製されている。コンデンサ導体層22a、22b、22e、22f、22i、22jはそれぞれ、絶縁体層16d、16e、16h、16i、16l、16mの表面(主面の一例)上に設けられ(積層され)ており、U字型をなしており、前側から見たときに、一致した状態で重なっている。以下に、図3Aを参照しながら、コンデンサ導体層22bを例に挙げて説明する。ただし、コンデンサ導体層22a、22e、22f、22i、22jについては、コンデンサ導体層22bと同じであるので説明を省略する。

40

【0032】

コンデンサ導体層22bは、長方形50の一部が円52により切り欠かれた形状をなしている。長方形50は、左右方向に延在する長辺及び上下方向に延在する短辺を有する。また、長方形50の対角線の交点は、前側から見たときに、直線L0上に位置している。円52の直径は、長方形50の長辺よりも短い。更に、円52の中心は、長方形50の対角線に対して上側に位置しており、軌道Rの中心(中心軸Ax)と一致している。これにより、長方形50の上側の長辺が円52により切り欠かれている。また、前後方向から見たときに、コンデンサCとインダクタLとの間隔が一定である。

【0033】

50

コンデンサ導体層 22 c, 22 d はそれぞれ、絶縁体層 16 f, 16 g の表面（主面の一例）上に設けられ（積層され）ており、L字型をなしており、前側から見たときに、一致した状態で重なっている。コンデンサ導体層 22 c, 22 d は、22 a, 22 b, 22 e, 22 f, 22 i, 22 j の右側の短辺が欠損した形状である。コンデンサ導体層 22 g, 22 h はそれぞれ、絶縁体層 16 j, 16 k の表面（主面の一例）上に設けられ（積層され）ており、L字型をなしており、前側から見たときに、一致した状態で重なっている。コンデンサ導体層 22 g, 22 h は、22 a, 22 b, 22 e, 22 f, 22 i, 22 j の左側の短辺が欠損した形状である。したがって、コンデンサ導体層 22 c, 22 d, 22 g, 22 h は、前側から見たときに、コンデンサ導体層 22 a, 22 b, 22 e, 22 f, 22 i, 22 j と重なる。このとき、各コンデンサ導体層 22 a ~ 22 j は絶縁体層 16 d ~ 16 l を介して対向し、高いキャパシタンスを有する積層型のコンデンサ C を構成する。

10

#### 【0034】

引き出し導体層 23 a ~ 23 j はそれぞれ、絶縁体層 16 d ~ 16 m の表面上に設けられている線状の導体層である。引き出し導体層 23 a は、コンデンサ導体層 22 a と外部導体層 25 a とを接続している。引き出し導体層 23 b は、コンデンサ導体層 22 b と外部導体層 26 b とを接続している。引き出し導体層 23 c は、コンデンサ導体層 22 c と外部導体層 25 c とを接続している。引き出し導体層 23 d は、コンデンサ導体層 22 d と外部導体層 26 d とを接続している。引き出し導体層 23 e は、コンデンサ導体層 22 e と外部導体層 25 e とを接続している。引き出し導体層 23 f は、コンデンサ導体層 22 f と外部導体層 26 f とを接続している。引き出し導体層 23 g は、コンデンサ導体層 22 g と外部導体層 25 g とを接続している。引き出し導体層 23 h は、コンデンサ導体層 22 h と外部導体層 26 h とを接続している。引き出し導体層 23 i は、コンデンサ導体層 22 i と外部導体層 25 i とを接続している。引き出し導体層 23 j は、コンデンサ導体層 22 j と外部導体層 26 j とを接続している。これにより、コンデンサ C は、外部電極 14 a と外部電極 14 b との間に電氣的に接続されている。従って、インダクタ L とコンデンサ C とは、互いに並列接続されることにより、LC 並列共振器を構成している。引き出し導体層 23 a ~ 23 j は、例えば、Ag, Cu, Au 等の電気抵抗の低い金属を主成分とする導電性材料により作製されている。

20

#### 【0035】

ここで、コンデンサ導体層 22 a ~ 22 j と引き出し導体層 23 a ~ 23 j との境界、及び、外部導体層 25 a, 26 b, 25 c, 26 d, 25 e, 26 f, 25 g, 26 h, 25 i, 26 j と引き出し導体層 23 a ~ 23 j との境界について説明する。以下では、引き出し導体層 23 b を例に挙げて図 3 A を参照しながら説明する。ただし、引き出し導体層 23 a, 23 c ~ 23 j については、引き出し導体層 23 b と同様であるので、説明を省略する。

30

#### 【0036】

コンデンサ導体層 22 a ~ 22 j は、コンデンサ C の形成に寄与している部分であり、前側から見たときに、自身に対して、絶縁体層 16 d ~ 16 l を 1 層介して前後方向に隣接するコンデンサ導体層 22 a ~ 22 j のいずれかと実質的に重なり合っている部分である。従って、自身に対して、絶縁体層 16 d ~ 16 l を 1 層介して前後方向に隣接するコンデンサ導体層 22 a ~ 22 j のいずれとも実質的に互いに重なり合っていない導体層は、コンデンサ導体層 22 a ~ 22 j ではない。従って、コンデンサ導体層 22 b と引き出し導体層 23 b との境界は、上記のようにコンデンサ導体層 22 a ~ 22 j が実質的に重なり合って形成される領域に引き出し導体層 23 b が接触する部分である。また、外部導体層 26 a ~ 26 j は、同じ形状を有しており、実質的に互いに重なり合っている。そのため、外部導体層 26 a ~ 26 j と実質的に互いに重なり合っていない導体層は、外部導体層 26 a ~ 26 j ではない。従って、外部導体層 26 b と引き出し導体層 23 b との境界は、外部導体層 26 a ~ 26 j が実質的に互いに重なり合って形成される領域に引き出し導体層 23 b が接触する部分である。

40

50

## 【 0 0 3 7 】

以上のように構成されたインダクタL及びコンデンサCでは、コンデンサCは、前側から見たときに、長方形50が円52により切り欠かれた形状をなしている。そして、円52の中心とインダクタLの軌道Rの中心とは一致している。更に、円52の直径は、軌道Rの直径よりも大きい。これにより、インダクタLは、前側から見たときに、円52内に収まっている。ここで、絶縁体層16f～16k（第1の絶縁体層の一例）の表面上にはそれぞれ、インダクタ導体層18a～18f及びコンデンサ導体層22c～22hが設けられている。各絶縁体層16f～16kの表面上において、コンデンサ導体層22c～22hの下端U1（コンデンサ導体層における直交方向の一方側の端部の一例）は、インダクタ導体層18a～18fの下端U2（インダクタにおける直交方向の一方側の端部の一例）よりも、積層体12の下面の近くに位置している（図3B参照）。特に、本実施形態に係る電子部品10では、コンデンサCの下端は、インダクタLの下端よりも積層体12の下面の近くに位置している。また、インダクタLとコンデンサCとは、前側から見たときに、重なっていない。

10

## 【 0 0 3 8 】

更に、電子部品10では、図2及び図3Bに示すように、絶縁体層16f～16kの表面上において、コンデンサ導体層22c～22hは、前側から見たときに、インダクタ導体層18a～18fと積層体12の下面との間に存在している。そのため、絶縁体層16f～16kにおいて、上下方向と平行であって中心軸Axを通過する仮想線（図3Bでは、直線L0と一致）上において、インダクタ導体層18a～18f、コンデンサ導体層22c～22h、積層体12の下面の順に並んでいる。そして、コンデンサ導体層22e、22fはそれぞれ、U字型をなしているので、前側から見たときに、インダクタ導体層18c、18dと絶縁体層16h、16iの左側の短辺（第1の辺の一例）面との間の領域、インダクタ導体層18c、18dと絶縁体層16h、16iの下側の長辺（第3の辺の一例）との間の領域及びインダクタ導体層18c、18dと絶縁体層16h、16iの右側の辺（第2の辺の一例）との間の領域に跨って存在している。ただし、中心軸Axと絶縁体層16d～16mの上側の長辺（第4の辺の一例）との間には、コンデンサ導体層22a～22jが存在していない。

20

## 【 0 0 3 9 】

また、電子部品10では、インダクタL及びコンデンサCは、直線L0（軸の一例）に関して、実質的に2回回転対称な構造を有している。より詳細には、以下の組み合わせが、前側から見たときに、直線L0に関して線対称な関係にある。

30

## 【 0 0 4 0 】

コンデンサ導体層22aとコンデンサ導体層22j  
 コンデンサ導体層22bとコンデンサ導体層22i  
 コンデンサ導体層22cとコンデンサ導体層22h  
 コンデンサ導体層22dとコンデンサ導体層22g  
 コンデンサ導体層22eとコンデンサ導体層22f  
 インダクタ導体層18aとインダクタ導体層18f  
 インダクタ導体層18bとインダクタ導体層18e  
 インダクタ導体層18cとインダクタ導体層18d

40

## 【 0 0 4 1 】

これにより、インダクタL及びコンデンサCと、直線L0を中心として180度回転させたインダクタL及びコンデンサCとは実質的に一致する。

## 【 0 0 4 2 】

更に、電子部品10では、引き出し導体層20a、20b、23a～23j及び外部電極14a、14bも、直線L0に関して、実質的に2回回転対称な構造を有している。より詳細には、以下の組み合わせが、前側から見たときに、直線L0に関して線対称な関係にある。

## 【 0 0 4 3 】

50

引き出し導体層 2 0 a と引き出し導体層 2 0 b  
 引き出し導体層 2 3 a と引き出し導体層 2 3 j  
 引き出し導体層 2 3 b と引き出し導体層 2 3 i  
 引き出し導体層 2 3 c と引き出し導体層 2 3 h  
 引き出し導体層 2 3 d と引き出し導体層 2 3 g  
 引き出し導体層 2 3 e と引き出し導体層 2 3 f  
 外部導体層 2 5 a と外部導体層 2 6 j  
 外部導体層 2 5 b と外部導体層 2 6 i  
 外部導体層 2 5 c と外部導体層 2 6 h  
 外部導体層 2 5 d と外部導体層 2 6 g  
 外部導体層 2 5 e と外部導体層 2 6 f  
 外部導体層 2 5 f と外部導体層 2 6 e  
 外部導体層 2 5 g と外部導体層 2 6 d  
 外部導体層 2 5 h と外部導体層 2 6 c  
 外部導体層 2 5 i と外部導体層 2 6 b  
 外部導体層 2 5 j と外部導体層 2 6 a

10

## 【 0 0 4 4 】

これにより、引き出し導体層 2 0 a , 2 0 b , 2 3 a ~ 2 3 j 及び外部電極 1 4 a , 1 4 b と、直線 L 0 を中心として 1 8 0 度回転させた引き出し導体層 2 0 a , 2 0 b , 2 3 a ~ 2 3 j 及び外部電極 1 4 a , 1 4 b とは実質的に一致する。

20

## 【 0 0 4 5 】

( 電子部品の製造方法 )

以下に、本実施形態に係る電子部品 1 0 の製造方法について図 2 を参照しながら説明する。

## 【 0 0 4 6 】

まず、絶縁体層 1 6 o となるべきマザー絶縁体層を形成する。マザー絶縁体層とは、複数の絶縁体層 1 6 o が繋がった状態でマトリクス状に配列された大判の絶縁体層である。8 インチ角の大きさのキャリアフィルム上に珪酸ガラスを主成分とする絶縁ペーストをスクリーン印刷により塗布した後に、該絶縁ペーストの全体を紫外線で露光する。これにより、絶縁ペーストが硬化し、絶縁体層 1 6 o となるべきマザー絶縁体層が形成される。本実施形態では、焼成後の比誘電率が 6 である絶縁ペーストを用いた。また、絶縁体層 1 6 o に用いられる絶縁ペーストには、絶縁体層 1 6 b ~ 1 6 n に用いられる絶縁ペーストと異なる着色が施されている。

30

## 【 0 0 4 7 】

次に、絶縁体層 1 6 n となるべきマザー絶縁体層を形成する。絶縁体層 1 6 n となるべきマザー絶縁体層の形成は、絶縁体層 1 6 o となるべきマザー絶縁体層の形成と同じであるので説明を省略する。

## 【 0 0 4 8 】

次に、絶縁体層 1 6 m となるべきマザー絶縁体層を形成する。絶縁体層 1 6 n となるべきマザー絶縁体層上に珪酸ガラスを主成分とする絶縁ペーストをスクリーン印刷により塗布した後に、外部導体層 2 5 j , 2 6 j が形成される位置を覆うフォトマスクを介して該絶縁ペーストを紫外線で露光する。これにより、フォトマスクに覆われた部分以外の絶縁ペーストが硬化する。この後、未硬化の絶縁ペーストをアルカリ溶液などで除去する。これにより、右下及び左下の角が切り欠かれた絶縁体層 1 6 m となるべきマザー絶縁体層が形成される。

40

## 【 0 0 4 9 】

次に、フォトリソグラフィ工程により、コンデンサ導体層 2 2 j、引き出し導体層 2 3 j 及び外部導体層 2 5 j , 2 6 j を形成する。具体的には、A g を金属主成分とする感光性導電ペーストを印刷により塗布して、導電ペースト層を絶縁体層 1 6 m となるべきマザー絶縁体層上に形成する。この際、絶縁体層 1 6 m となるべきマザー絶縁体層に形成され

50

た切り欠き内にも導電ペーストが充填される。更に、導電ペースト層にフォトマスクを介して紫外線等を照射し、アルカリ溶液等で現像する。これにより、コンデンサ導体層 2 2 j、引き出し導体層 2 3 j 及び外部導体層 2 5 j, 2 6 j が、絶縁体層 1 6 m となるべきマザー絶縁体層上に形成される。

【 0 0 5 0 】

この後、絶縁体層 1 6 m となるべきマザー絶縁体層を形成する工程と、コンデンサ導体層 2 2 j 及び外部導体層 2 5 j, 2 6 j を形成する工程と、を交互に繰り返すことにより、絶縁体層 1 6 d ~ 1 6 l となるべきマザー絶縁体層、インダクタ導体層 1 8 a ~ 1 8 f、引き出し導体層 2 0 a, 2 0 b, 2 3 a ~ 2 3 i、コンデンサ導体層 2 2 a ~ 2 2 i、外部導体層 2 5 a ~ 2 5 i, 2 6 a ~ 2 6 i 及びビアホール導体 v 1 ~ v 6 を形成する。なお、ビアホール導体 v 1 ~ v 6 が形成される絶縁体層 1 6 f ~ 1 6 j となるべきマザー絶縁体層の形成時には、ビアホール導体 v 1 ~ v 6 が形成される位置を覆うフォトマスクを介して露光を行う。

10

【 0 0 5 1 】

次に、絶縁体層 1 6 a ~ 1 6 c となるべきマザー絶縁体層を形成する。絶縁体層 1 6 a ~ 1 6 c となるべきマザー絶縁体層の形成は、絶縁体層 1 6 o となるべきマザー絶縁体層の形成と同じであるので説明を省略する。絶縁体層 1 6 a に用いられる絶縁ペーストには、絶縁体層 1 6 b ~ 1 6 n に用いられる絶縁ペーストと異なる着色が施されている。以上の工程を経て、複数の積層体 1 2 がつながった状態でマトリクス状に配列されたマザー積層体を得る。

20

【 0 0 5 2 】

次に、ダイシング等によりマザー積層体を複数の未焼成の積層体 1 2 にカットする。マザー積層体のカット工程では、カットにより形成されるカット面において外部導体層 2 5 a ~ 2 5 j, 2 6 a ~ 2 6 j を積層体 1 2 から露出させる。なお、後述する焼成において積層体 1 2 が収縮するので、収縮を考慮してマザー積層体をカットする。

【 0 0 5 3 】

次に、未焼成の積層体 1 2 を所定条件で焼成し、積層体 1 2 を得る。更に、積層体 1 2 に対してバレル加工を施す。

【 0 0 5 4 】

最後に、外部導体層 2 5 a ~ 2 5 j, 2 6 a ~ 2 6 j が積層体 1 2 から露出している部分に、Niめっき及びSnめっきを施す。以上の工程を経て、電子部品 1 0 が完成する。なお、上記の製造方法は例示であって、電子部品 1 0 の構造が実現できるのであれば、他の公知の製造方法で置き換えたり、追加したりしてもよい。

30

【 0 0 5 5 】

(効果)

電子部品 1 0 によれば、インダクタ L の特性の劣化を抑制できる。より詳細には、積層体 1 2 の実装面は、積層体 1 2 の下面である。故に、電子部品 1 0 が回路基板に実装されると、電子部品 1 0 の下側に回路基板が位置する。これに対して、インダクタ L の中心軸 A x は、前後方向に延在している。インダクタ L の中心軸 A x 付近では、中心軸 A x に沿って伸びる磁束が多く発生する。故に、電子部品 1 0 では、インダクタ L が発生した磁束が回路基板のランド電極やグランド導体層に遮られることが抑制され、渦電流の発生が抑制される。その結果、電子部品 1 0 において、インダクタ L のインダクタンス値及び Q 値の低下が抑制され、インダクタ L の特性の劣化が抑制される。

40

【 0 0 5 6 】

また、電子部品 1 0 によれば、以下の理由によっても、インダクタ L の特性の劣化を抑制できる。より詳細には、各絶縁体層 1 6 f ~ 1 6 k の表面上において、コンデンサ導体層 2 2 c ~ 2 2 h の下端 U 1 は、インダクタ導体層 1 8 a ~ 1 8 f の下端 U 2 よりも、積層体 1 2 の下面の近くに位置している。これにより、インダクタ L は、積層体 1 2 の下面から離れるようになり、電子部品 1 0 が実装される回路基板からも離れるようになる。よって、インダクタ L が発生した磁束が回路基板のランド電極やグランド導体層に遮られる

50

ことが抑制され、渦電流の発生が抑制される。その結果、電子部品 10 において、インダクタ L のインダクタンス値及び Q 値の低下が抑制され、インダクタ L の特性の劣化が抑制される。

【0057】

なお、電子部品 10 では、絶縁体層 16 f ~ 16 k の表面上において、コンデンサ導体層 22 c ~ 22 h は、前側から見たときに、インダクタ導体層 18 a ~ 18 f と積層体 12 の下面との間に存在している。これにより、インダクタ L は、積層体 12 の下面からより離れるようになる。その結果、電子部品 10 において、インダクタ L のインダクタンス値及び Q 値の低下がより効果的に抑制され、インダクタ L の特性の劣化がより効果的に抑制される

10

【0058】

更に、電子部品 10 によれば、インダクタ L の特性のばらつきを抑制できる。より詳細には、特許文献 1 に記載のラベルと同じような内部構造を有し、下層シート側にコイル及びコンデンサと電気的に接続された外部電極を有する表面実装型の電子部品が実装される回路基板の構造は、該電子部品が用いられる電子機器によって異なる。故に、特許文献 1 に記載のラベルと同じような内部構造を有し、下層シート側にコイル及びコンデンサと電気的に接続された外部電極を有する表面実装型の電子部品の周囲に存在するランド電極やグランド導体層の配置も、該電子部品が用いられる電子機器によって異なる。そのため、ランド電極やグランド導体層に遮られる磁束の数も電子機器によってばらつき、渦電流の量も電子機器によってばらつく。特に、該電子部品では、磁束が上下方向に沿って伸びるので、ランド電極やグランド導体層に遮られる可能性がある磁束の数が多く、遮蔽される磁束の数のばらつきが大きくなりやすい。よって、渦電流の量のばらつきも大きくなりやすい。その結果、特許文献 1 に記載のラベルと同じような内部構造を有し、下層シート側にコイル及びコンデンサと電気的に接続された外部電極を有する表面実装型の電子部品では、コイルのインダクタンス値及び Q 値のばらつきが大きくなり、コイルの特性のばらつきが大きくなる。

20

【0059】

そこで、電子部品 10 では、インダクタ L の中心軸 Ax は、前後方向に延在している。更に、各絶縁体層 16 f ~ 16 k の表面上において、コンデンサ導体層 22 c ~ 22 h の下端 U1 は、前側から見たときに、インダクタ導体層 18 a ~ 18 f の下端 U2 よりも、積層体 12 の下面の近くに位置している。これにより、回路基板のランド電極やグランド導体層に遮られる磁束の数が抑制される。その結果、インダクタ L のインダクタンス値及び Q 値のばらつきが抑制され、回路基板上のランド電極やグランド導体層の位置によるインダクタ L の特性のばらつきが抑制される。また、インダクタ L の特性のばらつきが少ないので、電子部品 10 では、接地電位に接続されるグランド電極が不要となる。

30

【0060】

また、電子部品 10 では、インダクタ L とコンデンサ C とが LC 並列共振器を構成している。LC 並列共振器の共振周波数における減衰量は、インダクタ L の Q 値に依存している。そのため、前記のように、インダクタ L の Q 値の低下が抑制されると、LC 並列共振器の共振周波数における減衰量が大きくなる。更に、前記のように、インダクタ L の Q 値のばらつきが抑制されると、LC 並列共振器の共振周波数における減衰量のばらつきが抑制される。

40

【0061】

また、LC 並列共振器の共振周波数は、インダクタ L のインダクタンス値に依存している。そのため、前記のように、インダクタ L のインダクタンス値のばらつきが抑制されると、LC 並列共振器の共振周波数のばらつきが抑制される。

【0062】

また、電子部品 10 では、電子部品 10 を回路基板に実装する際に、電子部品 10 の方向を考慮する必要がなくなる。以下に、第 1 のランド電極及び第 2 のランド電極を備えた回路基板に電子部品 10 を実装する場合を例に挙げて説明する。

50

## 【 0 0 6 3 】

以下では、電子部品 1 0 において、第 1 のランド電極と外部電極 1 4 a とを接続し、第 2 のランド電極と外部電極 1 4 b とを接続した接続方法を第 1 の接続方法と呼ぶ。また、電子部品 1 0 において、第 2 のランド電極と外部電極 1 4 a とを接続し、第 1 のランド電極と外部電極 1 4 b とを接続した接続方法を第 2 の接続方法と呼ぶ。電子部品 1 0 では、インダクタ L 及びコンデンサ C が直線 L 0 に関して 2 回回転対称な構造を有しているので、第 1 の接続方法におけるインダクタ L 及びコンデンサ C の配置と、第 2 の接続方法におけるインダクタ L 及びコンデンサ C の配置とは、実質的に一致する。そのため、第 1 の接続方法においてインダクタ L が発生する磁束の分布と、第 2 の接続方法においてインダクタ L が発生する磁束の分布とが実質的に等しくなる。よって、第 1 の接続方法と第 2 の接続方法との間において、回路基板のランド電極やグランド導体層に遮られる磁束の数も実質的に等しくなり、インダクタ L のインダクタンス値及び Q 値の低下も実質的に等しくなる。すなわち、第 1 の接続方法と第 2 の接続方法との間において、インダクタ L の特性にばらつきが生じにくい。よって、電子部品 1 0 を回路基板に実装する際に、電子部品 1 0 の方向を考慮する必要がない。

10

## 【 0 0 6 4 】

また、第 1 の接続方法と第 2 の接続方法との間において、インダクタ L 及びコンデンサ C が周囲の電子部品や回路基板から受ける電氣的な影響（例えば、ノイズ等）のばらつきも抑制される。かかる観点からも、電子部品 1 0 を回路基板に実装する際に、電子部品 1 0 の方向を考慮する必要がない。

20

## 【 0 0 6 5 】

また、電子部品 1 0 では、インダクタ L とコンデンサ C とは前側から見たときに重なっていないので、インダクタ L が発生した磁束がコンデンサ C に遮られることが抑制される。その結果、電子部品 1 0 において、インダクタ L のインダクタンス値及び Q 値の低下が抑制され、インダクタ L の特性の劣化が抑制される。

## 【 0 0 6 6 】

また、電子部品 1 0 では、絶縁体層 1 6 d , 1 6 e , 1 6 h , 1 6 i , 1 6 l , 1 6 m の表面上に設けられるコンデンサ導体層 2 2 a , 2 2 b , 2 2 e , 2 2 f , 2 2 i の面積を大きくすることができるので、より大容量のコンデンサ C を構成することができる。

## 【 0 0 6 7 】

ところで、電子部品 1 0 の下側には回路基板が存在し、電子部品の右側及び左側には電子部品等が存在する。しかしながら、電子部品 1 0 の上側には空間が広がっており、電子部品や回路基板が存在しない場合が多い。そのため、電子部品 1 0 の上面において磁束が遮られる可能性は低い。そこで、電子部品 1 0 では、中心軸 A x と上面との間には、前側から見たときに、コンデンサ C が存在せず、インダクタ L が上面近くに設けられている。これにより、インダクタ L が発生した磁束の内の上面側を通過する磁束がコンデンサ C に遮られることが抑制されるようになる。

30

## 【 0 0 6 8 】

また、電子部品 1 0 では、LC 並列共振器の容量値を大きくすることができる。より詳細には、コンデンサ導体層 2 2 c ~ 2 2 h の下端 U 1 は、前側から見たときに、インダクタ導体層 1 8 a ~ 1 8 f の下端 U 2 よりも、積層体 1 2 の下面の近くに位置している。また、積層体 1 2 の下面には、外部電極 1 4 a , 1 4 b が設けられている。これにより、コンデンサ C と外部電極 1 4 a , 1 4 b とが近接し、これらの間に発生する容量が大きくなる。その結果、LC 並列共振器の容量値を大きくすることができる。

40

## 【 0 0 6 9 】

また、電子部品 1 0 では、LC 並列共振器の容量値を大きくすることができる。より詳細には、外部電極 1 4 a , 1 4 b がそれぞれ、積層体 1 2 の右面及び左面に設けられている。これにより、コンデンサ C と外部電極 1 4 a , 1 4 b との対向面積が大きくなり、これらの間に発生する容量が大きくなる。その結果、LC 並列共振器の容量値を大きくすることができる。

50

## 【 0 0 7 0 】

ところで、本願発明者は、電子部品 1 0 が奏する効果をより明確にするために、以下に説明する実験及びコンピュータシミュレーションを行った。本願発明者は、コンデンサとインダクタとをディスクリット構成で組み合わせて、2.44 GHz の共振周波数を有し、約 17 dB の減衰量を有する LC 並列共振器（以下、ディスクリット構成又はディスクリット構成である LC 並列共振器とも呼ぶ）の第 1 のモデルを作成した。そして、本願発明者は、該第 1 のモデルの通過特性をコンピュータに演算させた。コンデンサ及びインダクタのサイズは、以下の通りである。

## 【 0 0 7 1 】

コンデンサ及びインダクタの左右方向の長さ：0.4 mm

10

コンデンサ及びインダクタの前後方向の幅：0.2 mm

コンデンサ及びインダクタの上下方向の高さ：0.2 mm

## 【 0 0 7 2 】

図 4 は、第 1 のモデル、コンデンサ及びインダクタの通過特性を示したグラフである。縦軸は減衰量を示し、横軸は周波数を示す。図 4 では、第 1 のモデルが 2.44 GHz の共振周波数を有し、約 17 dB の減衰量を有していることが分かる。

## 【 0 0 7 3 】

そこで、本願発明者は、第 1 のモデルで得られた結果（すなわち、共振周波数が 2.44 GHz ・減衰量が 17 dB ）と同等の結果を得られる電子部品 1 0 の構造を検討し、該構造を有する第 2 のモデルを作成した。そして、本願発明者は、第 2 のモデルの通過特性をコンピュータに演算させた。図 5 は、電子部品 1 0 及び第 2 のモデルの通過特性を示したグラフである。縦軸は減衰量を示し、横軸は周波数を示す。

20

## 【 0 0 7 4 】

図 4 と図 5 とを比較すると、第 1 のモデルの通過特性と第 2 のモデルの通過特性とが近い結果となっていることが分かる。そこで、本願発明者は、第 2 のモデルの構造を有する電子部品 1 0 を作製し、該電子部品 1 0 の通過特性を実際に測定した。図 5 によれば、電子部品 1 0 の実際の測定結果と第 2 のモデルのシミュレーション結果とが近いことが分かる。よって、電子部品 1 0 がディスクリット構成の第 1 のモデルと同等の性能を有することが分かる。すなわち、電子部品 1 0 は、インダクタ L 及びコンデンサ C を 1 つの素子内に備えているにもかかわらず、ディスクリット品である LC 並列共振器と同等の性能を得られることが分かる。

30

## 【 0 0 7 5 】

また、ディスクリット品では、2 つの電子部品が必要であるのに対して、電子部品 1 0 では、1 つの電子部品で足りる。よって、電子部品 1 0 では、ディスクリット品である LC 並列共振器の特性と同等の特性を得つつ、小型化が図られている。

## 【 0 0 7 6 】

また、図 6 は、参考例に係る電子部品 1 1 0 の積層体 1 1 2 の分解斜視図である。電子部品 1 1 0 において、電子部品 1 0 と同じ構成の参照符号については、電子部品 1 0 の参照符号に 1 0 0 を足したものを用いた。電子部品 1 1 0 は、図 6 に示すように、インダクタ L とコンデンサ C とが左右に並ぶように配置されている点において電子部品 1 0 と相違する。特に、電子部品 1 1 0 においては、コンデンサ導体層 1 2 2 c ~ 1 2 2 h とインダクタ導体層 1 1 8 a ~ 1 1 8 f とのそれぞれが設けられた絶縁体層 1 1 6 f ~ 1 1 6 k の表面上において、コンデンサ導体層 1 2 2 c ~ 1 2 2 h における下端がインダクタ導体層 1 1 8 a ~ 1 1 8 f における下端よりも実装面から遠い構成となっている。すなわち、電子部品 1 1 0 には、複数の絶縁体層 1 1 6 a ~ 1 1 6 o は、絶縁体層 1 6 f ~ 1 6 k （第 1 の絶縁体層の一例）に相当する絶縁体層が存在しない。なお、電子部品 1 1 0 は、本願発明者が考え出した構造であり、公知の構造ではない。

40

## 【 0 0 7 7 】

本願発明者は、電子部品 1 0 , 1 1 0 のサンプルを作製し、回路基板に実装した。そして、本願発明者は、各サンプルの静電容量値、共振周波数、共振周波数における減衰量を

50



測定した。以下に、実験条件を列挙する。なお、電子部品10, 110は、Wifiに用いられる2.44GHz帯をトラップすることを目的として作製した。

【0078】

電子部品10, 110の左右方向の長さ：0.4mm

電子部品10, 110の前後方向の幅：0.2mm

電子部品10, 110の上下方向の高さ：0.3mm

インダクタLの構造：4.5ターンの6層構造

インダクタLの線幅：15 $\mu$ m

インダクタLのインダクタンス値：2.0nH

コンデンサCの構造：10層

コンデンサCの容量値：2.0pF

なお、インダクタLのインダクタンス値及びコンデンサCの容量値は、設計上の目標値である。また、インダクタンス値は、インダクタLの自己共振周波数が共振周波数(2.44GHz)よりも十分に高くなるように、設定されている。

【0079】

表1は、実験結果を示した表である。

【表1】

【表1】

	電子部品10	電子部品110
静電容量値	2.0pF	1.7pF
共振周波数	2.44GHz	2.88GHz
減衰量	-16.7dB	-14.7dB
方向性	無し	有り

【0080】

表1に記載したように、電子部品110では0.4mm $\times$ 0.2mm $\times$ 0.3mmの外形サイズにおいて、インダクタLのインダクタンス値を2.0nH確保できる構成を取ると、コンデンサCの静電容量値を最大1.7pFまでしか取得することができなかった。これにより、電子部品110では共振周波数を目標とする2.44GHzに合わせることができなかった。

【0081】

また、電子部品10の共振周波数における減衰量の方が、電子部品110の共振周波数における減衰量よりも大きくなっていることが分かる。これは、電子部品10のインダクタLにおけるQ値の方が、電子部品110のインダクタLにおけるQ値よりも大きいためであると考えられる。すなわち、電子部品10の構成は、電子部品110の構成と比較して、インダクタLを導体で囲む領域が小さく、渦電流損が小さいため、Q値が向上している。

【0082】

なお、電子部品110では、インダクタL及びコンデンサCが2回回転対称な構造を有していないので、特性に方向性が出る場合があり、この場合、実装時の電子部品110の向きに注意を払う必要がある。一方、電子部品10では、インダクタL及びコンデンサCが2回回転対称な構造を有しているので、特性に方向性がほぼ存在しないので、実装時の電子部品10の向きに注意を払う必要がない。

【0083】

(その他の実施形態)

本発明に係る電子部品は、前記電子部品10に限らず、その要旨の範囲内において変更可能である。

【0084】

なお、電子部品10において、コンデンサ導体層22c~22hの下端U1は、インダクタ導体層18a~18fの下端U2よりも、積層体12の下面の近くに位置していれば

10

20

30

40

50

よく、中心軸 A x と積層体 1 2 の下面との間には、コンデンサ導体層 2 2 c ~ 2 2 h が存在していなくてもよい。すなわち、インダクタ導体層 1 8 a ~ 1 8 f とコンデンサ導体層 2 2 c ~ 2 2 h とが左右に並んでいてもよい。このような構成であっても、インダクタ L が回路基板から離れるので、インダクタンス値及び Q 値の低下を抑制できる。

【 0 0 8 5 】

また、インダクタ L 及びコンデンサ C は、直線 L 0 に関して、実質的に 2 回回転対称な構造を有していなくてもよい。

【 0 0 8 6 】

また、外部電極 1 4 a , 1 4 b はそれぞれ、積層体 1 2 の下面のみに設けられ、積層体 1 2 の右面及び左面に設けられていなくてもよい。この場合、コンデンサ C をより積層体 1 2 の右面及び左面に近づけることができるので、コンデンサ C の面積を大きくして、コンデンサ C の容量値を大きくすることができる。

10

【 0 0 8 7 】

なお、インダクタ導体層 1 8 a ~ 1 8 f は絶縁体層 1 6 f ~ 1 6 k に設けられており、絶縁体層 1 6 f ~ 1 6 k にはコンデンサ導体層 2 2 c ~ 2 2 h が設けられている。すなわち、インダクタ導体層 1 8 a ~ 1 8 f が設けられている全ての絶縁体層はコンデンサ導体層 2 2 c ~ 2 2 h が設けられている絶縁体層 1 6 f ~ 1 6 k ( 第 1 の絶縁体層の一例 ) である。しかしながら、インダクタ導体層 1 8 a ~ 1 8 f が設けられている絶縁体層 1 6 f ~ 1 6 k の一部にコンデンサ導体層が設けられていなくてもよい。すなわち、絶縁体層 1 6 a ~ 1 6 o は、インダクタ導体層及びコンデンサ導体層が設けられた少なくとも 1 以上の絶縁体層を含んでいればよい。ただし、絶縁体層 1 6 a ~ 1 6 o は、インダクタ導体層及びコンデンサ導体層が設けられた複数の絶縁体層を含んでいることが望ましい。

20

【 0 0 8 8 】

なお、電子部品 1 0 は、導体層が設けられたセラミックグリーンシートを 1 枚ずつ積層・圧着して未焼成の積層体を形成した後に、未焼成の積層体を焼成する逐次圧着法によって作製されてもよい。

【 0 0 8 9 】

なお、インダクタ L は、弦巻状であるとしたが、渦巻状であってもよい。弦巻状とは 3 次元構造の螺旋 ( h e l i x ) を意味し、渦巻状とは 2 次元構造の螺旋 ( s p i r a l ) を意味する。なお、インダクタ L が渦巻状をなす場合には、インダクタ導体層と引き出し導体層との境界は、渦巻状の軌跡から導体が離脱する部分を指す。

30

【 0 0 9 0 】

なお、コンデンサ C は、前側から見たときに、U 字型をなすとしているが、コンデンサ C の形状はこれに限らない。コンデンサ C は、例えば、インダクタ L よりも下側において、左右方向に延在する長形状をなしていてもよい。

【 0 0 9 1 】

また、コンデンサ C とインダクタ L とは、L C 並列共振器を構成しているが、L C 並列共振器以外の L C 共振器 ( 例えば、L C 直列共振器 ) を構成していてもよい。更に、コンデンサ C とインダクタ L とは、L C 共振器を構成していなくてもよい。

【 0 0 9 2 】

40

また、外部電極 1 4 a , 1 4 b 以外に更に外部電極が設けられていてもよい。例えば、前記のように、コンデンサ C とインダクタ L とが L C 共振器を構成していない場合には、コンデンサ C の両端に接続される 2 つの外部電極とインダクタ L の両端に接続される 2 つの外部電極とがそれぞれ別々に設けられ合計 4 つの外部電極を有していてもよい。

【 産業上の利用可能性 】

【 0 0 9 3 】

以上のように、本発明は、電子部品に有用であり、特に、インダクタの特性の劣化を抑制できる点で優れている。

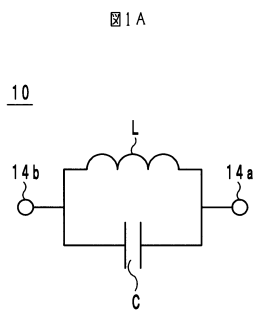
【 符号の説明 】

【 0 0 9 4 】

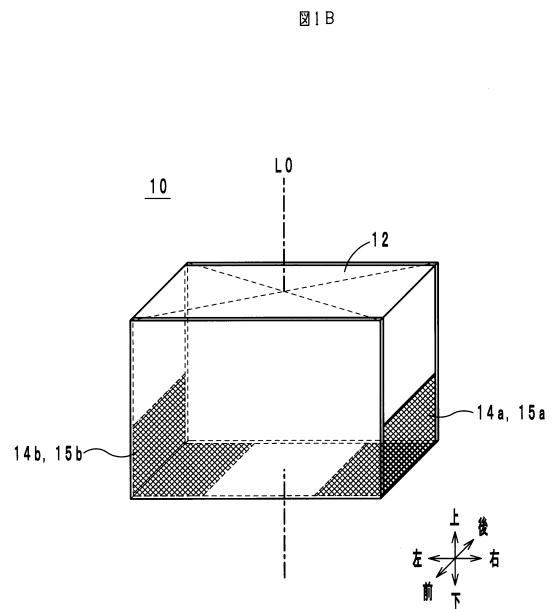
50

- 10 : 電子部品
- 12 : 積層体
- 14a , 14b : 外部電極
- 16a ~ 16o : 絶縁体層
- 18a ~ 18f : インダクタ導体層
- 20a , 20b , 23a ~ 23j : 引き出し導体層
- 20b : 引き出し導体層
- 22a ~ 22j : コンデンサ導体層
- 25a ~ 25j , 26a ~ 26j : 外部導体層
- 50 : 長方形
- 52 : 円
- Ax : 中心軸
- C : コンデンサ
- L : インダクタ
- R : 軌道
- U1 , U2 : 下端

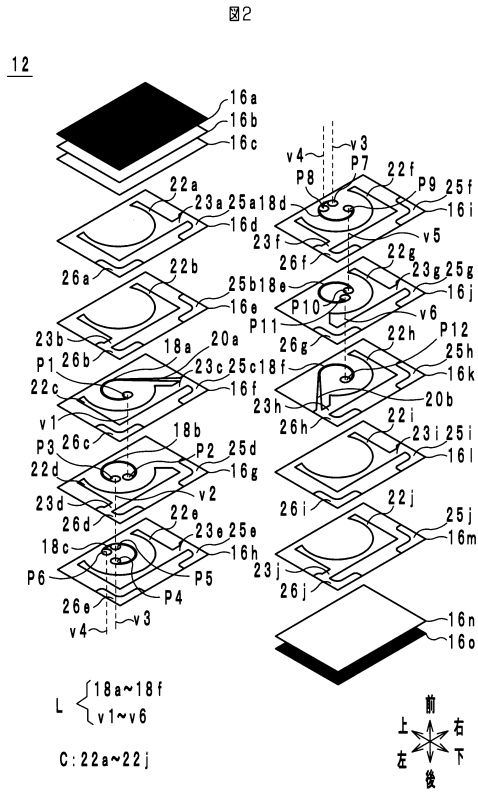
【図1A】



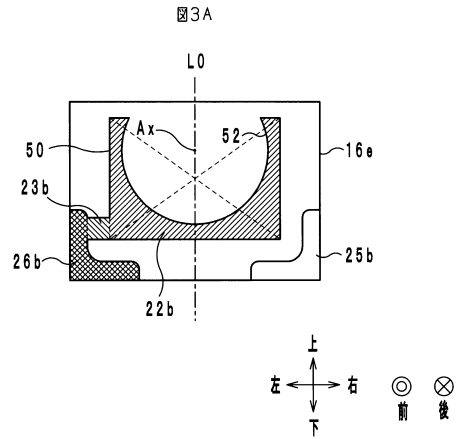
【図1B】



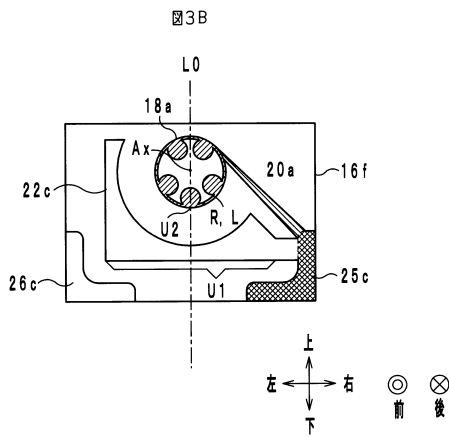
【図2】



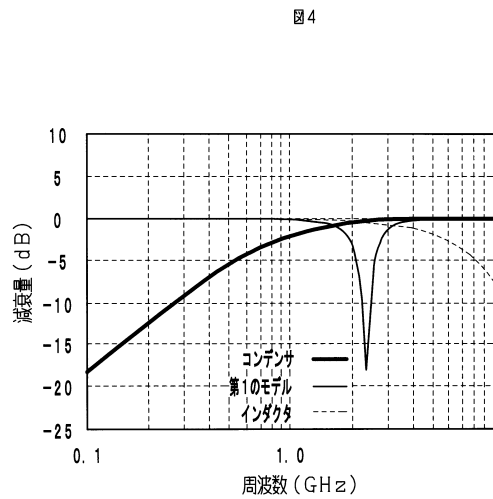
【図3A】



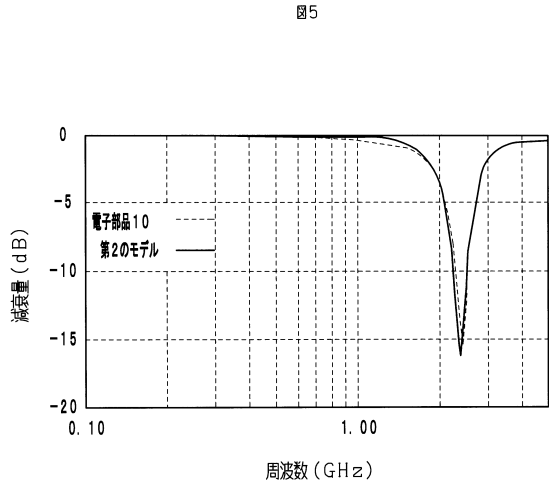
【図3B】



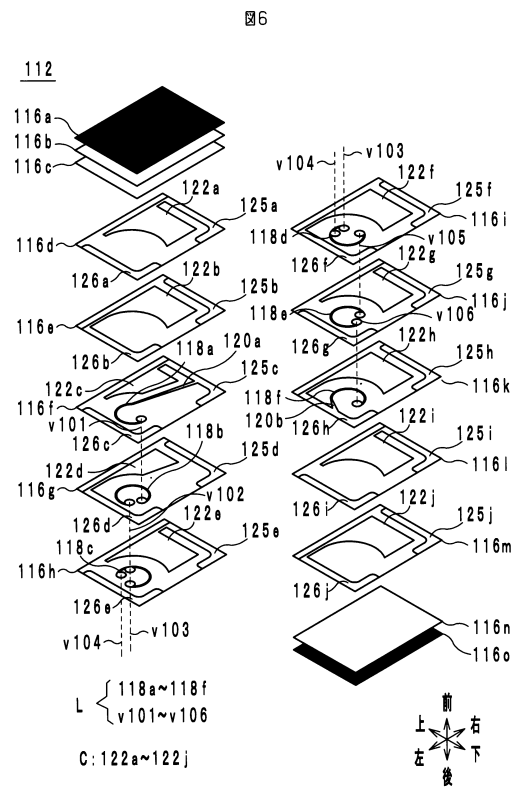
【図4】



【 図 5 】



【 図 6 】



## フロントページの続き

(51) Int.Cl. F I  
H 0 3 H 5/02 (2006.01) H 0 3 H 5/02

(56) 参考文献 特開 2 0 1 5 - 0 4 6 7 8 8 ( J P , A )  
特開平 0 9 - 2 9 3 6 1 2 ( J P , A )  
特開 2 0 1 4 - 1 5 4 7 1 6 ( J P , A )  
米国特許出願公開第 2 0 1 6 / 0 1 2 6 9 1 7 ( U S , A 1 )  
国際公開第 2 0 1 0 / 0 8 2 5 7 9 ( W O , A 1 )  
特開平 1 0 - 1 9 0 3 9 1 ( J P , A )  
特開平 1 1 - 0 9 7 2 4 8 ( J P , A )  
国際公開第 2 0 1 5 / 0 6 4 1 3 4 ( W O , A 1 )  
特開 2 0 1 5 - 0 3 9 0 2 6 ( J P , A )  
国際公開第 2 0 1 2 / 1 7 2 9 3 9 ( W O , A 1 )

(58) 調査した分野(Int.Cl. , DB名)

H 0 1 F 2 7 / 0 0  
H 0 1 F 1 7 / 0 0  
H 0 1 F 2 7 / 2 9  
H 0 1 F 4 1 / 0 4  
H 0 1 G 4 / 4 0  
H 0 3 H 5 / 0 2