



上述信号选择装置的输出信号的发生状态受到一个信号的影响, 该信号是上述信号发生装置的输出信号的两个分量经过异或后的结果。

17. 如权利要求15所述的接收装置, 其特征是预定的常数是1, 而预定的间隔是每两次相加为一个间隔。

5 18. 如权利要求15所述的接收装置, 其特征是预定的常数是加到LSB上的一位值, 而预定的间隔是每次相加为一个间隔。

19. 对具有两个正交分量的信号进行解调的一种通信装置包括:

发射装置, 用于调制一个信息信号, 并且发射所得的信号;

接收装置, 用于接收高频信号, 并且将高频信号转换成低频信号;

10 用于产生载波信号的信号发生装置; 以及

信号选择装置, 用于输入上述接收装置的两个输出信号, 并且按照上述信号发生装置产生的信号来改变两个输出信号的发生状态,

其中的上述信号选择装置等效地计算一个复数共轭值。

20. 如权利要求19所述的通信装置, 其特征是上述信号发生装置产生一个
15 PN码, 而该通信装置发射和接收的是一种CDMA信号。

21. 如权利要求19所述的通信装置, 其特征是输入到上述信号选择装置的码是用二进制反码来表示的, 并且

其中的通信装置进一步包括:

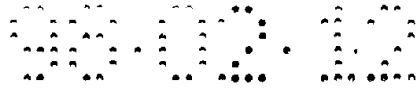
20 设在上述信号选择装置下游的补偿装置, 用于按照预定的间隔添加一个预定的常数。

22. 如权利要求19所述的通信装置, 其特征是上述信号发生装置产生一个具有两个正交分量的信号, 并且

上述信号选择装置的输出信号的发生状态受到一个信号的影响, 该信号是上述信号发生装置的输出信号的两个分量经过异或后的结果。

25 23. 如权利要求21所述的通信装置, 其特征是预定的常数是1, 而预定的间隔是每两次相加为一个间隔。

24. 如权利要求21所述的通信装置, 其特征是预定的常数是加到LSB上的一位值, 而预定的间隔是每次相加为一个间隔。



说 明 书

解调方法及其装置, 接收方法 及其装置, 以及通信装置

5

本发明涉及一种适用于 CDMA (码分多址) 式蜂窝电话系统的接收装置及其接收方法, 以及在这种无线系统中使用的一种终端设备。

近年来, CDMA 蜂窝电话系统逐渐引起了人们的注意。在 CDMA 蜂窝电话系统中, 使用一种使用一种伪随机码作为扩频码。发送信号的载波被扩频。改变编
10 码序列中的每个扩频码的图形和相位, 以便执行多址联接。

在CDMA系统中使用的是扩频的方法。在扩频系统中发送数据时, 首先用发送的数据来调制载波。接着用一种PN (伪随机噪声) 码乘以预先经过调制的载波。这样就能使载波受到PN码的调制。预先调制方法的一个例子就是使用平衡的QPSK调制方法。由于PN码是一种随机码, 频谱被扩展了。在接收数据时, 采用
15 与发送侧的调制相同的PN码乘以接收的数据。在乘以相同的PN码并且其相位匹配时, 接收的数据被解扩展 (de-spread)。

在扩频方法中, 为了对接收的数据解扩展, 需要用到在发送侧调制时使用的相同的PN码的图形和相位。因此, 如果改变PN码的图形和相位, 就可以执行多址联接。在编码序列中改变各个扩展码的图形和相位从而执行多址联接的方法
20 被称为CDMA方法。

在蜂窝电话系统中已经使用了FDMA (频分多址联接) 系统和TDMA (时分多址联接) 系统。然而, FDMA系统和TDMA系统无法应付急剧增加的用户数量。

换句话说, 在FDMA系统中, 多址联接是在不同的频道上执行的。在模拟蜂窝电话系统中通常使用这种FDMA系统。

25 然而, 在FDMA系统中, 由于频率利用效率很低, 急剧增加的用户数量会造成频道短缺。如果为了增加频道数量而使频道间隔变窄, 相邻的频道就会相互干扰, 从而使声音质量变劣。

在TDMA系统中, 发送数据是在时基上压缩的。以此来划分使用时间, 而频率是共享的。TDMA系统已经被广泛地用于数字蜂窝电话系统。与FDMA系统相比,
30 在TDMA系统中可以提高频率利用效率。然而, 在TDMA系统中, 频道的数量是有限



号是从输入端151上接收的。接收的信号被提供给乘法电路152。接收的信号同时被提供给乘法电路153。信号发生电路154的输出信号被提供给乘法电路152。信号发生电路154采用与输入端151上接收的信号的载波频率相同的频率产生一个信号。来自信号发生电路154的与接收信号的载波频率具有相同频率的信号通过一个 $\Pi/2$ 延迟电路155提供给乘法电路153。

乘法电路152和153, 信号发生电路154, 以及 $\Pi/2$ 延迟电路155构成了一个半同步检测电路。半同步检测电路使乘法电路152和153分别输出I信道的信号和Q信道的信号。乘法电路152的输出信号通过一个低通滤波器156被提供给乘法电路158。乘法电路153的输出信号通过一个低通滤波器157被提供给乘法电路159。

PN码发生电路160向乘法电路158提供I信道的PN码PNI。PN码发生电路161向乘法电路159提供Q信道的PN码PNQ。乘法电路158对I信道的数据执行解扩展。解扩展的输出数据是通过一个低通滤波器162从输出端163上获得的。乘法电路159对Q信道的数据执行解扩展。解扩展的输出数据是通过一个低通滤波器164从输出端165上获得的。

这样, 在接收到一个对应着BQPSK调制和扩频经过解调的信号时, 用半同步检测电路正交地检测接收的信号。从而将接收的信号分离成两个信道的信号。分别乘以PN码发生电路158和159的PN码PNI和PNQ, 从而实现解扩展。在这种程序中, 发送的信号是在一个实数平面上计算的。反之, 在接收信号时通过半同步检测程序将其转换成一个复数信号。因此, 严格地说, 接收的信号没有被解扩展。

换句话说, 在发射机一侧, 信号是在一个实数平面上扩展的。另一方面, 在接收机一侧通过半同步检测程序正交地检测接收的信号, 并将其转换成一个复数信号。此时用实数的I信道PN码PNI和Q信道PN码PNQ乘以半同步检测电路输出的复数信号。在用复数信号乘以实数信号时没有执行解扩展程序。

为了解决这一问题, 本发明的申请人提出了这样一种方法, 即采用一个复数共轭值乘以一个信号, 从而在接收机一侧执行解扩展。换句话说, 考虑到所有信号都是复数, 扩展程序就相当于乘以复数的PNI和PNQ从而使信号的相位发生旋转的程序。因此, 在对信号执行解扩展时需要使其相位反向旋转。

将半同步检测电路检测到的信号视为一个复数



$$I + jQ$$

用一个复数来代表用于解扩展程序的PN序列:

$$PNI + jPNQ$$

解扩展程序相当于使信道的相位反向旋转的程序。因此,采用PN码的一个复数共轭值乘以该信号。也就是说可以获得以下的关系。

$$\begin{aligned} & (I + jQ) \cdot (PNI - jPNQ) \\ & = (I \cdot PNI + Q \cdot PNQ) + j(Q \cdot PNI - I \cdot PNQ) \end{aligned}$$

因此,在I信号和Q信号被解扩展之后可以获得以下关系:

$$I_OUT = I \cdot PNI + Q \cdot PNQ$$

$$Q_OUT = Q \cdot PNI - I \cdot PNQ$$

采用上述的计算方法就可以完成对应平衡QPSK方法的解扩展程序。因此,如果一个电路能执行上述表达式的计算,就可以执行解扩展程序。

图3表示用来执行对应上述计算公式的解扩展程序的电路结构。

在图3中,从输入端171接收的信号被提供给乘法电路172和乘法电路173。信号发生电路174的输出信号被提供给乘法电路172。信号发生电路174的输出信号通过一个 $\pi/2$ 延迟电路175提供给乘法电路173。

乘法电路172和173,信号发生电路174,以及 $\pi/2$ 延迟电路175构成了一个半同步检测电路。这一半同步检测电路使乘法电路172和173分别输出I信道的信号和Q信道的信号。

乘法电路172的输出信号通过一个低通滤波器176提供给乘法电路178。另外,乘法电路172的输出信号还通过低通滤波器176提供给乘法电路179。乘法电路173的输出信号通过一个低通滤波器177提供给乘法电路180。另外,乘法电路173的输出信号还通过低通滤波器177提供给乘法电路181。

PN码发生电路182输出I信道的PN码PNI。I信道的PN码PNI被提供给乘法电路178和乘法电路180。PN码发生电路183输出Q信道的PN码PNQ。Q信道的PN码PNQ被提供给乘法电路179和乘法电路181。

乘法电路178和181的输出信号被提供给加法电路184。从输出端186上获得的加法电路184的输出信号就是I信道的解扩展输出信号。乘法电路180和179的输出信号被提供给减法电路185。从输出端187上获得的减法电路185的输出信号就是Q信道的解扩展输出信号。

这样就能用乘法电路172和173, 信号发生电路174以及 $\Pi/2$ 延迟电路175构成的半同步检测电路将接收的信号分离成I信道的信号和Q信道的信号。I信道的信号被提供给乘法电路178和179。Q信道的信号被提供给乘法电路180和181。从PN码发生电路182接收到的PN码 P_{NI} 被提供给乘法电路178和180。从PN码发生电路183接收到的PN码 P_{NQ} 被提供给乘法电路179和181。

如果分别用P和Q来表示P和Q信道的接收信号, 乘法电路178和180就分别输出信号 $I \cdot P_{NI}$ 和信号 $Q \cdot P_{NQ}$ 。乘法电路179输出一个信号 $I \cdot P_{NQ}$ 。乘法电路181输出一个信号 $Q \cdot P_{NQ}$ 。

加法电路184将乘法电路178的输出信号 $I \cdot P_{NI}$ 和乘法电路181的输出信号 $Q \cdot P_{NQ}$ 相加。从输出端186上获得的加法电路184的输出信号($I \cdot P_{NI} + Q \cdot P_{NQ}$)就是I信道的解扩展输出信号。

减法电路185将乘法电路180的输出信号 $Q \cdot P_{NI}$ 和乘法电路179的输出信号 $I \cdot P_{NQ}$ 相减。从输出端187上获得的减法电路185的输出信号($Q \cdot P_{NI} - I \cdot P_{NQ}$)就是Q信道的解扩展输出信号。

然而, 如果通过乘以复数共轭值对一个信号执行解扩展, 至少需要有四个乘法电路178至181, 加法电路184以及减法电路185。因此, 电路的规模比较大。

因此, 本发明的目的是提供一种接收装置, 一种接收方法, 以及一种用于手持电话系统的终端设备, 在其中用复数共轭值乘以一个信号, 从而对信号执行解扩展, 并且可以缩小电路的规模。

本发明是一种用于对具有两个正交分量的信号进行解调的解调装置, 该装置包括用于产生载波信号的信号发生装置, 以及信号选择装置, 用于输入两个信号, 并且随着信号发生装置产生的信号来改变两个输出信号的发生状态, 其中的信号选择装置等效地计算一个复数共轭值。

本发明是一种用于对具有两个正交分量的信号进行解调的接收装置, 该装置包括接收装置, 用于接收一个高频信号, 并且将高频信号转换成低频信号, 用于产生载波信号的信号发生装置, 以及信号选择装置, 用于输入接收装置的两个输出信号, 并且按照信号发生装置产生的信号来改变两个输出信号的发生状态, 其中的信号选择装置等效地计算一个复数共轭值。

本发明是一种用于对具有两个正交分量的信号进行解调的通信装置, 该装置包括发射装置, 用于调制一个信息信号, 并且发射所得的信号, 接收装置, 用

于接收高频信号, 并且将高频信号转换成低频信号, 用于产生载波信号的信号发生装置, 以及信号选择装置, 用于输入接收装置的两个输出信号, 并且按照信号发生装置产生的信号来改变两个输出信号的发生状态, 其中的信号选择装置等效地计算一个复数共轭值。

5 一个选择器用来选择I信道的正交检测的输出信号和Q信道的正交检测的输出信号, 并且向用来获得I信道的解调输出信号的一个通道输出选择的信号。此外还设有一个选择器, 用来选择Q信道的正交检测的输出信号和I信道的正交检测的输出信号, 并且向用来获得Q信道的解调输出信号的一个通道输出选择的信号。这些选择器是根据I信道的PN码是否与Q信道的PN码相同来切换的。这些选择器的切换程序相当于I轴和Q轴的替换。用于获得I信道解调输出
10 信号的那个通道的选择器的输出信号与Q信道的PN码PNQ进行异或运算, 并且输出I信道的解扩展输出信号。用于获得Q信道解调输出信号的那个通道的选择器的输出信号与I信道的PN码PNI进行异或运算, 并且输出Q信道的解扩展输出信号。这样就能得到一种用复数共轭值乘以一个信号, 并且对信号执行解扩展的
15 电路结构, 不需要使用多个乘法电路, 加法电路和减法电路。因而能够缩小电路规模。

根据以下结合附图提供的详细说明可以进一步认识本发明的上述和其他目的, 特征及其优点。

- 20 图1是用于解释普通扩频系统中发射机一侧的一个框图;
- 图2是用于解释普通扩频系统中接收机一侧的一例结构框图;
- 图3是用于解释普通扩频系统中接收机一侧的另一例结构框图;
- 图4是一个框图, 用来表示按照本发明的一个CDMA型手持电话终端设备的整体结构;
- 图5是一个框图, 用来表示按照本发明的一个CDMA型手持电话终端设备的一例解扩展电路;
- 25 图6A到6D是一些曲线图, 用来解释按照本发明的CDMA型手持电话终端设备的解扩展电路;
- 图7是一个表, 用来解释按照本发明的CDMA型手持电话终端设备的解扩展电路。

30 以下要参照附图来说明本发明的一个实施例。图4是一个框图, 图中表示了

按照本发明的用于CDMA型蜂窝电话系统的一例手持终端设备。这种手持终端设备采用分集式RAKE系统作为其接收系统。在分集式RAKE系统中,信号是同时从多个路径上接收的。将接收的信号组合在一起。

5 在图4中,在发送模式下,音频信号被输入到一个麦克风1。音频信号被提供给A/D转换器2。A/D转换器2将模拟的音频信号转换成数字音频信号。A/D转换器2的输出信号被提供给音频压缩电路3。

音频压缩电路3对数字音频信号进行压缩和编码。这种压缩和编码系统的例子很多。例如可以使用QCELP (qualcomm Code Excited Linear Coding) 系统。在QCDLP系统中,可以根据用户的声音特性和通信路径的拥塞状态采用多种编码速度。在这种情况下有四种编码速度(9.6kbps, 4.8kbps, 2.4kbps, 1.2kbps)可供选择。为了维持通信质量,数据可以按最低速度进行编码。需要指出的是,音频压缩系统并非仅限于QCELP系统。

15 音频压缩电路3的输出信号被提供给卷积编码电路4。这种卷积编码电路4将一种纠错码作为卷积码加到发送的数据上。卷积编码电路4的输出信号被提供给隔行扫描电路5。隔行扫描电路5隔行扫描发送的数据。隔行扫描电路5的输出信号被提供给扩频电路6。

扩频电路6首先用一个PN码来调制载波,并且对所得的信号扩频。换句话说,扩频电路6按照平衡的QPSK调制方法来调制发送的数据。接着用一个PN码乘以所得的信号。由于PN码是一种随机码,在乘以PN码时,载波的频带被展宽了。这样就能使载波扩频。作为发送数据的一例调制方法,可以使用平衡的QPSK调制方法。

扩频电路6的输出信号通过一个低通滤波器7提供给D/A转换器8。D/A转换器8的输出信号被提供给RF电路9。

25 从一个PLL合成器11向RF电路9提供一个本地振荡信号。RF电路9用PLL合成器11的本地振荡信号乘以D/A转换器8的输出信号,从而将发送数据的频率转换成预定的频率。RF电路9的输出信号被提供给发送放大器10。在发送信号的功率被放大之后,所得的信号被提供给天线12。从天线12上向一个基站发送无线电波。

30 在接收模式下,用天线12接收从一个基站发送的无线电波。由于从基站发



出的无线电波会受到建筑物的多次反射,无线电波会通过多个路径到达手持终端设备的天线12。如果在汽车或类似的场合使用手持终端设备,接收信号的频率会由于多普勒效应而发生变化。

5 天线12的输出信号被提供给RF电路20。RF电路20从PLL合成器11接收一个本地振荡信号。RF电路20将接收信号转换成预定频率的中频信号。

RF电路20的输出信号通过一个中频电路21提供给半同步检测电路22。PLL合成器23的输出信号被提供给半同步检测电路22。用一个频率组合器32的输出信号来控制PLL合成器23的输出信号的频率。半同步检测电路22对接收信号执行正交检测。

10 半同步检测电路22的输出信号被提供给一个A/D转换器24。A/D转换器24将半同步检测电路22的输出信号数字化。在这一点上,A/D转换器24的采样频率高于经过扩频的PN码的频率。换句话说,A/D转换器的输入信号是过采样的。A/D转换器24的输出信号被提供给指针(finger)25A,25B和25C。A/D转换器24的输出信号还被提供给一个搜索器28。

15 如上所述,在接收模式下,信号是通过多个路径接收的。指针25A,25B和25C用PN码乘以通过多个路径接收的信号,从而对接收信号执行解扩展。另外,指针25A,25B和25C输出通过多个路径接收的信号电平以及这些路径的频率误差。

搜索器28探测接收信号的编码,并且为这些编码指示路径。换句话说,搜索器28具有一个解扩展电路,它采用各个PN码乘以接收的信号,并且对接收的信号解扩展。搜索器28在控制器29的控制下移动PN码的相位,并且获得接收编码的相互关系。利用指定编码和接收编码的相关值就可以指示各个路径的编码。由控制器29指定的编码被提供给指针25A,25B和25C。

25 被指针25A,25B和25C解调的各个路径的接收信号被提供给一个数据组合器30。数据组合器30组合各个路径的接收信号。数据组合器30的输出信号被提供给AGC电路33。

指针25A,25B和25C获得通过各个路径接收的信号强度。通过各个路径接收的信号强度从指针25A,25B和25C提供给一个RSSI组合器31。RSSI组合器31组合通过各个路径接收到的信号强度。RSSI组合器31的输出信号被提供给AGC电路33。AGC电路33的增益是受到控制的,以便使接收数据的信号电平保持恒定。

30 各个路径的频率误差从指针25A,25B和25C提供给频率组合器32。频率组合

器32组合各个路径的频率误差。频率组合器32的输出信号被提供给PLL合成器11和23。按照所得的频率误差来控制PLL合成器11和23的频率。

AGC电路33的输出信号被提供给一个去隔行扫描电路34。去隔行扫描电路34对在发送侧经过隔行扫描的接收数据执行去隔行扫描。去隔行扫描电路34的输出信号被提供给一个维特比译码电路35。维特比译码电路35用软确定程序和最大似然解码程序对卷积码译码。维特比译码电路35执行一种纠错程序。维特比译码电路35的输出信号被提供给音频扩展电路36。

音频扩展电路36对按照QCELP方法被压缩的音频信号解压缩,并且对数字音频信号译码。数字音频信号被提供给D/A转换器37。D/A转换器37将数字音频信号恢复成模拟音频信号。模拟音频信号被提供给一个扬声器38。

如上所述,指针25A, 25B和25C对搜索器28通过各个路径探测到的接收信号解扩展,从而对数据解调。

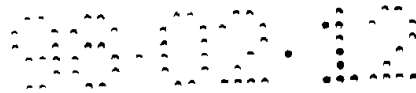
图5表示了按照本发明的指针25A, 25B和25C的解扩展电路的实际结构。指针25A, 25B和25C的结构是相同的。为了简化,以下仅仅说明指针25A的结构。

在图5中,中频信号从中频电路21(图4)被提供给一个输入端51。中频信号被提供给半同步检测电路22的乘法电路52A和52B。PLL合成器23的输出信号被提供给乘法电路52A。PLL合成器23的输出信号还通过一个 $\Pi/2$ 移相电路53提供给乘法电路52B。乘法电路52A用PLL合成器23的输出信号乘以从输入端51接收的中频信号。乘法电路52B用通过 $\Pi/2$ 延迟电路53的PLL合成器23的输出信号乘以从输入端51接收的中频信号。

PLL合成器23的输出信号受到频率组合器23(参见图4)的控制,使PLL合成器23的输出信号的频率与从输入端51接收的中频信号的载波频率相同。在乘法电路52A和52B用PLL合成器23的输出信号乘以从输入端51接收到的中频信号时,载波分量被消除。这样,乘法电路52A和52B就可以输出I信道的接收信号和Q信道的接收信号。

乘法电路52A和52B的输出信号分别通过带通滤波器54A和54B被提供给A/D转换器24A和24B。A/D转换器24A和24B将I信道的接收信号和Q信道的接收信号数字化。

A/D转换器24A的输出信号被提供给指针25A(25B或25C)的一个选择器55的一端55A。同时, A/D转换器24A的输出信号还被提供给选择器56的一端56A。A/D



转换器24B的输出信号被提供给选择器55的一端55B。同时，A/D转换器24B的输出信号还被提供给选择器55的一端56B。选择器55的输出信号被提供给异或门57的第一输入端。

选择器56的输出信号被提供给异或门58的第一输入端。

5 PN码发生电路59产生I信道的PN码PNI。I信道的PN码PNI从PN码发生电路59被提供给异或门61的第一输入端。I信道的PN码PNI同时被提供给异或门58的第二输入端。PN码发生电路60产生Q信道的PN码PNQ。Q信道的PN码PNQ从PN码发生电路60被提供给异或门61的第e2输入端。Q信道的PN码PNQ同时被提供给异或门57的第二输入端。

10 异或门61的输出信号作为一个选择信号被提供给选择器56。此外，异或门61的输出信号被提供给一个反相器62。反相器62将从异或门61接收的信号反相。反相器62的输出信号被提供给选择器55。如果选择信号的逻辑电平是“0”，选择器55就切换到端子55B一侧。如果选择信号的逻辑电平是“1”，选择器55就切换到端子55A一侧。如果选择信号的逻辑电平是“0”，选择器56就切换到端子56B一侧。如果选择信号的逻辑电平是“1”，选择器56就切换到端子56A一侧。

异或门57输出I信道的解扩展信号。从异或门57输出的I信道解扩展信号被提供给一个累加器63，用来将片段转换成符号。累加器63的输出信号是从输出端64上获得的。异或门58输出Q信道的解扩展信号。从异或门58输出的Q信道解扩展信号被提供给一个累加器65，用来将片段转换成符号。累加器65的输出信号是从输出端66上获得的。

选择器55和56，PN码发生电路59和60，异或门57和58，以及异或门61构成了一个解扩展电路。解扩展电路用一个复数共轭值乘以一个信号，从而对该信号执行解扩展。

25 换句话说，半同步检测电路22输出I信道的信号和Q信道的信号。半同步检测电路22的输出信号可以用复数表示如下。

$$I + jQ \quad \dots (1)$$

如果分别用PNI和PNQ来代表需要解扩展的I信道PN码和需要解扩展的Q信道PN码，这一PN码序列就可以用复数表示如下。

30
$$PNI + jPNQ \quad \dots (2)$$



由于这种解扩展程序相当于一个反向旋转信号相位的程序, 可以将用公式(2)的复数来表示的PN码乘以用公式(1)的复数来表示的信号。此时, 解扩展后的复数信号 $(I + jQ)$ 如下。

$$\begin{aligned} & (I + jQ) \cdot (PNI - jPNQ) \\ 5 \quad & = (I \cdot PNI + Q \cdot PNQ) + j(Q \cdot PNI - I \cdot PNQ) \quad \dots (3) \end{aligned}$$

公式(3)中的实数部分和虚数部分就是I信道的解扩展输出信号和Q信道的解扩展输出信号。因此, I信道的解扩展输出信号I_OUT和Q信道的解扩展输出信号Q_OUT可以表示如下。

$$I_OUT = I \cdot PNI + Q \cdot PNQ \quad \dots (4)$$

$$10 \quad Q_OUT = Q \cdot PNI - I \cdot PNQ \quad \dots (5)$$

如图5所示, 由选择器55和56, PN码发生电路59和60, 异或门57和58, 以及异或门61构成的解扩展电路执行与公式(4)和(5)等效的计算, 并且获得I信道的解扩展输出信号和Q信道的解扩展输出信号。

换句话说, 如图5所示, PN码发生电路59输出I信道的PN码PNI。PN码发生电
15 路60输出Q信道的PN码PNQ。如果I信道的PN码PNI与Q信道的PN码PNQ相同(即 $PNI = PNQ$), 在分别从输出端64和66上输出的I信道的解扩展输出信号I_OUT和Q信道的解扩展输出信号Q_OUT中, 信号的第二项 $(Q \cdot PNQ)$ 和 $(-I \cdot PNQ)$ 就从公式(4)和(5)中被消掉了。此时就可以满足以下关系。

$$I_OUT = I \cdot PNI \quad \dots (6)$$

$$20 \quad Q_OUT = Q \cdot PNI \quad \dots (7)$$

如果I信道的PN码PNI与Q信道的PN码PNQ不同(即 $PNI \neq PNQ$), 在分别从输出端64和66上输出的I信道的解扩展输出信号I_OUT和Q信道的解扩展输出信号Q_OUT中, 信号的第一项 $(I \cdot PNI)$ 和 $(Q \cdot PNI)$ 就从公式(4)和(5)中被消掉了。此时就可以满足以下关系。

$$25 \quad I_OUT = Q \cdot PNQ \quad \dots (8)$$

$$Q_OUT = -I \cdot PNQ \quad \dots (9)$$

因此, 如果把I信道的PN码PNI与Q信道的PN码PNQ相同的周期与I信道的PN码PNI与Q信道的PN码PNQ不同的周期相加, 尽管其能量变成了-3dB, 执行的计算仍然与公式(4)和(5)是等效的。

30 在这种情况下, 用复数共轭值乘以一个信号并且对该信号解扩展的解扩展



程序是由选择器55和56, PN码发生电路59和60, 异或门57和58, 以及异或门61来实现的。这样就能明显地缩小电路规模。

以下要说明由选择器55和56, PN码发生电路59和60, 异或门57和58, 以及异或门61构成的解扩展电路执行的与公式(4)和(5)等效的计算程序。

5 A/D转换器24A和24B将I信道的信号和Q信道的信号数字化。在这种情况下, A/D转换器24A和24B输出的数字信号相对于零是正-负对称的(例如由二进制反码代表的数字信号), 如果用二进制反码来代表信号, 就通过使每个位反相来改变其符号。

10 如果I信道的PN码PNI与Q信道的PN码PNQ相同(即PNI=PNQ), 异或门61的输出信号的逻辑电平就会变成“0”。当异或门61的输出信号的逻辑电平是“0”时, 选择器55就切换到端子55A一侧, 而选择器56则切换到端子56B一侧。这样, 选择器55就输出I信道的信号。选择器56输出Q信道的信号。

15 I信道的信号从选择器55被提供给异或门57的第一输入端。Q信道的PN码PNQ从PN码发生电路60被提供给异或门57的第二输入端。异或门57用从PN码发生电路60接收的Q信道的PN码PNQ乘以从选择器55接收的I信道的信号。这样, 从异或电路57接收到的I信道的解扩展输出信号I_OUT就可以表示成:

$$I_OUT = I \cdot PNQ$$

由于I信道的PN码PNI与Q信道的PN码相同, 以下关系得到满足。

$$I_OUT = I \cdot PNQ = I \cdot PNI$$

20 其结果与公式(6)表示的I信道的PN码PNI与Q信道的PN码PNQ相同时的I信道输出信号是相同的。

Q信道的信号从选择器56被提供给异或门58的第一输入端。I信道的PN码从PN码发生电路59被提供给异或门58的第二输入端。异或门57用从PN码发生电路59接收的I信道的PN码PNI乘以从选择器56接收的Q信道信号。这样, 从异或电路25 58接收到的Q信道的解扩展输出信号Q_OUT就可以表示成:

$$Q_OUT = Q \cdot PNI$$

其结果与公式(7)表示的I信道的PN码PNI与Q信道的PN码PNQ相同时的Q信道输出信号是相同的。

30 因此, 当I信道的PN码PNI与Q信道的PN码PNQ相同时, 就可以获得公式(6)和(7)表示的I信道的解扩展输出信号I_OUT和Q信道的解扩展输出信号Q_OUT。



如果I信道的PN码PNI与Q信道的PN码PNQ不同(即 $PNI \neq PNQ$), 异或门61的输出信号的逻辑电平就会变成“1”。当异或门61的输出信号的逻辑电平是“1”时, 选择器55就切换到端子55B一侧, 而选择器56则切换到端子56A一侧。这样, 选择器55就输出Q信道的信号。而选择器56输出I信道的信号。

5 Q信道的信号从选择器55被提供给异或门57的第一输入端。Q信道的PN码PNQ从PN码发生电路60被提供给异或门57的第二输入端。异或门57用从PN码发生电路60接收的Q信道的PN码PNQ乘以从选择器55接收的Q信道的信号。这样, 从异或电路57接收到的I信道的解扩展输出信号I_OUT就可以表示成:

$$I_OUT = Q \cdot PNQ$$

10 其结果和I信道的PN码PNI与Q信道的PN码PNQ不同时的I信道输出信号是相同的。

另一方面, 从选择器56接收的I信道信号被提供给异或门58的第一输入端。I信道的PN码PNI从PN码发生电路59被提供给异或门58的第二输入端(即 $PNI \neq PNQ$)。通过使每个位反相来改变符号。这样, 异或门58用从PN码发生电路59接收的I信道的PN码PNI乘以从选择器56接收的I信道的信号, 从而改变其符号。因此, 从异或电路58接收到的Q信道的解扩展输出信号Q_OUT就可以表示成:

$$Q_OUT = -I \cdot PNI$$

因此, 其结果和公式(9)表示的I信道的PN码PNI与Q信道的PN码PNQ不同时的Q信道输出信号是相同的。

20 另外, 按照本发明的解扩展电路的工作方式和在不改变信号的条件下旋转I轴和Q轴的工作方式是等效的。

换句话说, 当选择器55和56被切换时, I轴和Q轴被相互替代了。假设从A/D转换器24A和24B接收的I和Q信道(Ich, Qch)的输出信号是(-2.5, -3.5)。如果I信道的PN码PNI和Q信道的PN码PNQ(PNI, PNQ)是(0, 0), 选择器55就切换到端子55A一侧, 而选择器56被切换到端子56B一侧。这一点上的坐标轴如图6A所示。

25 接着, 当I信道的PN码PNI和Q信道的PN码PNQ(PNI, PNQ)变成(1, 0)时, 由于($PNI \neq PNQ$), 选择器55就切换到端子55B一侧, 而选择器56被切换到端子56A一侧。这样, I轴和Q轴就被相互替代了。另外, 由于I信道的PN码PNI是“1”, I信道的符号被改变了。因此, 如图6B所示, 坐标轴被旋转了90度。

30 接着, 当I信道的PN码PNI和Q信道的PN码PNQ(PNI, PNQ)变成(1, 1)时, 由于



选择器55被切换到端子55A一侧, 而选择器56被切换到端子56B一侧, I轴和Q轴被复原了。另外, 由于I信道的PN码PNI和Q信道的PN码PNQ都是“1”, I信道和Q信道的符号被改变了。因此, 如图6C所示, 这一点上的坐标轴被进一步旋转了90度。

5 当I信道的PN码PNI和Q信道的PN码PNQ (PNI, PNQ) 变成(0, 1)时, 选择器55被切换到端子55B一侧, 而选择器56被切换到端子56A一侧。因此, I轴和Q轴被相互替代了。另外, 由于Q信道的PN码PNQ是“1”, Q信道的符号被改变了。因此, 如图6D所示, 这一点上的坐标轴又被旋转了90度。

在上述实施例中, A/D转换器24A和24B输出用二进制反码代表的数字信号。然而, 由普通的A/D转换器转换的输出数字信号是用二进制补码代表的。因此, A/D转换器24A和24B的输出信号应该得到补偿。

如果A/D转换器24A和24B输出用二进制补码代表的数字信号, 当这种数字信号被表示成二进制反码时, A/D转换器24A和24B的输出值如图7所示。换句话说, 二进制补码的“0000”就是“0”。由于这些值相对于零是正-负对称的, “0”处在“0000”和“1111”之间。A/D转换器24A和24B的输出值“0000”和“1111”
15 分别被作为“0.5”和“-0.5”。当A/D转换器24A和24B输出“0111”时, 该值就被作为“7.5”。当A/D转换器24A和24B输出“0110”时, 该值被作为“6.5”。因此, 如上所述, 用二进制补码代表的A/D转换器24A和24B的输出信号就变成了用二进制反码代表的数字信号。

20 在这种情况下存在十进制的信息, 例如“0.5”。因此, 当累加器63和65将片段转换成符号时, 在每两次累加中要加上数据“1”。每两次累加中加上的数据“1”相当于加上了“0.5”。这样, 十进制信息就得到了补偿。

除了每两次累加中加上数据“1”之外, 也可以给累加器63和65各自的最低有效位加上一位。如果在最低有效位上加上一位, 该值就被增大了一倍。这样, 十进制信息就得到了补偿。
25

按照本发明, 根据I信道的PN码是否与Q信道的PN码相同, 用来选择P信道接收的输出信号和Q信道接收的输出信号的选择器被相应地切换。这样就能构成用复数共轭值乘以一个信号并且对该信号进行解扩展的一种电路结构, 并不需要使用多个乘法电路, 一个加法电路及一个减法电路。这样, 电路的规模就被缩小了。
30

上文中已经参照附图说明了本发明的一个具体实施例, 显而易见, 本发明并非仅限于这一实施例, 本领域的技术人员在不脱离附加的权利要求书所限定的本发明精神和范围的条件下仍然可以实现各种变更和修改。

说明书附图

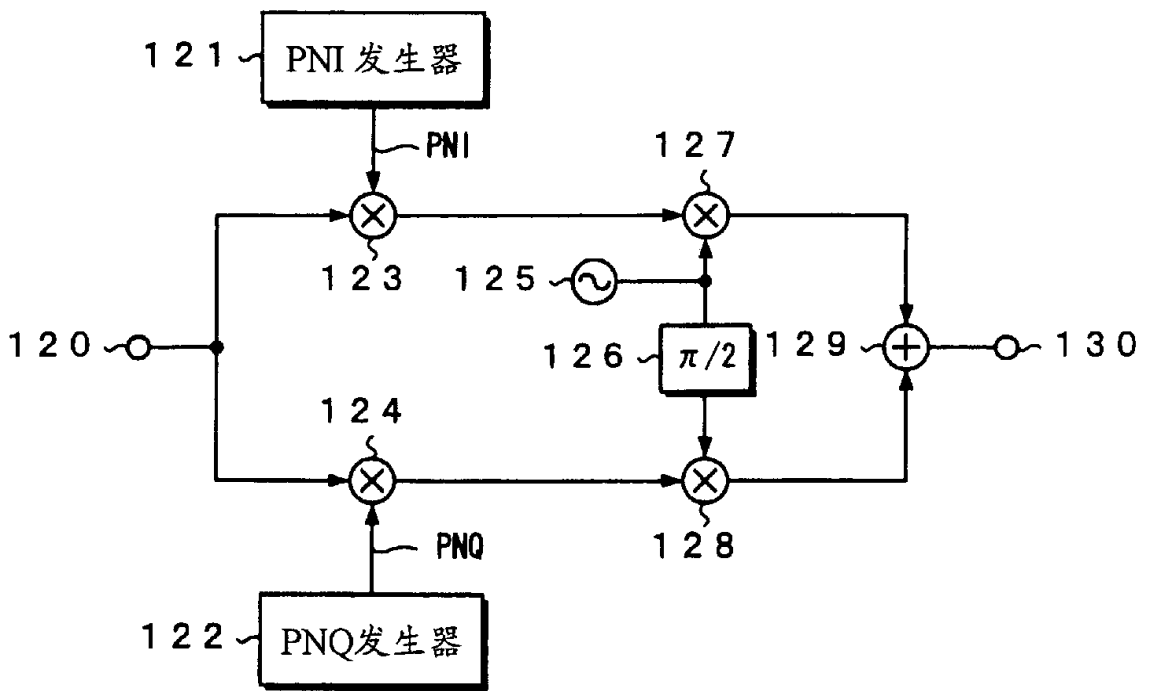


图 1

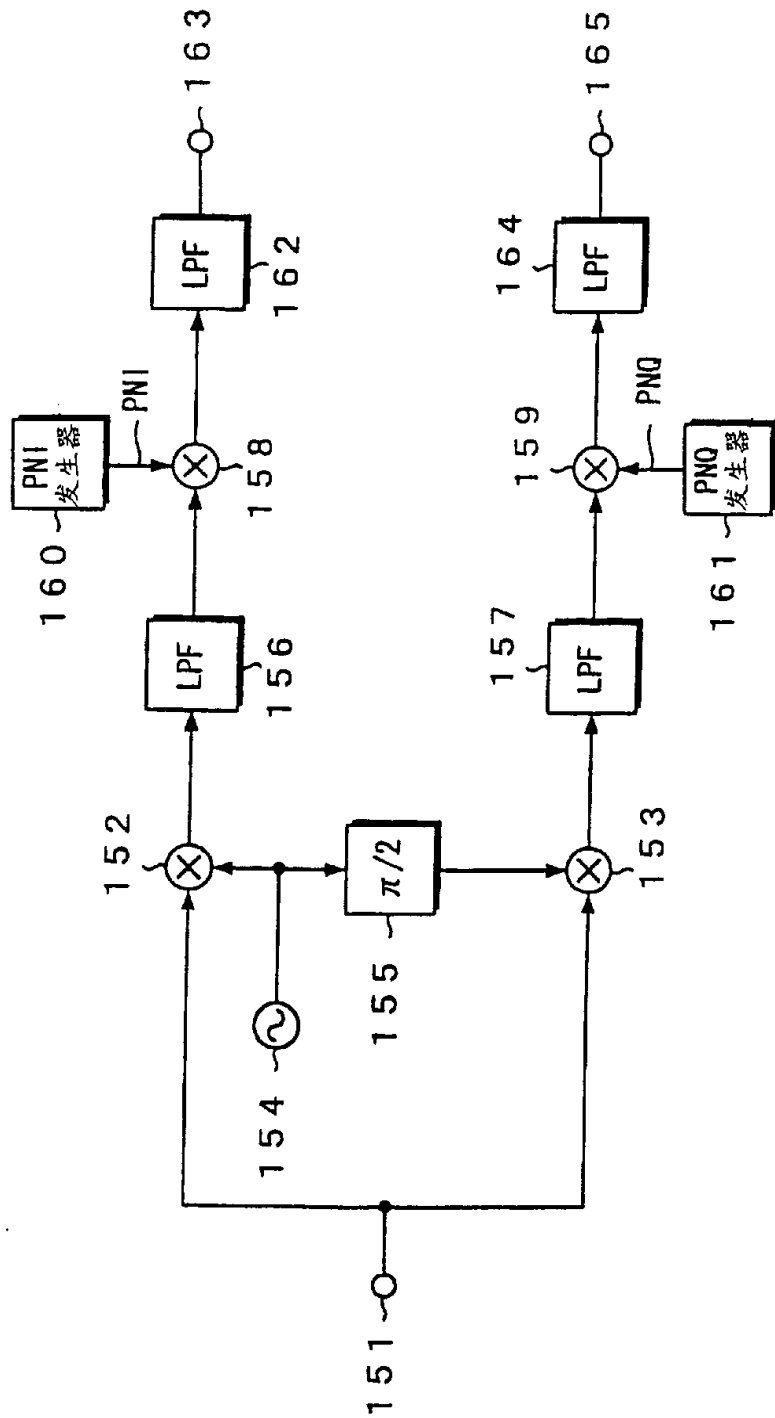


图 2

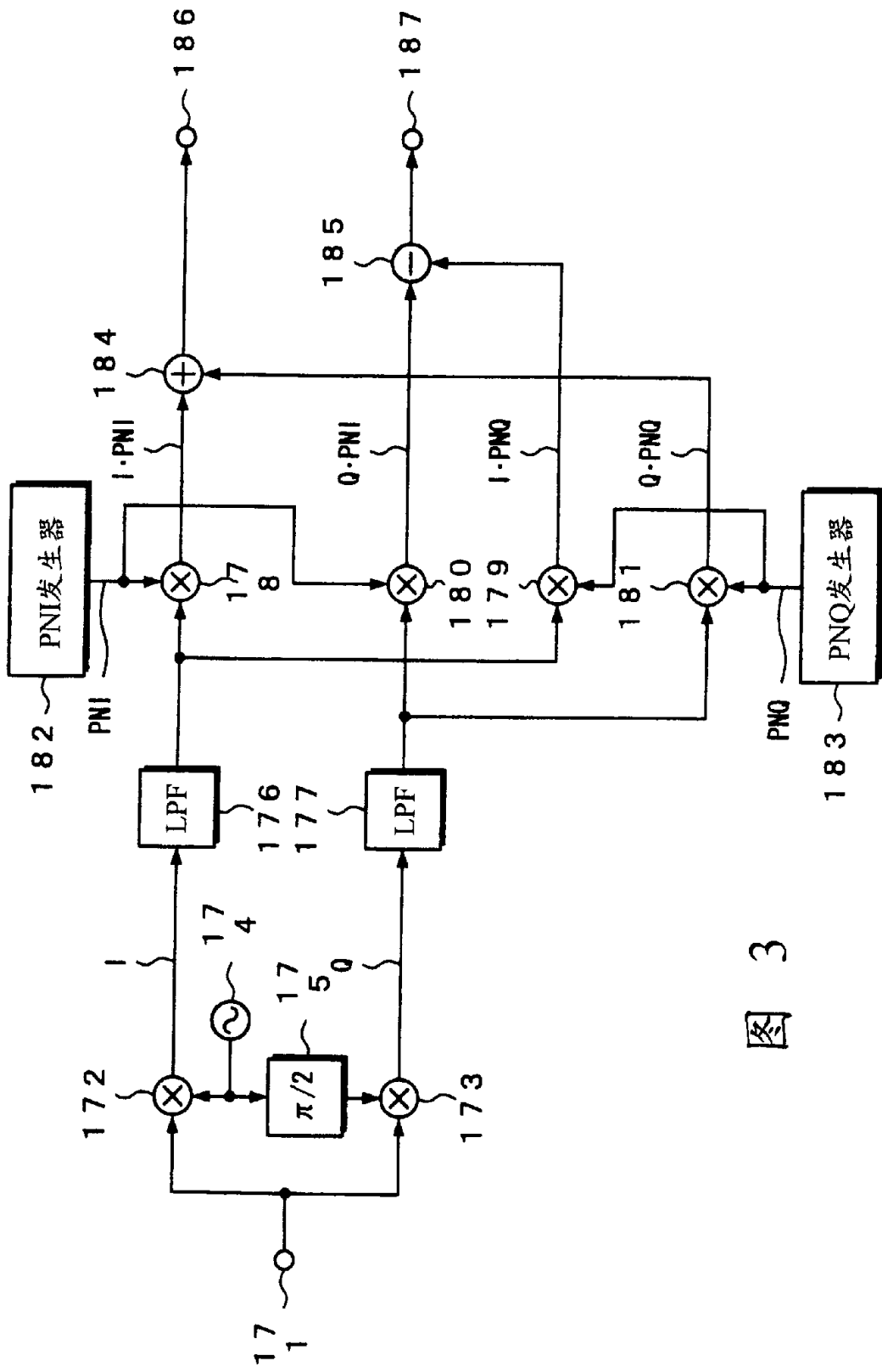


图 3

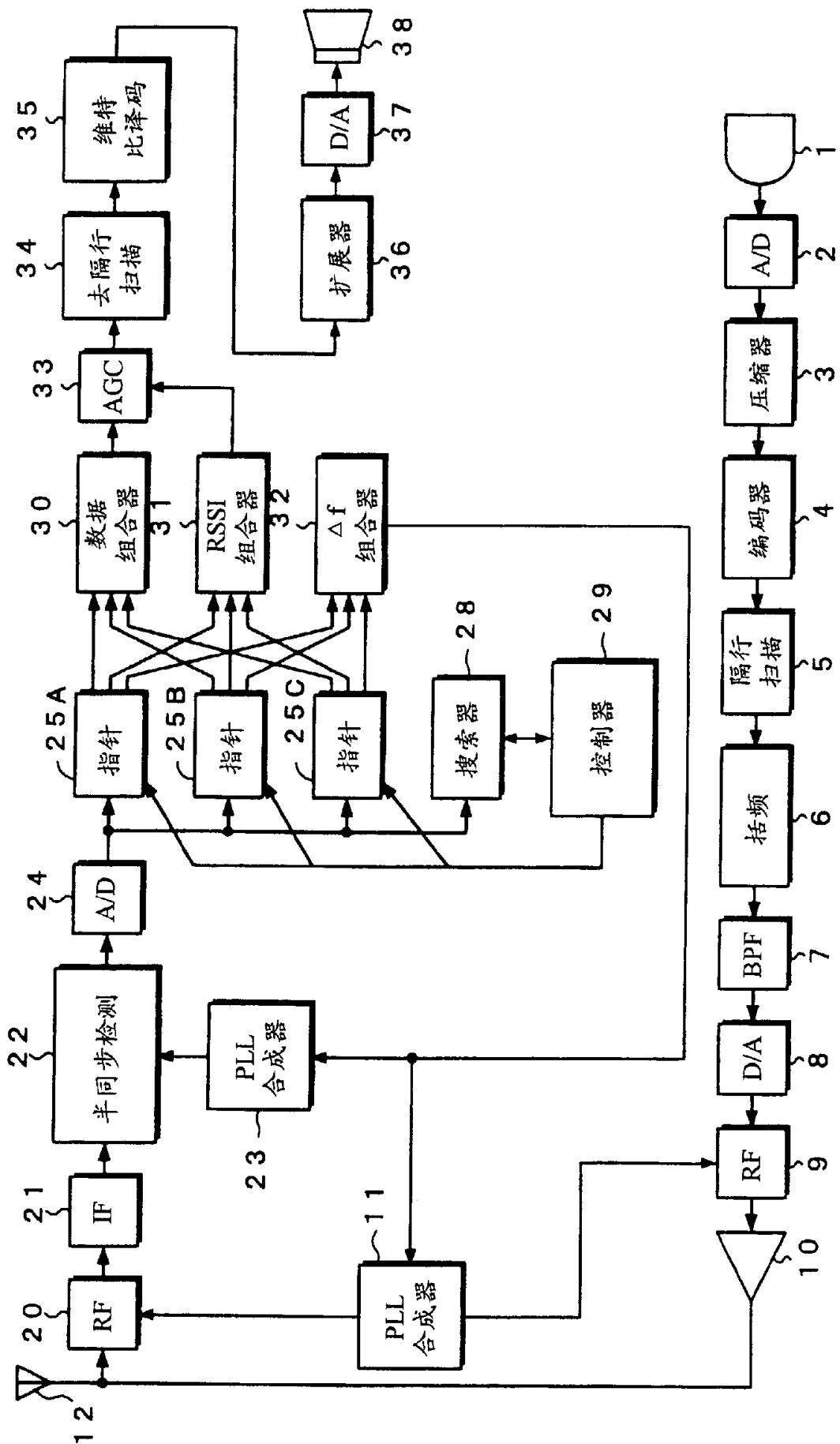


图 4

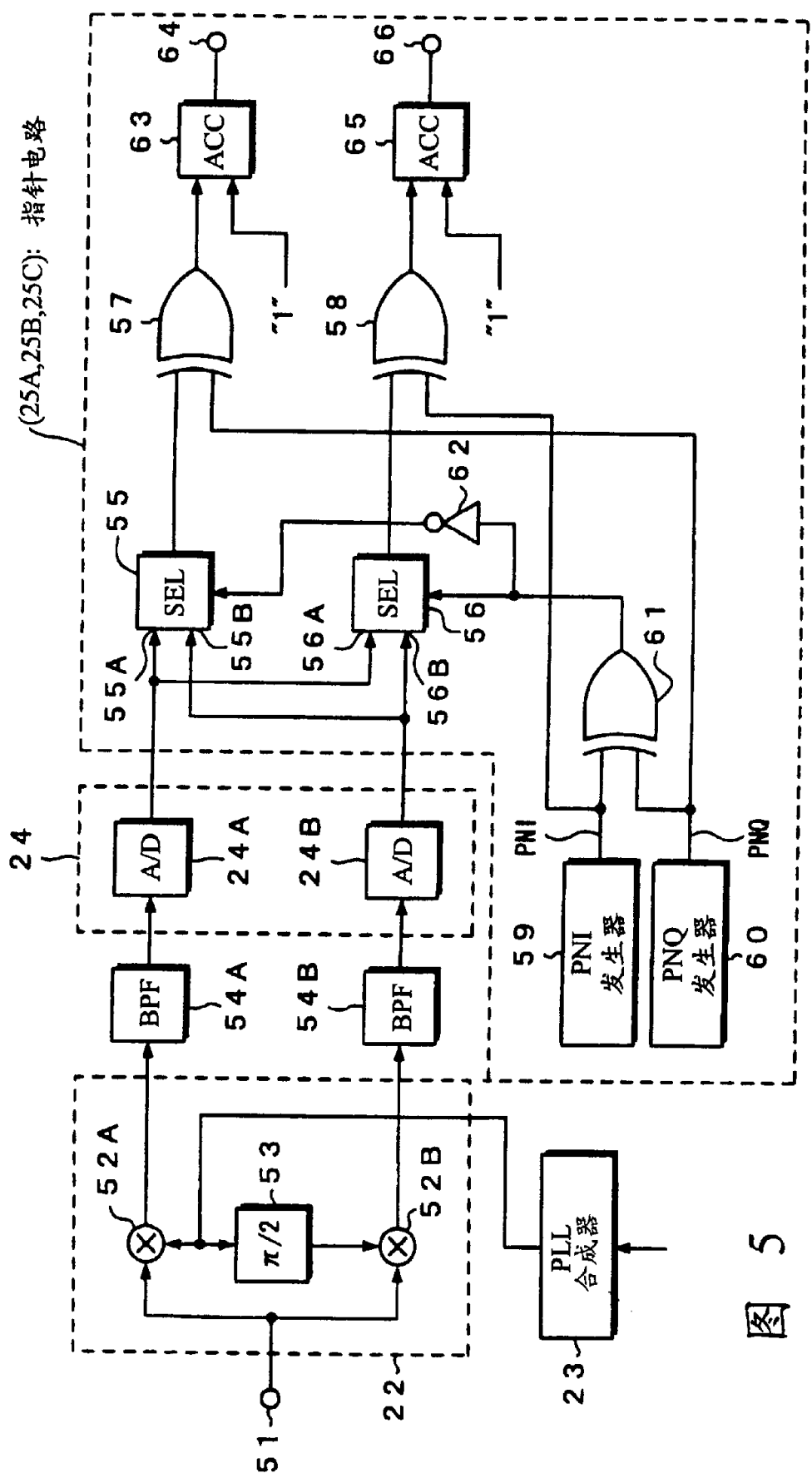


图 5

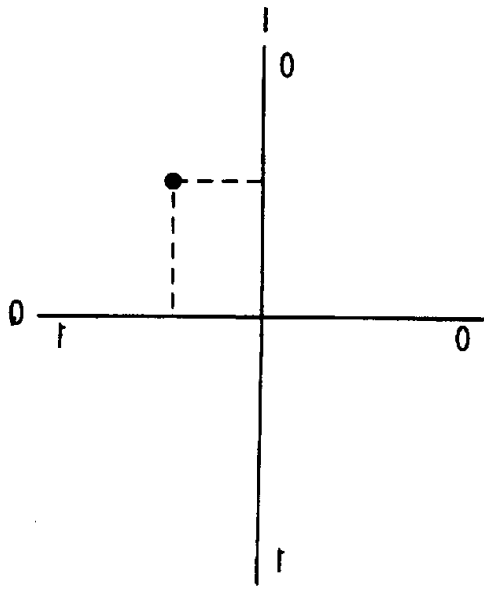


图 6A

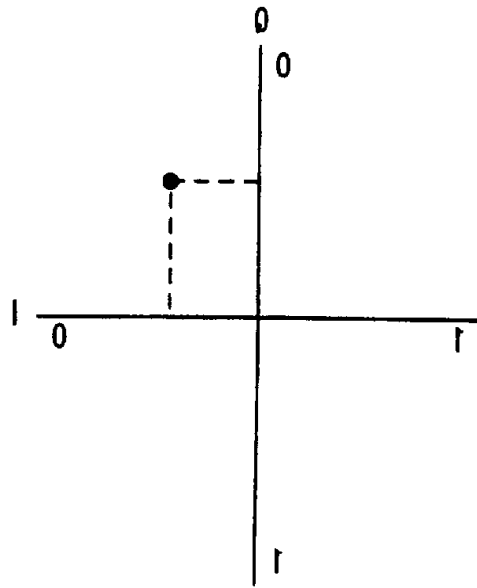


图 6B

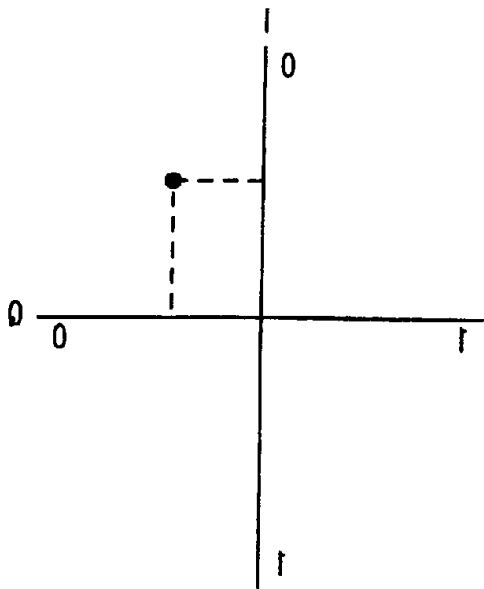


图 6C

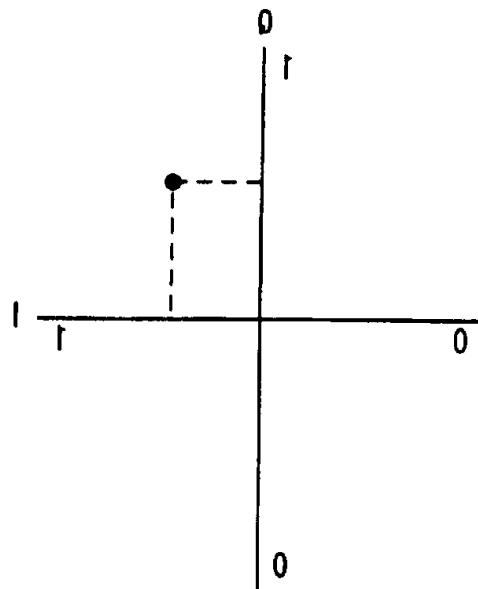


图 6D

0111	+7.5	正
0110	+6.5	
0101	+5.5	
0100	+4.5	
0011	+3.5	
0010	+2.5	
0001	+1.5	
0000	+0.5	
1111	-0.5	负
1110	-1.5	
1101	-2.5	
1100	-3.5	
1011	-4.5	
1010	-5.5	
1001	-6.5	
1000	-7.5	

图 7