

# 公告本

申請日期: 88.11.9

案號: 88119702

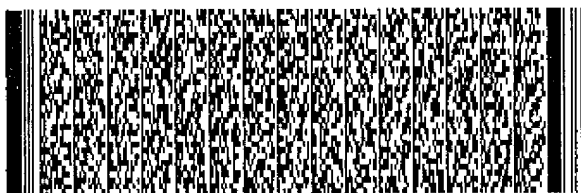
類別: H01L 23/28

(以上各欄由本局填註)

## 發明專利說明書

434854

一、發明名稱	中文	堆疊晶片封裝構造之製造方法
	英文	
二、發明人	姓名(中文)	1. 白宗民 2. 李崇豪 3. 張簡寶徽 4. 林孟輝
	姓名(英文)	1. Pai Tsung-Ming 2. Lee Chung-Hao 3. Chang Chin Pao Hei 4. LIN Meng-Hui
	國籍	1. 中華民國 2. 中華民國 3. 中華民國 4. 中華民國
	住、居所	1. 台南縣安平路500巷25弄20號之4 2. 嘉義縣民雄鄉福樂村埤角路256號 3. 高雄縣鳳山市中山東路76巷45號 4. 高雄市三民區明誠二路28-5號3樓
三、申請人	姓名(名稱)(中文)	1. 日月光半導體製造股份有限公司
	姓名(名稱)(英文)	1. Advanced Semiconductor Engineering, Inc.
	國籍	1. 中華民國
	住、居所(事務所)	1. 高雄市楠梓加工出口區經三路26號
	代表人姓名(中文)	1. 張虔生
代表人姓名(英文)	1.	



434854

申請日期：

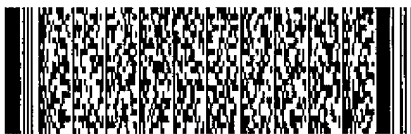
案號：

類別：

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人	姓名 (中文)	5. 王頌斐
	姓名 (英文)	5. WANG Song-Fei
	國籍	5. 中華民國
	住、居所	5. 高雄市楠梓區加昌路729巷90弄21號
三、 申請人	姓名 (名稱) (中文)	
	姓名 (名稱) (英文)	
	國籍	
	住、居所 (事務所)	
	代表人 姓名 (中文)	
	代表人 姓名 (英文)	



專利  
章

本案已向

國(地區)申請專利

申請日期

案號

主張優先權

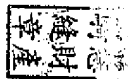
無

有關微生物已寄存於

寄存日期

寄存號碼

無



## 五、發明說明 (1)

## 發明領域：

本發明係有關於一種製造堆疊晶片封裝構造(stacked chip package)之方法，其特別有關於將晶片以堆疊的方式安裝到一基板。

## 先前技術：

習用之堆疊晶片封裝構造100一般係包含兩個彼此堆疊之晶片110、130(如第一圖所示)。該晶片110係利用一膠層112固著於一基板150之上表面。該晶片110、130間設有一膠層132。該晶片110、130分別利用連接線(bonding wire)114、134電性連接至該基板150上表面之複數個晶片連接墊152。該基板150之下表面設有複數個錫球鉸墊154，其係電性連接至該基板150之上表面之複數個晶片連接墊152。該每一錫球鉸墊154設有一錫球156用以與外界電性溝通。該晶片110、130，晶片連接線114、134以及該基板150上表面之一部分係為一封膠體160包覆。該膠層112、132一般係以熱固性環氧材料(thermosetting epoxy material)製成。

請參照第二圖，該堆疊晶片封裝構造100大量生產時，一般係將複數個基板整合在一基板片(strip)170上，該基板條上具有對正孔(alignment hole)(未示於圖中)，用以使製程自動化。該半導體晶片110一般係以微晶矽(microcrystalline silicon)形成，其熱膨脹係數(coefficient of thermal expansion, CTE)約為3-5 ppm<sup>°C</sup>-1。該基板片(strip)170一般係以聚合物含浸玻璃



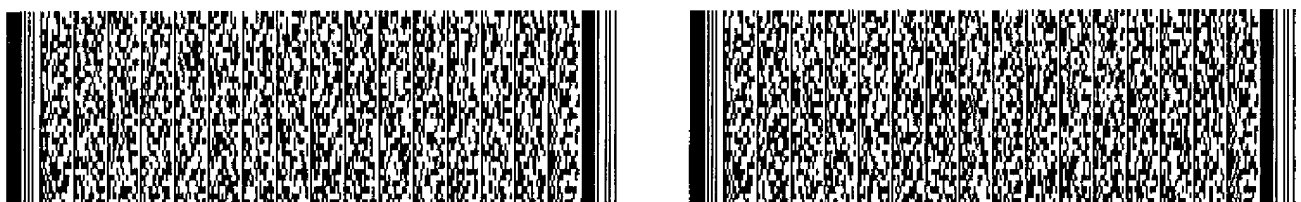
## 五、發明說明 (2)

纖維(polymer impregnated fiberglass)形成，其厚度一般不大於0.36mm且熱膨脹係數(CTE)約為25-40 ppm $^{\circ}\text{C}^{-1}$ 。由於該半導體晶片110與基板片170熱膨脹係數差異相當大且基板片厚度甚薄，因此在該膠層112的硬化(curing)製程(以ABLESTICK LAB. 之8355F 環氧膠為例，需預硬化100 $^{\circ}\text{C}$ 1小時，以及後硬化175 $^{\circ}\text{C}$ 2小時)中，該半導體晶片110與基板150會隨溫度變化而產生不同的膨脹或收縮量而導致該半導體晶片110與基板150的結構彎翹(warpage)；並且硬化所需要的溫度越高或時間越長，所產生的結構彎翹就越大。

如第二圖所示，該因應力而彎翹之半導體晶片110與基板150，對晶片本身及後續製程會造成不利影響。例如該彎翹之基板150及晶片110會使後續點膠製程(epoxy dispensing)產生定位誤差而使環氧膠132無法正確地點在晶片110上之預定位置並影響膠量控制，導致環氧膠容易溢出(bleeding)污染晶片焊墊110a而影響後續的打線製程(wire bond)，同時，該環氧膠在晶片110上所形成之黏合層亦可能產生不完全填滿(incomplete filling)之問題而影響該晶片130之黏合品質。

此外，由於堆疊晶片封裝構造100需要對膠層112、膠層132分別進行硬化(curing)，因此需要較長之生產時間(cycle time)，因而增加製造成本。

該硬化(curing)製程所使用之溫度視該膠層112、132之材質特性而定，一般需大於其最大放熱溫度(Maximum



## 五、發明說明 (3)

Exothermic Temp.)。該最大放熱溫度可由示差掃描熱卡計 (Differential Scanning Calorimeter, DSC) 所測得之放熱硬化曲線 (heat of cure curve) 決定。

## 發明概要：

本發明之主要目的係提供一種製造堆疊晶片封裝構造之方法，其係將晶片以堆疊的方式安裝到一基板，利用對膠層材料的選擇及適合的硬化製程，使得基板以及晶片之彎翹最小化，同時降低生產時間 (cycle time)。

根據本發明之製造堆疊晶片封裝構造之方法，其包含下列步驟：(A) 將第一晶片利用第一膠層貼在一基板之上表面；(B) 部份硬化 (partial curing) 該第一膠層使得其固化 (gelation) 但不變硬 (cured)；(C) 將第二晶片利用第二膠層貼在該第一晶片上；(D) 硬化 (curing) 該第一膠層以及第二膠層；(E) 電性連接該第一晶片以及第二晶片至該基板用以與外界形成電性連接之構造；(F) 形成一封膠體於該第一晶片、第二晶片以及該基板上表面之一部分。

根據本發明之一方面，由於該部份硬化製程係加熱該第一膠層使得其固化至足以固定第一晶片但不變硬 (該固化之溫度以及時間視材質而定，一般為  $110^{\circ}\text{C}$  30 分鐘)，因此該第一晶片以及基板在步驟 (B) 的加熱溫度得以降低並且加熱時間也變短，藉此減小該第一晶片以及基板在步驟 (B) 所受之熱應力。所以該第一晶片以及基板在步驟 (B) 較不易彎翹，因此可確保後續製程 (例如步驟 (C) 中第二



## 五、發明說明 (4)

膠層之點膠(dispensing))之進行。此外，由於該第一膠層可以在第二膠層硬化過程中可一併達到硬化(cured)，因此根據本發明之製造堆疊晶片封裝構造之方法可以縮短生產時間(cycle time)因而降低製造成本。

根據本發明之另一方面，該第二膠層較佳係選擇使其最大放熱溫度小於第一膠層之最大放熱溫度者，藉此該第二膠層可在步驟(D)中先以較低之溫度硬化而形成一保護層於第一晶片之背面。因而，在該第一膠層硬化的過程中，該已硬化的第二膠層可以幫助該第一晶片抵抗硬化製程產生之應力，藉此改善晶片破裂(die crack)之問題。圖示說明：

為了讓本發明之上述和其他目的、特徵、和優點能更明顯特徵，下文特舉本發明較佳實施例，並配合所附圖示，作詳細說明如下。

第1圖：習用之堆疊晶片封裝構造之剖面圖；

第2圖：其係用以說明在膠層硬化(curing)製程後基板片以及晶片彎翹之剖面圖；

第3圖：根據本發明較佳實施例之堆疊晶片封裝構造之剖面圖；及

第4至8圖：其係用以說明根據本發明較佳實施例之製造堆疊晶片封裝構造之方法。

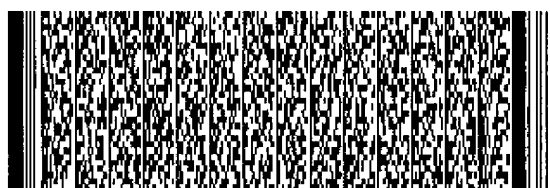
圖號說明：

100 堆疊晶片封裝構造

110 晶片

110 a 晶片鐳墊

112 膠層



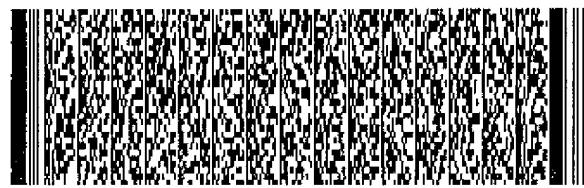
## 五、發明說明 (5)

114	連接線	130	晶片	130a	晶片鉚墊
132	膠層	134	連接線	150	基板
152	晶片連接墊	154	錫球鉚墊	156	錫球
170	基板片				
200	堆疊晶片封裝構造				

## 發明說明：

第三圖係為根據本發明較佳實施例之，其包含兩個彼此堆疊之晶片110、130。該晶片110係利用膠層112固著於一基板150之上表面，而該晶片130利用膠層132固著於該晶片110。該膠層112、132一般係以熱固性環氧材料(thermosetting epoxy material)製成例如環氧樹脂(epoxy resin)、矽樹脂(silicone)或聚醯胺(polyamide)。該堆疊晶片封裝構造200之特徵在於該膠層132之最大放熱溫度係小於膠層112之最大放熱溫度，藉此該膠層132可在較低之溫度硬化(cured)而形成一保護層於晶片110之背面。因而，在該膠層112完全硬化的過程中，晶片130及該已先硬化的膠層132可以有效抵抗晶片110在硬化製程中因與基板150膨脹係數不一所承受之應力，藉此改善晶片破裂(die crack)之問題。

該晶片110、130分別利用連接線(bonding wire)114、134電性連接至該基板150上表面之複數個晶片連接墊152。該基板150之下表面設有複數個錫球鉚墊154，其係電性連接至該基板150之上表面之複數個晶片連接墊152。該每一錫球鉚墊154設有一錫球156用以與外界電性溝通。





## 五、發明說明 (6)

該晶片110、130，晶片連接線114、134以及該基板150上表面之一部分係為一封膠體160包覆。

第四圖至第八圖係用以說明根據本發明較佳實施例之製造堆疊晶片封裝構造之方法。

第四圖揭示一基板150。該基板150較佳係以聚醯亞胺薄片(polyimide film)或玻璃纖維強化BT(bismaleimide-triazine)樹脂製成。該基板150上表面之複數個晶片連接墊152係利用導電線路(conductive traces)以及通孔(vias)(未示於圖中)電性連接至該基板150之下表面之複數個錫球鉚墊154。

請參照第五圖，該晶片110利用膠層112貼在該基板150之上表面。該膠層112係先以點膠的方式塗佈在該基板150之上表面，然後該晶片110再以貼晶片製程(chip attachment)貼上。

然後，部份硬化該膠層112使得其固化至足以固定該晶片110但不變硬(cured)。該部份硬化製程可以是在烤箱中烘烤或是對該膠層112吹熱空氣。該固化的時間以及溫度係選擇使得該晶片110及基板150維持最小之彎翹程度，同時又足以固定該晶片110以進行後續製程。該固化之溫度以及時間視材質而定，以ABLESTICK LAB. 之8355F環氧膠為例，其固化之溫度以及時間為100°C1小時。

請參照第六圖，該晶片130利用膠層132貼在該晶片110上。由於該膠層112係僅被加熱使得其固化但不變硬，因此該晶片110以及基板150所受之加熱溫度係低於習用製



## 五、發明說明 (7)

程，藉此降低該半導體晶片110與基板150隨溫度變化而產生之膨脹或收縮量，而減小其所受之熱應力。因此該晶片110以及基板150維持最小之彎翹程度，而可確保膠層132精確地點在基板150上預定點膠的位置。

然後，完全硬化該膠層112、132使得其變硬(cured)。當該膠層112、132選擇使其最大放熱溫度相近時，則該膠層112、132可同時進行該硬化(curing)製程；以 ABLESTICK LAB. 之8355F 環氧膠為例，其需要預硬化100°C 1小時，以及後硬化175°C 2小時。

可以理解的是，該膠層132較佳係選擇使其最大放熱溫度小於膠層112之最大放熱溫度。例如一適當之具低最大放熱溫度之膠層為購自QUANTUM MATERIALS, INC. 之 QMI536。藉此該具低最大放熱溫度之膠層132可在較低之溫度即完全硬化（例如100°C 1小時），待其冷卻而形成一保護層於晶片110之背面後，再完全硬化該膠層112（例如175°C 2小時）。因而，在該膠層112完全硬化的過程中，晶片130及該已完全硬化的膠層132可以幫助該晶片110抵抗在完全硬化製程中所承受之應力，藉此改善晶片破裂(die crack)之問題。

請參照第七圖，該連接線114、134係利用習知的線鋸(wire bonding)技術分別連接該晶片110、130之晶片鋸墊110 a、130a至該基板150上表面之晶片連接墊152。

請參照第八圖，該封膠體160係利用習知的塑膠模塑法（例如轉注成形法(transfer molding)）形成於該晶片



## 五、發明說明 (8)

110、130 以及基板上表面之一部分。

最後，以習用之方法將錫球裝設於該基板150下表面之複數個錫球鐸墊154，即可製得根據本發明之堆疊晶片封裝構造。

根據本發明之製造堆疊晶片封裝構造之方法，由於該膠層112係僅被加熱至使其固化但不變硬，因此基板所受之加熱溫度係遠低於習用製程。所以該晶片110以及基板150不會在部份硬化製程(partial curing process)中受到太大之應力，藉此可使得該晶片110以及基板150之彎翹最小化以確保後續製程之進行。此外，由於該膠層112、132可同時進行硬化(curing)製程，因此可以縮短生產時間(cycle time)因而降低製造成本。

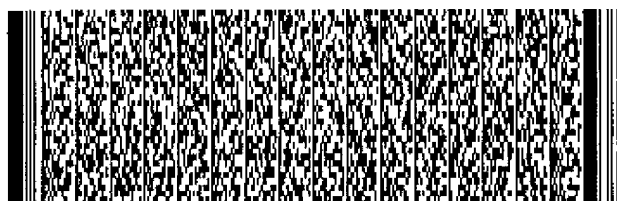
雖然本發明已以前述較佳實施例揭示，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與修改，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



## 四、中文發明摘要 (發明之名稱：堆疊晶片封裝構造之製造方法)

一種堆疊晶片封裝構造之製造方法，其包含下列步驟：  
(A) 將第一晶片利用第一膠層貼在一基板之上表面；(B) 部份硬化(partial curing)該第一膠層使其固化(gelation)至足以固定第一晶片但不變硬(cured)，藉此使得該第一晶片以及基板之彎翹最小化以確保後續製程之進行；(C) 將第二晶片利用第二膠層貼在該第一晶片上；(D) 硬化(curing)該第一膠層以及第二膠層；(E) 電性連接該第一晶片以及第二晶片至該基板用以與外界形成電性連接之構造；(F) 形成一封膠體於該第一晶片、第二晶片以及該基板上表面之一部分。由於該第一膠層可以在第二膠層硬化過程中可一併達到硬化，因此根據本發明之製造堆疊晶片封裝構造之方法可以縮短生產時間(cycle

## 英文發明摘要 (發明之名稱：)

發明  
專利

四、中文發明摘要 (發明之名稱：堆疊晶片封裝構造之製造方法)

time) 因而降低製造成本並達到確保製程品質的目的。

英文發明摘要 (發明之名稱：)



## 六、申請專利範圍

1、一種製造堆疊晶片封裝構造之方法，其包含下列步驟：

提供一基板具有一上表面以及一下表面，其包含一用以與外界形成電性連接之構造；

將第一晶片利用第一膠層貼在該基板之上表面；

部份硬化(partial curing)該第一膠層使得其固化(gelation)至足以固定第一晶片但不變硬(cured)；

將第二晶片利用第二膠層貼在該第一晶片上；

硬化該第一膠層以及第二膠層；

電性連接該第一晶片以及第二晶片至該用以與外界形成電性連接之構造；

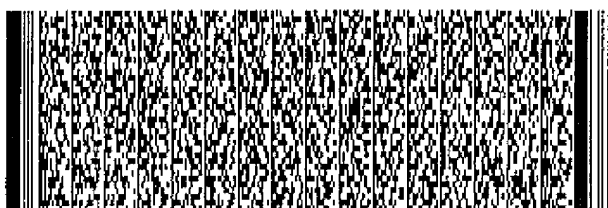
形成一封膠體於該第一晶片、第二晶片以及該基板上表面之一部分。

2、依申請專利範圍第1項之製造堆疊晶片封裝構造之方法，其中該用以與外界形成電性連接之構造係包含：

複數個晶片連接墊設於該基板上表面用以電性連接至該第一晶片以及第二晶片；及

複數個錫球鉸墊設於該基板下表面，該複數個錫球鉸墊係電性連接至該複數個晶片連接墊。

3、依申請專利範圍第2項之製造堆疊晶片封裝構造之方法，其另包含將錫球裝設於該錫球鉸墊之步驟。



## 六、申請專利範圍

4、依申請專利範圍第1項之製造堆疊晶片封裝構造之方法，其中第一膠層與第二膠層之最大放熱溫度大致相同。

5、依申請專利範圍第4項之製造堆疊晶片封裝構造之方法，其中硬化該第一膠層以及第二膠層之步驟係包含同時硬化該第一膠層以及第二膠層。

6、依申請專利範圍第1項之製造堆疊晶片封裝構造之方法，其中第一膠層與第二膠層係屬不同材料，且第二膠層之最大放熱溫度係小於第一膠層之最大放熱溫度。

7、依申請專利範圍第6項之製造堆疊晶片封裝構造之方法，其中硬化該第一膠層以及第二膠層之步驟係先硬化該第二膠層，再硬化該第一膠層。

光德智華  
特務所驗

8、依申請專利範圍第1項之製造堆疊晶片封裝構造之方法，其中該基板係以聚醯亞胺薄片(polyimide film)或玻璃纖維強化BT(bismaleimide-triazine)樹脂製成。

9、依申請專利範圍第8項之製造堆疊晶片封裝構造之方法，其中該基板之厚度不大於0.36mm。

10、一種堆疊晶片封裝構造，其包含：

一基板具有一上表面以及一下表面，其包含一用以與外



## 六、申請專利範圍

界形成電性連接之構造；

一 第一晶片利用第一膠層固著於該基板之上表面；

一 第二晶片利用第二膠層固著於該第一晶片上，其中該第一晶片以及第二晶片係電性連接至該用以與外界形成電性連接之構造；及

一封膠體包覆(encapsulating)該第一晶片、第二晶片以及基板上表面之一部分，

其中該第二膠層之最大放熱溫度係不大於第一膠層之最大放熱溫度。

1 1、依申請專利範圍第 1 0 項之堆疊晶片封裝構造，其中該用以與外界形成電性連接之構造係包含：

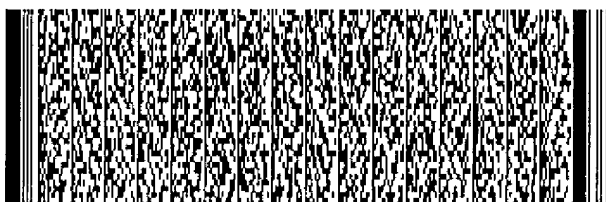
複數個晶片連接墊設於該基板上表面用以電性連接至該第一晶片以及第二晶片；

複數個錫球鍍墊設於該基板下表面，該複數個錫球係電性連接至該複數個晶片連接墊。

錫球  
鍍墊

1 2、依申請專利範圍第 1 1 項之堆疊晶片封裝構造，其另包複數個錫球設於該基板之複數個錫球鍍墊。

1 3、依申請專利範圍第 1 0 項之堆疊晶片封裝構造，其中該基板係以聚醯亞胺薄片(polyimide film)或玻璃纖維強化BT(bismaleimide-triazine)樹脂製成。

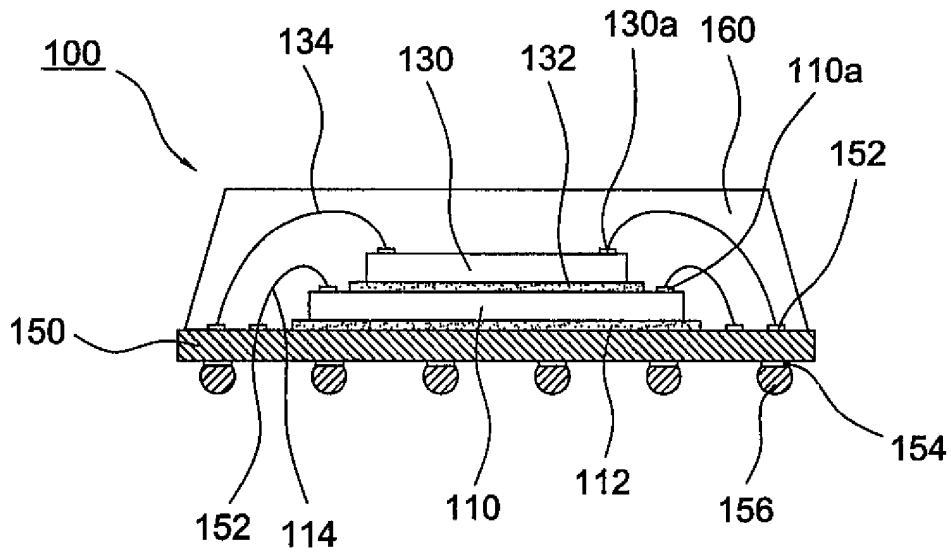




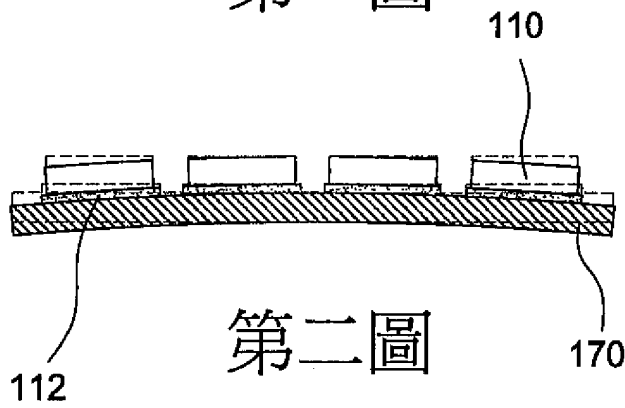
## 六、申請專利範圍

14、依申請專利範圍第10項之堆疊晶片封裝構造，其中該基板之厚度不大於0.36mm。

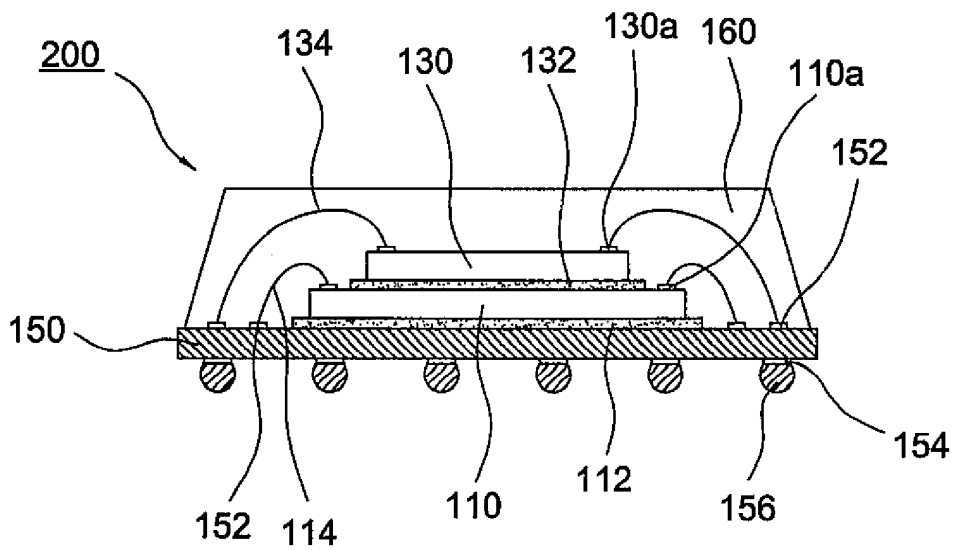




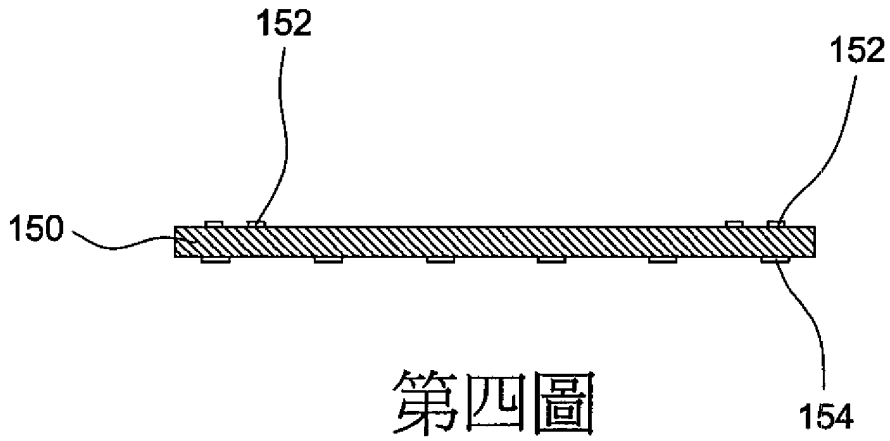
第一圖



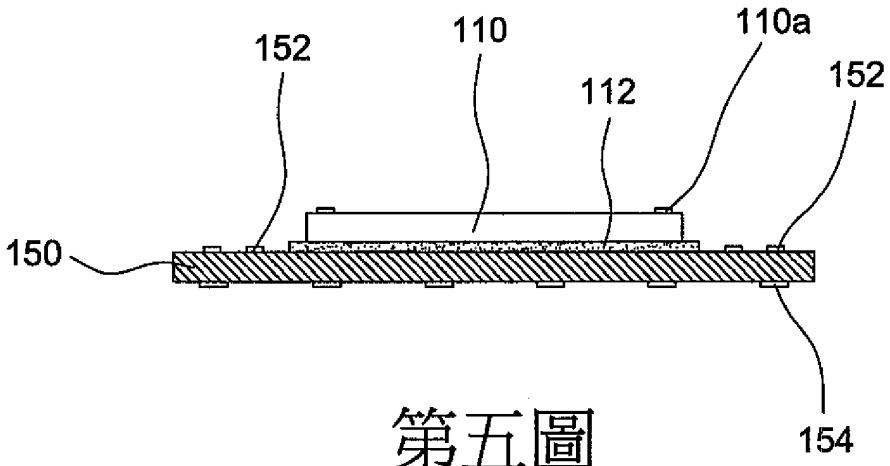
第二圖



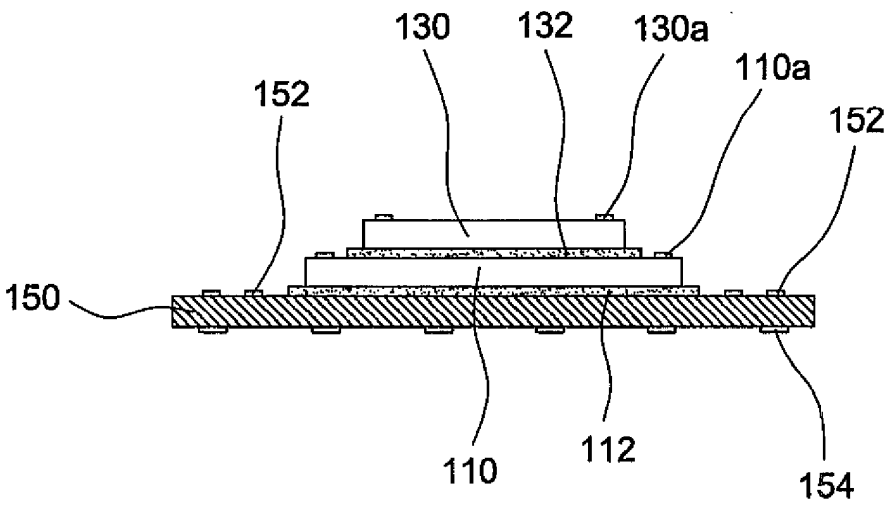
第三圖



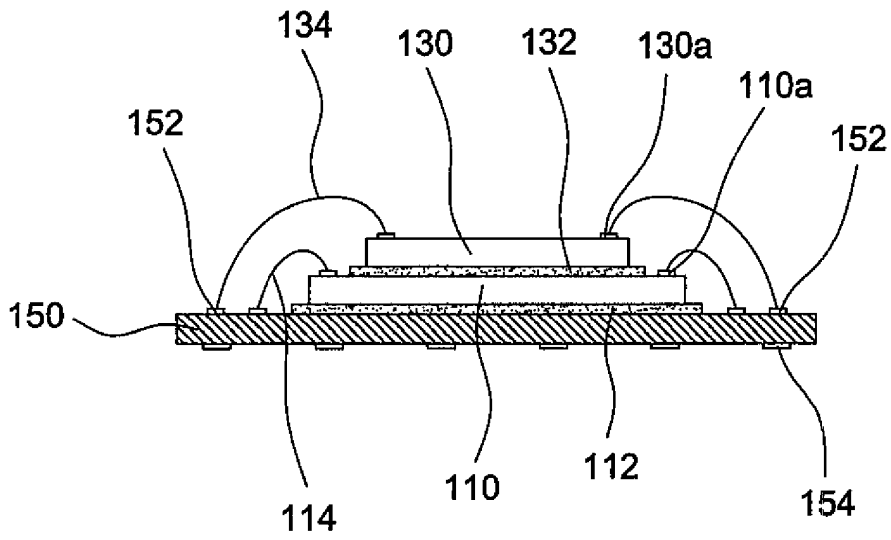
第四圖



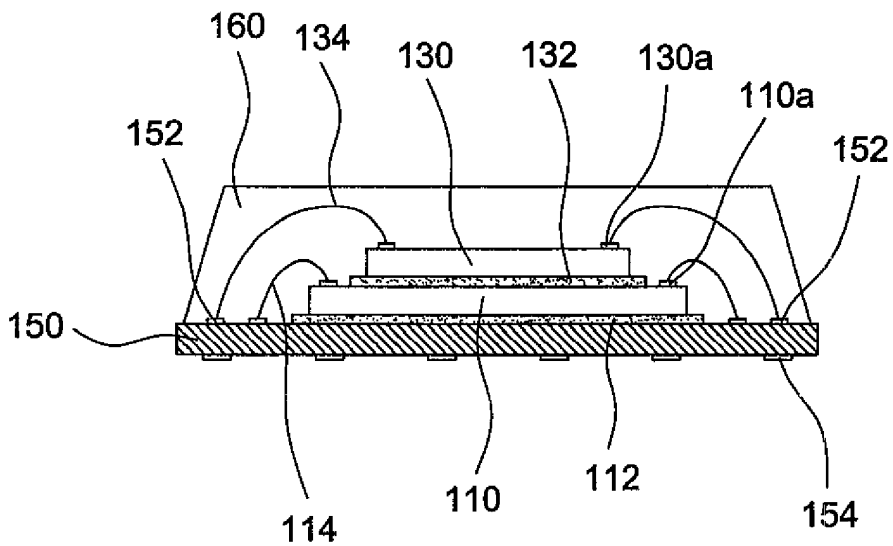
第五圖



第六圖



第七圖



第八圖

## 六、申請專利範圍

1、一種製造堆疊晶片封裝構造之方法，其包含下列步驟：

提供一基板具有一上表面以及一下表面，其包含一用以與外界形成電性連接之構造；

將第一晶片利用第一膠層貼在該基板之上表面；

部份硬化(partial curing)該第一膠層使得其固化(gelation)至足以固定第一晶片但不變硬(cured)；

將第二晶片利用第二膠層貼在該第一晶片上；

硬化該第一膠層以及第二膠層；

電性連接該第一晶片以及第二晶片至該用以與外界形成電性連接之構造；

形成一封膠體於該第一晶片、第二晶片以及該基板上表面之一部分。

2、依申請專利範圍第1項之製造堆疊晶片封裝構造之方法，其中該用以與外界形成電性連接之構造係包含：

複數個晶片連接墊設於該基板上表面用以電性連接至該第一晶片以及第二晶片；及

複數個錫球鉸墊設於該基板下表面，該複數個錫球鉸墊係電性連接至該複數個晶片連接墊。

3、依申請專利範圍第2項之製造堆疊晶片封裝構造之方法，其另包含將錫球裝設於該錫球鉸墊之步驟。

