



(12) 发明专利申请

(10) 申请公布号 CN 104903951 A

(43) 申请公布日 2015. 09. 09

(21) 申请号 201380069428. 5

(51) Int. Cl.

(22) 申请日 2013. 12. 20

G09G 3/32(2006. 01)

G09G 3/20(2006. 01)

(30) 优先权数据

2013-003646 2013. 01. 11 JP

(85) PCT国际申请进入国家阶段日

2015. 07. 03

(86) PCT国际申请的申请数据

PCT/JP2013/084200 2013. 12. 20

(87) PCT国际申请的公布数据

W02014/109207 JA 2014. 07. 17

(71) 申请人 索尼公司

地址 日本东京

(72) 发明人 铃木秀幸 宫内俊之 植野洋介

宫岛良文 服部雅之 鹰嘴和邦

富樫治夫 池田保 大鸟居英

田中幸也

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 田喜庆 吴孟秋

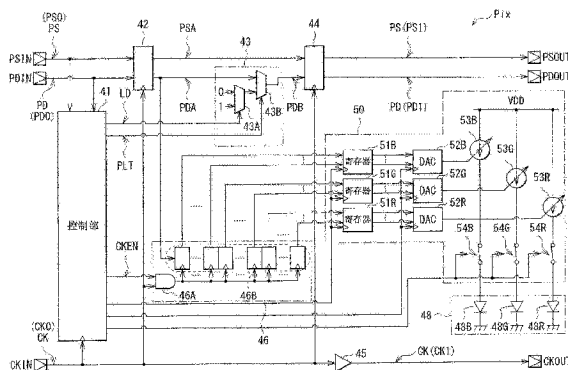
权利要求书3页 说明书24页 附图49页

(54) 发明名称

显示面板、像素芯片以及电子装置

(57) 摘要

显示面板设置有多多个第一单位像素 (Pix), 其每个具有: 第一数据输入端子 (PDIN); 第一数据输出端子 (PDOUT); 显示元件 (48), 基于输入至第一数据输入端子 (PDIN) 的第一数据 (PD) 执行显示; 以及第一波形整形部 (42, 44), 所述第一波形整形部设置在从第一数据输入端子 (PDIN) 至第一数据输出端子 (PDOUT) 的信号路径上。



1. 一种显示面板,包括:

多个第一单位像素,分别包括:第一数据输入端子、第一数据输出端子、显示元件、以及第一波形整形部,所述显示元件被配置为基于输入至所述第一数据输入端子的第一数据执行显示,并且所述第一波形整形部设置在从所述第一数据输入端子至所述第一数据输出端子的信号路径上。

2. 根据权利要求 1 所述的显示面板,进一步包括驱动部,

其中,所述多个第一单位像素中的一个第一单位像素的所述第一数据输入端子连接至另一第一单位像素的所述第一数据输出端子;并且

所述驱动部被配置为将所述第一数据供应至所述多个第一单位像素中的第一级第一单位像素。

3. 根据权利要求 2 所述的显示面板,

其中,所述多个第一单位像素分别进一步包括:

第一时钟输入端子;

第一时钟输出端子;以及

第一缓冲器,设置在从所述第一时钟输入端子至所述第一时钟输出端子的第一时钟信号路径上。

4. 根据权利要求 3 所述的显示面板,

其中,所述多个第一单位像素分别进一步包括:

第二时钟输入端子;

第二时钟输出端子;以及

第二缓冲器,设置在从所述第二时钟输入端子至所述第二时钟输出端子的第二时钟信号路径上;并且

第一时钟与第二时钟的信号电平彼此相反,所述第一时钟被输入至所述第一时钟输入端子,并且所述第二时钟被输入至所述第二时钟输入端子。

5. 根据权利要求 2 所述的显示面板,

其中,所述多个第一单位像素分别进一步包括:

第一时钟输入端子;

第二时钟输入端子;

第一时钟输出端子,连接至后一级第一单位像素中的所述第一时钟输入端子;

第二时钟输出端子,连接至所述后一级第一单位像素中的所述第二时钟输入端子;

第一逆变器,设置在从所述第一时钟输入端子至所述第二时钟输出端子的第一时钟信号路径上;以及

第二逆变器,设置在从所述第二时钟输入端子至所述第一时钟输出端子的第二时钟信号路径上。

6. 根据权利要求 4 所述的显示面板,

其中,锁存电路插入在所述第一时钟信号路径与所述第二时钟信号路径之间。

7. 根据权利要求 2 所述的显示面板,

其中,所述多个第一单位像素分别包括:

第二数据输入端子;

第二数据输出端子 ; 以及

第二波形整形部, 设置在从所述第二数据输入端子至所述第二数据输出端子的信号路径上 ; 并且

第二数据包括用于为每个第一单位像素辨别所述第一数据中的强度数据的数据部分, 所述第二数据输入至所述第二数据输入端子。

8. 根据权利要求 2 所述的显示面板, 进一步包括第二单位像素, 所述第二单位像素连接至所述多个第一单位像素的所述一个第一单位像素中的所述第一数据输出端子。

9. 根据权利要求 1 所述的显示面板,

其中, 所述第一数据包括限定所述显示元件中的发射强度的强度数据 ;

所述多个第一单位像素分别进一步包括存储所述强度数据的存储器部 ; 并且

所述显示元件被配置为以根据存储在所述存储器部中的所述强度数据而定的强度执行显示。

10. 根据权利要求 9 所述的显示面板,

其中, 所述多个第一单位像素分别进一步包括脉冲生成部, 所述脉冲生成部被配置为生成具有根据存储在所述存储器部中的所述强度数据而定的脉冲宽度的脉冲信号 ; 并且

所述显示元件被配置为基于所述脉冲信号执行显示。

11. 根据权利要求 10 所述的显示面板,

其中, 所述脉冲生成部被配置为使用计数器。

12. 根据权利要求 10 所述的显示面板,

其中, 所述第一波形整形部、所述存储器部以及所述脉冲生成部构成用于每个第一单位像素的芯片。

13. 根据权利要求 9 所述的显示面板,

其中, 所述多个第一单位像素分别进一步包括转换部, 所述转换部被配置为将存储在所述存储器部中的所述强度数据进行 D/A 转换 ; 并且

所述显示元件被配置为基于 D/A 转换后的强度数据执行显示。

14. 根据权利要求 9 所述的显示面板,

其中, 所述第一数据包括标记, 所述第一数据输入至一个第一单位像素, 并且所述标记指示在所述多个第一单位像素中的布置在所述一个第一单位像素之前的第一单位像素中是否已读取所述强度数据 ; 并且

所述多个第一单位像素分别被配置为基于所述标记从包括在所述第一数据中的关于所述多个第一单位像素的所述强度数据中辨别出关于相关第一单位像素的强度数据。

15. 根据权利要求 9 所述的显示面板,

其中, 所述多个第一单位像素分别被分配有地址 ; 并且

所述多个第一单位像素分别被配置为基于所述地址从包括在所述第一数据中的关于所述多个第一单位像素的所述强度数据中辨别出关于相关第一单位像素的强度数据。

16. 根据权利要求 1 所述的显示面板,

其中, 所述第一波形整形部是触发器。

17. 根据权利要求 1 所述的显示面板,

其中, 所述第一波形整形部是缓冲器。

18. 根据权利要求 1 所述的显示面板，  
其中，所述多个第一单位像素分别包括多个所述显示元件；并且  
所述多个显示元件被配置为以彼此不同的颜色执行显示。

19. 根据权利要求 1 所述的显示面板，  
其中，所述显示元件是 LED 显示元件。

20. 一种像素芯片，包括：

第一数据输入端子；

第一数据输出端子；以及

第一波形整形部，设置在从所述第一数据输入端子至所述第一数据输出端子的信号路径上。

21. 一种电子装置，包括：

显示面板；以及

控制部，被配置为对所述显示面板执行操作控制；

其中，所述显示面板包括：

多个第一单位像素，分别包括：第一数据输入端子、第一数据输出端子、显示元件、以及第一波形整形部，所述显示元件被配置为基于输入至所述第一数据输入端子的第一数据执行显示，并且所述第一波形整形部设置在从所述第一数据输入端子至所述第一数据输出端子的信号路径上。

## 显示面板、像素芯片以及电子装置

### 技术领域

[0001] 本公开涉及被配置为显示图像的显示面板、在显示面板中使用的像素芯片、以及包括显示面板的电子装置。

### 背景技术

[0002] 近年来,在显示图像的显示设备领域中,已经开发了使用电流驱动光学元件的显示设备(有机 EL 显示设备)并且使其商业化,例如,有机 EL(电致发光)元件,其被配置为根据流经的电流值改变发射强度。不同于液晶元件等,有机 EL 元件是自发光元件,不包括任何光源(背光)。因此,与包含光源的液晶显示设备的特征相比较,有机 EL 显示设备具有诸如较高可见辨识度、较低功耗、以及较高件响应速度的特征。在中等尺寸或者小尺寸的显示设备中通常采用该有机 EL 设备。

[0003] 例如,专利文献 1 公开了所谓的有源矩阵显示设备,其中,每个像素设置有薄膜晶体管(TFT),以控制每个像素的有机 EL 元件的光发射。显示设备可包括多个水平延伸栅极线和多个垂直延伸数据线,且像素设置在栅极线和数据线的相应交叉处附近。因此,基于栅极线的信号逐行地选择像素,以允许将模拟像素电压写入由此选择的像素中。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献 1 :JP 2012-32828A

### 发明内容

[0007] 目前,在显示设备中,通常需要高图像质量。具体地,例如,通常,高清晰度显示设备或者具有大屏幕的显示设备较为理想。而且,在一些情况下,期望具有高帧速率的显示设备。

[0008] 因此,希望提供使得可以增强图像质量的显示面板、像素芯片、以及电子装置。

[0009] 根据本公开的实施方式的显示面板包括多个第一单位像素。该多个第一单位像素分别包括:第一数据输入端子、第一数据输出端子、显示元件、以及第一波形整形部,其中,显示元件被配置为基于输入至第一数据输入端子的第一数据执行显示,并且第一波形整形部设置在从第一数据输入端子至第一数据输出端子的信号路径上。

[0010] 根据本公开的实施方式的像素芯片包括:第一数据输入端子、第一数据输出端子、以及第一波形整形部。第一波形整形部设置在从第一数据输入端子至第一数据输出端子的信号路径上。

[0011] 根据本公开的实施方式的电子装置包括上述显示面板。例如,电视设备、数码相机、个人电脑、摄像机、或者诸如移动电话的移动端子设备可与其对应。

[0012] 在根据本公开的实施方式的显示面板、像素芯片、以及电子装置中,在每个第一单位像素中,将第一数据输入至第一数据输入端子。第一数据是在第一波形整形部中成形的波形并且从第一数据输出端子输出。

[0013] 根据本公开的实施方式的显示面板、像素芯片、以及电子装置,每个第一单位像素设置有位于从第一数据输入端子至第一数据输出端子的信号路径上的第一波形整形部。因此,可以增强图像质量。

#### 附图说明

[0014] [图 1] 图 1 是示出根据本公开的实施方式的显示设备的一种配置实例的框图。

[0015] [图 2] 图 2 是示出图 1 中所示的显示面板的一种配置实例的说明图。

[0016] [图 3] 图 3 是示出数据信号的一种配置实例的说明图。

[0017] [图 4] 图 4 是示出图 2 中所示的像素的一种配置实例的框图。

[0018] [图 5] 图 5 是示出图 2 中所示的控制部的一种操作实例的状态变换图。

[0019] [图 6] 图 6 是示出图 2 中所示的每个像素的一种操作实例的说明图。

[0020] [图 7] 图 7 是示出被输入至第一级像素的信号的一种实例的说明图。

[0021] [图 8] 图 8 是示出每个像素中的一种操作实例的说明图。

[0022] [图 9] 图 9 是示出每个像素中的一种操作实例的另一说明图。

[0023] [图 10] 图 10 是示出每个像素中的一种操作实例的另一说明图。

[0024] [图 11] 图 11 是示出每个像素中的一种操作实例的另一说明图。

[0025] [图 12] 图 12 是示出每个像素中的一种操作实例的另一说明图。

[0026] [图 13] 图 13 是示出每个像素中的一种操作实例的另一说明图。

[0027] [图 14] 图 14 是示出每个像素中的一种操作实例的另一说明图。

[0028] [图 15] 图 15 是示出每个像素中的一种操作实例的另一说明图。

[0029] [图 16] 图 16 是示出每个像素中的一种操作实例的另一说明图。

[0030] [图 17] 图 17 是示出每个像素中的一种操作实例的另一说明图。

[0031] [图 18] 图 18 是示出每个像素中的一种操作实例的另一说明图。

[0032] [图 19] 图 19 是示出每个像素中的一种操作实例的另一说明图。

[0033] [图 20] 图 20 是示出每个像素中的一种操作实例的另一说明图。

[0034] [图 21] 图 21 是示出每个像素中的一种操作实例的另一说明图。

[0035] [图 22] 图 22 是示出每个像素中的一种操作实例的另一说明图。

[0036] [图 23] 图 23 是示出每个像素中的一种操作实例的另一说明图。

[0037] [图 24] 图 24 是示出每个像素中的一种操作实例的另一说明图。

[0038] [图 25] 图 25 是示出每个像素中的一种操作实例的另一说明图。

[0039] [图 26] 图 26 是示出每个像素中的一种操作实例的另一说明图。

[0040] [图 27] 图 27 是示出每个像素中的一种操作实例的另一说明图。

[0041] [图 28] 图 28 是示出每个像素中的一种操作实例的另一说明图。

[0042] [图 29] 图 29 是示出每个像素中的一种操作实例的另一说明图。

[0043] [图 30] 图 30 是示出每个像素中的一种操作实例的另一说明图。

[0044] [图 31] 图 31 是示出每个像素中的一种操作实例的另一说明图。

[0045] [图 32] 图 32 是示出每个像素中的一种操作实例的另一说明图。

[0046] [图 33] 图 33 是示出根据第一实施方式的一种变形例的像素的一种配置实例的框图。

- [0047] [图 34] 图 34 是示出根据第一实施方式的另一变形例的像素的一种配置实例的框图。
- [0048] [图 35] 图 35 是示出根据第一实施方式的另一变形例的像素的一种配置实例的框图。
- [0049] [图 36] 图 36 是示出图 35 中所示的像素的操作的说明图。
- [0050] [图 37] 图 37 是示出图 36 中所示的每个像素的一种操作实施例的说明图。
- [0051] [图 38] 图 38 是示出根据第一实施方式的另一变形例的像素的一种配置实例的框图。
- [0052] [图 39] 图 39 是示出根据第一实施方式的另一变形例的像素的一种配置实例的框图。
- [0053] [图 40] 图 40 是示出根据第一实施方式的另一变形例的存储器部的一种配置实例的框图。
- [0054] [图 41] 图 41 是示出根据第一实施方式的另一变形例的显示面板的一种配置实例的说明图。
- [0055] [图 42] 图 42 是示出根据第一实施方式的另一变形例的显示面板的一种配置实例的说明图。
- [0056] [图 43] 图 43 是示出根据第一实施方式的另一变形例的显示面板的一种配置实例的说明图。
- [0057] [图 44] 图 44 是示出根据第一实施方式的另一变形例的显示面板的一种配置实例的说明图。
- [0058] [图 45] 图 45 是示出根据第一实施方式的另一变形例的显示面板的一种配置实例的说明图。
- [0059] [图 46] 图 46 是示出根据第二实施方式的像素的一种配置实例的框图。
- [0060] [图 47] 图 47 是示出被输入至第一级像素的信号的一种实例的说明图。
- [0061] [图 48] 图 48 是示出每个像素中的一种操作实例的说明图。
- [0062] [图 49] 图 49 是示出每个像素中的一种操作实例的另一说明图。
- [0063] [图 50] 图 50 是示出根据一种变形例的像素的一种配置实例的框图。
- [0064] [图 51] 图 51 是示出根据一种变形例的像素的一种配置实例的框图。

### 具体实施方式

[0065] 在下文中,将参考附图描述本公开的一些实施方式。应注意,将按照下列顺序进行描述。

[0066] 1. 第一实施方式

[0067] 2. 第二实施方式

[0068] <1. 第一实施方式 >

[0069] [配置实例]

[0070] (整体配置实例)

[0071] 图 1 示出了根据第一实施方式的显示设备的一种配置实例。显示设备 1 可以是包括使用 LED(发光二极管)作为显示元件的有源矩阵显示面板的电视设备。应注意,因为通

过本实施方式体现根据本公开的实施方式的显示面板和像素芯片,所以将一起对其进行描述。

[0072] 显示设备 1 可包括 RF(射频)部 11、解调部 12、去多路复用器部 13、解码器部 14、信号转换部 15、以及显示面板 20。

[0073] RF 部 11 被配置为对在天线 9 中接收的广播波(RF 信号)执行处理(诸如,但不限于,下变频)。解调部 12 被配置为对从 RF 部 11 供应的信号执行解调处理。去多路复用器部 13 被配置为从经由解调部 12 供应并且其中视频信号和音频信号被多路复用的信号(流)中分离出视频信号和音频信号。

[0074] 解码器部 14 被配置为将从去多路复用器部 13 供应的信号(即,视频信号和音频信号)解码。具体地,在该实施例中,从去多路复用器部 13 供应的信号可以是通过 MPEG2(移动图像专家组 2)编码的信号,并且解码器部 14 可对该信号执行解码处理。

[0075] 信号转换部 15 被配置为执行信号的格式转换。具体地,在该实例中,从解码器部 14 供应的信号可以是 YUV 格式的信号,并且信号转换部 15 可将该信号的格式转换成 RGB 格式。因此,信号转换部 15 可输出由此被转换格式的信号作为图像信号 Sdisp。

[0076] 显示面板 20 可以是使用 LED 作为显示元件的有源矩阵显示面板。显示面板 20 可包括显示驱动部 21 和显示部 30。

[0077] 显示驱动部 21 被配置为基于从信号转换部 15 供应的图像信号 Sdisp 控制显示部 30 的每个像素 Pix(将在后面进行描述)中的光发射。具体地,如下所述,显示驱动部 21 可通过为显示部 30 的像素 Pix 的每个列供应数据信号 PS 和 PD、以及时钟信号 CK 来控制每个像素 Pix 中的光发射。

[0078] 图 2 示出了显示部 30 的一种配置实例。在显示部 30 中,多个像素 Pix 可排列成矩阵。具体地,在该实例中, M 个像素 Pix 可水平地(横向地)排列,并且 N 个像素 Pix 垂直地(纵向地)排列。

[0079] 垂直排列的像素 Pix(Pix0、Pix1、Pix2、...、以及 Pix(N-1)) 可以是菊花链式连接。显示驱动部 21 可向菊花链连接像素 Pix 的一个列中的第一级像素 Pix0 供应数据信号 PS 和 PD(PS0 和 PD0)、以及时钟信号 CK(CK0)。像素 Pix0 可基于数据信号 PS0 和 PD0、以及时钟信号 CK0 产生数据信号 PS 和 PD(PS1 和 PD1)、以及时钟信号 CK(CK1)。像素 Pix0 可向下一级像素 Pix1 供应所生成的信号。下一级像素 Pix1 可基于数据信号 PS1 和 PD1、以及时钟信号 CK1 生成数据信号 PS 和 PD(PS2 和 PD2)、以及时钟信号 CK(CK2)。像素 Pix1 接下来可向下一像素 Pix2 供应生成的信号。同样可适用于随后的像素 Pix2 至 Pix(N-2)。因此,最后一级像素 Pix(N-1) 可接收由前一级像素 Pix(N-2) 生成的数据信号 PS 和 PD(PS(N-1) 和 PD(N-1))、以及时钟信号 CK(CK(N-1))。以这种方式,像素 Pix 相对于数据信号 PS 和 PD 可以是菊花链式连接并且相对于时钟信号 CK 也可以是菊花链式连接。

[0080] 图 3 示出了数据信号 PS 和 PD 的一种配置实例。图 3 示出了关于一个像素 Pix 的数据信号 PS 和 PD。换言之,显示驱动部 21 可向菊花链连接的 N 个像素 Pix 供应其中图 3 中所示的 N 个信号耦合在一起的数据信号 PS 和 PD。在下文中,关于一个像素 Pix 的数据信号 PD 也被称为像素包 PCT。

[0081] 数据信号 PD 可包括标记 RST、标记 PL、以及强度(intensity,亮度)数据 ID。如下所述,标记 RST 可指示每个帧中的第一像素包。具体地,在每个帧的第一像素包 PCT 中,



标记 RST 变为“1”，并且在相关帧的其他像素包 PCT 中，标记 RST 可变为“0”。标记 PL 可指示相关像素包 PCT 中的强度数据 ID 是否已被任何像素 Pix 读取。具体地，当尚未读取强度数据 ID 时，标记 PL 可变为“0”，并且当已经读取强度数据 ID 时，标记 PL 可变为“1”。强度数据 ID 可限定每个像素 Pix 中的发射强度。强度数据 ID 可包括强度数据 IDR、强度数据 IDG、以及强度数据 IDB。强度数据 IDR 可指示红色 (R) 发射强度。强度数据 IDG 可指示绿色 (G) 发射强度。强度数据 IDB 可指示蓝牙 (B) 发射强度。在该实例中，强度数据 IDR、IDG、以及 IDB 中的分别可以是 12 位码。

[0082] 当数据信号 PD 指示标记 RST 时，数据信号 PS 可以是变为“1”的信号，当数据信号 PD 指示其他时，数据信号 PS 可以是变为“0”的信号。换言之，数据信号 PS 仅在每个像素包 PCT 开始时是变为“1”的信号。

[0083] 每个像素 Pix 可从前一级像素 Pix 接收数据信号 PS 和 PD、以及时钟信号 CK，并且可将接收的数据信号 PS 和 PD、以及接收的时钟信号 CK 供应给下一级像素 Pix。因此，每个像素 Pix 可从数据信号 PD 中读取关于有关像素 Pix 的强度数据 ID 并且可利用根据强度数据 ID 的发射强度发射光。

[0084] 图 4 示出了像素 Pix 的一种配置实例。像素 Pix 可包括控制部 41、触发器 42 和 44、选择器部 43、缓冲器 45、存储器部 46、驱动部 50、以及发光部 48。应注意，在下文中，为便于说明，将利用菊花链式连接的像素 Pix 的一系列中的第一级像素 Pix0 给出描述；然而，同样可适用于其他像素 Pix1 至 Pix(N-1)。

[0085] 像素 Pix0 可基于被输入至输入端子 PSIN 的数据信号 PS0、被输入至输入端子 PDIN 的数据信号 PD0、以及被输入至输入端子 CKIN 的时钟信号 CK0 生成数据信号 PS1 和 PD1、以及时钟信号 CK1。然后，像素 Pix0 可从输出端子 PSOUT 输出数据信号 PS1、可从输出端子 PDOUT 输出数据信号 PD1、并且可从输出端子 CKOUT 输出时钟信号 CK1。

[0086] 控制部 41 可以是被配置为基于数据信号 PS0 和 PD0、以及时钟信号 CK0 设置像素 Pix0 的状态并且生成信号 LD、PLT、以及 CKEN 的状态机。如下所述，信号 LD 和信号 PLT 可以是重写数据信号 PD 中包括的标记 PL 的信号。具体地，信号 LD 可以通过重写而变成标记 PL 的信号，并且信号 PLT 可以是指示重写定时的控制信号。而且，如下所述，信号 CKEN 可以是向存储器部 46 指示关于存储强度数据 ID 的定时的控制信号。此外，控制部 41 还可具有向驱动部 50 供应控制信号的功能。

[0087] 触发器 42 被配置为基于时钟信号 CK0 对数据信号 PS0 进行采样并且输出采样结果作为数据信号 PSA。此外，触发器 42 被配置为基于时钟信号 CK0 对数据信号 PD0 进行采样并且输出采样结果作为数据信号 PDA。例如，触发器 42 可由对数据信号 PS0 进行采样的 D 型触发电路和对数据信号 PD0 进行采样的 D 型触发电路配置。

[0088] 选择器部 43 被配置为基于数据信号 PDA、以及信号 LD 和 PLT 生成数据信号 PDB。选择器部 43 可包括选择器 43A 和 43B。在选择器 43A 中，可将“0”输入至第一输入端子；可将“1”输入至第二端子；并且可将信号 LD 输入至控制输入端子。当信号 LD 是“0”时，选择器 43A 可输出被输入至第一输入端子的“0”，并且当信号 LD 是“1”时，选择器 43A 可输出被输入至第二输入端子的“1”。在选择器 43B 中，可将数据信号 PDA 输入至第一输入端子；可将从选择器 43A 输出的信号输入至第二输入端子；并且可将信号 PLT 输入至控制输入端子。当信号 PLT 是“0”时，选择器 43B 可输出被输入至第一输入端子的数据信号 PDA，并且

当信号 PLT 是“1”时,选择器 43B 可输出从选择器 43A 输出的被输入至第二输入端子的信号。选择器 43 被配置为向触发器 44 供应来自选择器 43B 的输出信号作为数据信号 PDB。

[0089] 利用该配置,选择器部 43 可在其处于信号 PLT 为“0”的周期内输出数据信号 PDA 作为数据信号 PDB 并且在信号 PLT 为“1”的周期内输出信号 LD 作为数据信号 PDB。信号 PLT 可以是在数据信号 PDA 指示标记 PL 的周期内变为“1”并且在其他周期内变为“0”的信号。换言之,选择器部 43 被配置为通过使用数据信号 PDA 中的信号 LD 替换标记 PL 来生成数据信号 PDB。

[0090] 触发器 44 被配置为基于时钟信号 CK0 对数据信号 PSA 进行采样并且输出采样结果作为数据信号 PS1。此外,触发器 44 被配置为基于时钟信号 CK0 对数据信号 PDB 进行采样并且输出采样结果作为数据信号 PD1。例如,与触发器 42 相似,触发器 44 可由两个 D 型触发电路配置。

[0091] 缓冲器 45 被配置为对时钟信号 CK0 执行波形成形并且输出波形成形的时钟信号作为时钟信号 CK1。

[0092] 存储器部 46 被配置为存储强度数据 ID。存储器部 46 可包括与 (AND) 电路 46A 和移位寄存器 46B。与电路 46A 被配置为获得第一输入端子的信号与第二输入端子的信号的逻辑乘积。在与电路 46A 中,从控制部 41 供应的信号 CKEN 可被输入至第一输入端子,并且时钟信号 CK0 可被输入至第二输入端子。在该实例中,移位寄存器 46B 可以是 36 位移位寄存器。在移位寄存器 46B 中,可将数据信号 PDA 输入至数据输入端子;并且可将与电路 46A 的输出信号输入至时钟输入端子。

[0093] 利用该配置,存储器部 46 可在信号 CKEN 是“1”的周期内存储数据信号 PDA 中包括的数据。如下所述,信号 CKEN 可以是在数据信号 PDA 指示关于像素 Pix0 的 36 位像素数据 ID 的周期内变为“1”并且在其他周期内变为“0”的信号。以这种方式,与电路 46A 可在信号 PDA 指示关于像素 Pix0 的像素数据 ID 的周期内向移位寄存器 46B 供应时钟信号。因此,移位寄存器 46B 可存储关于像素 Pix0 的 36 位像素数据 ID。在这种情况下,在移位寄存器 46B 中,最后一级中的 12 位部分可存储强度数据 IDR;中心附近的 12 位部分可存储强度数据 IDG;并且第一级中的 12 位部分可存储强度数据 IDB。

[0094] 驱动部 50 被配置为基于存储在存储器部 46 中的强度数据 ID 驱动发光部 48。驱动部 50 可包括寄存器 51R、51G、和 51B、DAC(D/A 转换器)52R、52G、和 52B、以及可变电流源 53R、53G、和 53B。

[0095] 寄存器 51R、51G、和 51B 分别被配置为基于从控制部 41 供应的控制信号存储 12 位数据。具体地,寄存器 51R 可存储被存储在移位寄存器 46B 的最后一级的 12 位部分中的强度数据 IDR;寄存器 51G 可存储被存储在中心附近的 12 位部分中的强度数据 IDG;并且寄存器 51B 可存储被存储在第一级的 12 位部分中的强度数据 IDB。

[0096] DAC 52R、52G、和 52B 被配置为基于从控制部 41 供应的控制信号将存储在寄存器 51R、51G、和 51B 中的 12 位数字信号分别转换成模拟信号。

[0097] 可变电流源 53R、53G、和 53B 被配置为分别根据从 DAC 52R、52G、和 52B 供应的模拟信号产生驱动电流。

[0098] 发光部 48 被配置为基于从驱动部 50 供应的驱动电流发射光。发光部 48 可包括发光元件 48R、48G、和 48B。发光元件 48R、48G、和 48B 可以是被配置为使用 LED 并且可分别

发射红色 (R)、绿色 (G)、以及蓝色 (B) 光的发光元件。

[0099] 利用该配置, DAC 52R 可基于存储在寄存器 51R 中的强度数据 IDR 产生模拟电压。然后, 可变电流源 53R 可基于模拟电压产生驱动电流并且可通过开关 54R 向发光部 48 的发光元件 48R 供应产生的驱动电流。发光元件 48R 可利用根据驱动电流的发射强度发射光。同样, DAC 52G 可基于存储在寄存器 51G 中的强度数据 IDG 产生模拟电压。可变电流源 53G 可基于模拟电压产生驱动电流并且可通过开关 54G 向发光部 48 的发光元件 48G 供应产生的驱动电流。发光元件 48G 可利用根据驱动电流的发射强度发射光。而且, DAC 52B 可基于存储在寄存器 51B 中的强度数据 IDB 产生模拟电压。可变电流源 53B 可基于模拟电压产生驱动电流并且可通过开关 54B 向发光部 48 的发光元件 48B 供应产生的驱动电流。发光元件 48B 可利用根据驱动电流的发射强度发射光。

[0100] 应注意, 开关 54R、54G、和 54B 被配置为受从控制部 41 供应的控制信号的导通 / 断开控制。这允许像素 Pix 调整发射强度, 同时保持红色 (R)、绿色 (G)、以及蓝色 (B) 亮度强度之间的平衡。

[0101] 在组成每个像素 Pix 的这些块中, 可将除发光部 48 之外的块集成在一个芯片中。换言之, 显示面板 20 可设置有排列成矩阵的 (M×N) 个芯片和 (M×N) 个发光部 48。

[0102] 此处, 像素 Pix 对应于本公开中的“第一单位像素”的一种具体实例。输入端子 PDIN 对应于本公开中的“第一数据输入端子”的一种具体实例。输出端子 PDOUT 对应于本公开中的“第一数据输出端子”的一种具体实例。数据信号 PD 对应于本公开中的“第一数据”的一种具体实例。触发器 42 和 44 对应于本公开中的“第一波形整形部分”的一种具体实例。输入端子 PSIN 对应于本公开中的“第二数据输入端子”的一种具体实例。输出端子 PSOUT 对应于本公开中的“第二数据输出端子”的一种具体实例。数据信号 PS 对应于本公开中的“第二数据”的一种具体实例。触发器 42 和 44 对应于本公开中的“第二波形整形部分”的一种具体实例。输入端子 CKIN 对应于本公开中的“第一时钟输入端子”的一种具体实例。输出端子 CKOUT 对应于本公开中的“第一时钟输出端子”的一种具体实例。缓冲器 45 对应于本公开中的“第一缓冲器”的一种具体实例。发光元件 48R、48G、和 48B 对应于本公开中的“显示元件”的一种具体实例。DAC 52R、52G、和 52B 对应于本公开中的“转换部”的一种具体实例。

[0103] [操作和功能]

[0104] 接着, 将对根据本实施方式的显示设备 1 的操作和功能进行描述。

[0105] (整体操作的概述)

[0106] 首先, 参考图 1 等, 将描述显示设备 1 的整体操作的概述。RF 部 11 对在天线 19 上接收的广播波 (RF 信号) 执行诸如但不限于下变频的处理。解调部 12 对从 RF 部 11 供应的信号执行解调处理。去多路复用器部 13 从利用由解调部 12 供应的信号 (流) 进行多路复用的这些信号中分离出视频信号和音频信号。解码器部 14 将从去多路复用器部 13 供应的信号 (即, 视频信号和音频信号) 解码。信号转换部 15 执行信号的格式转换并且输出由此被转换格式的信号作为图像信号 Sdisp。

[0107] 在显示面板 20 中, 显示驱动部 21 基于从信号转换部 15 供应的图像信号 Sdisp 控制显示部 30 的每个像素 Pix 中的光发射。具体地, 显示驱动部 21 向显示部 30 的像素 Pix 的每列供应数据信号 PS 和 PD、以及时钟信号 CK。每个像素 Pix 从前一级像素 Pix 接收数

据信号 PS 和 PD、以及时钟信号 CK 并且将数据信号 PS 和 PD、以及时钟信号 CK 供应给下一级像素 Pix。随后,每个像素 Pix 从数据信号 PD 中读取关于有关像素 Pix 的强度数据 ID 并且利用根据强度数据 ID 的发射强度发射光。

[0108] (像素 Pix 的详细操作)

[0109] 在像素 Pix 中,控制部 41 可用作状态机并且可控制像素 Pix 的操作。在下文中,首先,将给出控制部 41 的操作的详细描述。

[0110] 图 5 是控制部 41 的状态变换图。参考图 5,像素 Pix 可采用三种状态 S0 至 S2。

[0111] 状态 S0 指示其中有关像素 Pix 未读取强度数据 ID(未上传)的状态。在状态 S0,控制部 41 将信号 LD 设置为“0”。因此,像素 Pix 使用“0”替换输入信号 PD 中的标记 PL。此外,控制部 41 将 CKEN 设置为“0”。

[0112] 状态 S1 指示其中有关像素 Pix 正在读取强度数据 ID(正在上传)的状态。在状态 S1,控制部 41 将信号 LD 设置为“0”。因此,像素 Pix 使用“0”替换输入信号 PD 中的标记 PL。而且,控制部 41 在信号 PDA 指示强度数据 ID 的周期将信号 CKEN 设置为“1”,在其他周期内,控制部 41 将信号 CKEN 设置为“0”。以这种方式,强度数据 ID 存储在存储器部 46 中。

[0113] 状态 S2 指示有关像素 Pix 已经读取强度数据 ID(已上传)的状态。在状态 S2,控制部 41 将信号 LD 设置为“1”。因此,像素 Pix 使用“1”替换输入信号 PD 中的标记 PL。此外,控制部 41 将 CKEN 设置为“0”。

[0114] 基于数据信号 PD 中包括的标记 RST 和 PL 可执行三种状态 S0 至 S2 之间的变换。首先,当输入“1”作为标记 RST 时,控制部 41 将有关像素 Pix 设置为状态 S0(未上传)。在状态 S0(未上传),当输入“1”作为标记 RST( $RST = 1$ )时,或者当输入“0”作为标记 PL( $PL = 1$ )时,像素 Pix 的状态保持处于状态 S0(未上传)。

[0115] 在状态 S0(未上传),当输入“0”作为标记 RST 并且输入“1”作为标记 PL( $RST = 0$  并且  $PL = 1$ )时,像素 Pix 的状态从状态 S0(未上传)变换至状态 S1(正在上传)。在状态 S1(正在上传),当输入“1”作为标记 RST( $RST = 1$ )时,像素 Pix 的状态从状态 S1(正在上传)变换至状态 S0(未上传)。

[0116] 另一方面,在状态 S1(正在上传),当输入“0”作为标记 RST 时,像素 Pix 的状态从状态 S1(正在上传)变换至状态 S2(已上传)。在状态 S2(已上传),当输入“0”作为标记 RST( $RST = 0$ )时,像素 Pix 的状态保持处于状态 S2(已上传)。因此,在状态 S2(已上传),当输入“1”作为标记 RST( $RST = 1$ )时,像素 Pix 的状态从状态 S2(已上传)变换至状态 S0(未上传)。

[0117] 图 6 示出了像素 Pix0 至 Pix(N-1) 在一个帧周期 (1F) 内的状态。在一个帧周期 (1F) 开始处,将“1”作为标记 RST 输入至第一级像素 Pix0,从而允许将像素 Pix0 的状态设置为状态 S0(未上传)。之后,在有关的一个帧周期 (1F) 内,将像素 Pix1 至 Pix(N-1) 依次设置成状态 S0(未上传)。如下所述,在这种情况下,相邻像素 Pix 的状态 S0(未上传)开始的周期时间移位了时钟信号 CK 的两个脉冲。接着,像素 Pix0 至 Pix(N-1) 的状态从状态 S0(未上传)依次变换至状态 S1(正在上传)。相邻像素 Pix 的状态 S1(正在上传)的周期被设置成彼此不重叠。在状态 S1(正在上传),像素 Pix0 至 Pix(N-1) 依次读取强度数据 ID。之后,像素 Pix0 至 Pix(N-1) 的状态从状态 S1(正在上传)依次变换至状态 S2(已上

传)。在状态 S2(已上传),像素 Pix0 至 Pix(N-1) 利用根据由此读取的强度数据 ID 的发射强度发射光。

[0118] 接着,将通过使用数据信号 PS 和 PD 的具体实施例给出对像素 Pix 的操作的描述。

[0119] 图 7 示出了在一个帧周期 (1F) 内被输入至菊花链式连接的像素 Pix 的列中的信号的一种实例,其中,(A) 指示时钟信号 CK 的波形,(B) 指示数据信号 PS 的波形,并且 (C) 指示数据信号 PD 的波形。在图 7 的 (C) 中,“x”可指示“1”或“0”。此外,在该实例中,为便于描述,强度数据 IDR、IDG、以及 IDB 分别是 1 位数据,其中,“r0”、“r1”、…、“r(N-1)”指示强度数据 IDR,“g0”、“g1”、…、“g(N-1)”指示强度数据 IDG,并且“b0”、“b1”、…、“b(N-1)”指示强度数据 IDB。

[0120] 参考图 7,在一个帧周期 (1F) 内的第一像素包 PCT 中,标记 RST 是“1”,并且在其他像素包 PCT 中,标记 RST 是“0”。而且,在该实例中,在一个帧周期 (1F) 内的第二和随后像素包 PCT 中,标记 PL 是“1”。

[0121] 图 8 至图 32 示出了依次输入图 7 中所示的信号的相应位的情况下的像素 Pix0 至 Pix2 的状态。在这些图的上部分中,指示被输入至第一级像素 Pix0 中的数据信号 PS 和 PD、以及信号部分 P(P1 至 P25)。而且,在这些图的下部分中,由“1”、“0”、以及“x”指示像素 Pix0 至 Pix2 中的一些块的状态和信号的电平。应注意,为便于描述,简化了像素 Pix0 至 Pix2 的框图。

[0122] 首先,如图 8 所示,当将第一信号部分 P1 输入至第一级像素 Pix0 时,像素 Pix0 的触发器 42 对输入的数据信号 PS 和 PD 进行采样。像素 Pix0 的控制部 41 从信号部分 P1 中获得“1”作为标记 RST 的值并且将像素 Pix0 的状态设置为状态 S0(未上传)。换言之,控制部 41 将信号 LD、PLT、以及 CKEN 设置为“0”。

[0123] 接着,如图 9 所示,当将信号部分 P2 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。像素 Pix0 的控制部 41 将信号 PLT 设置为“1”。因此,选择器部 43 输出与信号 LD 相同的“0”。换言之,选择器部 43 使用信号 LD 的“0”替换标记 PL (“x”)。

[0124] 接着,如图 10 所示,在每个像素 Pix 中,当将信号部分 P3 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,将信号部分 P1 输入至下一级像素 Pix1。

[0125] 在像素 Pix0 中,控制部 41 将信号 PLT 设置回“0”。因此,选择器部 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。

[0126] 在像素 Pix1 中,控制部 41 从信号部分 P1 中获得“1”作为标记 RST 的值并且将像素 Pix1 的状态设置为状态 S0(未上传)。换言之,控制部 41 将信号 LD、PLT、以及 CKEN 设置为“0”。

[0127] 接着,如图 11 所示,在每个像素 Pix 中,当将信号部分 P4 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,将信号部分 P2 输入至下一级像素 Pix1。在像素 Pix1 中,控制部 41 将信号 PLT 设置为“1”。因此,选择器部 43 输出与信号 LD 相同的“0”。

[0128] 接着,如图 12 所示,在每个像素 Pix 中,当将信号部分 P5 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P3 输入至像素 Pix1,而信号部分 P1 输入至像素 Pix2。

[0129] 在像素 Pix1 中,控制部 41 将信号 PLT 设置回“0”。因此,选择器部 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。

[0130] 在像素 Pix2 中,控制部 41 从信号部分 P1 中获得“1”作为标记 RST 的值并且将像素 Pix2 的状态设置为状态 S0(未上传)。换言之,控制部 41 将信号 LD、PLT、以及 CKEN 设置为“0”。

[0131] 接着,如图 13 所示,在每个像素 Pix 中,当将信号部分 P6 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P4 输入至像素 Pix1,而信号部分 P2 输入至像素 Pix2。

[0132] 在像素 Pix0 中,控制部 41 从信号部分 P6 中获得“0”作为标记 RST 的值。

[0133] 在像素 Pix2 中,控制部 41 将信号 PLT 设置为“1”。因此,选择器部 43 输出与信号 LD 相同的“0”。

[0134] 接着,如图 14 所示,在每个像素 Pix 中,当将信号部分 P7 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P5 输入至像素 Pix1,而信号部分 P3 输入至像素 P2。

[0135] 在像素 Pix0 中,控制部 41 从信号部分 P7 中获得“1”作为标记 PL 的值。因为控制部 41 在前一个定时处获得“0”作为标记 RST 的值,所以控制部 41 将像素 Pix1 的状态设置为状态 S1(正在上传)。此外,控制部 41 将信号 PLT 设置为“1”。因此,选择器部 43 与输出信号 LD 相同的“0”。换言之,选择器部 43 使用信号 LD 的“0”替换标记 PL(“1”)。

[0136] 在像素 Pix2 中,控制部 41 将信号 PLT 设置回“0”。因此,选择器部 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。

[0137] 接着,如图 15 所示,在每个像素 Pix 中,当将信号部分 P8 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的信号进行采样。因此,信号部分 P6 输入至像素 Pix1,而信号部分 P4 输入至像素 Pix2。

[0138] 在像素 Pix0 中,控制部 41 将信号 PLT 设置回“0”。因此,选择器部 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。此外,控制部 41 将信号 CKEN 设置为“1”。

[0139] 在像素 Pix1 中,控制部 41 从信号部分 P6 中获得“0”作为标记 RST 的值。

[0140] 接着,如图 16 所示,在每个像素 Pix 中,当将信号部分 P9 输入至像素 Pix0 中时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P7 输入至像素 Pix1,而信号部分 P5 输入至像素 Pix2。

[0141] 在像素 Pix0 中,移位寄存器 46B 存储“r0”作为强度数据 IDR 的值。

[0142] 在像素 Pix1 中,控制部 41 从信号部分 P7 中获得“0”作为标记 PL 的值。因此,像素 Pix1 的状态保持处于状态 S0(未上传)。此外,控制部 41 将信号 PLT 设置为“1”。因此,选择器部 43 输出与信号 LD 相同的“0”。

[0143] 接着,如图 17 所示,在每个像素 Pix 中,当将信号部分 P10 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P8 输入至像素 Pix1,而信号部分 P6 输入至像素 Pix2。

[0144] 在像素 Pix0 中,移位寄存器 46B 存储“g0”作为强度数据 IDG 的值。

[0145] 在像素 Pix1 中,控制部 41 将信号 PLT 设置回“1”。因此,选择器部 43 从触发器

42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。

[0146] 在像素 Pix2 中,控制部 41 从信号部分 P6 中获得“0”作为标记 RST 的值。

[0147] 接着,如图 18 所示,在每个像素 Pix 中,当将信号部分 P11 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P9 输入至像素 Pix1,而信号部分 P7 输入至像素 Pix2。

[0148] 在像素 Pix0 中,移位寄存器 46B 存储“b0”作为强度数据 IDB 的值。因此,移位寄存器 46B(存储器部 46)存储关于像素 Pix0 的强度数据 IDR、IDG、以及 IDB。而且,控制部 41 从信号部分 P11 获得“0”作为标记 RST 的值并且将像素 Pix0 的状态设置为状态 S2(已上传)。换言之,控制部 41 将信号 LD 设置为“1”。

[0149] 在像素 Pix2 中,控制部 41 从信号部分 P7 中获得“0”作为标记 PL 的值。因此,像素 Pix1 的状态保持处于状态 S0(未上传)。此外,控制部 41 将信号 PLT 设置为“1”。因此,选择器部 43 输出与信号 LD 相同的“0”。

[0150] 接着,如图 19 所示,在每个像素 Pix 中,当将信号部分 P12 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P10 输入至像素 Pix1,而信号部分 P8 输入至像素 Pix2。

[0151] 在像素 Pix0 中,控制部 41 将信号 PLT 设置为“1”。因此,控制部 43 输出与信号 LD 相同的“1”。

[0152] 在像素 Pix2 中,控制部 41 将信号 PLT 设置回“0”。因此,选择器部 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。

[0153] 接着,如图 20 所示,在每个像素 Pix 中,当将信号部分 P13 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P11 输入至像素 Pix1,而信号部分 P9 输入至像素 Pix2。

[0154] 在像素 Pix0 中,控制部 41 将信号 PLT 设置回“0”。因此,选择器部 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。

[0155] 在像素 Pix1 中,控制部 41 从信号部分 P11 中获得“0”作为标记 RST 的值。

[0156] 接着,如图 21 所示,在每个像素 Pix 中,当将信号部分 P14 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P12 输入至像素 Pix1,而信号部分 P10 输入至像素 Pix2。

[0157] 在像素 Pix1 中,控制部 41 从信号部分 P12 中获得“1”作为标记 PL 的值。因为控制部 41 在前一个定时处获得“0”作为标记 RST 的值,所以控制部 41 将像素 Pix1 的状态设置为状态 S1(正在上传)。此外,控制部 41 将信号 PLT 设置为“1”。因此,选择器部 43 输出与信号 LD 相同的“0”。换言之,选择器 43 使用信号 LD 的“0”替换标记 PL(“1”)。

[0158] 接着,如图 22 所示,在每个像素 Pix 中,当将信号部分 P15 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P13 输入至像素 Pix1,而信号部分 P11 输入至像素 Pix2。

[0159] 在像素 Pix1 中,控制部 41 将信号 PLT 设置回“0”。因此,选择器部 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。此外,控制部 41 将信号 CKEN 设置为“1”。

[0160] 在像素 Pix2 中,控制部 41 从信号部分 P11 中获得“0”作为标记 RST 的值。

[0161] 接着,如图 23 所示,在每个像素 Pix 中,当将信号部分 P16 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P14 输入至像素 Pix1,而信号部分 P12 输入至像素 Pix2。

[0162] 在像素 Pix0 中,控制部 41 从信号部分 P16 中获得“0”作为标记 RST 的值。因此,像素 Pix0 的状态保持处于状态 S2(已上传)。

[0163] 在像素 Pix1 中,移位寄存器 46B 存储“r1”作为强度数据 IDR 的值。

[0164] 在像素 Pix2 中,控制部 41 从信号部分 P12 中获得“0”作为标记 PL 的值。因此,像素 Pix2 的状态保持处于状态 S0(未上传)。此外,控制部 41 将信号 PLT 设置为“1”。因此,选择器部 43 输出与信号 LD 相同的“0”。

[0165] 接着,如图 24 所示,在每个像素 Pix 中,当将信号部分 P17 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P15 输入至像素 Pix1,而信号部分 P13 输入至像素 Pix2。

[0166] 在像素 Pix0 中,控制部 41 将信号 PLT 设置为“1”。因此,选择器部 43 输出与信号 LD 相同的“1”。

[0167] 在像素 Pix1 中,移位寄存器 46B 存储“g1”作为强度数据 IDG 的值。

[0168] 在像素 Pix2 中,控制部 41 将信号 PLT 设置回“0”。因此,选择器部 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。

[0169] 接着,如图 25 所示,在每个像素 Pix 中,当将信号部分 P18 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P16 输入至像素 Pix1,而信号部分 P14 输入至像素 Pix2。

[0170] 在像素 Pix0 中,控制部 41 将信号 PLT 设置回“0”。因此,选择器部 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。

[0171] 在像素 Pix1 中,移位寄存器 46B 存储“b1”作为强度数据 IDB 的值。因此,移位寄存器 46B(存储器部 46)存储关于像素 Pix1 的所有强度数据 IDR、IDG、以及 IDB。此外,控制部 41 从信号部分 P18 中获得“0”作为标记 RST 的值并且将像素 Pix0 的状态设置为状态 S2(已上传)。换言之,控制部 41 将信号 LD 设置为“1”。

[0172] 接着,如图 26 所示,在每个像素 Pix 中,当将信号部分 P19 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P17 输入至像素 Pix1,而信号部分 P15 输入至像素 Pix2。

[0173] 在像素 Pix1 中,控制部 41 将信号 PLT 设置为“1”。因此,选择器部 43 输出与信号 LD 相同的“1”。

[0174] 接着,如图 27 所示,在每个像素 Pix 中,当将信号部分 P20 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P18 输入至像素 Pix1,而信号部分 P16 输入至像素 Pix2。

[0175] 在像素 Pix1 中,控制部 41 将信号 PLT 设置回“1”。因此,选择器部 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。

[0176] 在像素 Pix2 中,控制部 41 从信号部分 P16 中获得“0”作为标记 RST 的值。

[0177] 接着,如图 28 所示,在每个像素 Pix 中,当将信号部分 P21 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P19 输入至像素 Pix1,而信



号部分 P17 输入至像素 Pix2。

[0178] 在像素 Pix0 中,控制部 41 从信号部分 P21 中获得“0”作为标记 RST 的值。因此,像素 Pix0 的状态保持处于状态 S2(已上传)。

[0179] 在像素 Pix2 中,控制部 41 从信号部分 P17 中获得“1”作为标记 PL 的值。因为控制部 41 在前一个定时处获得“0”作为标记 RST 的值,所以控制部 41 将像素 Pix2 的状态设置为状态 S1(正在上传)。此外,控制部 41 将信号 PLT 设置为“1”。因此,选择器部 43 输出与信号 LD 相同的“0”。换言之,选择器部 43 使用信号 LD 的“0”替换标记 PL(“1”)。

[0180] 接着,如图 29 所示,在每个像素 Pix 中,当将信号部分 P22 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P20 输入至像素 Pix1,而信号部分 P18 输入至像素 Pix2。

[0181] 在像素 Pix0 中,控制部 41 将信号 PLT 设置为“1”。因此,选择器 43 输出与信号 LD 相同的“1”。

[0182] 在像素 Pix2 中,控制部 41 将信号 PLT 设置回“0”。因此,选择器 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。此外,控制部 41 将信号 CKEN 设置为“1”。

[0183] 接着,如图 30 所示,在每个像素 Pix 中,当将信号部分 P23 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P21 输入至像素 Pix1,而信号部分 P19 输入至像素 Pix2。

[0184] 在像素 Pix0 中,控制部 41 将信号 PLT 设置回“1”。因此,选择器部 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。

[0185] 在像素 Pix1 中,控制部分从信号部分 P21 中获得“0”作为标记 RST 的值。因此,像素 Pix0 的状态保持处于状态 S2(已上传)。

[0186] 在像素 Pix2 中,移位寄存器 46B 存储“r2”作为强度数据 IDR 的值。

[0187] 接着,如图 31 所示,在每个像素 Pix 中,当将信号部分 P24 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P22 输入至像素 Pix1,而信号部分 P20 输入至像素 Pix2。

[0188] 在像素 Pix1 中,控制部 41 将信号 PLT 设置为“1”。因此,选择器部 43 输出与信号 LD 相同的“1”。

[0189] 在像素 Pix2 中,移位寄存器 46B 存储“g2”作为强度数据 IDG 的值。

[0190] 接着,如图 32 所示,在每个像素 Pix 中,当将信号部分 P25 输入至像素 Pix0 时,触发器 42 和 44 分别对输入的数据信号进行采样。因此,信号部分 P23 输入至像素 Pix1,而信号部分 P21 输入至像素 Pix2。

[0191] 在像素 Pix1 中,控制部 41 将信号 PLT 设置回“0”。因此,选择器部 43 从触发器 42 中选择数据信号 PDA 并且输出所选择的数据信号 PDA。

[0192] 在像素 Pix2 中,移位寄存器 46B 存储“b2”作为强度数据 IDB 的值。因此,移位寄存器 46B(存储器部 46)存储关于像素 Pix2 的所有强度数据 IDR、IDG、以及 IDB。此外,控制部 41 从信号部分 P21 中获得“0”作为标记 RST 的值并且将像素 Pix0 的状态设置为状态 S2(已上传)。换言之,控制部 41 将信号 LD 设置为“1”。

[0193] 以这种方式,在显示设备 1 中,每个像素 Pix 从前一级像素 Pix 接收数据信号 PS

和 PD、以及时钟信号 CK 并且将数据信号 PS 和 PD、以及时钟信号 CK 供应给下一级像素 Pix。因此,每个像素 Pix 从数据信号 PD 中读取关于有关像素 Pix 的强度数据 ID 并且利用根据强度数据 ID 的发射强度发射光。

[0194] 如上所述,在显示设备 1 中,因为像素 Pix 是菊花链式连接,所以可以增强图像质量。具体地,例如,在专利文献 1 中描述的显示设备中,驱动部分通过栅极线和数据线驱动每个像素。栅极线和数据线分别连接至多个像素的一列或者一行。即,栅极线和数据线是全局配线。因此,例如,在追求具有大屏幕的显示设备时,这些配线变长。从而可导致配线的电阻增加或者寄生电容增加,从而阻碍充分地驱动每个像素。此外,例如,在追求每个帧周期内涉及驱动多个行的高清晰度显示设备时,分配给一个水平周期 (1H) 的时间缩短。这可阻碍充分驱动每个像素。而且,例如,还在追求更高帧速率时,分配给一个水平周期 (1H) 的时间缩短,这可阻碍充分驱动每个像素。

[0195] 另一方面,在根据本实施方式的显示设备 1 中,像素 Pix 是菊花链式连接。换言之,每个像素 Pix 通过像素 Pix 之间的局部配线、而非上述所述全局配线驱动下一级像素 Pix。因此,对于每个像素 Pix 可以通过这些短配线相对容易地驱动下一级像素 Pix。因此,可以实现具有大屏幕的显示设备。而且,因为配线较短,所以对于每个像素 Pix 可以相对容易地增加传输数据信号 PS 和 PD 等的速度。因此,可以实现高清晰度显示设备或者具有高帧速率的显示设备。

[0196] 而且,如上所述,因为像素 Pix 是菊花链式连接,所以可以简化显示设备 1 的配置。具体地,例如,专利文献 1 中描述的显示设备设置有水平(横向)延伸的多条栅极线、垂直(纵向)延伸的多条数据线、连接至栅极线的所谓栅极驱动器、以及连接至数据线的所谓数据驱动器。这可导致复杂配置的可能性。另一方面,在根据本实施方式的显示设备 1 中,像素 Pix 是菊花链式连接,如图 1 所示,其中仅涉及垂直(纵向)延伸的配线。因此,可除去水平(横向)延伸的配线或者用于驱动配线的驱动部分。从而使得可以简化显示设备 1 的配置。

[0197] 而且,在显示设备 1 中,使用数字信号(即,数据信号 PS 和 PD、以及时钟信号 CK)控制每个像素 Pix 的光发射。因此,可以抑制噪对图像质量的影响。例如,专利文献 1 中描述的显示设备使用了模拟信号,这可致使图像质量因噪声而下降的可能性。而且,具体地,具有大屏幕、高清晰度、或者高帧速率的显示设备中,甚至可能存在噪声对图像质量更大的影响的可能性。另一方面,根据本实施方式的显示设备 1 使用了数字信号,这使得可以降低噪声对图像质量的影响。

[0198] 而且,如上所述,使用数字信号允许减少辐射。具体地,例如,就灰度表达、抵抗噪波等方面而言,使用模拟信号可能引起信号振幅增加。从而可能导致辐射增加。另一方面,根据本实施方式的显示设备 1 使用数字信号。这使得可以减小信号振幅,从而允许减少辐射。

[0199] 此外,在显示设备 1 中,每个像素 Pix 包括触发器 42 和 44、以及缓冲器 45。因此,可以减小数据信号 PS 和 PD 等的信号振幅。具体地,例如,在无触发器 42 和 44、以及缓冲器 45 的情况下,信号振幅衰减的可能性上升,显示驱动部分的衰减可能性更大。在这种情况下,显示驱动部分需要产生具有大信号振幅的数据信号 PS 和 PD。另一方面,在显示设备 1 中,数据信号 PS 和 PD、以及时钟信号 CK 在每次经由像素 Pix 时被波形成形,从而允许保

持信号振幅。换言之,可以降低信号振幅的衰减可能性,从而使得可以减小数据信号 PS 和 PD 的信号振幅。这允许更低的电源电压和更低的功耗、以及上述辐射的减少。

[0200] 此外,在显示设备 1 中,每个像素 Pix 设置有存储器部 46。因此,例如,在显示静止图像时不涉及任何数据传输。这允许更低的功耗。

[0201] 而且,在显示设备 1 中,每个像素设置有被配置为基于时钟信号 CK 对数据信号 PS 和 PD 进行采样的触发器 42 和 44。这使得可以保持数据信号 PS 和 PD、以及时钟信号 CK 之间的相对相位关系。

[0202] (效果)

[0203] 如上所述,在本实施方式中,像素是菊花链式连接。因此,例如,可以实现具有大屏幕、高清晰度、或者高帧速率的显示设备,从而致使显示设备的图像质量增强和简化配置。

[0204] 在本实施方式中,使用数字信号控制每个像素的光发射。因此,可以减少噪声对图像质量的影响并且减少辐射。

[0205] 在本实施方式中,每个像素设置有触发器和缓冲器。因此,可以使得信号振幅更小,从而允许辐射减少和更低的功耗。

[0206] 在本实施方式中,每个像素设置有存储器部分。因此,例如,在显示静止图像时不涉及任何数据传输。这允许更低的功耗。

[0207] 在本实施方式中,每个像素设置有被配置为基于时钟信号对数据信号进行采样的触发器。因此,可以保持数据信号与时钟信号之间的相对相位关系。

[0208] [变形例 1-1]

[0209] 在上述示例性实施方式中,将时钟信号 CK 供应至每个像素 Pix,但并不局限于此。更确切地,例如,可以将差分时钟信号供应至每个像素。在下文中,通过给出若干实施例对本变形例进行描述。

[0210] 图 33 示出了根据本变形例的像素 PixB 的一种配置实例。像素 PixB 可包括缓冲器 61、64、65、68、和 69 以及逆变器 (inverter) 66 和 67。应注意,在下文中,为便于说明,将使用菊花链式连接的像素 PixB 的一列中的第一级像素 PixB0 给出描述;然而,同样可适用于其他像素 PixB1 至 PixB(N-1)。

[0211] 像素 PixB0 可基于输入至输入端子 CKPIN 的数据信号 PS0 和 PD0、以及时钟信号 CKP0、与输入至输入端子 CKNIN 的时钟信号 CKN0 产生数据信号 PS1 和 PD1 以及时钟信号 CKP1 和 CKN1。因此,像素 PixB0 可从输出端子 PSOUT 输出数据信号 PS1、可从输出端子 PDOUT 输出数据信号 PD1、可从输出端子 CKPOUT 输出时钟信号 CKP1、并且可从输出端子 CKNOUT 输出时钟信号 CKN1。此处,时钟信号 CKP 与时钟信号 CKN 是彼此相反的信号。换言之,根据本变形例的像素 PixB0 被配置为操作差分时钟信号 CKP 和 CKN。

[0212] 缓冲器 61 可以是被配置为将差分信号转换成单端信号的电路。具体地,缓冲器 61 可将作为差分信号的时钟信号 CKP0 和 CKN0 转换成作为单端号的时钟信号 CK。

[0213] 缓冲器 64 和 65 被配置为对输入信号执行波形成形并且输出波形成形的信号。具体地,缓冲器 64 可对时钟信号 CKP0 执行波形成形,而缓冲器 65 可对时钟信号 CKN0 执行波形成形。

[0214] 逆变器 66 和 67 可以是被配置为将输入信号进行逆变并且输出逆变信号的逆变电路。逆变器 66 的输入端子可连接至逆变器 67 的输出端子和缓冲器 65 的输出端子。逆变

器 66 的输出端子可连接至逆变器 67 的输入端子和缓冲器 64 的输出端子。而且,逆变器 67 的输入端子可连接至逆变器 66 的输出端子和缓冲器 64 的输出端子。逆变器 67 的输出端子可连接至逆变器 66 的输入端子和缓冲器 65 的输出端子。利用该配置,逆变器 66 和 67 可构成锁存电路。

[0215] 缓冲器 68 可对来自缓冲器 64 的输出信号执行波形成形并且可输出波形成形的信号作为时钟信号 CKP1。缓冲器 69 可对来自缓冲器 65 的输出信号执行波形成形并且可输出波形成形的信号作为时钟信号 CKN1。

[0216] 此处,输入端子 CKPIN 对应于本公开中的“第一时钟输入端子”的一种具体实例。输出端子 CKPOUT 对应于本公开中的“第一时钟输出端子”的一种具体实例。时钟信号 CKP 对应于本公开中的“第一时钟信号”的一种具体实例。输入端子 CKNIN 对应于本公开中的“第二时钟输入端子”的一种具体实例。输出端子 CKNOUT 对应于本公开中的“第二时钟输出端子”的一种具体实例。时钟信号 CKN 对应于本公开中的“第二时钟信号”的一种具体实例。

[0217] 如上所述,使用差分时钟信号 CKP 和 CKN 使得可以降低时钟信号的波形因传输而被劣化 (degradation) 的可能性。具体地,例如,如上述所述示例性实施方式,使用单端时钟信号 CK 可引起时钟信号 CK 在经过多个缓冲器 45 之后的占空比发生变化的可能性。例如,当构成缓冲器 45 的晶体管的特征发生变化时,可能发生该现象。例如,在占空比发生该变化的情况下,可能禁止正常的时钟传输,或者可能使像素 Pix 中的触发器 42 的采样定时偏离,从而引起可能禁止正常操作的可能性。另一方面,根据本变形例的像素 PixB 使用差分时钟信号 CKP 和 CKN 并且允许逆变器 66 和 67 执行锁存操作。这使得可以抑制占空比发生变化。

[0218] 而且,例如,在时钟信号 CKP 的传输路线 (transfer route) 与时钟信号 CKN 的传输路线之间不对称的情况下,图 34 中所示的一种配置也是可以的。这种不对称的非限制性实例可包括时钟信号 CKP 的传输路线的长度与时钟信号 CKN 的传输路线的长度不同的情况和时钟信号 CKP 与 CKN 的传输路线的负荷 (电容) 不同的情况。像素 PixC 可包括逆变器 68C 和 69C。逆变器 68C 的输入端子可连接至缓冲器 64 的输出端子。逆变器 68C 的输出端子可连接至输出端子 CKNOUT。逆变器 69C 的输入端子可连接至缓冲器 65 的输出端子。逆变器 69C 的输出端子可连接至输出端子 CKPOUT。应注意,本配置并不受限制;而是,例如,在图 34 中,可以省去逆变器 66 和 67。

[0219] 在像素 PixC 中,可基于时钟信号 CKP0 生成时钟信号 CKN1,且可基于时钟信号 CKN0 生成时钟信号 CKP1。因此,即使在时钟信号 CKP 的传输路线与时钟信号 CKN 的传输路线之间不对称的情况下,也可校正不对称的影响,从而允许更可靠地传输时钟信号 CKP 和 CKN。

[0220] [变形例 1-2]

[0221] 在上述所述示例性实施方式中,使用 DAC 52R、52G、和 52B 来构成驱动部 50,但并不局限于此。更确切地,例如,可使用计数器来构成驱动部分。在下文中,将对根据本变形例的像素 PixD 进行详细描述。

[0222] 图 35 示出了像素 PixD 的一种配置实例。像素 PixD 可包括控制部 41D 和驱动部 50D。驱动部 41D 可与上述所述示例性实施方式中的控制部 41 具有相似的功能并且被配置

为用作状态机并向驱动部 50D 供应控制信号。

[0223] 驱动部 50D 可包括计数器 55R、55G、和 55B、以及电流源 56R、56G、和 56B、以及开关 57R、57G、和 57B。计数器 55R、55G、和 55B 可以是分别被配置为通过使用控制信号作为参考对从控制部 41D 供应的控制信号（计数器时钟信号）的时钟脉冲进行计数并且生成具有根据存储在寄存器 51R、51G、和 51B 中的强度数据 IDR、IDG、和 IDB 的脉冲宽度的脉冲信号的计数器。电流源 56R、56G、和 56B 分别被配置为产生恒定的驱动电流。开关 57R、57G、和 57B 被配置为基于从计数器 55R、55G、和 55B 供应的脉冲信号而接通和断开。

[0224] 例如，利用该配置，计数器 55R 产生具有根据存储在寄存器 51R 中的强度数据 IDR 的脉冲宽度的脉冲信号。因此，开关 57R 基于脉冲信号而接通和断开并且向发光元件 48R 供应由电流源 57R 产生的驱动电流。

[0225] 在图 36 的 (A) 中，示出了根据上述所述示例性实施方式的像素 Pix 的操作，而在图 36 的 (B) 中，示出了根据本变形例的像素 PixD 的操作。根据上述所述示例性实施方式的像素 Pix 被配置为改变强度 I，以改变发射强度（强度 × 时间，或者强度与时间的乘积），而根据本变形例的像素 PixD 被配置为改变光发射的时宽，以改变发射强度（强度 × 时间）。

[0226] 图 37 示出了像素 PixD0 至 PixD(N-1) 在一个帧周期 (1F) 内的状态。在一个帧周期 (1F) 的开始处，将第一级像素 PixD0 的状态设置为状态 S0（未上传）。之后，在相关的一个帧周期 (1F) 内，将像素 PixD1 至 PixD(N-1) 依次设置成状态 S0（未上传）。之后，将像素 PixD0 至 PixD(N-1) 的状态从状态 S0（未上传）依次变换成状态 S1（正在上传），并且然后，进一步依次变换成状态 S2（已上传）。在状态 S2（已上传），像素 PixD0 至 PixD(N-1) 分别在根据由此读取强度数据 ID 的周期内发射光。因此，在该周期结束之后，像素 PixD0 至 PixD(N-1) 熄灭 (extinct)。

[0227] 应注意，在该实施例中，驱动部 50D 设置有三个计数器 53R、53G、和 53B，但并不局限于此。例如，可设置一个计数器和脉冲信号生成电路。该一个计数器被配置为保持一直计数。脉冲信号生成电路被配置为生成具有根据其相应的强度数据 IDR、IDG、以及 IDB 的脉冲宽度的脉冲信号。

[0228] 而且，在该实例中，每个像素 Pix 从前一级接收时钟信号 CK、基于时钟信号 CK 生成计数器时钟信号、并且向计数器 55R、55G、和 55B 供应生成的计数器时钟信号。然而，并不局限于此。更确切地，例如，显示驱动部 21 可生成计数器时钟信号。因此，每个像素 Pix 可从前一级接收计数器时钟信号并且可向计数器 55R、55G、和 55B 供应计数器时钟信号。像素 Pix 相对于计数器时钟信号的菊花链式连接也允许将计数器时钟信号的频率设置成独立于时钟信号 CK 的频率。这使得可以在设置发光元件 48R、48G、和 48B 的光发射时间时增强自由度。

[0229] [变形例 1-3]

[0230] 在上述所述示例性实施方式中，像素 Pix 设置有红色 (R)、绿色 (G)、以及蓝色 (B) 三种发光元件 48R、48G、以及 48B，但并不局限于此。而是例如，可设置红色 (R)、绿色 (G)、蓝色 (B)、以及白色 (W) 四种发光元件。而且，如图 38 所示，像素 PixE 可设置有红色 (R)、绿色 (G)、以及蓝色 (B) 中的任一种的一种发光元件。像素 PixE 可包括存储器部 46E、驱动部 50E、发光元件 49、以及控制部 41E。驱动部 50E 可仅包括设置在根据上述所述示例性实施方式的驱动部 50 中的三种系统的一种。而且，存储器部 46E 中的位数可以是根据上述所

述示例性实施方式的存储器部 46 中的位数的三分之一 (1/3)。

[0231] [变形例 1-4]

[0232] 在上述示例性实施方式中,像素 Pix 设置有触发器 42 和 44,但并不局限于此。更确切地,例如,如图 39 所示,可设置缓冲器 71 和 72。在像素 PixF 中,可将数据信号 PS0 输入至缓冲器 71 的输入端子,并且可从其输出端子输出数据信号 PS1。而且,可将数据信号 PDB 输入至缓冲器 72 的输出端子,并且可从其输出端子输出数据信号 PD1。此外,缓冲器 71 和 72 并不是限制性的,并且可采用补偿波形的任何设备

[0233] [变形例 1-5]

[0234] 在上述示例性实施方式中,存储器部 46 被配置为使用 36 位移位寄存器 46B,但并不局限于此。更确切地,例如,图 40 中所示的一种配置是可以的。存储器部 46B 可包括移位寄存器 73、分压器电路 74、以及移位寄存器块 75。移位寄存器 73 可以是将数据信号 PDA 输入至其数据输入端子并且可将与电路 46A 的输出信号输入至其时钟输入端子的 4 位移位寄存器。分压器电路 74 被配置为将四分之一 (1/4) 分频应用于输入信号。可以将与电路 46A 的输出信号输入至分压器电路 74 的输入端子。移位寄存器块 75 可包括四个 9 位移位寄存器。可以将从移位寄存器 73 的相应级输出的四个信号输入至四个移位寄存器。在该配置中,通过移位寄存器 73 串联 / 并联地转换数据信号 PDA 中包括的强度数据 ID (IDR、IDG、以及 IDB),然后,将串联 / 并联转换的强度数据 ID (IDR、IDG、以及 IDB) 存储在移位寄存器块 75 中。在这种情况下,可将强度数据 IDR 存储在移位寄存器块 75 的最后一级附近的部分 PR 中;可将强度数据 IDG 存储在中心附近的部分 PG 中;并且可将强度数据 IDB 存储在第一级附近的部分 PB 中。该配置使得在将强度数据 ID 存储在移位寄存器块 75 中时可以将时钟频率四等分 (1/4)。

[0235] [变形例 1-6]

[0236] 在上述示例性实施方式中,在构成像素 Pix 的块之中,可将除发光元件 48 之外的块集成在一个芯片中,但并不局限于此。例如,可使用 TFT 使除发光元件 48 之外的块形成在显示面板 20 的基板上。

[0237] [变形例 1-7]

[0238] 在上述示例性实施方式中,N 个像素 Pix 是从最高像素 Pix0 至最低像素 Pix(N-1) 垂直地菊花链式连接。然而,并不局限于此。更确切地,例如,参考图 41,在 N 个像素 Pix 之中,M 个像素 Pix 可从第一级像素 Pix0 至像素 (M-1) 为菊花链式连接。显示驱动部 211 可被设置在显示部 301 的上部中。显示驱动部 211 可向 M 个像素 Pix 供应数据信号 PS 和 PD、以及时钟信号 CK。同时,(N-M) 个像素 Pix 可从像素 Pix(M) 至像素 Pix(N-1) 为菊花链式连接。显示驱动部 212 可被设置在显示部 301 的下部中。显示驱动部 212 可向 (N-M) 个像素 Pix 供应数据信号 PS 和 PD、以及时钟信号 CK。

[0239] 此外,在上述示例性实施方式中,菊花链式连接的 N 个像素 Pix 垂直地布置成一直线,但并不局限于此。更确切地,例如,如图 42 所示,菊花链式连接的 N 个像素 Pix 可被布置成使得在显示部 30J 的垂直方向上的中心附近翻转。

[0240] 而且,在上述示例性实施方式中,菊花链式连接的像素 Pix 中的每个驱动一个像素 Pix。然而,并不局限于此。更确切地,例如,如图 43 和图 44 所示,菊花链式连接的像素 Pix 中的每个可驱动多个 (在该实施例中,两个) 像素 Pix。在该实施例中,菊花链式连接

的像素 Pix (例如, Pix0) 中的每个可驱动菊花链式连接的后一级像素 Pix (例如, Pix1) 和与菊花链连接的后一级像素 Pix 分离的另一像素 Spix (例如, SPix0)。如图 43 所示, 在显示面板 20K 中, 一系列的像素 Pix 与一系列的像素 Spix 可被布置在同一直线上。如图 44 所示, 在显示面板 20L 中, 一系列的像素 Pix 与一系列的像素 Spix 可在彼此相邻的直线上。例如, 在这些配置中, 在像素 Spix 中, 输出端子 PSOUT、PDOUT、以及 CKOUT 可以处于高阻抗状态, 从而防止输出数据信号 PS 和 PD、以及时钟信号 CK。

[0241] 此外, 在上述示例性实施方式中, 菊花链式连接的像素 Pix 垂直地布置成一直线。然而, 并不局限于此。更确切地, 例如, 如图 45 所示, 菊花链连接的像素 Pix 可被水平地布置成一直线。

[0242] <2. 第二实施方式 >

[0243] 接着, 将对根据第二实施方式的显示设备 2 进行描述。本实施方式涉及对菊花链式连接的 N 个像素 PixP 的地址 ADR 的分配, 以允许每个像素 PixP 基于地址 ADR 获得关于有关像素 PixP 的强度数据 ID。应注意, 由相同参考标号表示与根据上述所述第一实施方式的显示设备 1 中的部件大致相同的组成部件, 并且将适当地省去与其相关的描述。

[0244] 如图 1 所示, 显示设备 2 可包括显示面板 90。显示面板 90 可包括显示部 80, 显示部 80 包括菊花链式连接的 N 个像素 PixP。

[0245] 图 46 示出了像素 PixP 的一种配置实例。像素 PixP 可包括控制部 81 和触发器 82。应注意, 在下文中, 为便于说明, 将使用菊花链连接的像素 PixP 的一列中的第一级像素 PixP0 进行描述; 然而, 同样可适用于其他像素 PixP1 至 PixP(N-1)。

[0246] 控制部 81 被配置为获得像素 PixP0 的地址 ADR, 以保持获得的地址 ADR, 并且基于数据信号 PS0 和 PD0、以及时钟信号 CK 生成数据信号 PDC 和信号 CKEN。具体地, 如下所述, 控制部 81 可基于数据信号 PD0 的部分 DSTART 中包括的数据 NOP 获得地址 ADR、可使用通过从数据 NOP 的值中减去 1 而获得的值替换数据 NOP、并且可输出由此获得的值作为数据信号 PDC。因此, 如下所述, 控制部 81 可基于地址 ADR 和数据信号 PS0 生成时钟 CKEN 并且可从数据信号 PD0 中获得关于有关像素 PixP0 的强度数据 ID。此外, 与根据上述所述第一实施方式的控制部 41 相似, 控制部 81 可具有向驱动部 50 供应控制信号的功能。

[0247] 触发器 82 被配置为基于时钟信号 CK0 对数据信号 PS0 进行采样并且输出采样结果作为数据信号 PS1。触发器 82 被配置为基于时钟信号 CK0 对数据信号 PDC 进行采样并且输出采样结果作为数据信号 PD1。例如, 与根据上述所述第一实施方式的触发器 42 等相似, 触发器 82 可由两个 D 型触发电路配置成。

[0248] 图 47 示出了一个帧周期 (1F) 内的被输入至第一级像素 PixP0 的信号的一种实例, 其中, (A) 指示时钟信号 CK 的波形, (B) 指示数据信号 PS 的波形, 并且 (C) 指示数据信号 PD 的波形。该系列的数据信号 PD 可由两个部分 DSTART 和 DDATA 构成。

[0249] 部分 DSTART 是所谓的报头部分并且可包括标记 RST 和数据 NOP。仅在部分 DSTART 中, 可将标记 RST 设置为“1”。数据 NOP 可指示通过从菊花链式连接的像素 PixP 的个数 N 中减去 1 而获得的数值 (N-1)。而且, 数据 NOP 在每次经过像素 PixP 时可减少 1。

[0250] 部分 DDATA 可由对应于相应的菊花链式连接的 N 个像素 PixP 的 N 个像素包 PCT 构成。每个像素包 PCT 可包括标记 RST 和强度数据 ID。在部分 DDATA 中, 可将标记 RST 设置为“0”。例如, 强度数据 IDR、IDG、以及 IDB 分别可以是 12 位码。应注意, 在该实例中, 为

便于描述,假设强度数据 IDR、IDG、以及 IDB 分别是 1 位数据。

[0251] 图 48 示意性地示出了获得每个像素 PixP 中的地址 ADR 的操作。将图 47 中所示的数据信号 PS 和 PD、以及时钟信号 CK 输入至第一级像素 PixP0。然后,首先,每个像素 PixP 均基于数据信号 PD 中的部分 START 获得地址 ADR。具体地,第一级像素 PixP0 从输入的数据信号 PD0 的部分 START 中获得数据 NOP 并且允许将数据 NOP 的值 (N-1) 用作地址 ADR。然后,像素 PixP0 使用从值 (N-1) 中减去 1 而获得的值 (N-2) 替换数据信号 PD0 的数据 NOP 并且输出替换值 (N-2) 作为数据信号 PD1。同样,下一级像素 PixP1 从由前一级像素 PixP0 供应的数据信号 PD1 的部分 START 中获得数据 NOP 并且允许将数据 NOP 的值 (N-2) 用作地址 ADR。然后,像素 PixP1 使用通过从值 (N-2) 中减去 1 而获得的值 (N-3) 替换数据信号 PD1 的数据 NOP 并且输出替换值 (N-3) 作为数据信号 PD1。同样适用于随后的像素 PixP2 至 PixP(N-2)。因此,最后一级像素 PixP(N-1) 从由前一级像素 PixP(N-2) 供应的数据信号 PD(N-2) 的部分 START 中获得数据 NOP 并且允许将数据 NOP 的数据 0(零)用作地址 ADR。

[0252] 图 49 示意性地示出了获得每个像素 PixP 中的强度数据的操作。每个像素 PixP 对数据信号 PS 中的脉冲数进行计数。当计数值 CNT 变为等于通过将 2 加到有关像素 PixP 的地址 ADR 的值中而获得的值 (ADR+2 或者 ADR 与 2 的和) 时,每个像素 PixP 从数据信号 PD 中获得强度数据 ID。具体地,例如,参考图 49,当数据信号 PS(N-1) 的脉冲的计数值 CNT 变为 2 时,最后一级像素 PixP(N-1) 从数据信号 PD(N-1) 中获得强度数据 ID。换言之,因为像素 PixP(N-1) 的地址 ADR 是 0(零),所以当计数值 CNT 变为等于通过将 2 加到地址 ADR 的值中而获得的值 (即,2) 时,像素 PixP(N-1) 从数据信号 PD(N-1) 中获得强度数据 ID。同样,例如,参考图 49,当数据信号 PS0 的脉冲的计数值 CNT 变为 (N+1) 时,第一级像素 PixP0 从数据信号 PD0 中获得强度数据 ID。换言之,因为像素 PixP0 的地址 ADR 是 (N-1),所以当计数值 CNT 变为等于通过将 2 加到地址 ADR 的值中而获得的值 (即,N+1) 时,像素 PixP0 从数据信号 PD0 中获得强度数据 ID。

[0253] 以这种方式,每个像素 PixP 依次获得强度数据 ID,从最后一级像素 PixP(N-1) 开始。具体地,例如,最后一级像素 PixP(N-1) 获得关于像素 PixP(N-1) 的强度数据 ID;接着,前一级像素 PixP(N-2) 获得关于像素 PixP(N-2) 的强度数据 ID。同样,像素 PixP(N-2) 至 PixP0 按照此顺序获得强度数据 ID。因此,像素 PixP 利用根据由此获得的强度数据 ID 的相应发射强度发射光。

[0254] 因此,在显示设备 2 中,每个像素 PixP 被分配有地址 ADR。因此,可以增强将强度数据 ID 传输至每个像素 PixP 的自由度。换言之,例如,在根据上述第一实施方式的显示设备 1 中,在多个菊花链式连接的像素 Pix 的第一级像素 Pix 开始,依次读取强度数据 ID。另一方面,在根据本实施方式的显示设备 2 中,每个像素 PixP 被分配有地址 ADR。因此,通过适当地改变分配地址 ADR 的方式可以改变像素 PixP 读取强度数据 ID 的顺序。

[0255] 如上所述,在本实施方式中,每个像素被分配有地址。因此,可以增强将强度数据传输至每个像素的自由度。

[0256] [变形例 2-1]

[0257] 在上述示例性实施方式中,假设数据 NOP 在每次经过像素 PixP 时减少 1。然而,并不局限于此。更确切地,例如,可将输入至第一级像素 PixP0 的数据信号 PD 中的数据 NOP 设置为“0”,并且数据 NOP 在每次经过像素 PixP 时可增加 1。在这种情况下,从第一级像素



PixP0 开始,每个像素 PixP 可依次获得强度数据 ID。具体地,例如,第一级像素 PixP0 获得关于像素 PixP0 的强度数据 ID;接着,下一级像素 PixP1 获得关于像素 PixP1 的强度数据 ID。同样,像素 PixP2 至 PixP(N-1) 按照此顺序获得强度数据 ID。换言之,可以按照与上述示例性实施方式的顺序的相反顺序读取强度数据 ID。

[0258] [变形例 2-2]

[0259] 根据上述第一实施方式的显示设备 1 的变形例 1-1 至 1-7 可适用于根据上述示例性实施方式的显示设备 2。

[0260] 尽管通过给出示例性实施方式和变形例进行了描述,然而,本技术的内容并不局限于上述所述示例性实施方式,并且可以各种方式进行修改。

[0261] 例如,在上述示例性实施方式中,像素 Pix 相对于数据信号 PS 和 PD 为菊花链式连接并且还相对于时钟信号 CK 也为菊花链式连接。然而,并不局限于此。更确切地,例如,如图 50 所示,像素 Pix 可仅相对于数据信号 PS 和 PD 为菊花链式连接。在这种情况下,例如,可通过全局配线将时钟信号 CK 供应至每个像素 Pix。

[0262] 而且,例如,在上述示例性实施方式等中,使用 LED 作为显示元件,但并不局限于此。更确切地,可使用有机 EL 元件作为显示元件。可替代地,如图 51 所示,可以使用液晶元件作为显示元件。像素 PixN 可包括液晶元件 88R、88G、和 88B、以及驱动部 50N。驱动部 50N 被配置为驱动液晶元件 88R、88G、和 88B。DAC 52R、52G、和 52B 的输出端子可分别连接至液晶元件 88R、88G、和 88B 的一端。可将电压 Vcom 供应至液晶元件 88R、88G、和 88B 的另一端。

[0263] 此外,在上述示例性实施方式等中,可将本技术应用于电视设备,但并不局限于此。可将本技术应用于被配置为显示图像的各种装置。具体地,例如,可将本技术应用于安装在足球场、棒球场等内的大尺寸显示设备。

[0264] 应注意,本技术可具有下列配置。

[0265] (1) 一种显示面板,包括:

[0266] 多个第一单位像素,分别包括:第一数据输入端子、第一数据输出端子、显示元件、以及第一波形整形部,显示元件被配置为基于被输入至第一数据输入端子的第一数据执行显示,并且第一波形整形部设置在自第一数据输入端子至第一数据输出端子的信号路径上。

[0267] (2) 根据 (1) 所述的显示面板,进一步包括驱动部,

[0268] 其中,多个第一单位像素中的一个第一单位像素的第一数据输入端子连接至另一第一单位像素的第一数据输出端子;并且

[0269] 驱动部被配置为将第一数据供应至多个第一单位像素中的第一级第一单位像素。

[0270] (3) 根据 (2) 所述的显示面板,

[0271] 其中,多个第一单位像素分别包括:

[0272] 第一时钟输入端子;

[0273] 第一时钟输出端子;以及

[0274] 第一缓冲器,设置在自第一时钟输入端子至第一时钟输出端子的第一时钟信号路径上。

[0275] (4) 根据 (3) 所述的显示面板,

- [0276] 其中,多个第一单位像素分别进一步包括:
- [0277] 第二时钟输入端子;
- [0278] 第二时钟输出端子;以及
- [0279] 第二缓冲器,设置在自第二时钟输入端子至第二时钟输出端子的第二时钟信号路径上;并且
- [0280] 第一时钟与第二时钟的信号电平彼此相反,第一时钟被输入至第一时钟输入端子,并且第二时钟被输入至第二时钟输入端子。
- [0281] (5) 根据(2)所述的显示面板,
- [0282] 其中,多个第一单位像素分别进一步包括:
- [0283] 第一时钟输入端子;
- [0284] 第二时钟输入端子;
- [0285] 第一时钟输出端子,连接至后一级第一单位像素中的第一时钟输入端子;
- [0286] 第二时钟输出端子,连接至后一级第一单位像素中的第二时钟输入端子;
- [0287] 第一逆变器,设置在从第一时钟输入端子至第二时钟输出端子的第一时钟信号路径上;以及
- [0288] 第二逆变器,设置在从第二时钟输入端子至第一时钟输出端子的第二时钟信号路径上。
- [0289] (6) 根据(4)或(5)所述的显示面板,
- [0290] 其中,锁存电路插入在第一时钟信号路径与第二时钟信号路径之间。
- [0291] (7) 根据(2)至(6)中任一项所述的显示面板,
- [0292] 其中,多个第一单位像素分别包括:
- [0293] 第二数据输入端子;
- [0294] 第二数据输出端子;以及
- [0295] 第二波形整形部,设置在从第二数据输入端子至第二数据输出端子的信号路径上;并且
- [0296] 第二数据包括用于区别每个第一单位像素的第一数据中的强度数据的数据部分,第二数据输入至第二数据输入端子。
- [0297] (8) 根据(2)至(7)中任一项所述的显示面板,进一步包括第二单位像素,第二单位像素连接至多个第一单位像素中的一个第一单位像素中的第一输出端子。
- [0298] (9) 根据(1)至(8)中任一项所述的显示面板,
- [0299] 其中,第一数据包括限定显示元件中的发射强度的数据;
- [0300] 多个第一单位像素分别进一步包括存储强度数据的存储器部;并且
- [0301] 显示元件被配置为利用根据存储在存储器部中的强度数据的强度执行显示。
- [0302] (10) 根据(9)所述的显示面板,
- [0303] 其中,多个第一单位像素分别进一步包括脉冲生成部,脉冲生成部被配置为生成具有根据存储在存储器部中的强度数据的脉冲宽度的脉冲信号;并且
- [0304] 显示元件被配置为基于脉冲信号执行显示。
- [0305] (11) 根据(10)所述的显示面板,
- [0306] 其中,脉冲生成部被配置为使用计数器。

- [0307] (12) 根据 (10) 所述的显示面板，
- [0308] 其中，第一波形整形部、存储器部、以及脉冲生成部构成用于每个第一单位像素的芯片。
- [0309] (13) 根据 (9) 所述的显示面板，
- [0310] 其中，多个第一单位像素分别进一步包括转换部，转换部被配置为将存储在存储器部中的强度数据进行 D/A 转换；并且
- [0311] 显示元件被配置为基于 D/A 转换的强度数据执行显示。
- [0312] (14) 根据 (9) 至 (13) 中任一项所述的显示面板，
- [0313] 其中，第一数据包括标记，第一数据被输入至一个第一单位像素中，并且标记指示在多个第一单位像素中的布置在一个第一单位像素之前的第一单位像素中是否已读取强度数据；并且
- [0314] 多个第一单位像素分别被配置为基于标记从第一数据中包括的关于多个第一单位像素的强度数据中辨别出关于相关第一单位像素的强度数据。
- [0315] (15) 根据 (9) 至 (13) 中任一项所述的显示面板，
- [0316] 其中，多个第一单位像素分别被分配有地址；并且
- [0317] 多个第一单位像素分别被配置为基于地址从第一数据中包括的关于多个第一单位像素的强度数据中辨别出关于相关第一单位像素的强度数据。
- [0318] (16) 根据 (1) 至 (15) 中任一项所述的显示面板，
- [0319] 其中，第一波形整形部是触发器。
- [0320] (17) 根据 (1) 至 (15) 中任一项所述的显示面板，
- [0321] 其中，第一波形整形部是缓冲器。
- [0322] (18) 根据 (1) 至 (17) 中任一项所述的显示面板，
- [0323] 其中，多个第一单位像素分别包括多个显示元件；并且
- [0324] 多个显示元件被配置为以彼此不同的颜色执行显示。
- [0325] (19) 根据 (1) 至 (18) 中任一项所述的显示面板，
- [0326] 其中，显示元件是 LED 显示元件。
- [0327] (20) 一种像素芯片，包括：
- [0328] 第一数据输入端子；
- [0329] 第一数据输出端子；以及
- [0330] 第一波形整形部，设置在从第一数据输入端子至第一数据输出端子的信号路径上。
- [0331] (21) 一种电子装置，包括：
- [0332] 显示面板；以及
- [0333] 控制部，被配置为对显示面板执行操作控制；
- [0334] 其中，显示面板包括：
- [0335] 多个第一单位像素，分别包括：第一数据输入端子、第一数据输出端子、显示元件、以及第一波形整形部，显示元件被配置为基于输入至第一数据输入端子的第一数据执行显示，并且第一波形整形部设置在从第一数据输入端子至第一数据输出端子的信号路径上。
- [0336] 本申请要求保护于 2013 年 1 月 11 日提交的日本在先专利申请 JP2013-3646 的权

益,通过引用将其全部内容结合在此。

[0337] 本领域技术人员应当理解的是,可根据设计需求和其他因素做出各种变形、组合、子组合、以及改变,只要它们在所附权利要求或者其等同物的范围内。

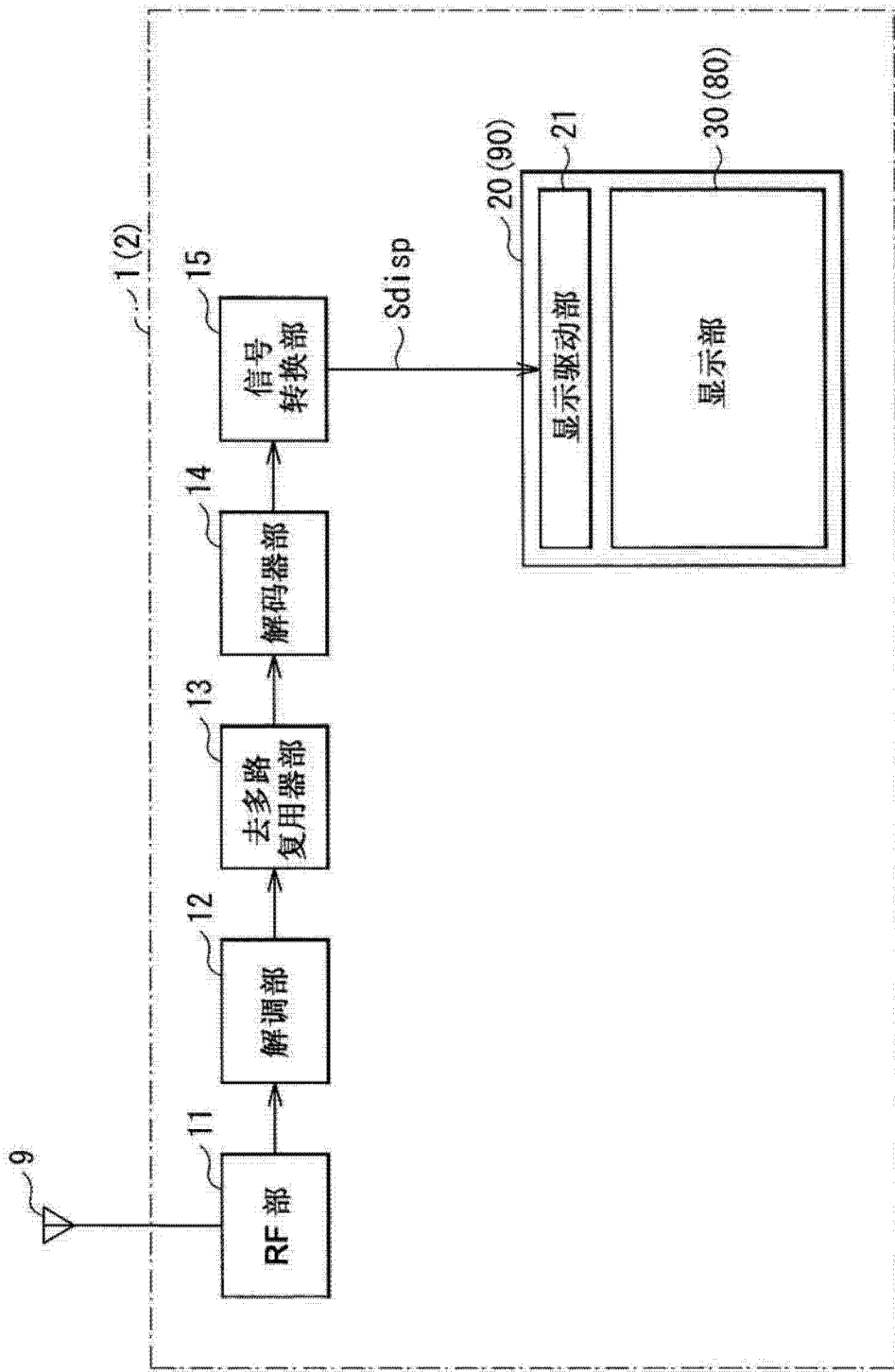


图 1

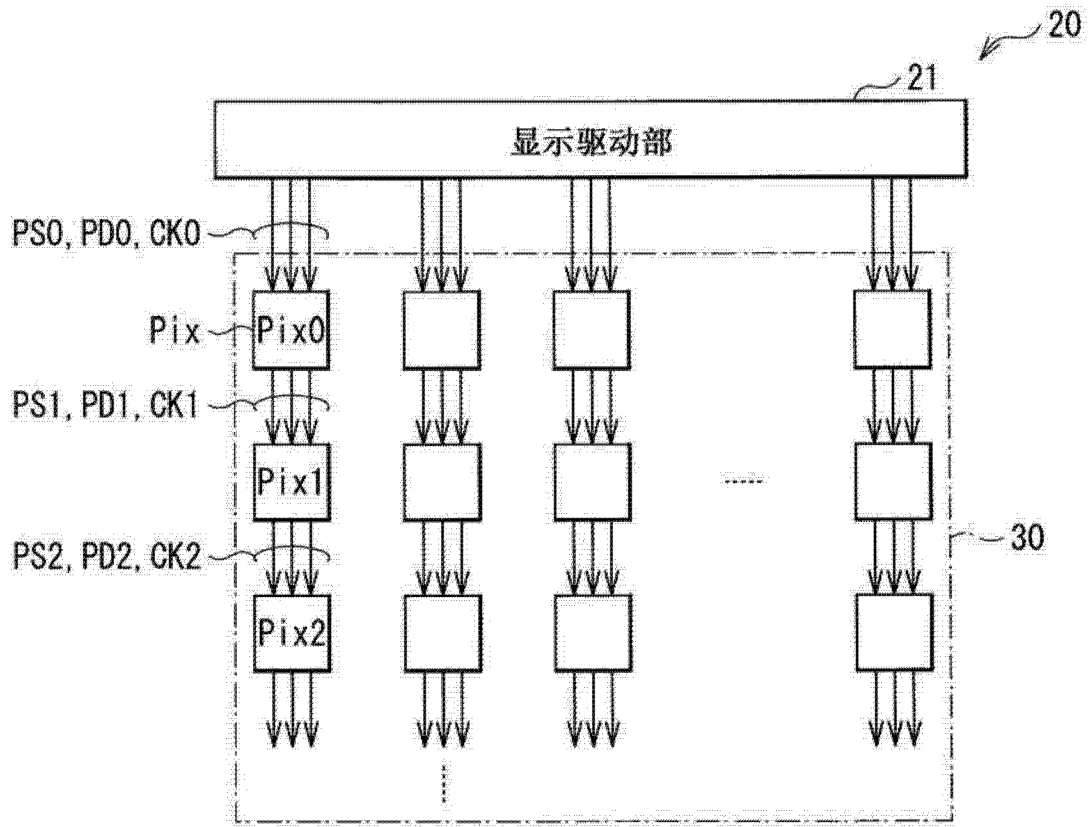


图 2

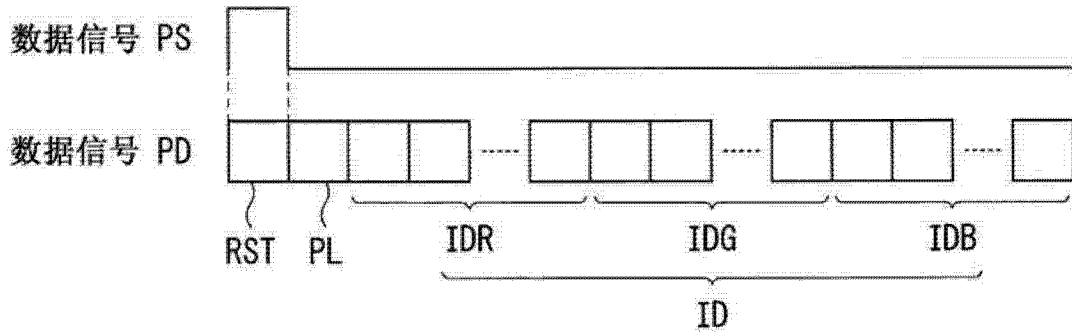


图 3



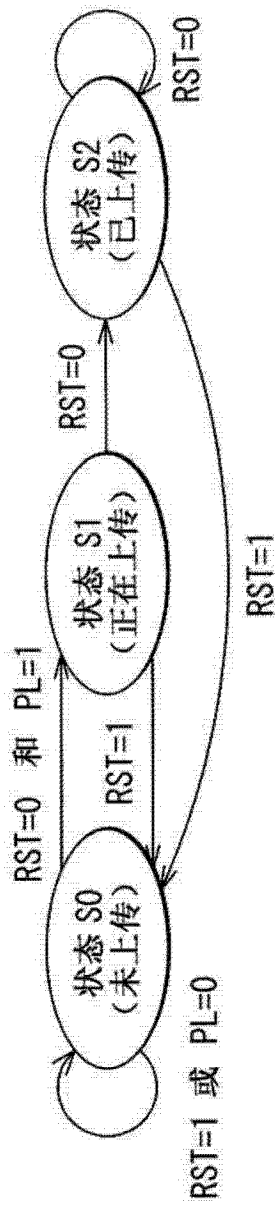


图 5

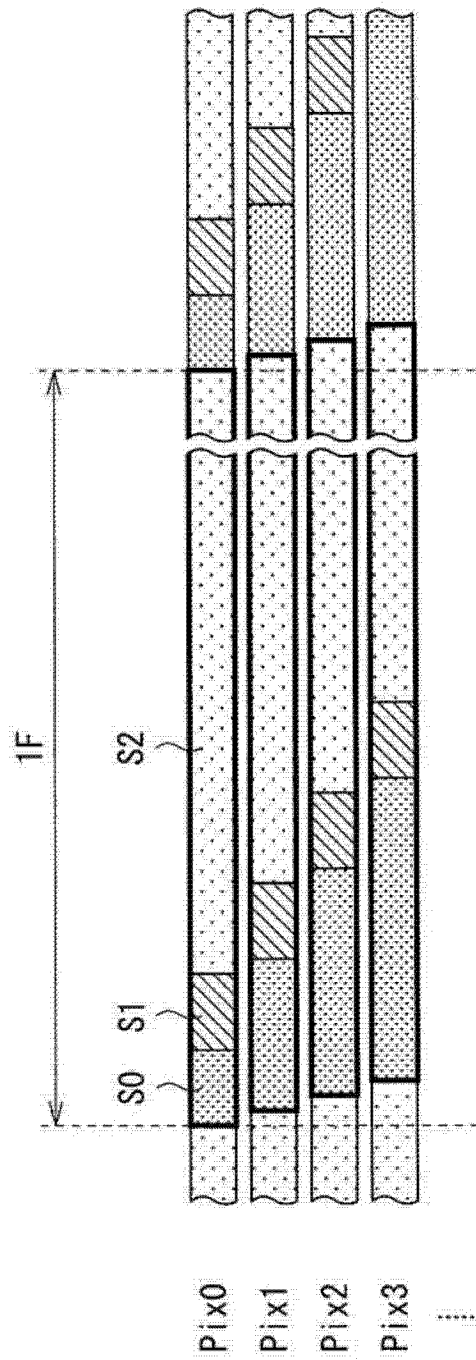


图 6



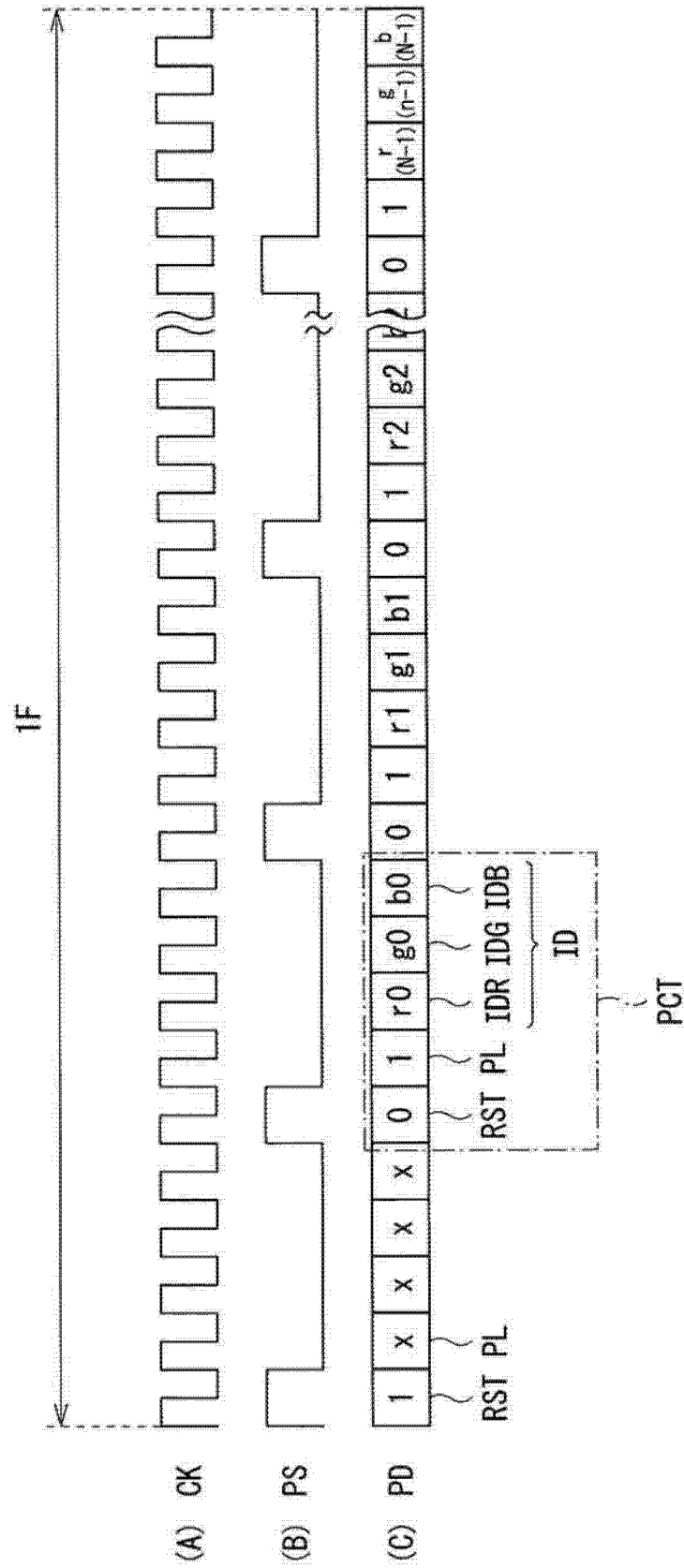


图 7

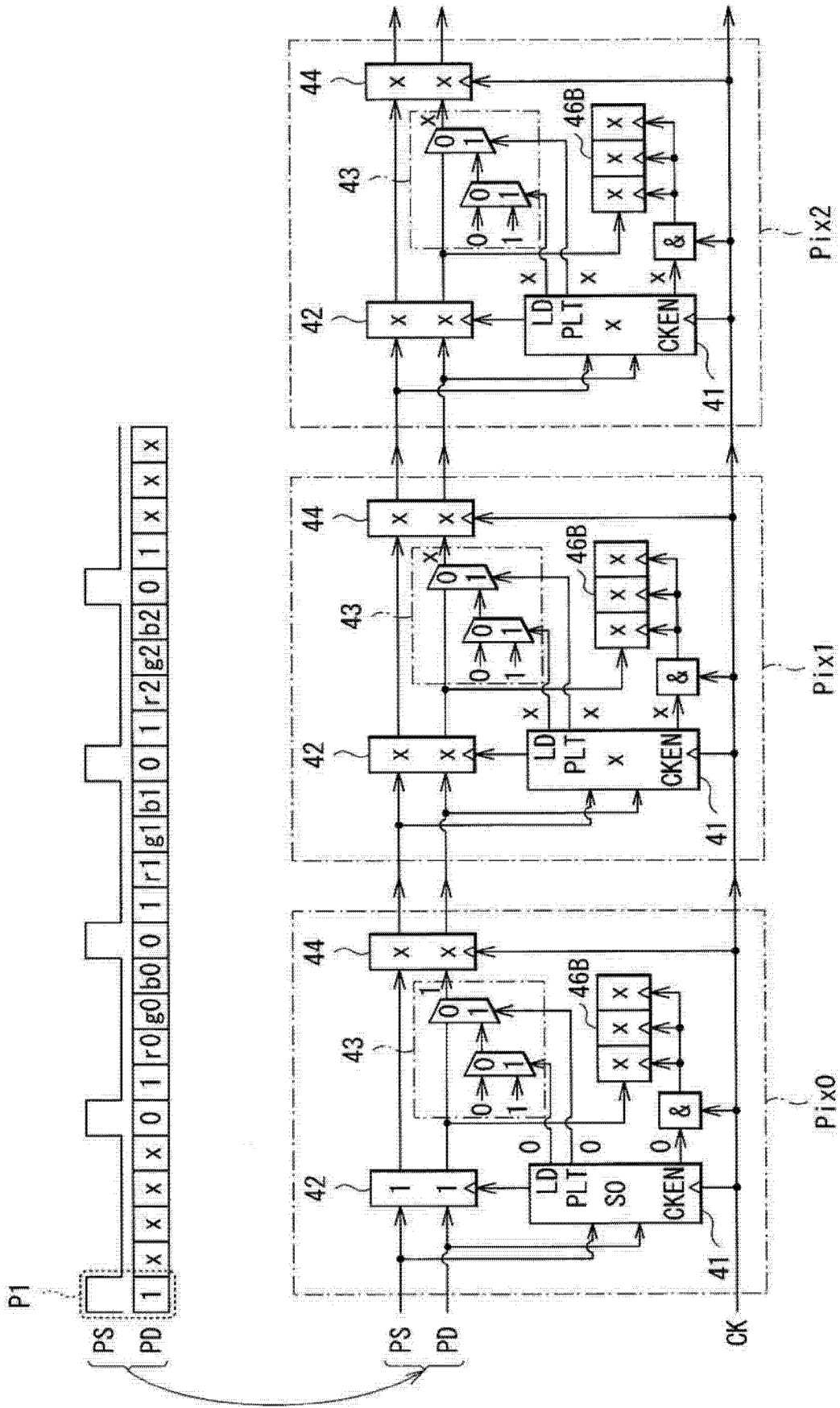


图 8

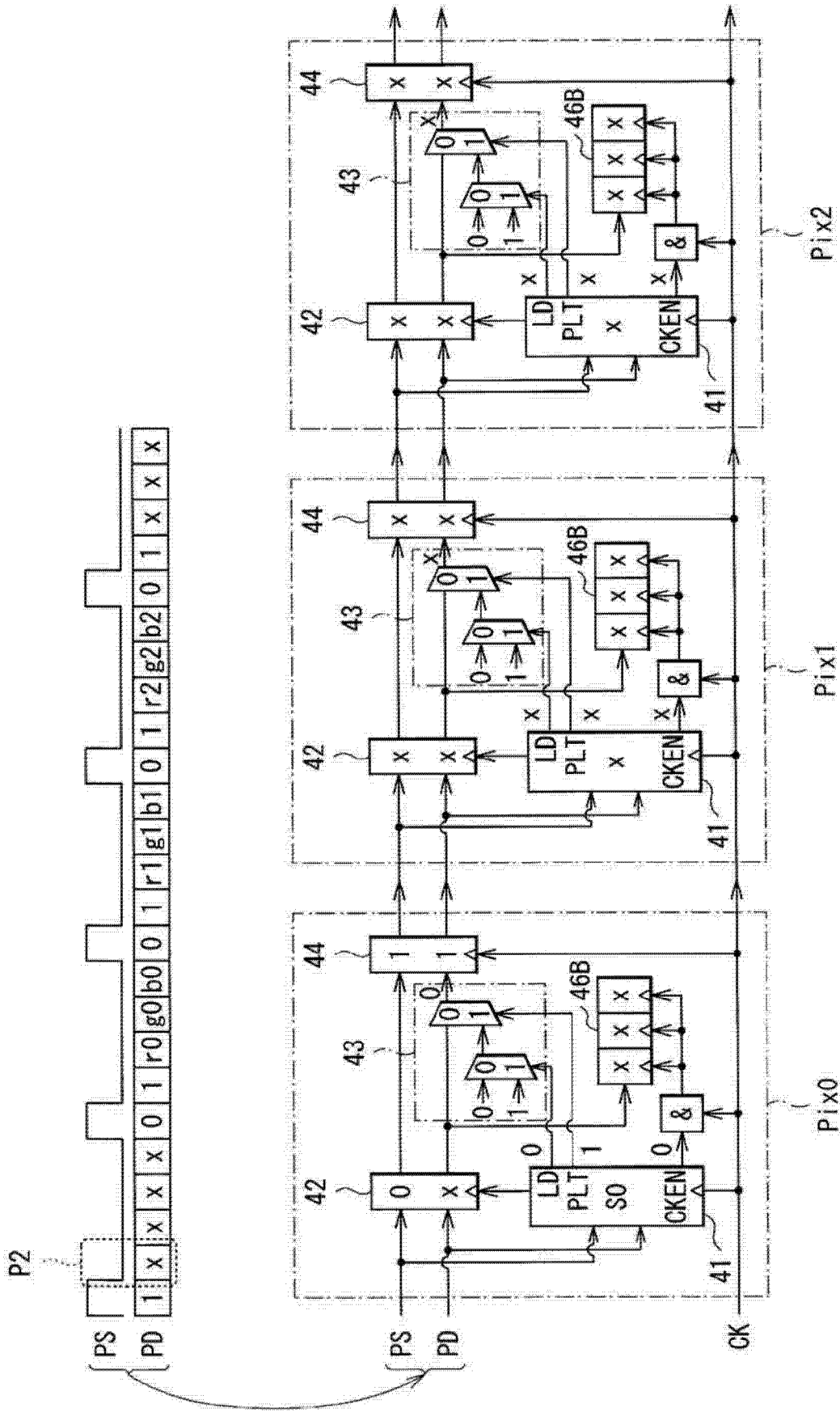


图 9

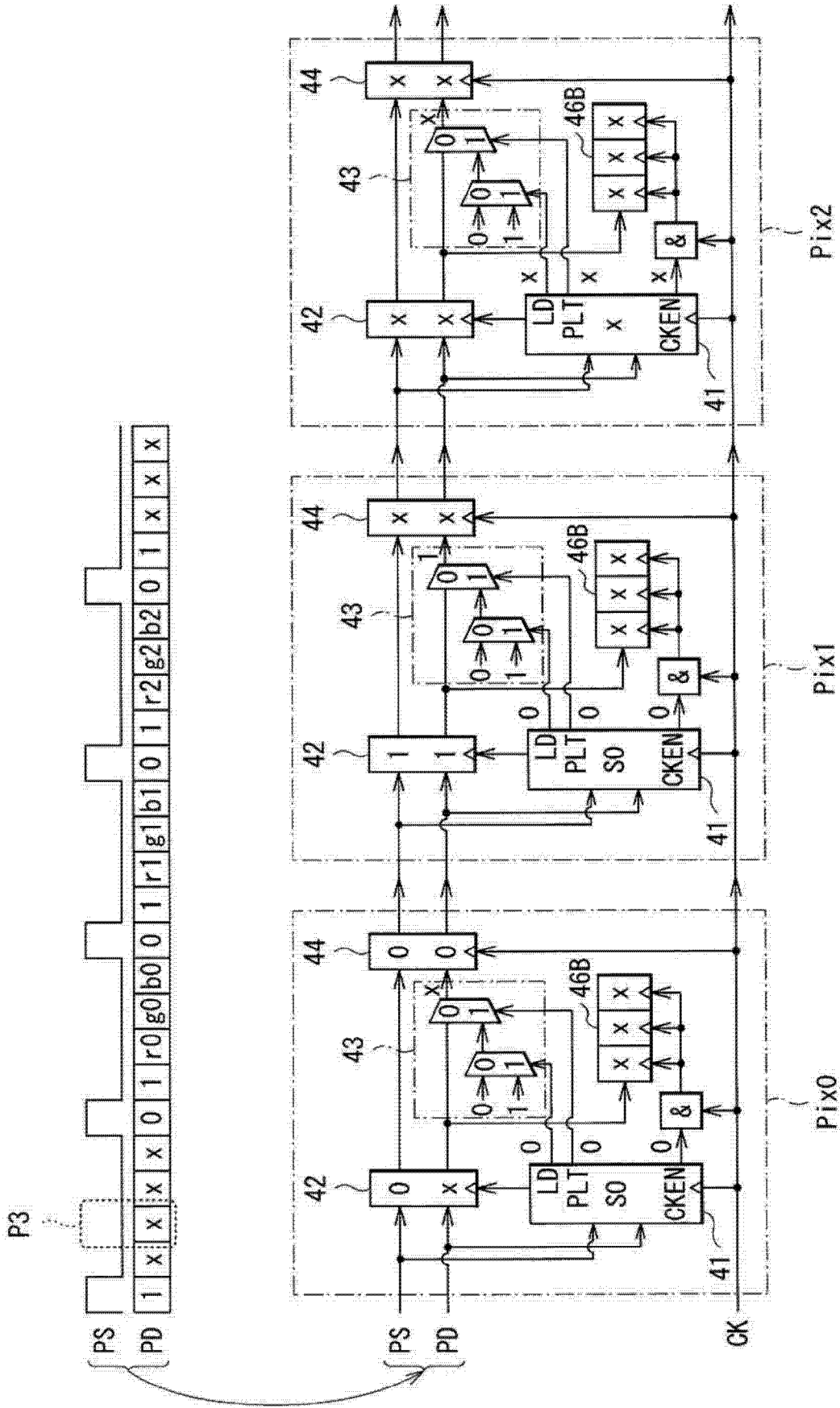


图 10

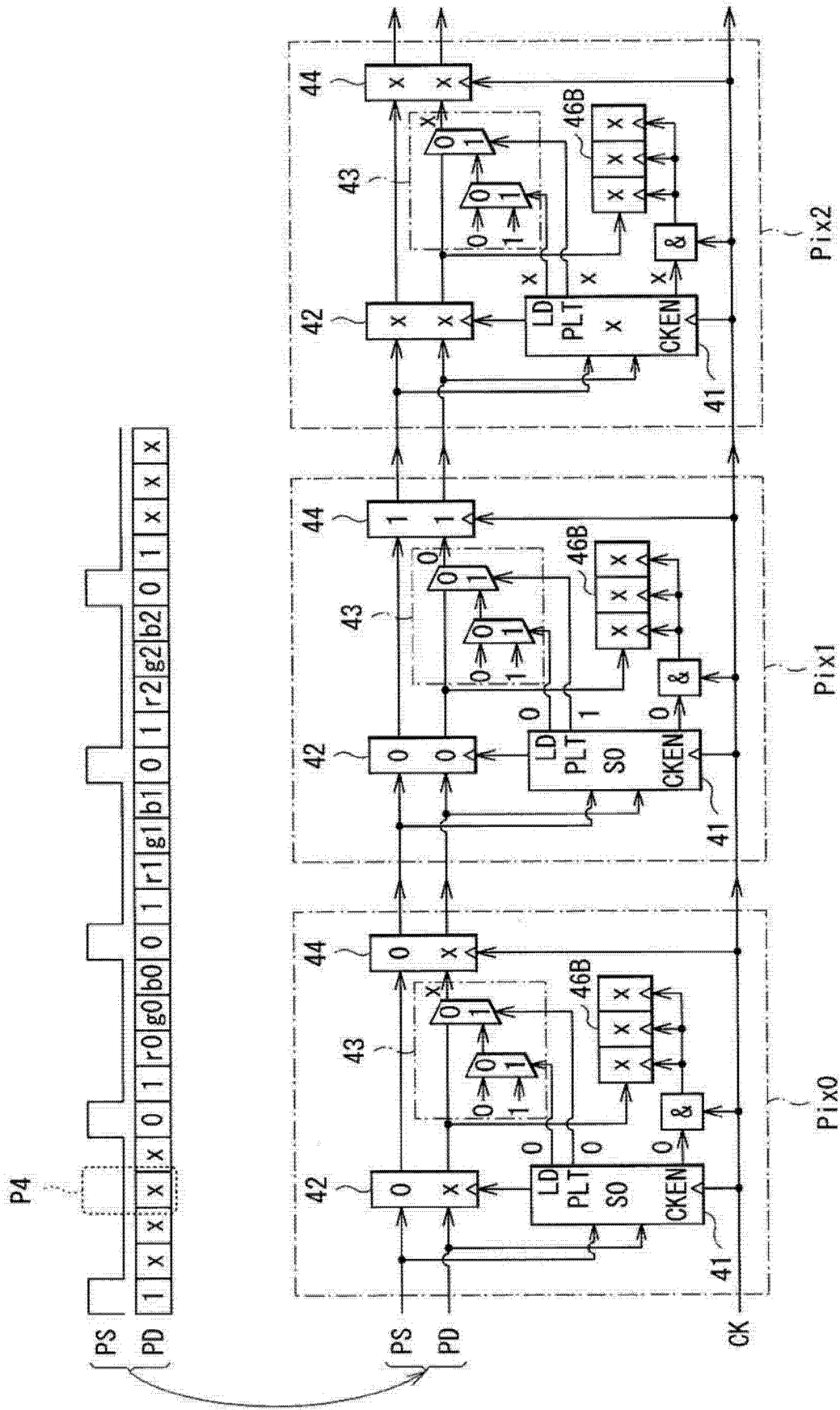


图 11

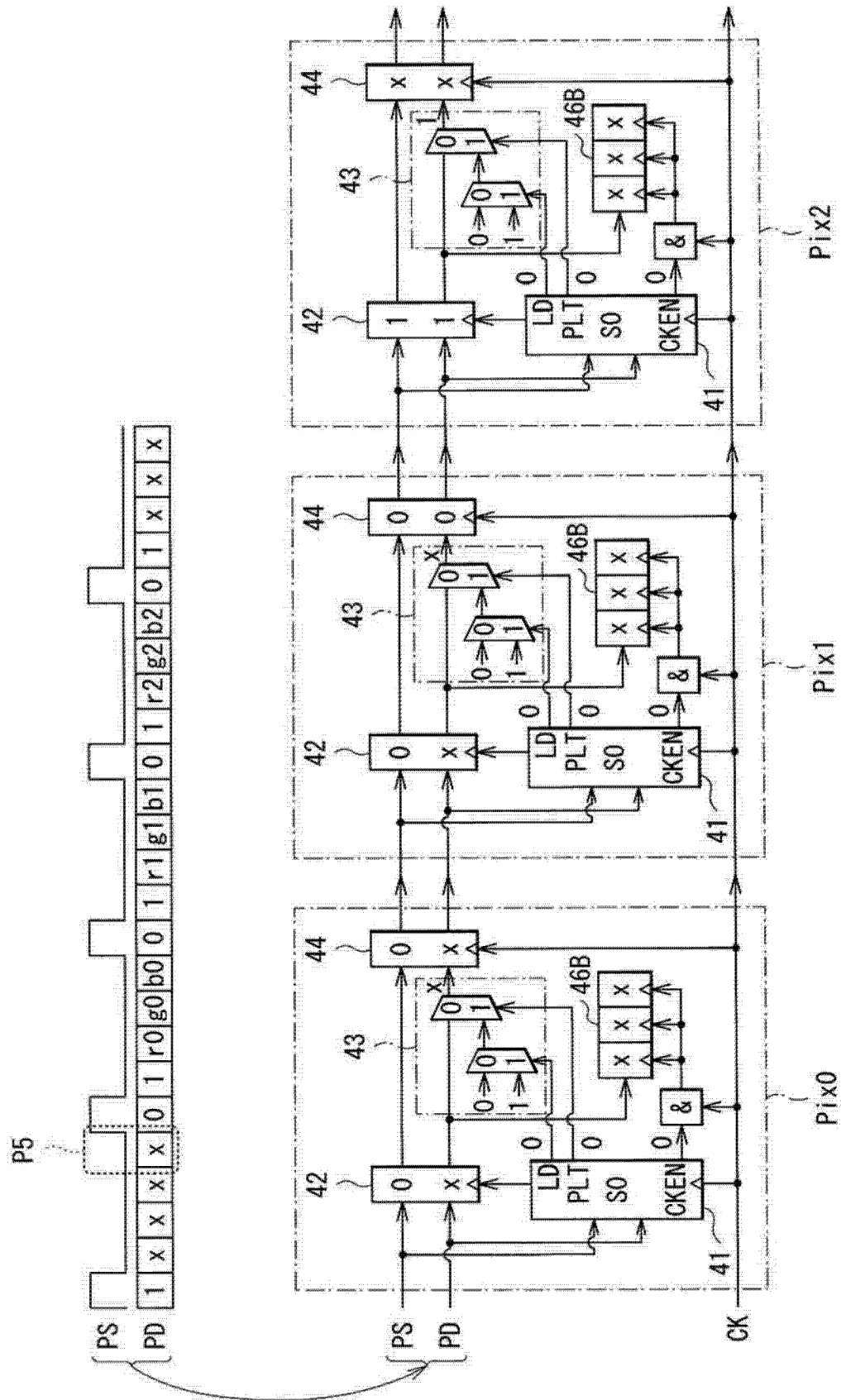


图 12

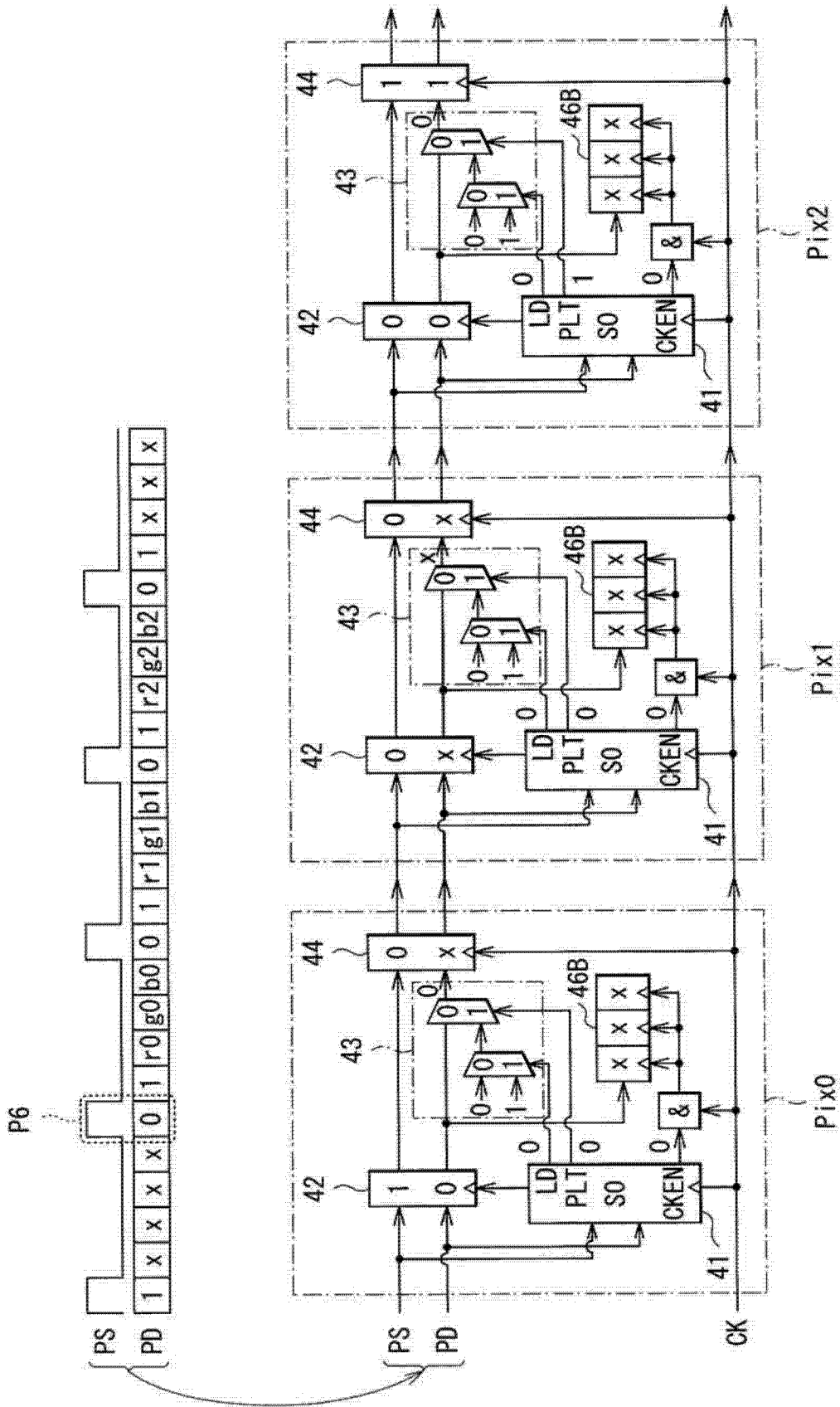


图 13





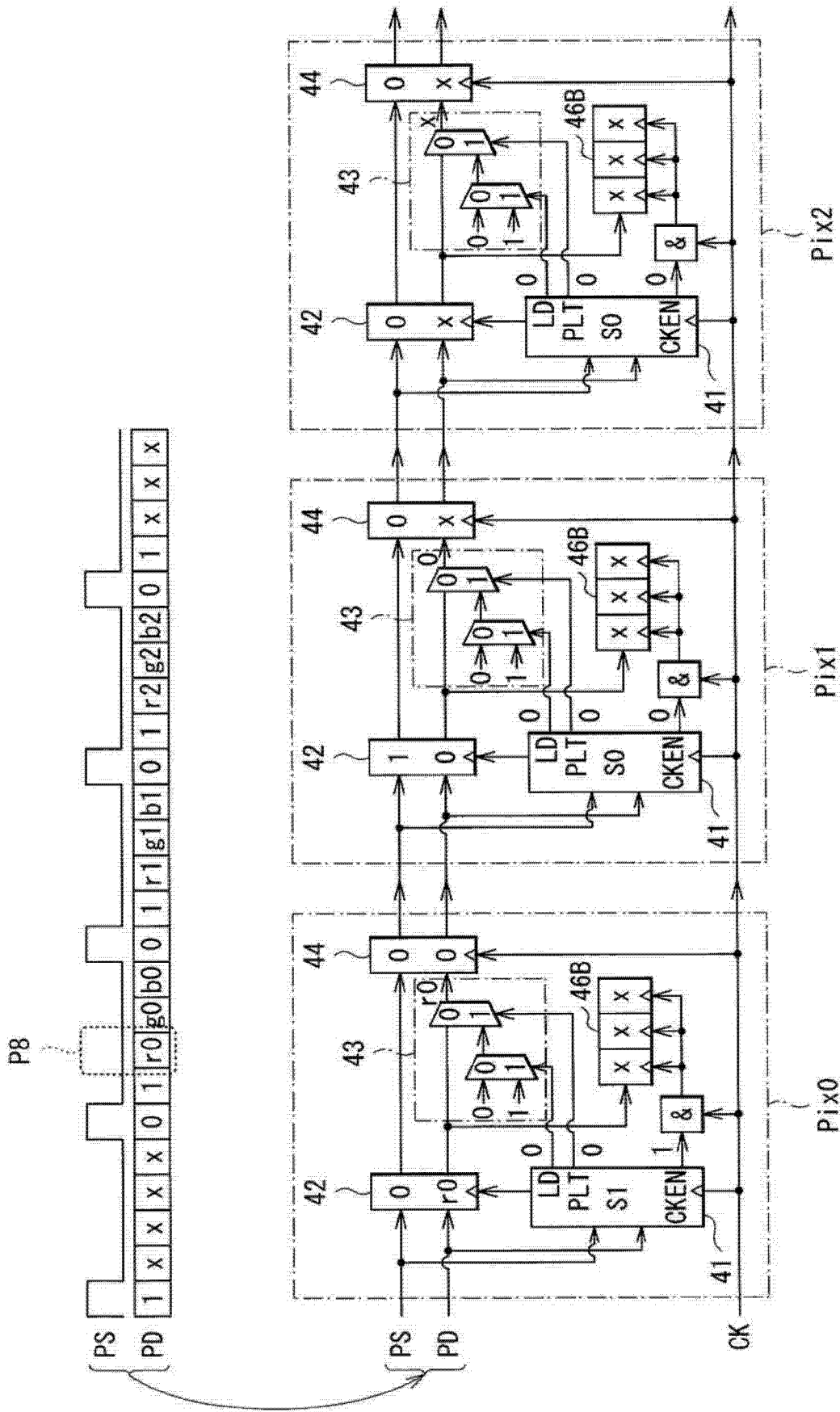


图 15

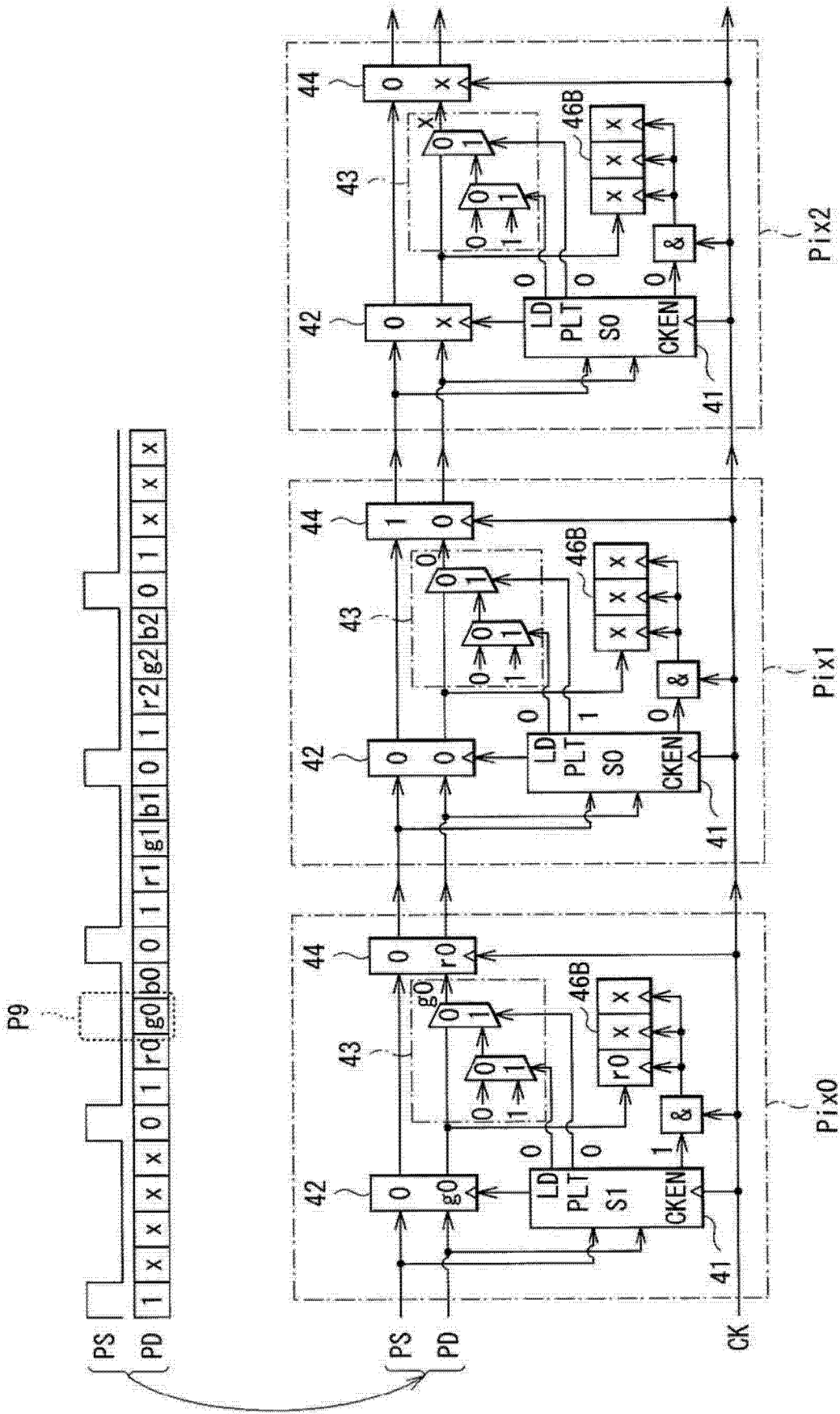


图 16

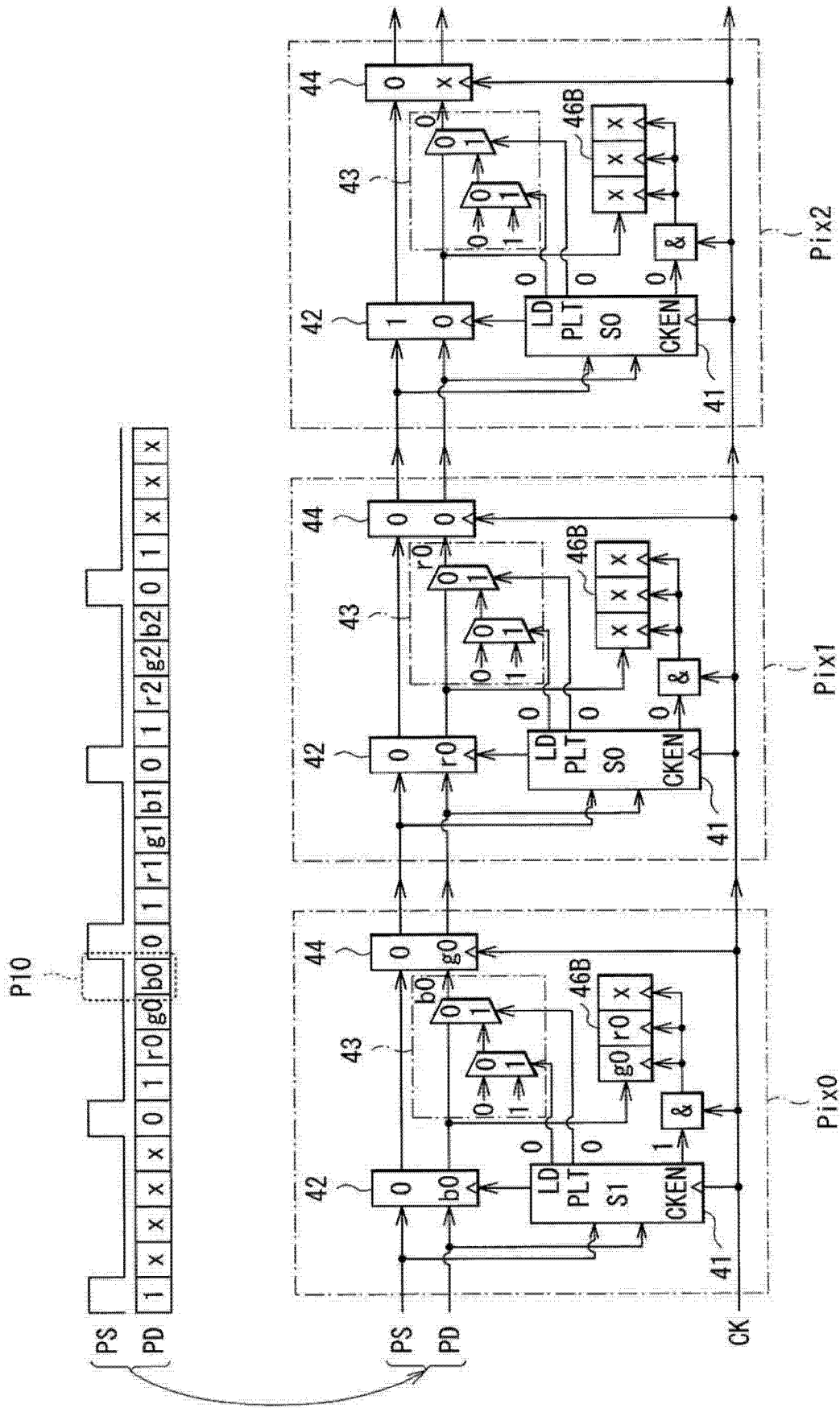


图 17



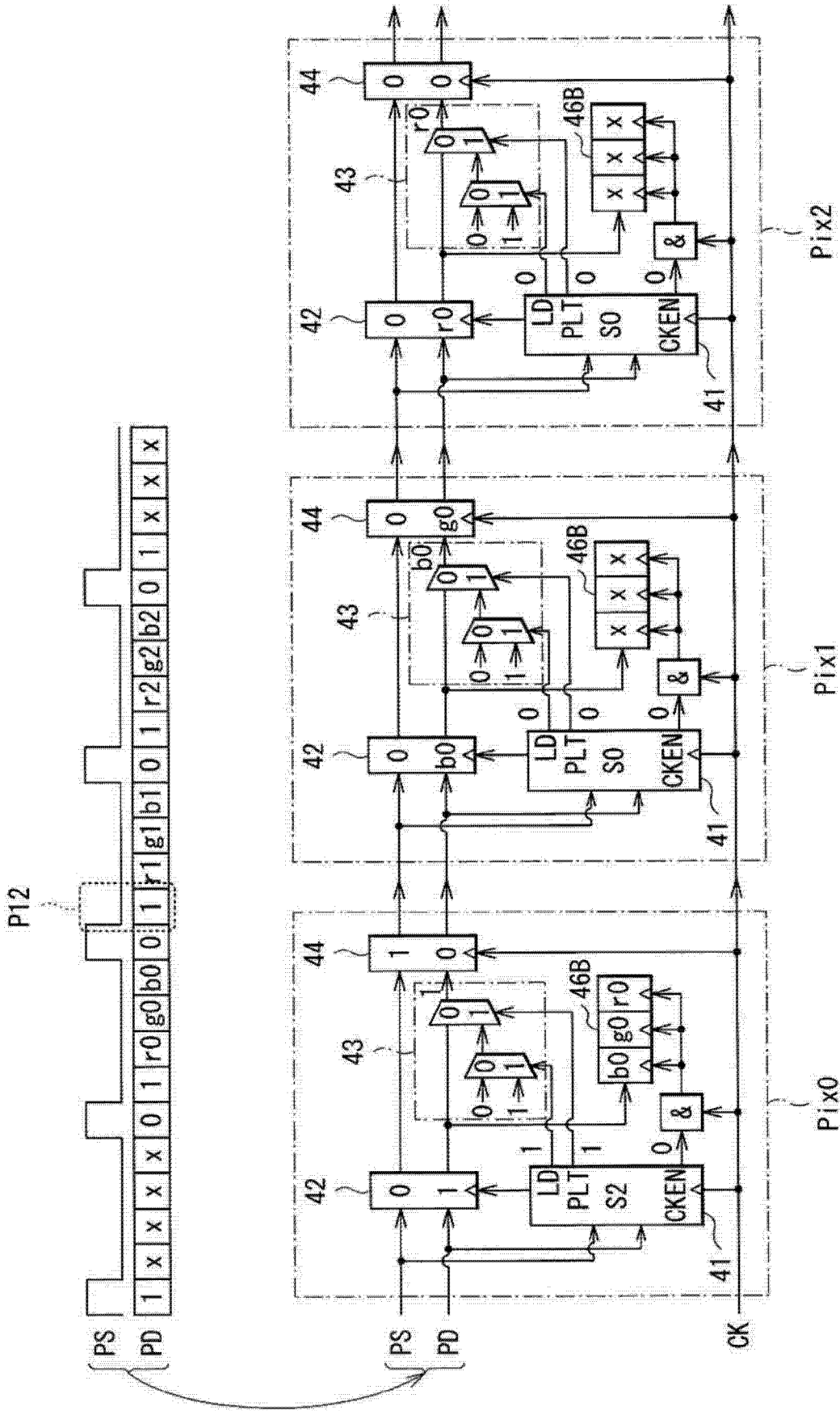


图 19

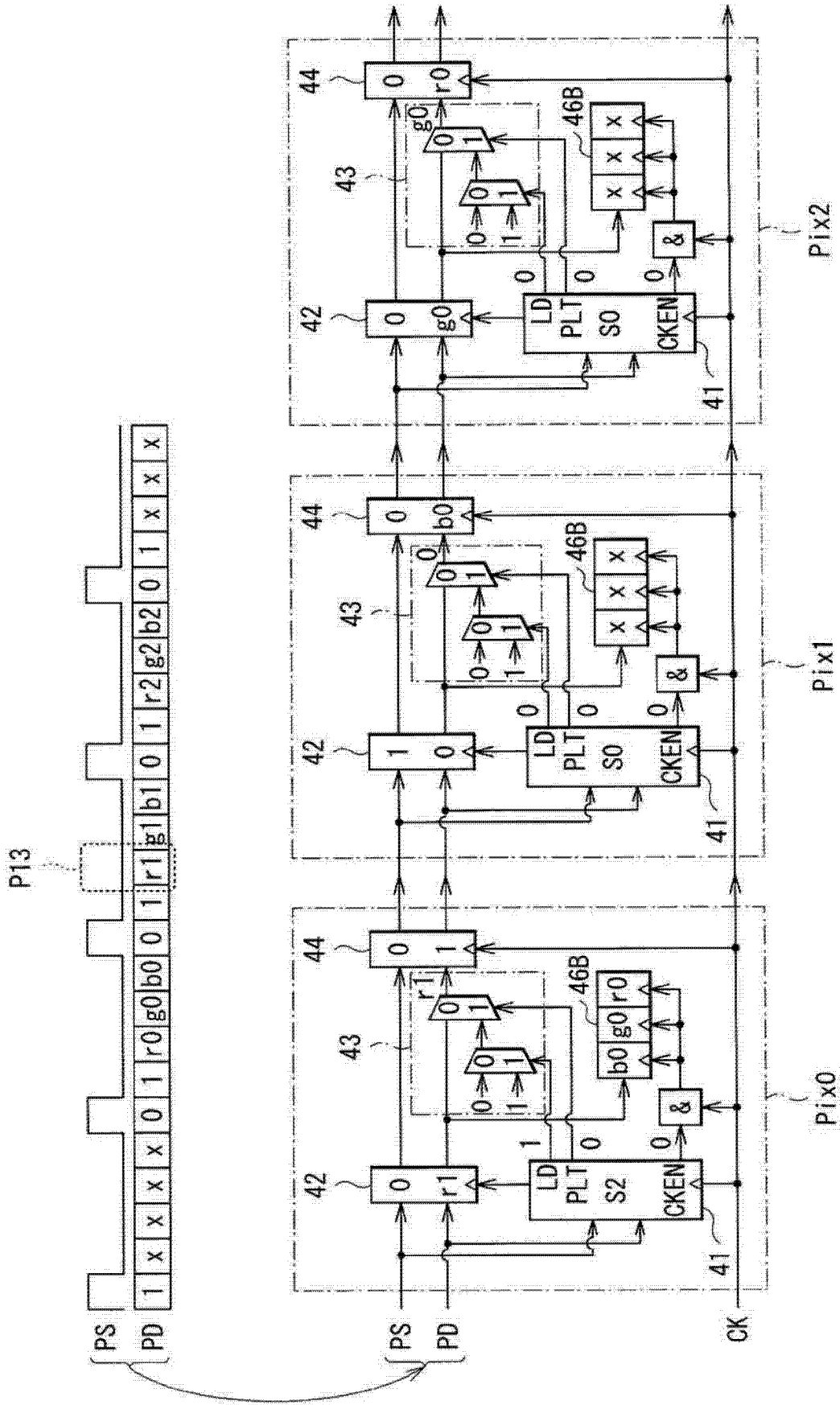


图 20

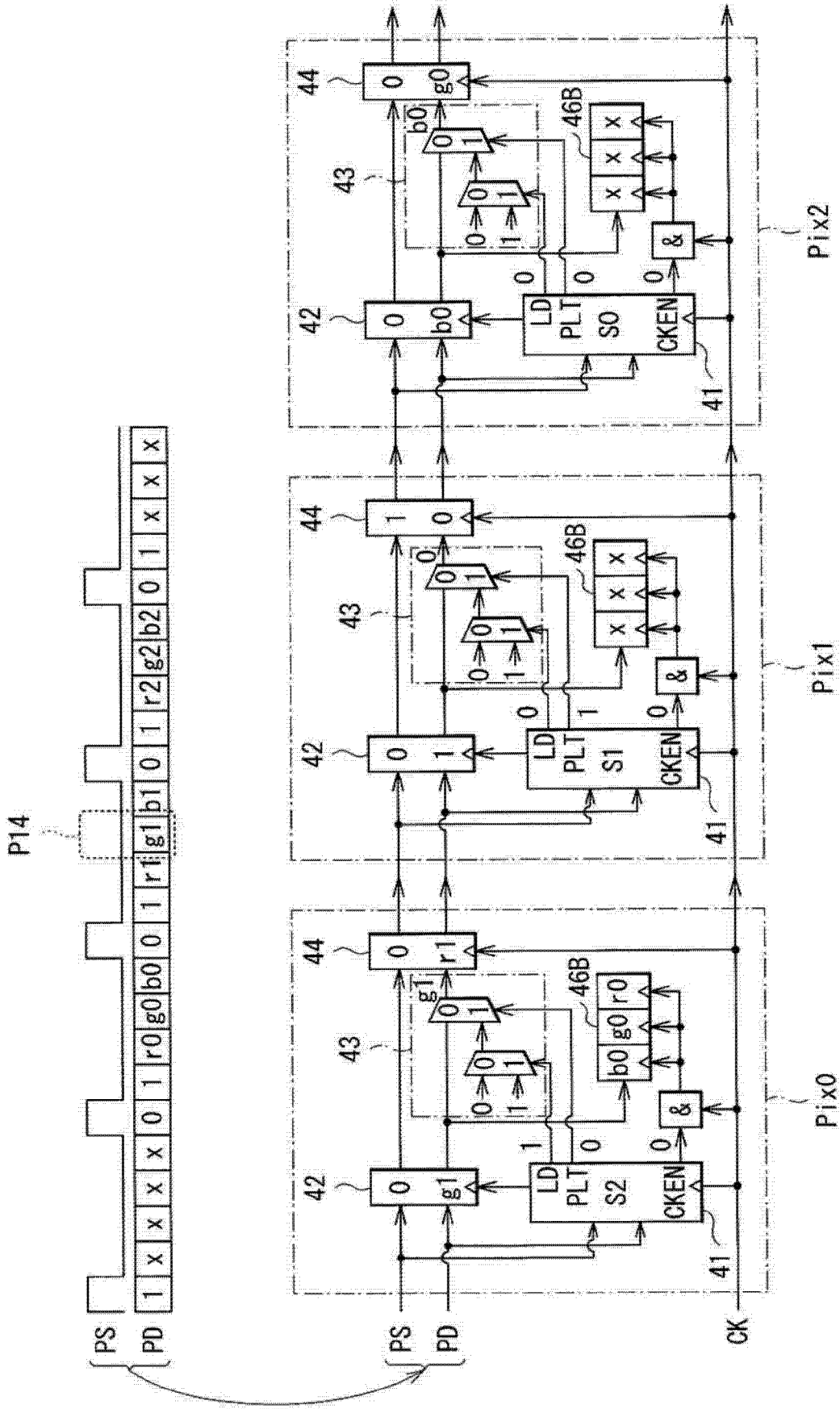


图 21





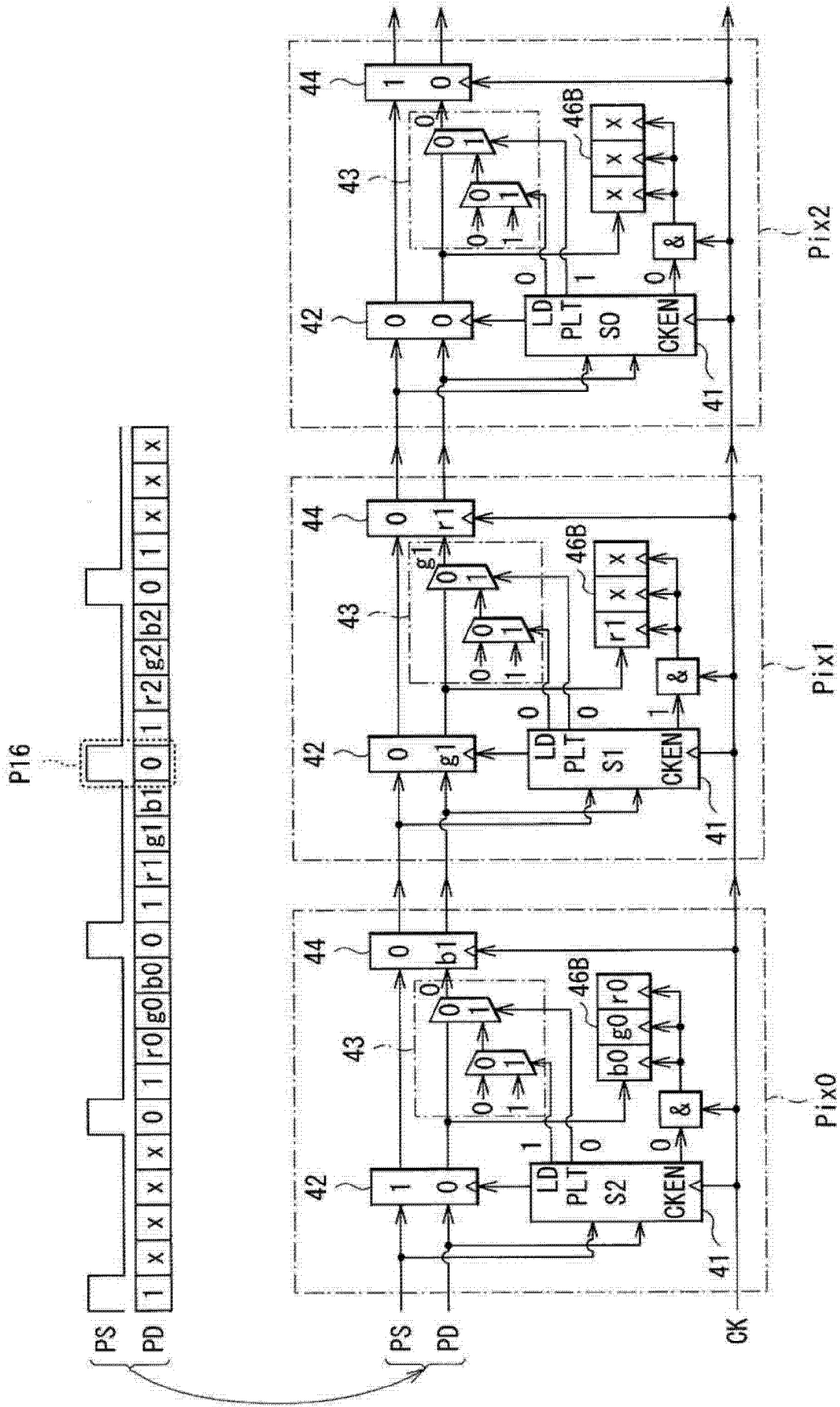


图 23

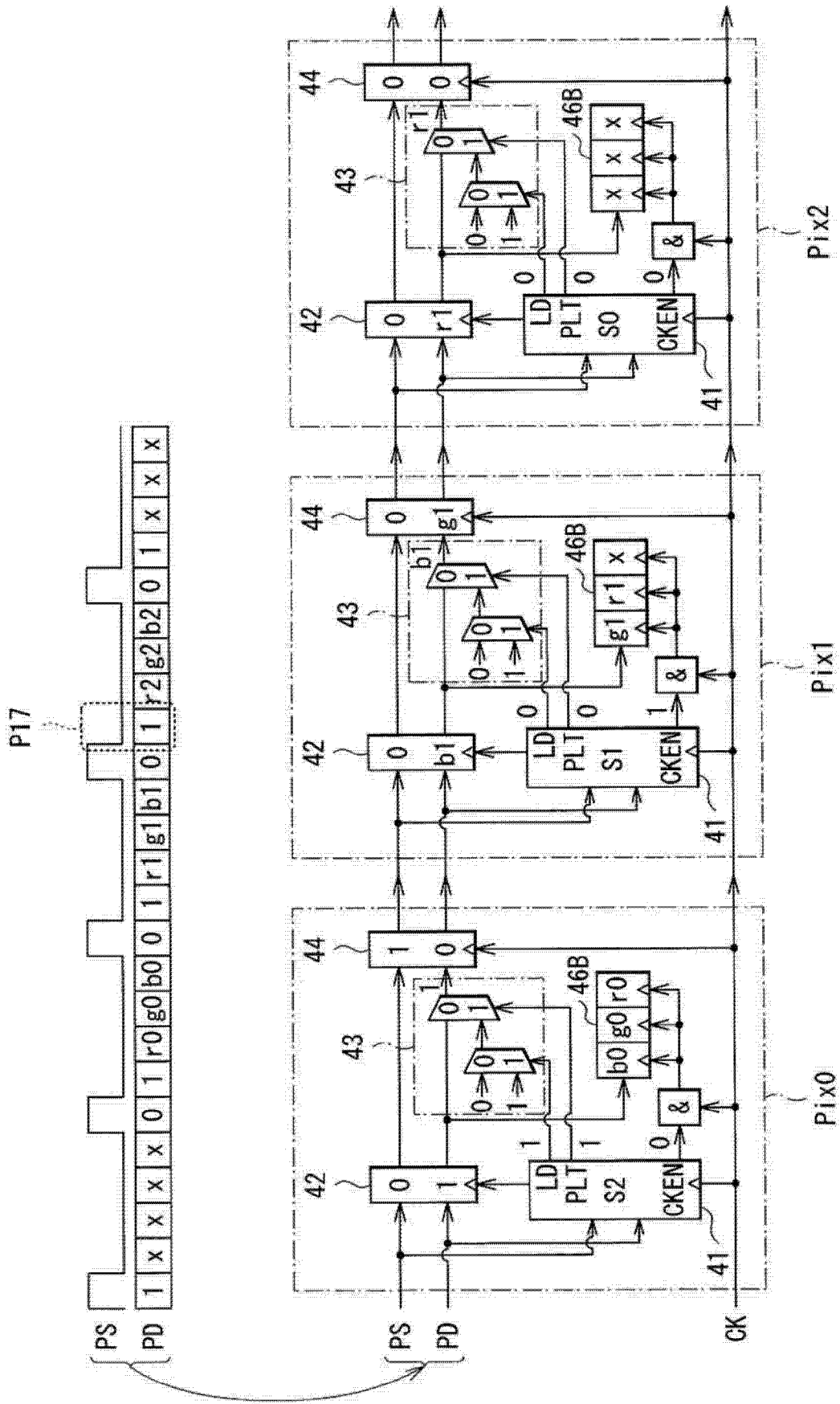


图 24

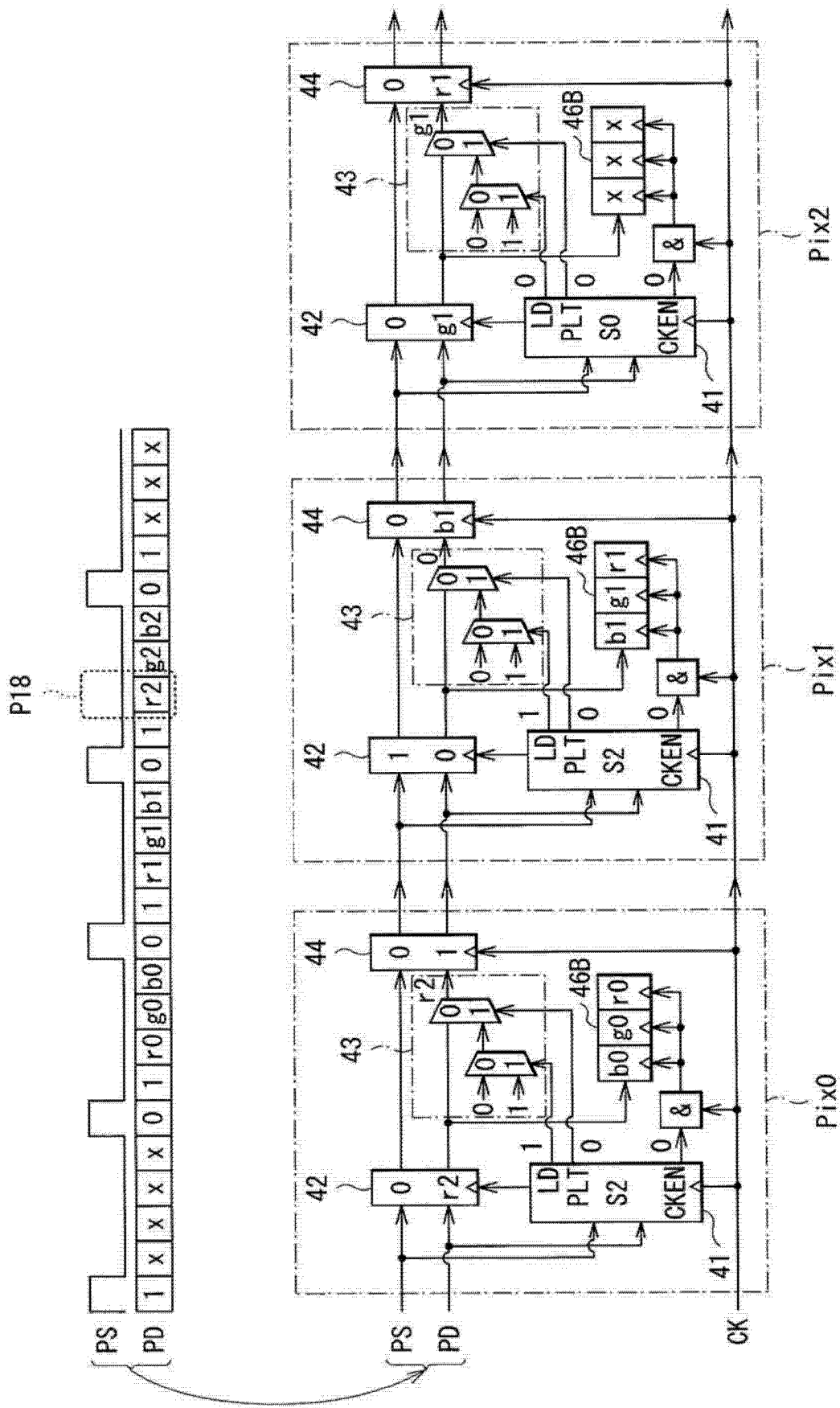


图 25

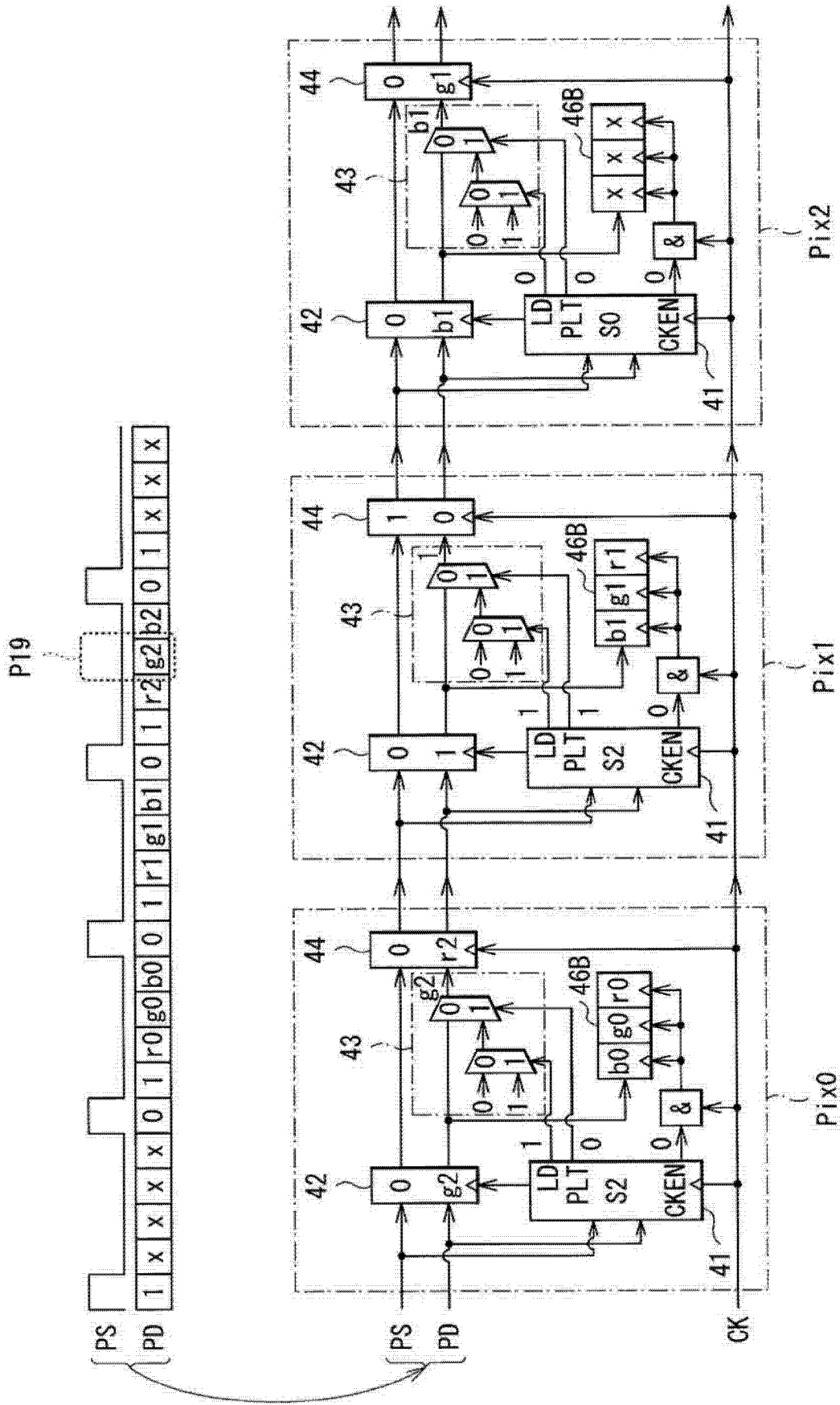


图 26

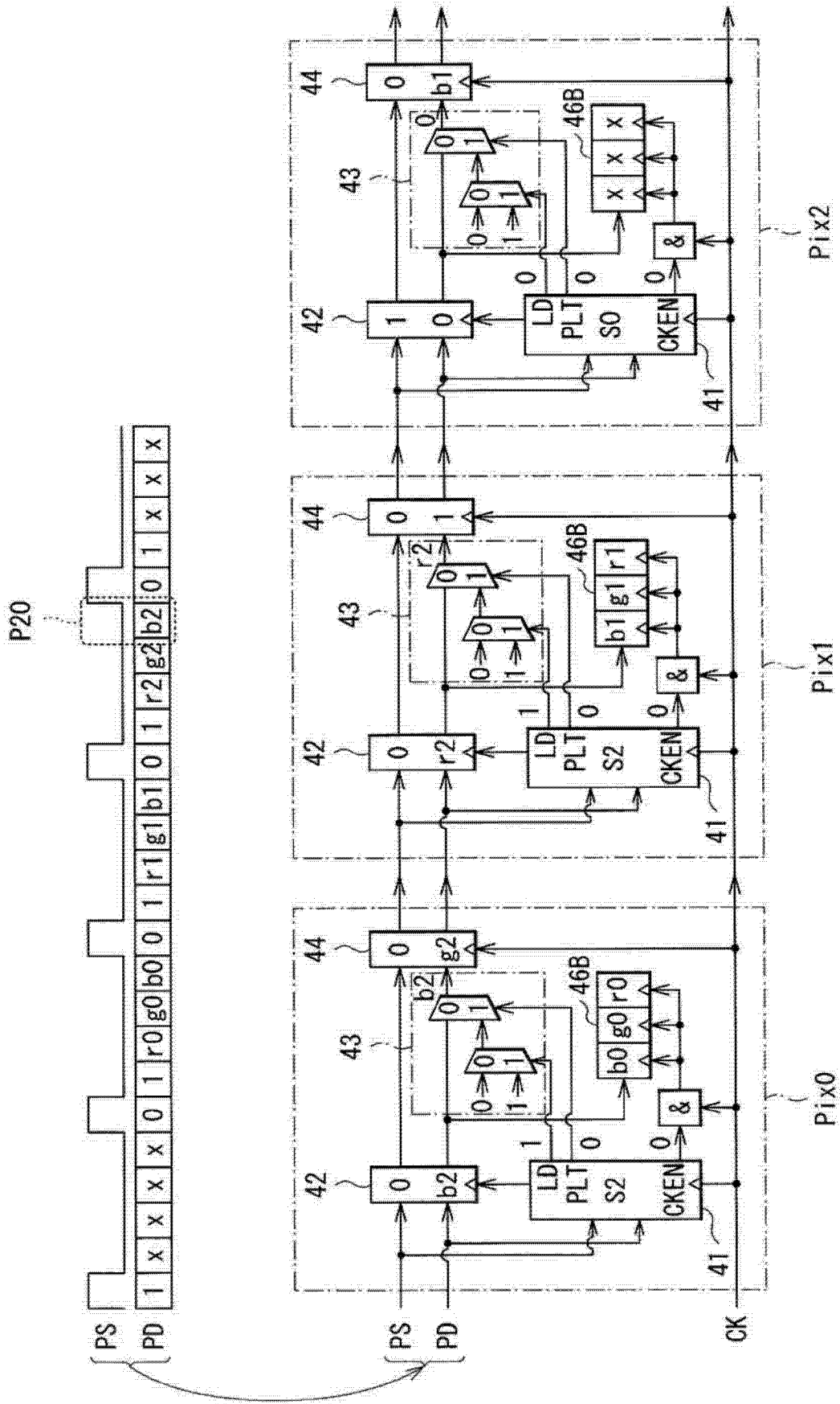


图 27

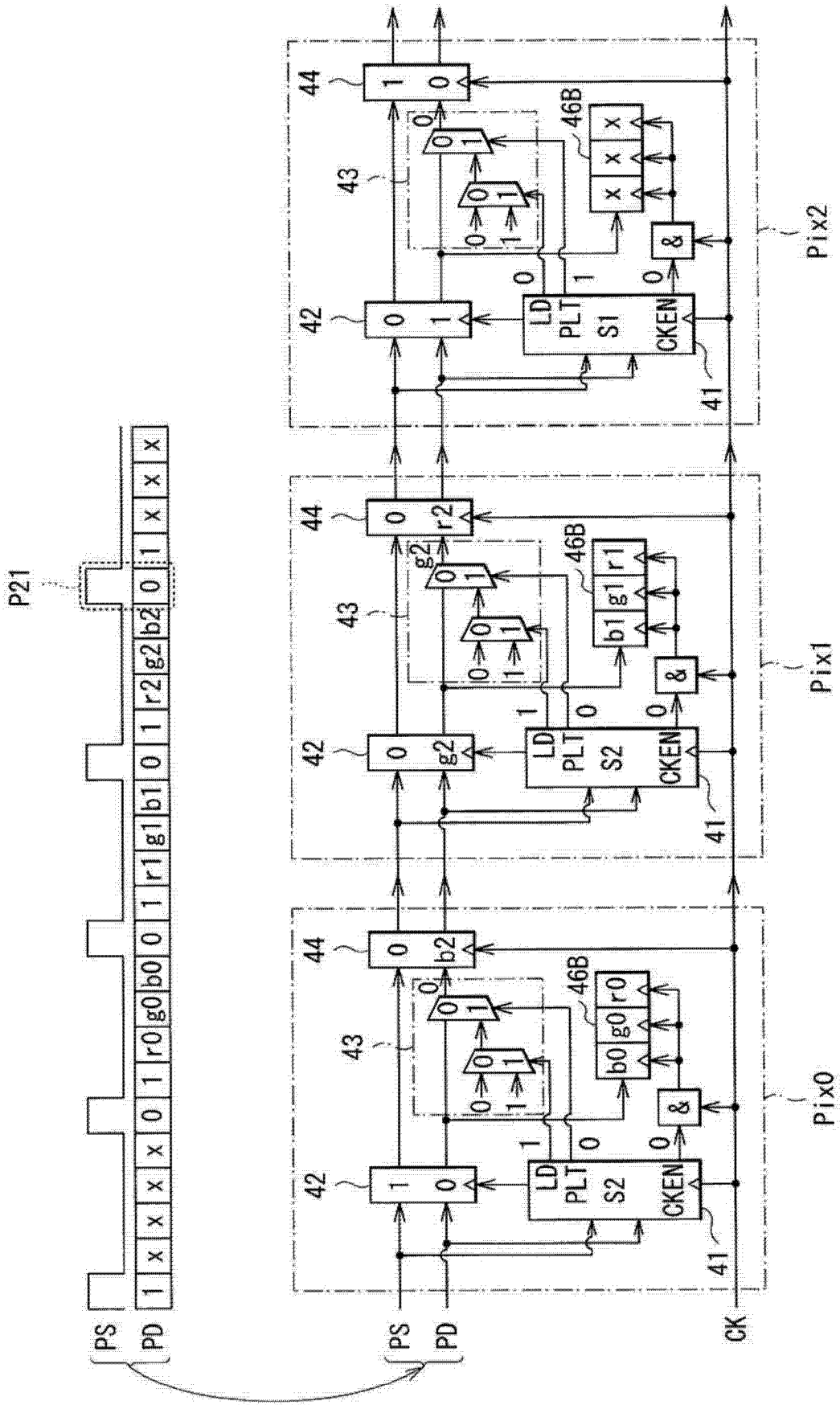


图 28

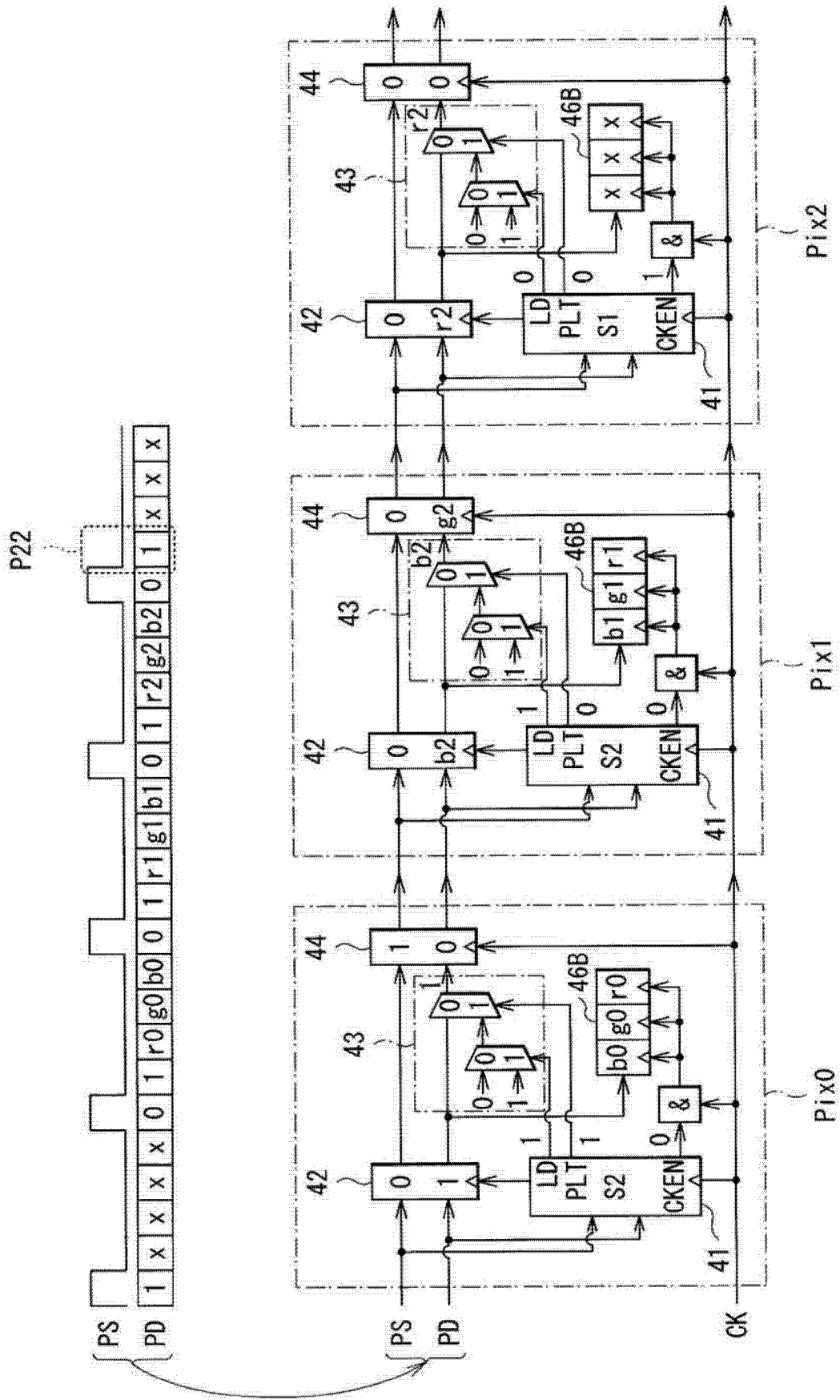


图 29

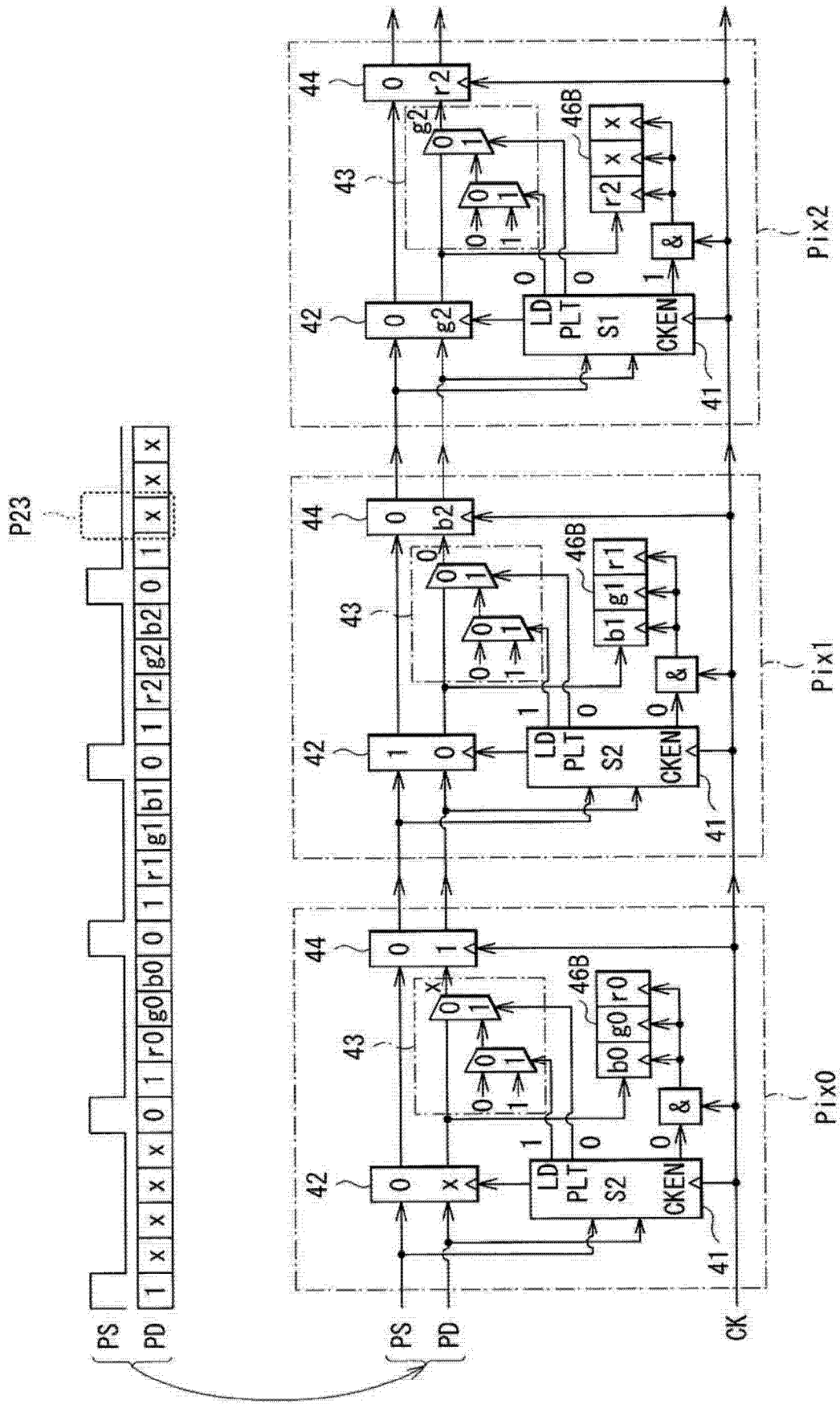


图 30



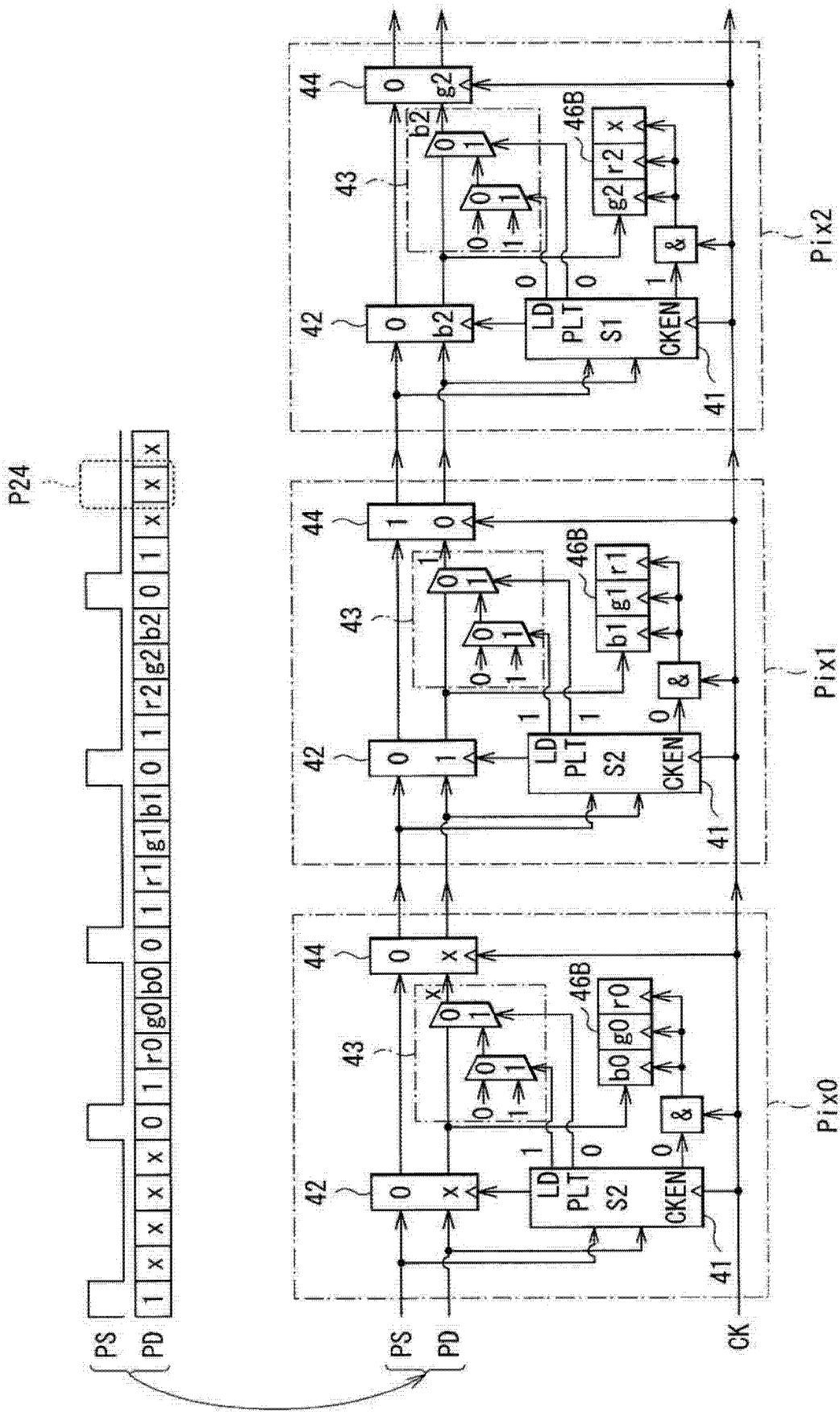


图 31

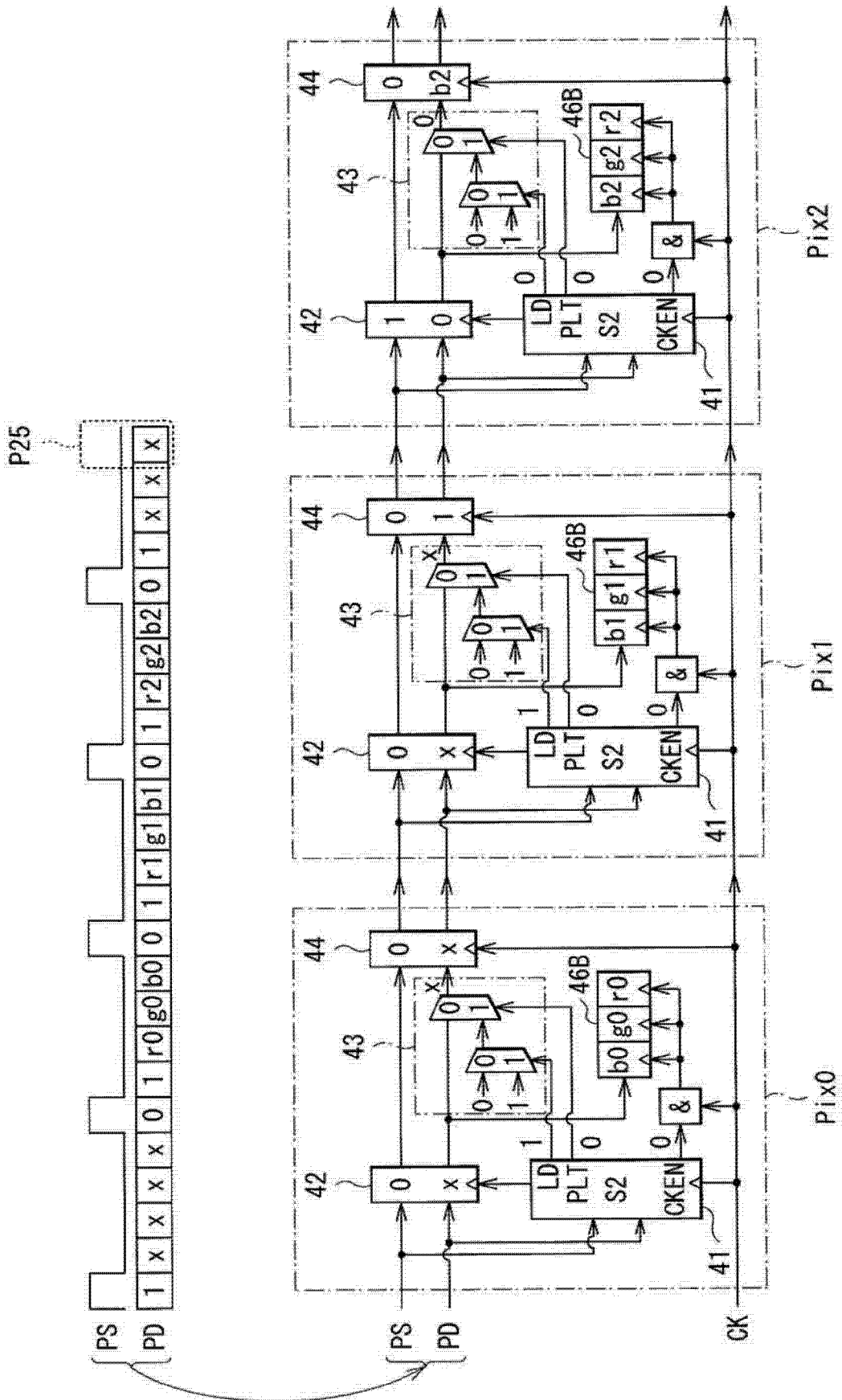


图 32

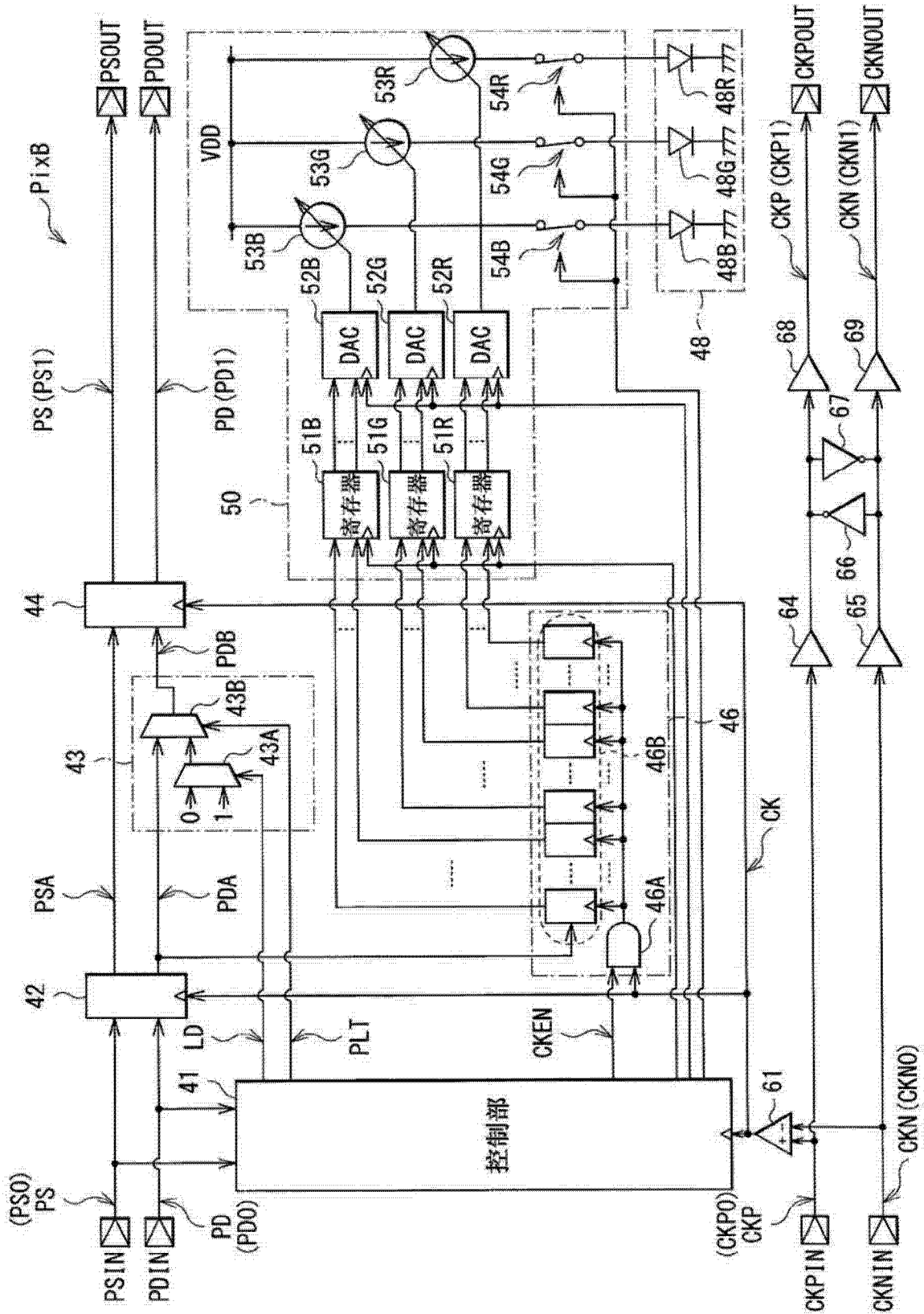


图 33

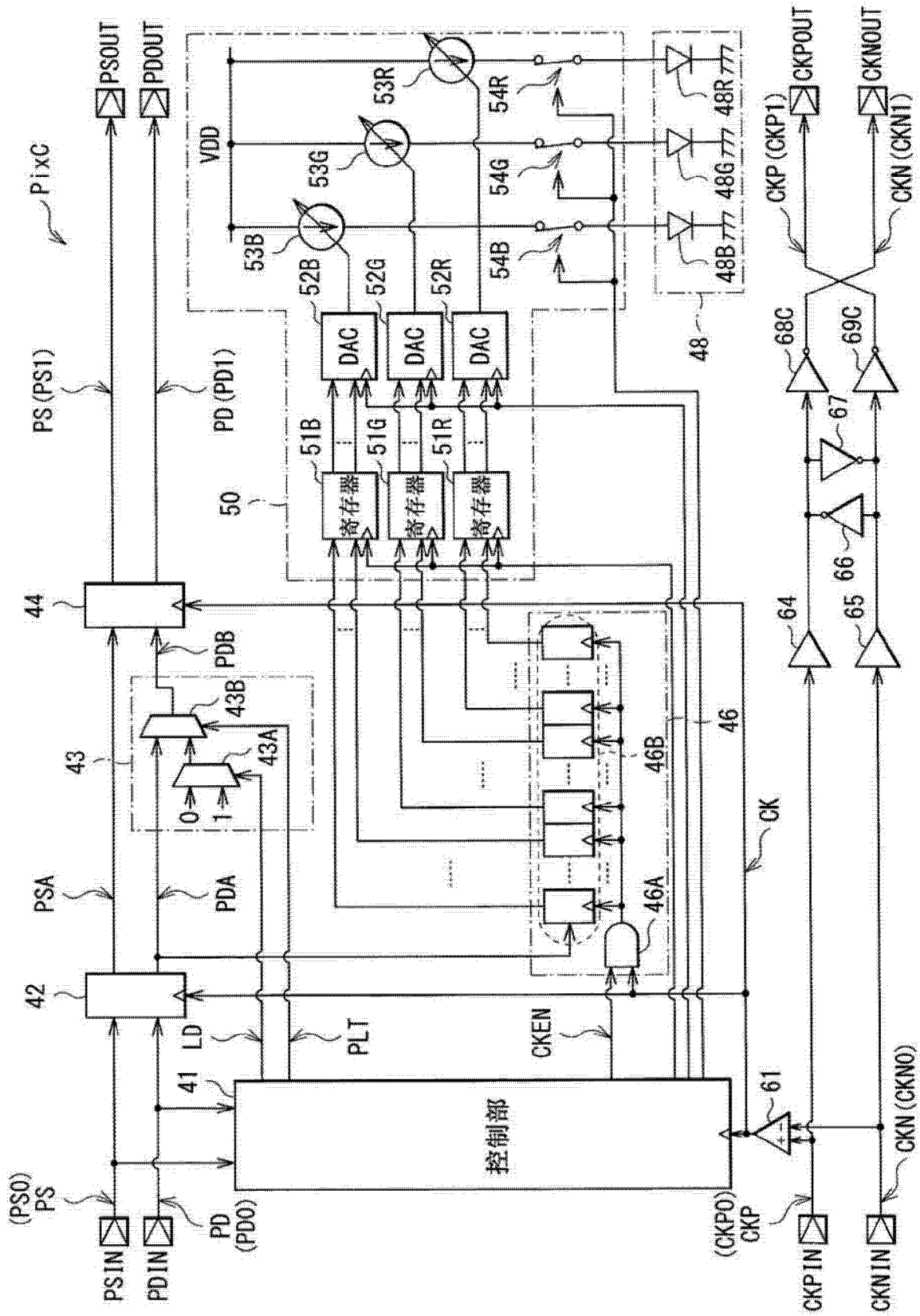


图 34

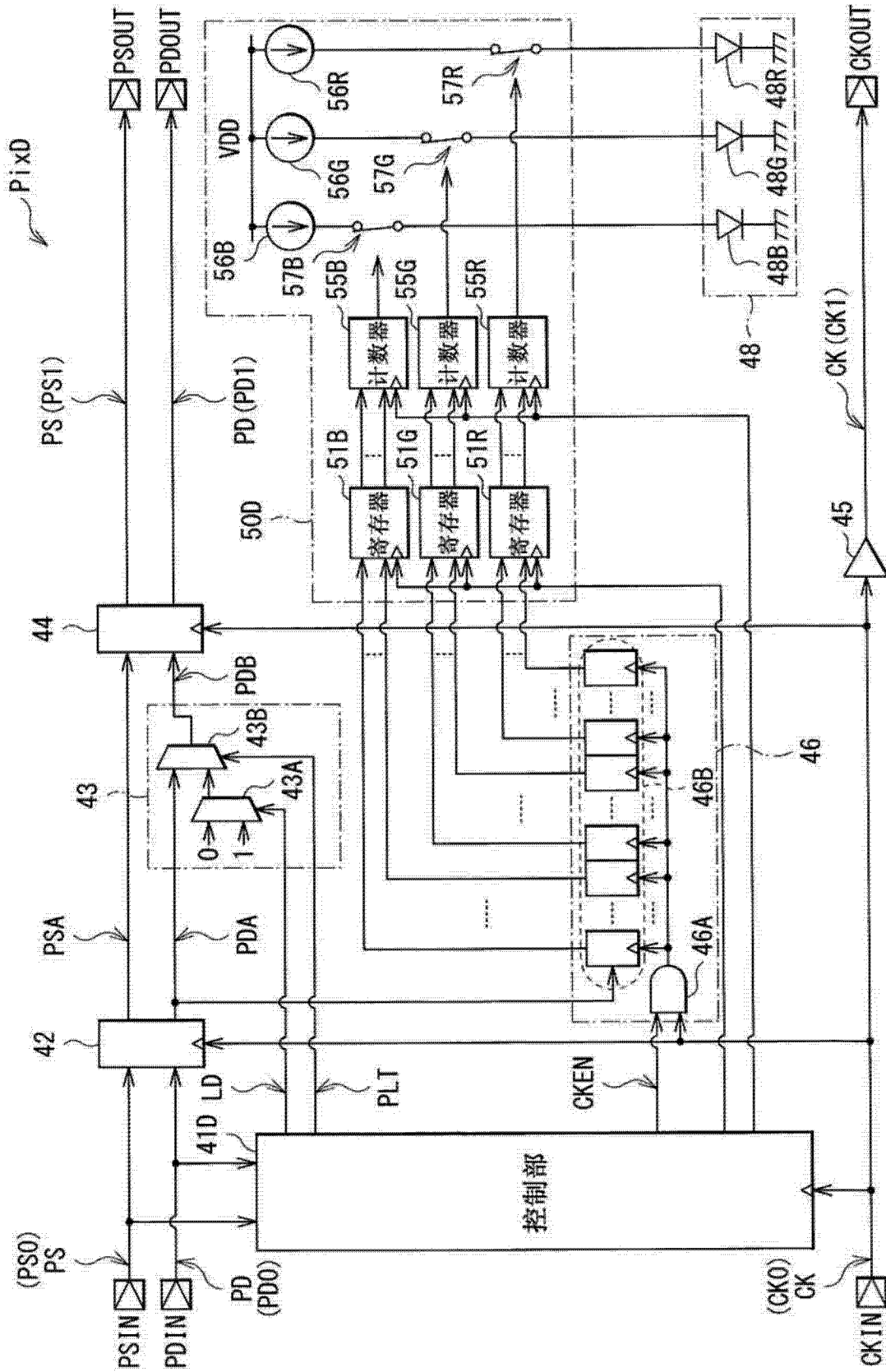


图 35

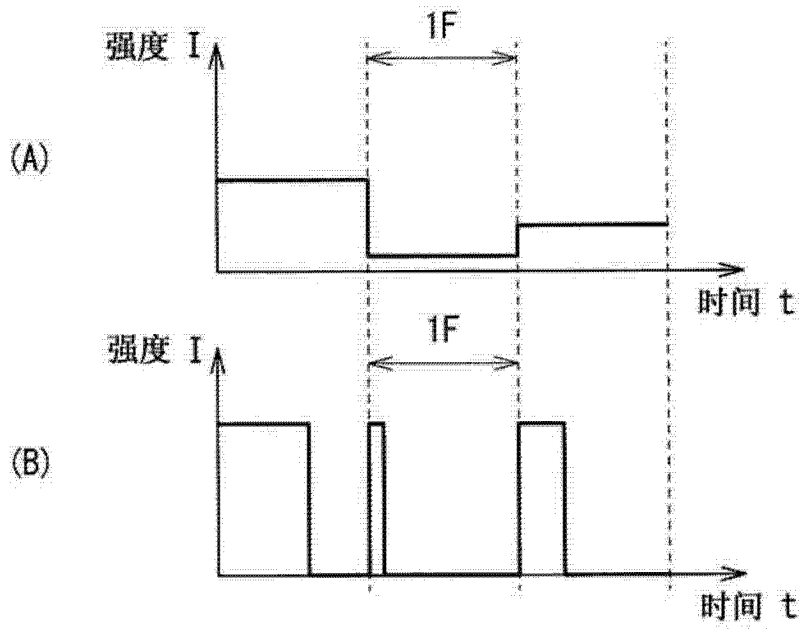


图 36

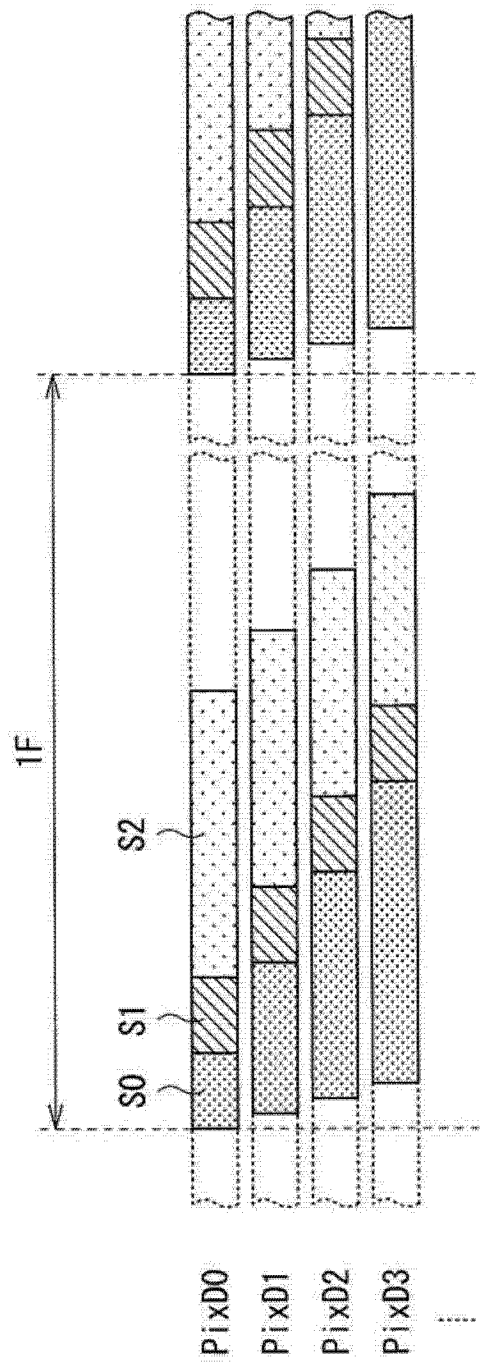


图 37

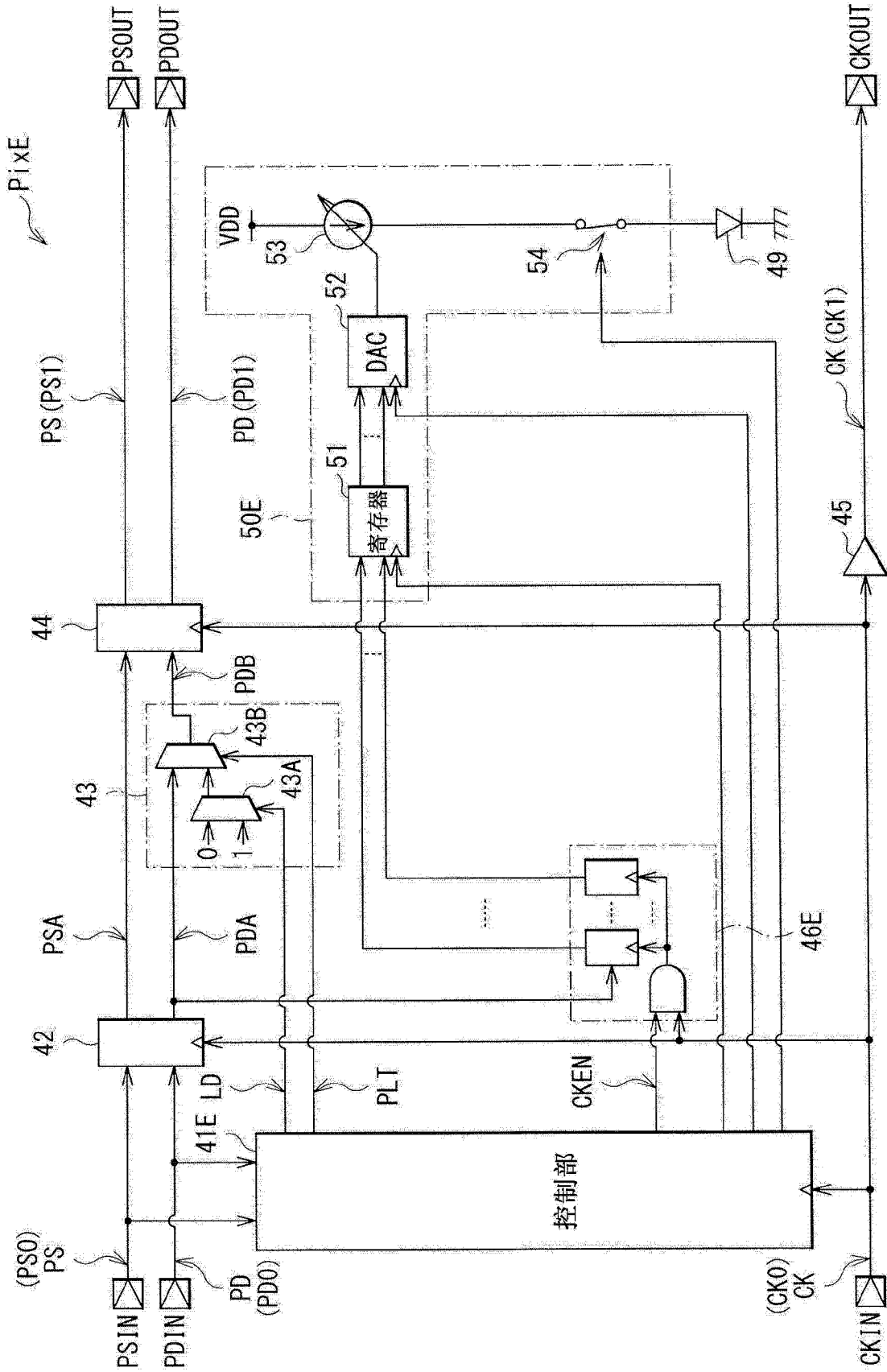


图 38



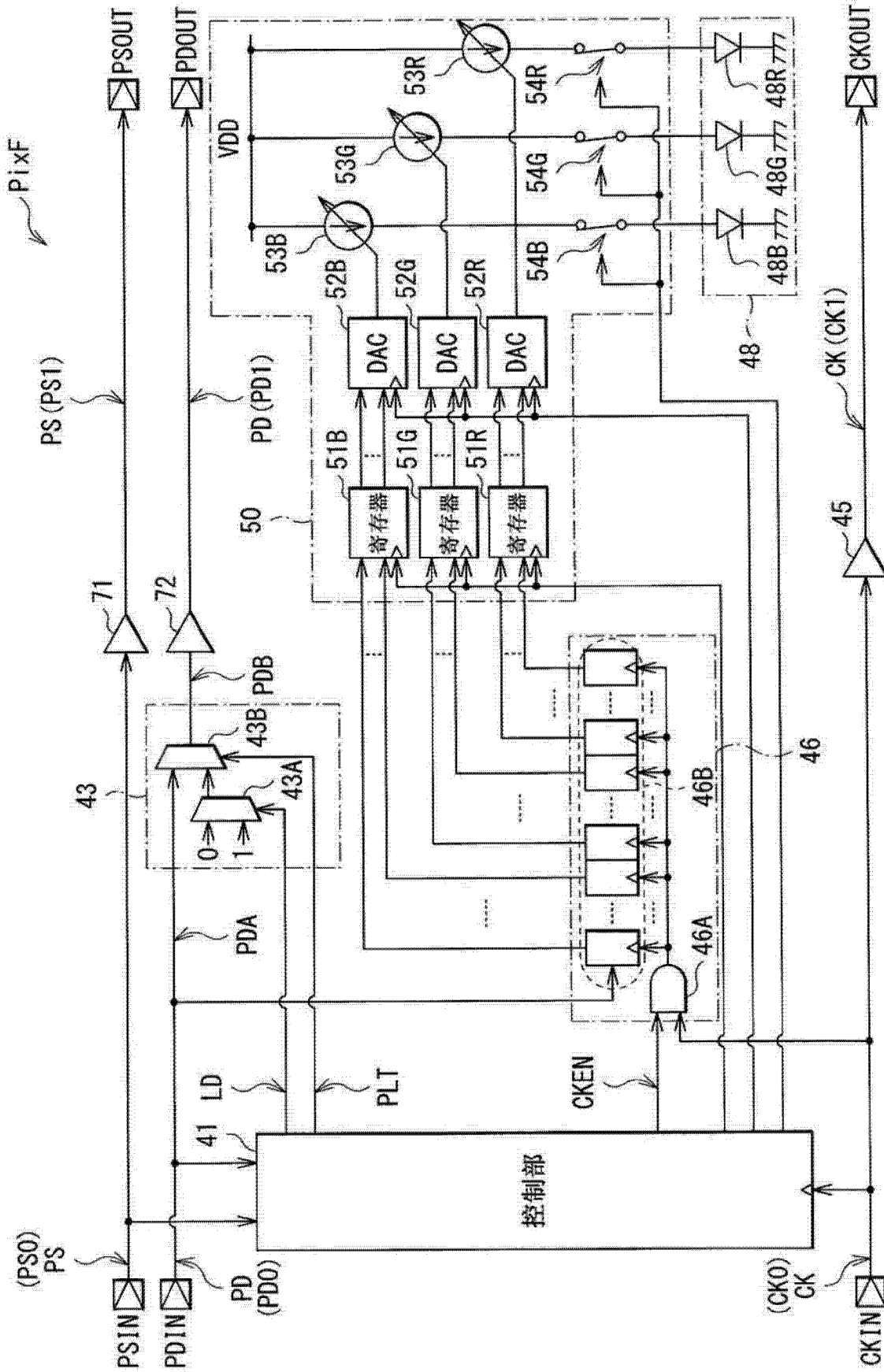


图 39

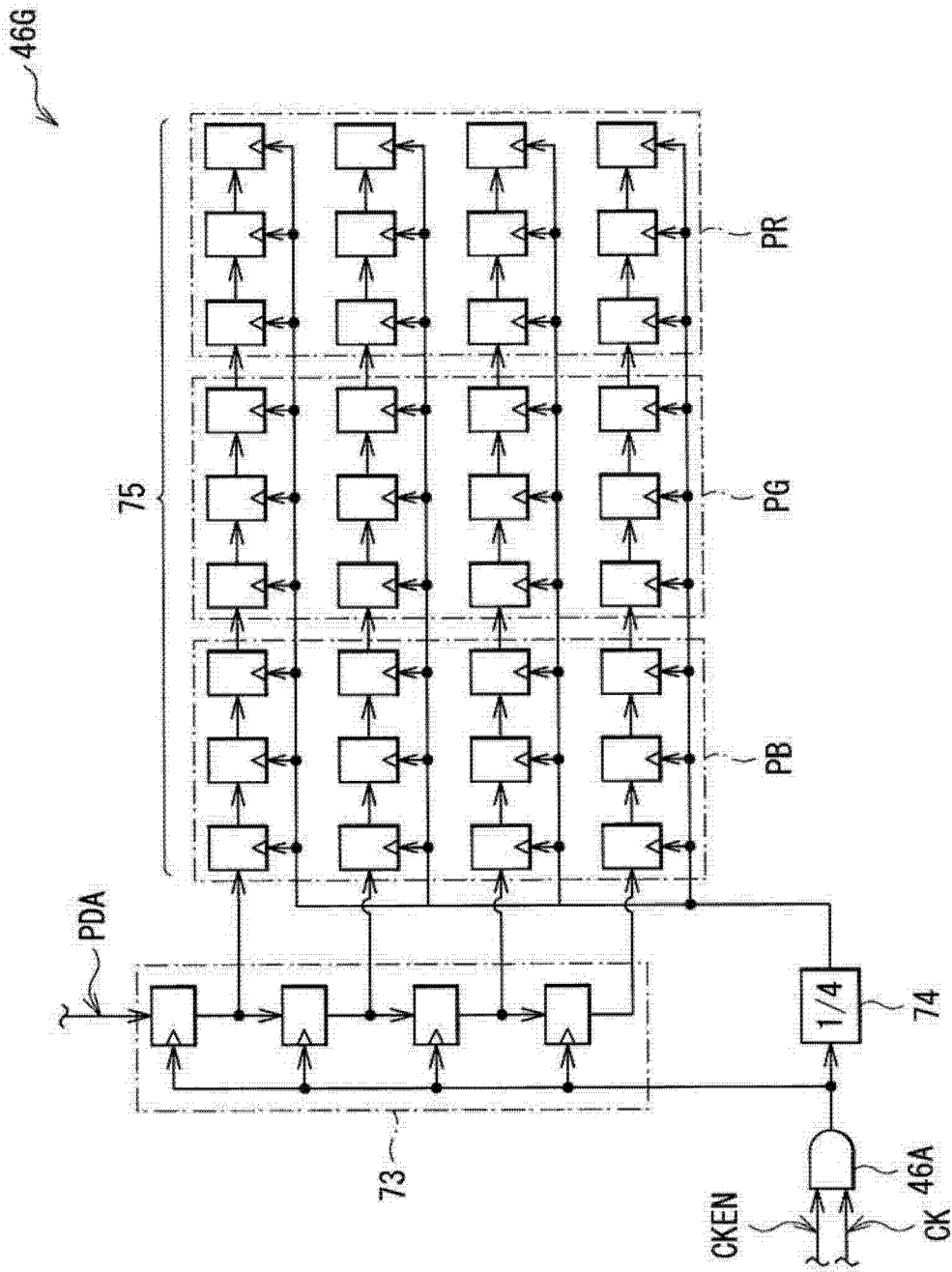


图 40

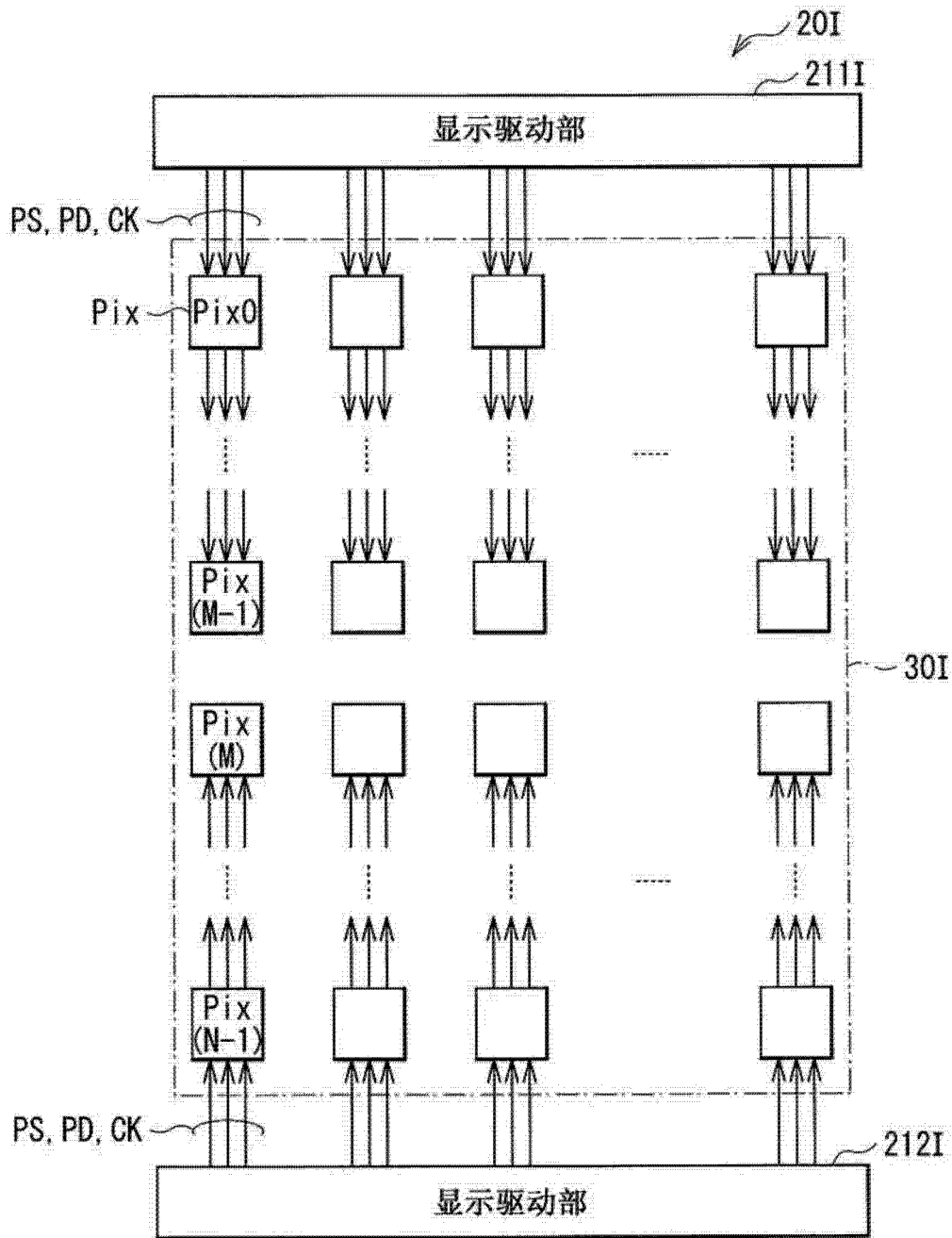


图 41

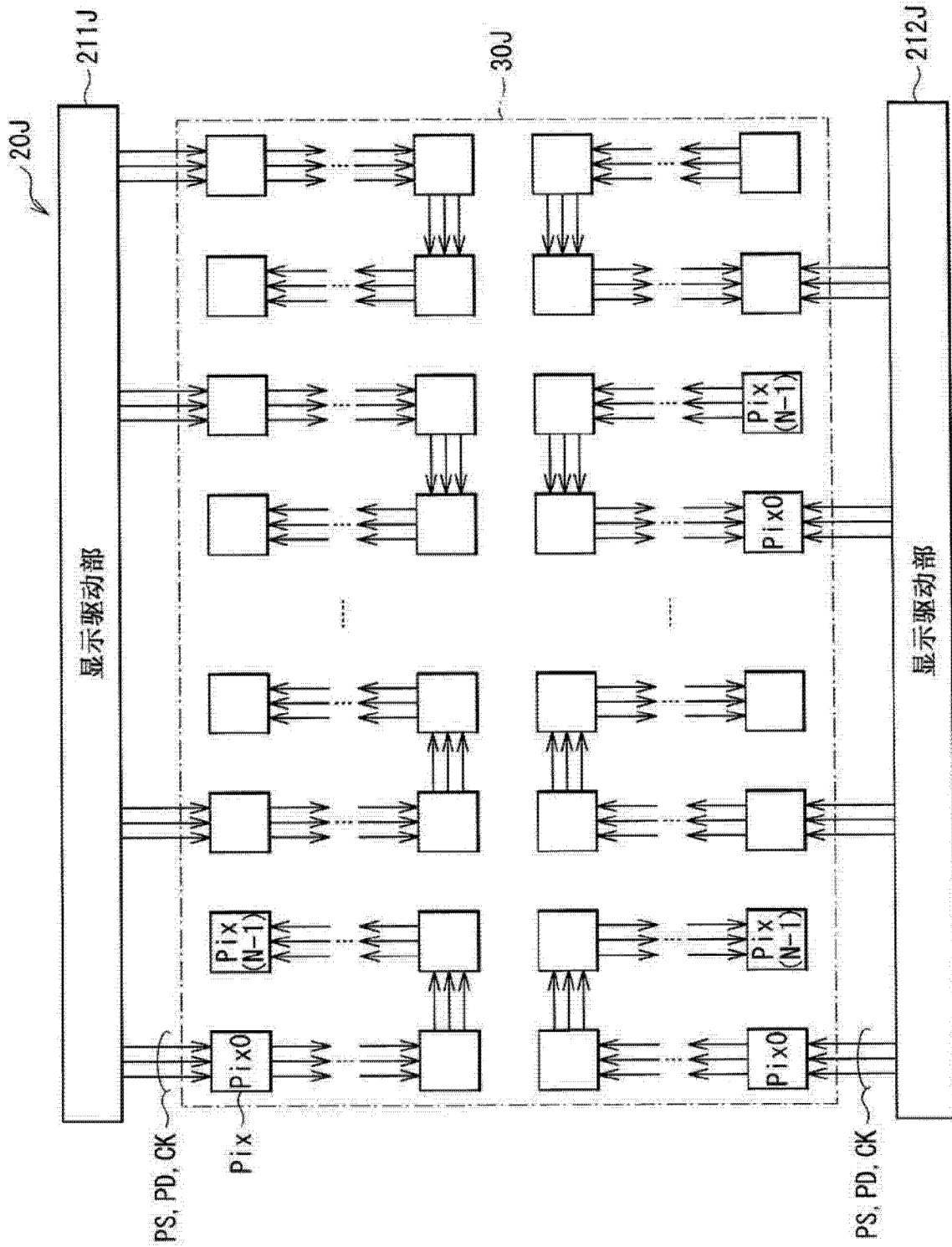


图 42

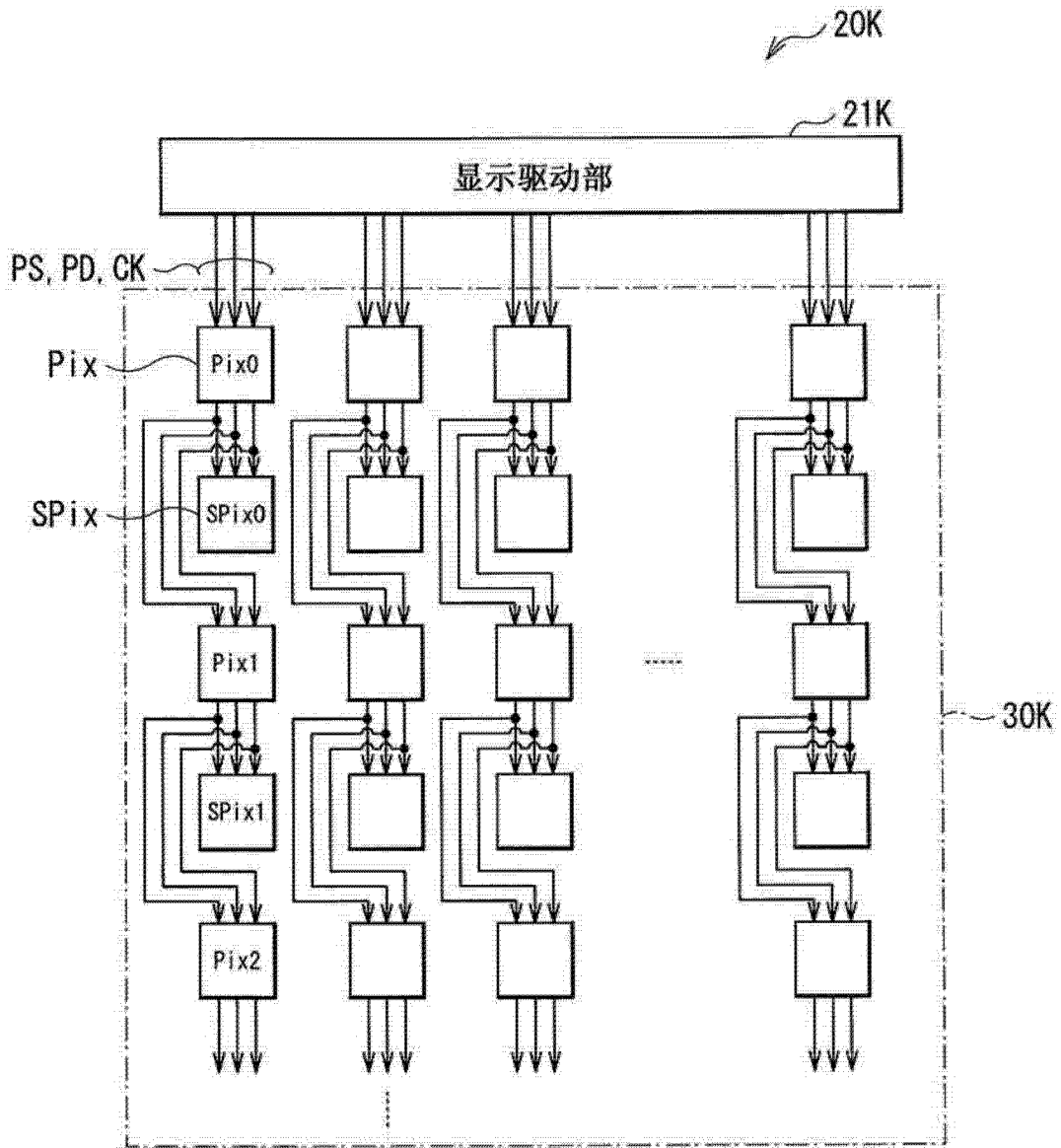


图 43

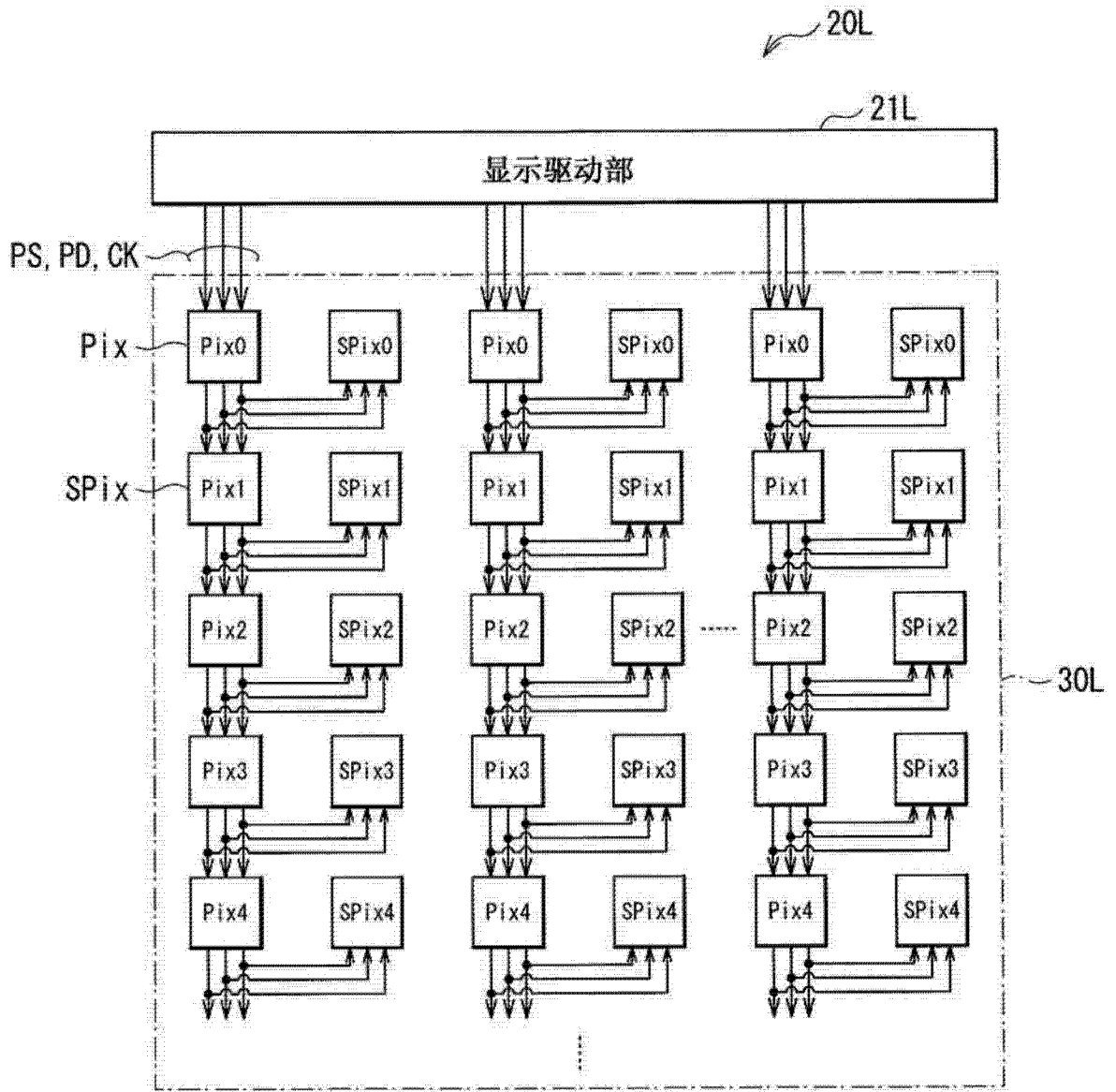


图 44

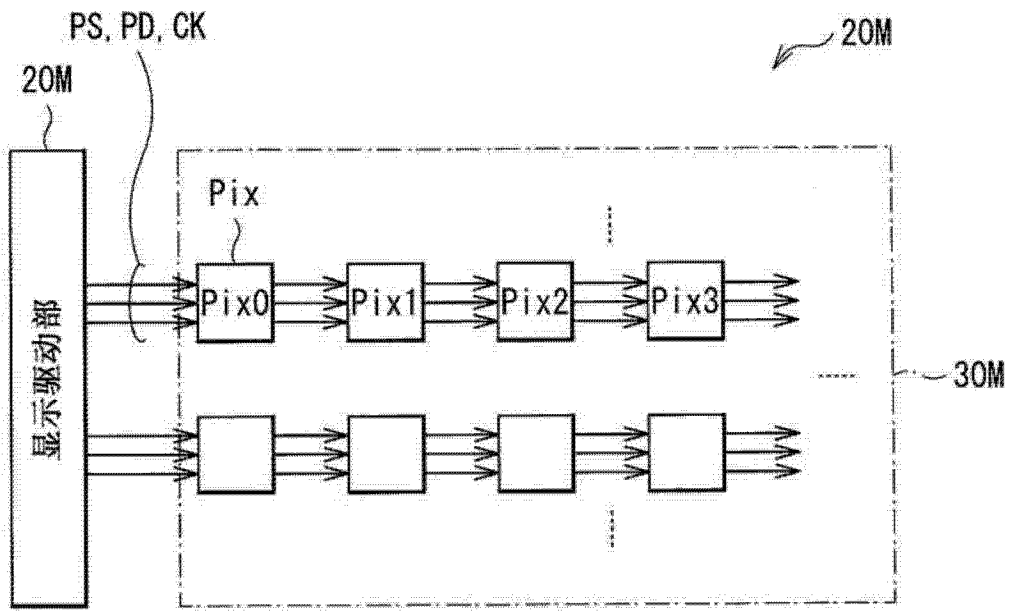


图 45

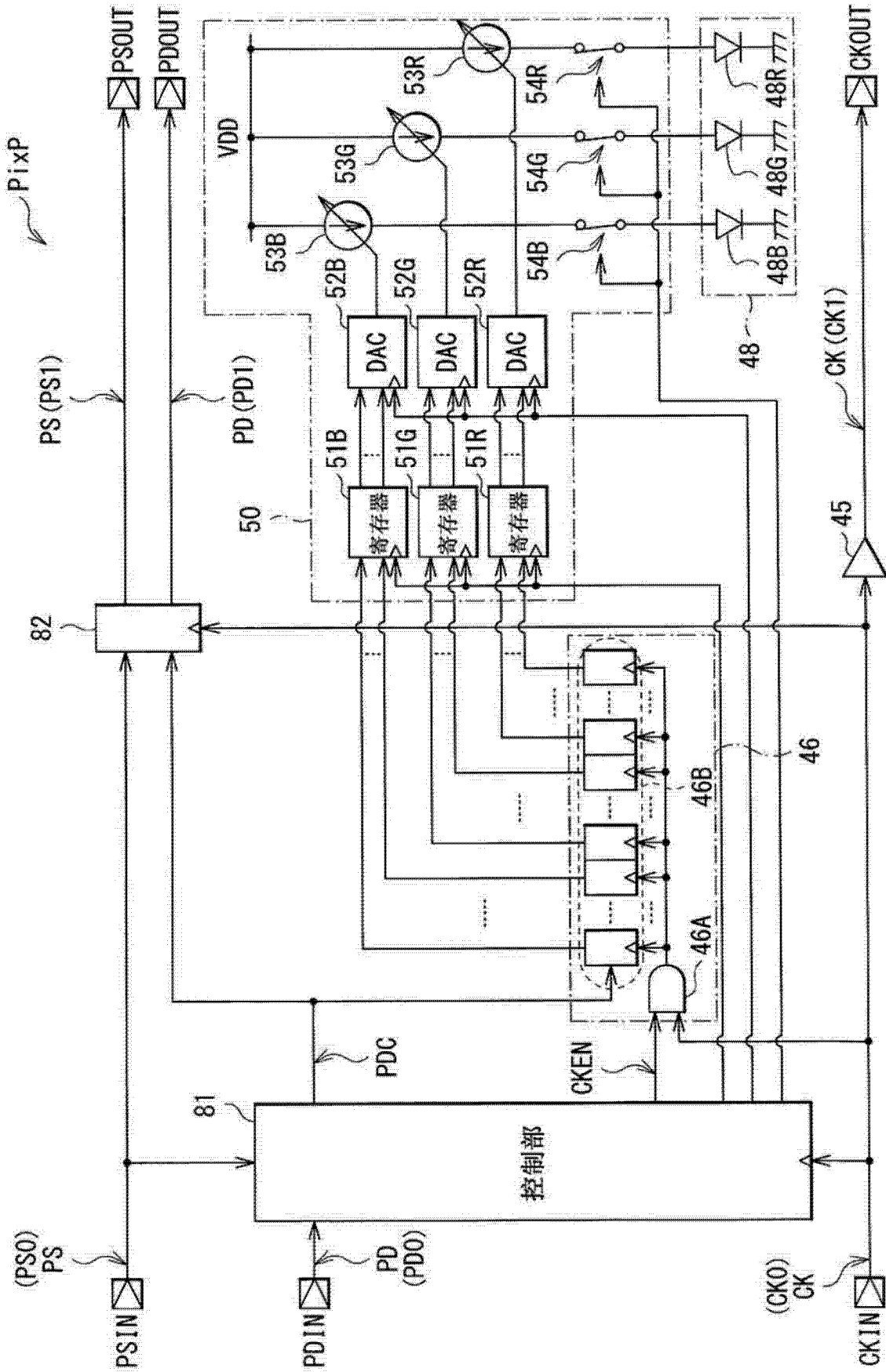


图 46



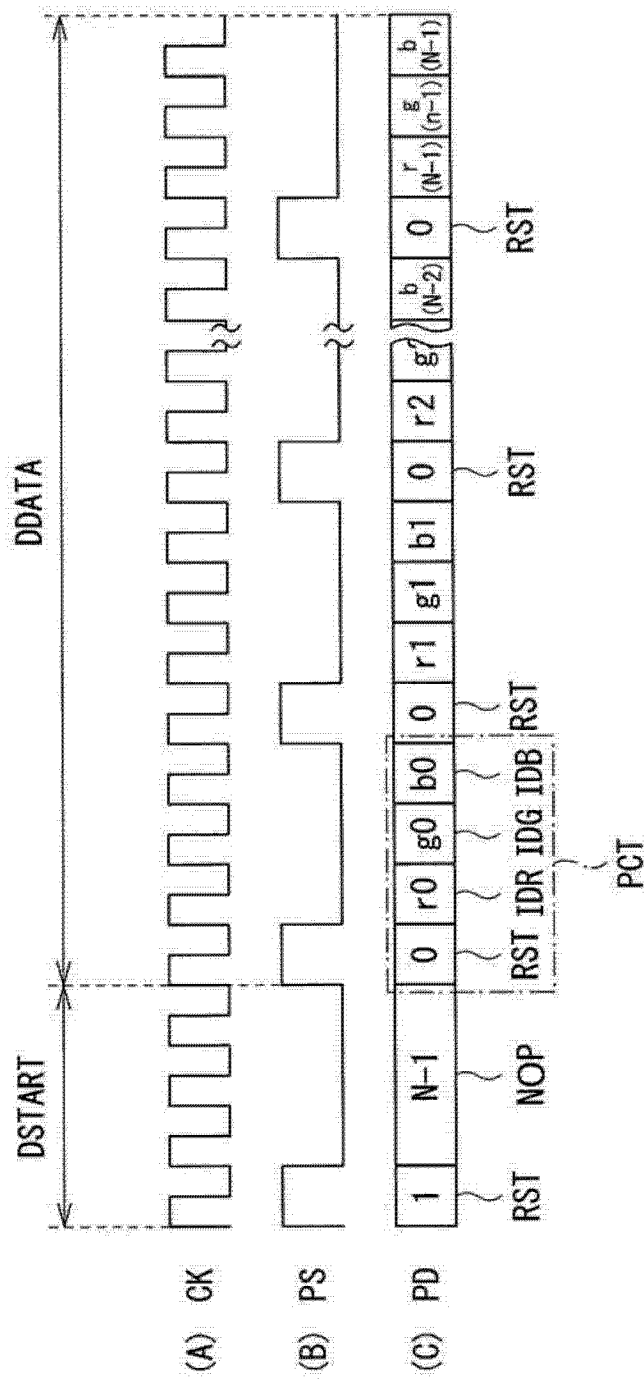


图 47

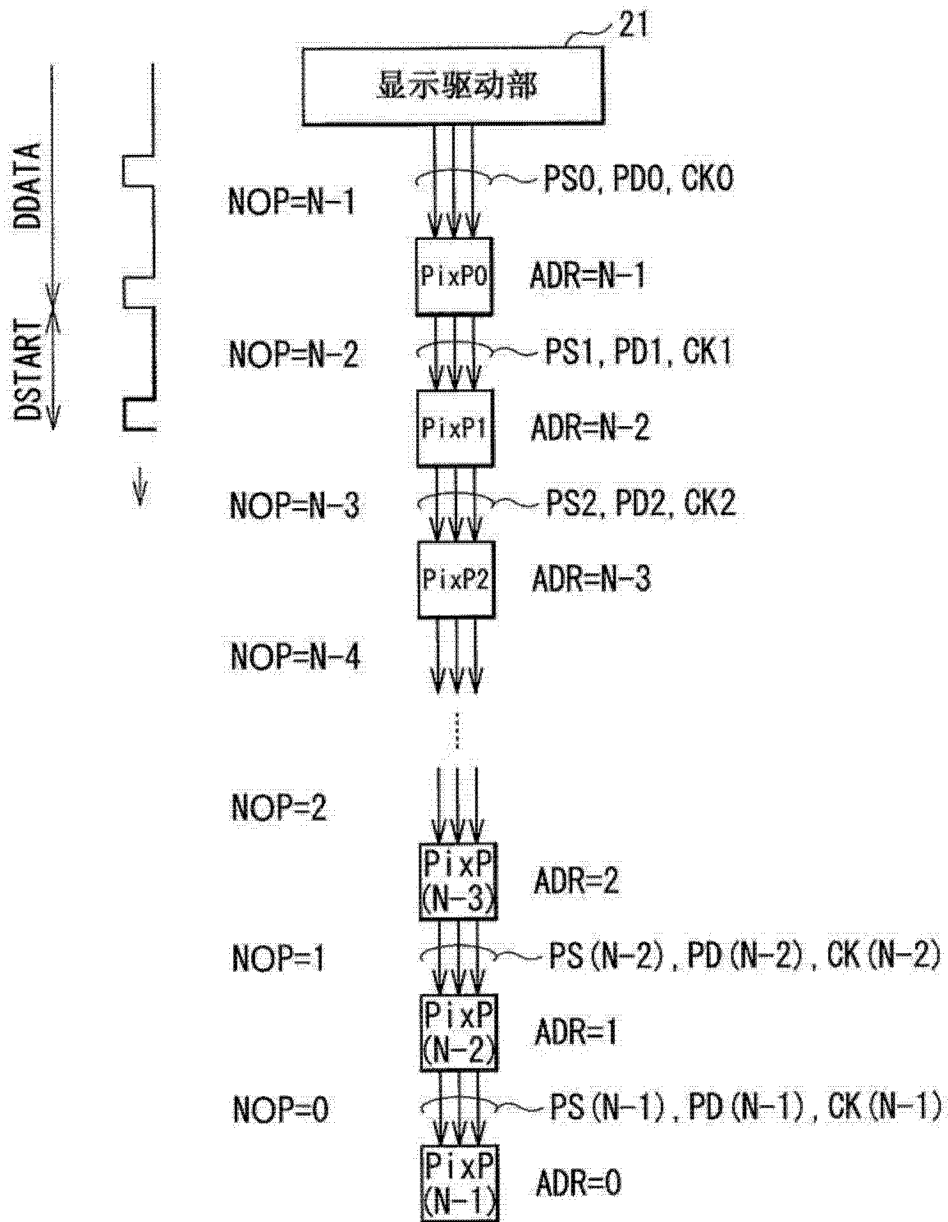


图 48

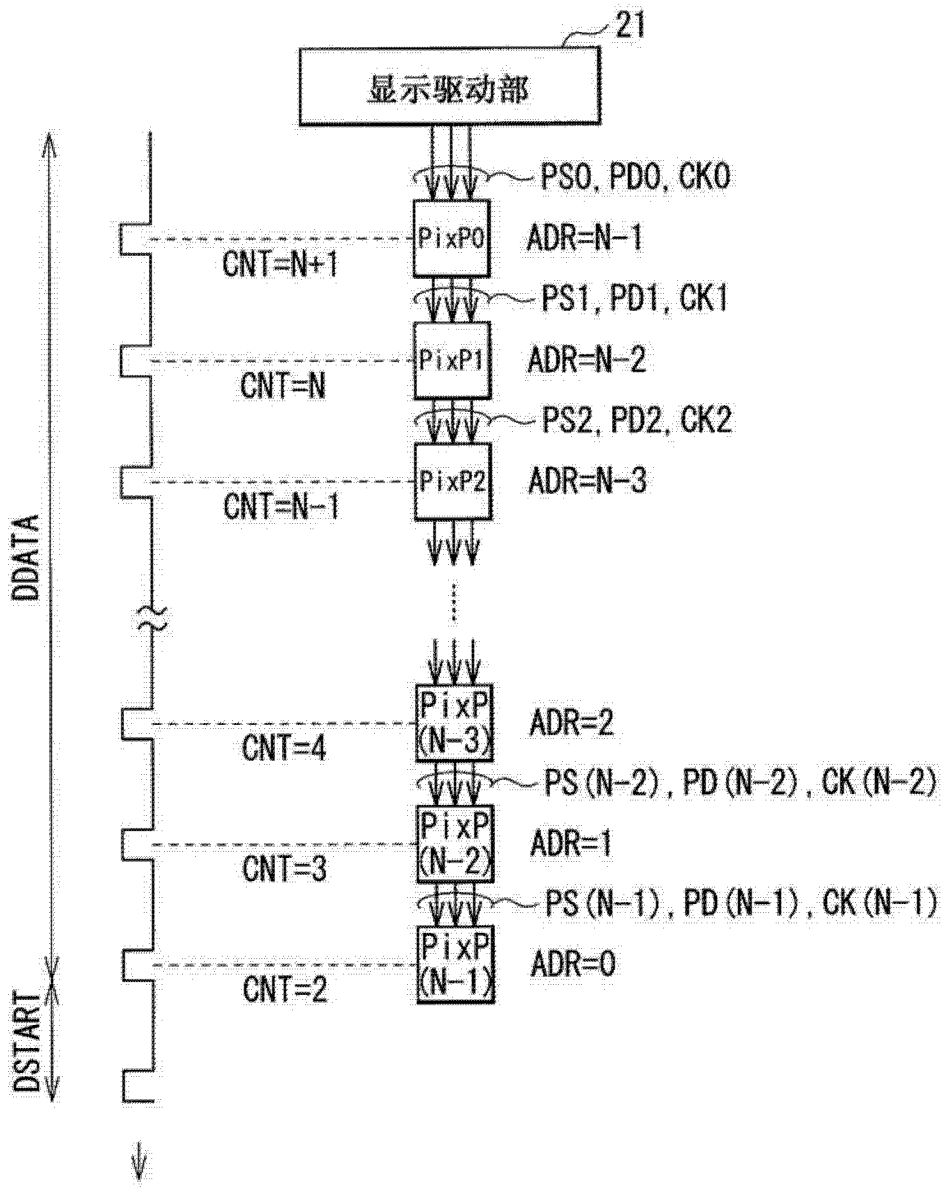


图 49

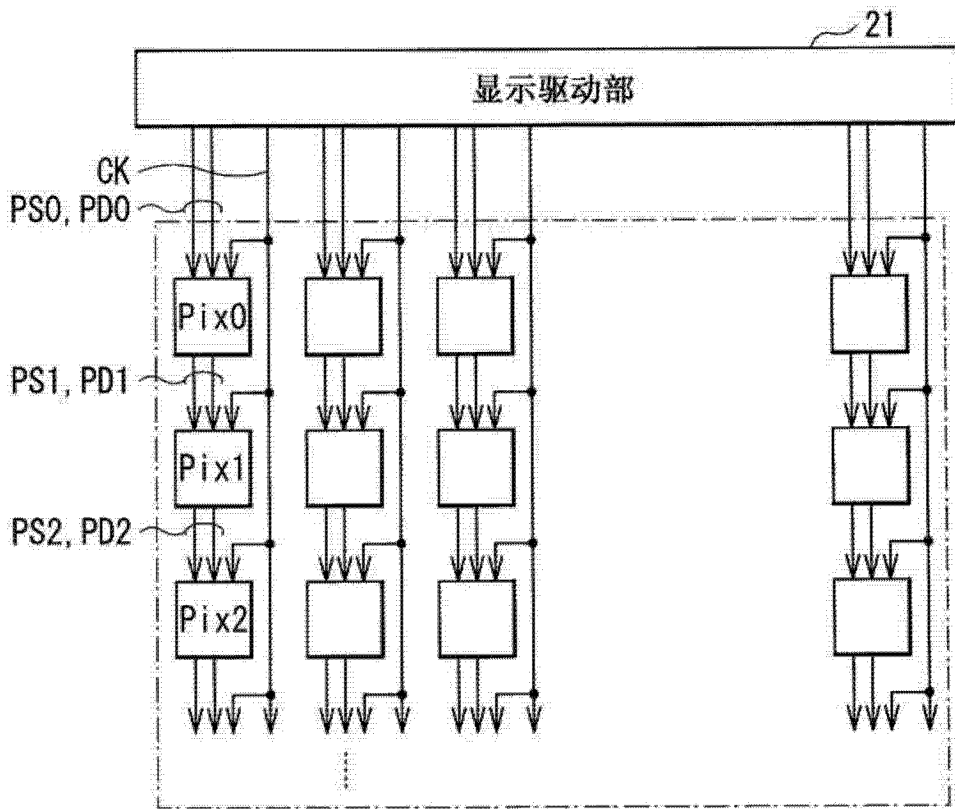


图 50

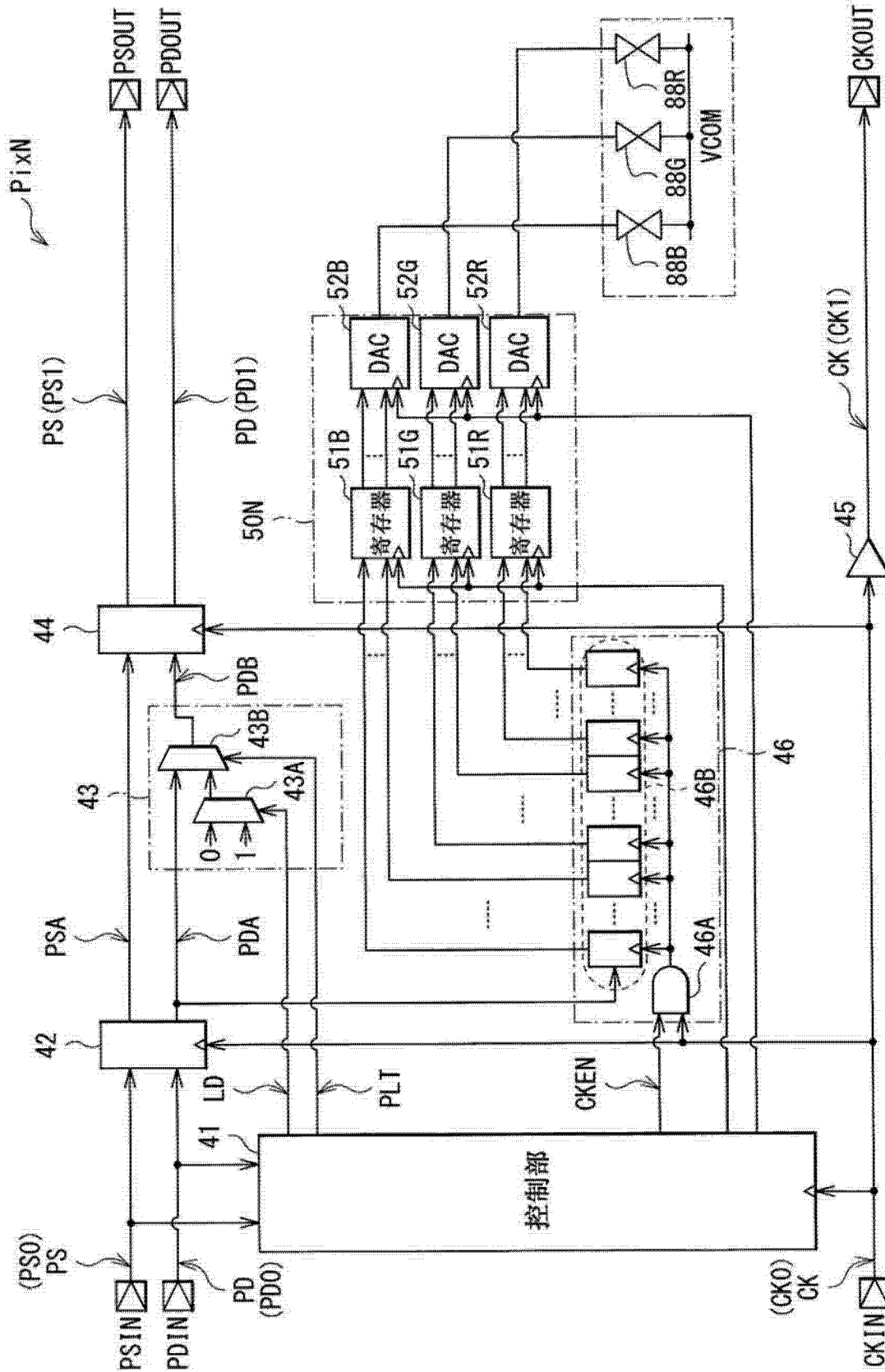


图 51