

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/1343 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200480006808.5

[43] 公开日 2006年4月12日

[11] 公开号 CN 1759344A

[22] 申请日 2004.2.4

[21] 申请号 200480006808.5

[30] 优先权

[32] 2003.2.4 [33] GB [31] 0302485.8

[86] 国际申请 PCT/GB2004/000433 2004.2.4

[87] 国际公布 WO2004/070466 英 2004.8.19

[85] 进入国家阶段日期 2005.9.13

[71] 申请人 造型逻辑有限公司

地址 英国剑桥

[72] 发明人 希姆斯·博恩斯 翰宁·希林高斯

[74] 专利代理机构 中国国际贸易促进委员会专利商
标事务所
代理人 张浩

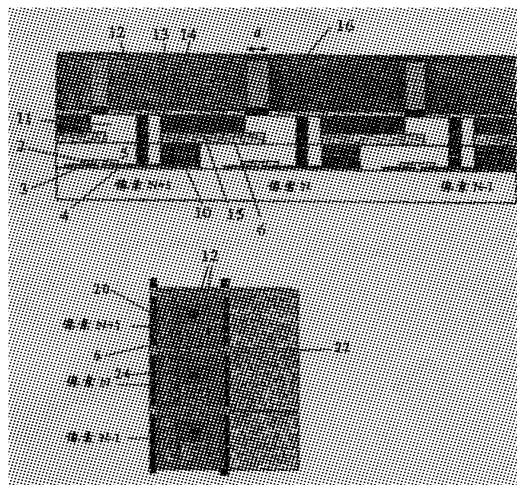
权利要求书4页 说明书16页 附图5页

[54] 发明名称

晶体管控制的显示器件

[57] 摘要

一种用于有源矩阵显示器像素的器件体系结构，包括形成在该器件的第一金属层面上的源极寻址线和 TFT 漏电极、形成在第二分开的金属层面上的像素电极、和在利用至少一个电介质层与第一层面和第二层面分开的第三金属层面上的 TFT 栅电极和栅极寻址线，其中第二层面上的像素电极经由通孔连接电连接到第一层面上的漏电极，且像素电容器通过第二层面上的部分像素电极与第三层面上的像素的邻接线的部分栅极寻址线交叠而获得。该器件优选利用基于印刷的方法形成。



1. 一种像素显示器，包括显示媒质、至少部分被印刷的晶体管阵列、用于控制晶体管阵列的寻址线、和至少部分位于晶体管阵列和显示媒质之间的像素电极阵列，通过该像素电极阵列，所述显示媒质的各个部分可由晶体管控制，其中每个像素电极可通过各自的晶体管经由所述寻址线中的一条被控制，并且还与所述寻址线的另一条和/或连接于此的反电极交叠，由此与之形成电容性耦合。
2. 根据权利要求 1 的器件，其中印刷所述寻址线且寻址线具有小于 60 微米、优选小于 40 微米、且进一步优选小于 20 微米的线宽。
3. 根据权利要求 1 和 2 的器件，其中每个晶体管都是包括栅电极的薄膜晶体管，且每个像素电极都与相邻的栅极寻址线和/或电连接于此的反电极交叠。
4. 根据权利要求 1 的器件，其中每个晶体管都是包括源、漏和栅电极的薄膜晶体管，且其中每个像素电极都经由穿过一个或多个绝缘体层的导电垂直互连连接到各自晶体管下面的源或漏电极中的一个上。
5. 根据权利要求 5 的器件，其中垂直互连具有小于 60 微米、优选小于 40 微米、且进一步优选小于 20 微米的直径。
6. 根据任一在前权利要求的器件，其中相邻的像素电极以小于 40 微米、优选小于 20 微米、且进一步优选小于 10 微米的距离分开。
7. 根据权利要求 6 的器件，其中像素电极材料由液体淀积。
8. 根据权利要求 7 的器件，其中相邻的像素电极之间的距离由表面能量图案限定。
9. 根据权利要求 3 的显示器件，其中每个晶体管的漏电极与同一栅极寻址线和/或反电极交叠作为各自的像素电极。
10. 一种电子器件，包括至少部分印刷的晶体管阵列、用于控制晶体管阵列的寻址线和像素电极阵列，像素电极的电位响应于晶体管并且至少部分位于晶体管的上方，其中每个像素电极可通过各自的晶

晶体管经由所述寻址线之一被控制，并且与所述寻址线中的另一个和/或连接于此的反电极交叠，由此与之形成电容性耦合。

11. 根据权利要求 1 至 10 中任何一个的器件，其中显示媒质是双稳态的显示媒质。

5 12. 根据权利要求 1 至 11 中任何一个的器件，其中该器件可用作电子纸。

13. 一种像素显示器件的制造方法，该像素显示器件包括显示媒质、晶体管阵列、用于控制晶体管的寻址线、和至少部分位于晶体管阵列和显示媒质之间的像素电极阵列，通过该像素电极阵列，显示媒质的各自部分可由晶体管控制，其中每个像素电极可通过各自的晶体
10 管经由所述寻址线之一被控制，并且还与所述寻址线中的另一个和/或与之连接的反电极交叠，由此与之形成电容性耦合，其中该方法包括通过印刷技术形成晶体管阵列的至少一个元件的步骤。

14. 根据权利要求 13 的方法，其中印刷技术是喷墨印刷技术。

15 15. 根据权利要求 13 或权利要求 14 的方法，其中每个像素电极都通过印刷技术形成。

16. 根据权利要求 13 至 15 中任何一个的方法，其中晶体管的至少一个元件通过在表面能量图案层上印刷而形成。

17. 根据权利要求 16 的方法，其中表面能量图案层通过包括直接
20 接写激光图案化的技术形成。

18. 根据权利要求 13 的方法，其中该晶体管包括在第一方向上通过半导体层连接的源和漏电极，且其中通过印刷限定该半导体层，以具有在所述第一方向上小于 120 微米、优选小于 80 微米且进一步优选小于 40 微米的宽度。

25 19. 根据权利要求 13 的方法，其中每个晶体管都是包括栅电极的薄膜晶体管，该寻址电路包括栅极寻址线，且每个像素电极都与相邻晶体管的栅极寻址线交叠；以及其中交叠的区域通过在表面能量图案化层上印刷形成像素电极和栅极寻址线中的一个或两个控制。

20. 一种电子器件的制造方法，该电子器件包括通过溶液处理形

成的下导电层、和覆盖所述下导电层并经由穿过一个或多个绝缘体层的导电互连电连接于此的上导电层，其中所述互连的建立包括：利用在下导电层和所述一个或多个绝缘体层之间区别的光烧蚀技术在所述至少一个绝缘体层中限定向下延伸到至少下导电层的一部分的孔；然后
5 在所述孔中淀积导电材料。

21. 根据权利要求 20 的方法，其中所述光烧蚀技术包括：将光吸收剂选择性地结合到所述一个或多个绝缘体层中，并使用在其波长下所述光吸收剂具有吸收峰的光。

22. 根据权利要求 20 的方法，其中所述有差别的光烧蚀技术包
10 括在下导电层和所述一个或多个绝缘体层之间提供剥离层，并用选择性吸收的波长的光照射该剥离层，以便使剥离层推进所述一个或多个绝缘体层的覆盖部分离开衬底，同时留下下导电层至少下面的部分完整无缺。

23. 一种电子器件的制造方法，该电子器件包括通过溶液处理形
15 成的下导电层、和覆盖所述下导电层并经由穿过一个或多个绝缘体层的导电互连电连接于此的上导电层，其中所述互连的建立包括：利用压花技术在所述至少一个绝缘体层中限定向下延伸到下导电层的至少一部分的孔；然后在所述孔中淀积导电材料。

24. 根据权利要求 20 至 23 中任何一个的方法，其中下导电层是
20 薄膜晶体管器件的漏或源电极，且上导电层是与所述薄膜晶体管器件相关的像素电极。

25. 一种如由权利要求 24 的方法制造的薄膜晶体管显示器件。

26. 根据权利要求 25 的器件，其中像素电极经由所述一个或多个
25 绝缘体层中的至少一个下面的栅电极交叠，由此与之形成电容性耦合。

27. 一种电子器件的制造方法，包括如下步骤：在衬底上至少部分地通过印刷技术形成薄膜晶体管（TFT）器件的阵列；在 TFT 器件的阵列上方提供一个或多个图案化的绝缘体层，以便从上方留下到每个 TFT 器件的漏或源电极的入口，然后在一个或多个图案化的绝缘体

层上方形成图案化的导电层,以便使每个 TFT 器件具有从其漏或源电极向上延伸跨过其栅电极或相邻 TFT 的栅电极的相应像素电极,由此增加孔径比。

5 28. 根据权利要求 27 的方法,其中每个 TFT 器件具有顶栅结构,且其中布置每个像素电极以提供与相邻 TFT 器件的栅电极的电容性耦合。

10 29. 根据权利要求 27 或权利要求 28 的方法,其中通过利用所述一个或多个图案化绝缘体层的图案化,并通过相比一个或多个下面层所述一个或多个图案化绝缘体层对所述导电层之材料的相对亲合性,建立图案化的导电层。

30. 一种由根据权利要求 27 至 29 中任何一个的方法制造的 TFT 器件的阵列。

31. 一种显示器件,包括根据权利要求 30 的 TFT 器件的阵列。

晶体管控制的显示器件

5 技术领域

在一个方面，本发明涉及晶体管控制的显示器件和它们制造时所使用的技术，且在一个实施例中涉及具有提高的孔径比和像素存储电容器的有源矩阵聚合物TFT显示器，更具体地涉及利用基于溶液处理和直接印刷的技术形成高分辨率的有源矩阵显示器。

10 背景技术

最一般的有源矩阵显示技术是薄膜晶体管液晶显示器（LCD），应用范围从PDA和笔记本器件到平面屏幕电视机。还结合如有机发光二极管（OLED）和电子纸等新出现的显示效应来使用有源矩阵显示器。

15 在WO01/47045中描述了一种TFT器件结构。

近来半导体的共轭聚合物薄膜晶体管（TFT）已变得对在有源矩阵显示器中的应用令人感兴趣，主要是由于它们的溶液的可加工性和随之引起的可印刷性（printability）。使用了这种聚合物作为有源材料来建立具有256个灰度级的有源像素显示器（E.A. Huitema等人，
20 Nature 414, 599（2001））。最近已使用基于溶液的印刷工艺中的半导体聚合物，来建立具有印刷的聚合物薄膜晶体管的有源矩阵显示器（S. Burns等人，SID 2002 symposium, Digest of Technical Papers 33,1193(2002)）。

一个问题可以是限制的显示区域，尤其是用于高分辨率的显示器，其中薄膜晶体管、尤其是漏（像素）电极和如数据线和寻址线以及像素电容器的其它组件彼此竞争空间。这会引入孔径比减小和由此
25 显示器的质量降低。为了获得高的孔径比，像素电极的面积应当尽可能地大。如果在与栅极线或寻址线中任一个或TFT的电极中的任一个相同的面上限定像素电极，则这在常规的体系结构中尤其难以获得。

通过基于溶液的印刷工艺制造有源矩阵显示器提供了优于常规制造方法的许多潜在的优点。原则上，基于溶液的印刷工艺对环境好、低温度、可与挠性衬底兼容、成本有效和对于短期长度和大的显示尺寸有利。然而，通过印刷工艺制造高分辨率的显示器是有挑战的。当利用如喷墨印刷、丝网印刷和胶版印刷的印刷工艺时，因为与提供小体积的液体联系困难，所以难以制造具有小于50-100 μm 宽度的金属互连线。通过用如在PCT/GB00/04934中公开的预定义的表面能量图案印刷到衬底上可以稍微减轻这个问题。然而，即使使用这种技术，获得小于10-20 μm 的线宽也会有挑战。此外，如导电聚合物或胶态金属的许多可印刷导体具有比大量的铜或银显著低的导电性，因此需要厚且宽的互连线以获得整个大有源矩阵的足够的导电性。因此，通过利用常规的显示体系结构，印刷的组件会倾向于大的，且产生具有低孔径比的有源矩阵显示器。

发明内容

因此，本发明的一个目的在于提供一种结合产生高孔径比的体系结构的薄膜晶体管器件，优选地，能够产生良好的像素电容量。

根据本发明，提供了一种像素显示器件，包括显示媒质、至少部分印刷晶体管的阵列、用于控制晶体管阵列的寻址线、和至少部分位于晶体管阵列和显示媒质之间的像素电极阵列，通过该像素电极阵列，显示介质的各自部分可有晶体管控制，其中每个像素电极通过各自晶体管经由所述寻址线中的之一控制且还与所述寻址线的另一条和/或连接于此的反电极交叠，由此与之电容性耦合。

本发明还提供了一种电子器件，包括至少部分印刷的晶体管阵列、用于控制晶体管阵列的寻址线和像素电极阵列，像素电极的电位响应于晶体管并且至少部分位于晶体管的上方，其中每个像素电极通过各自的晶体管经由所述寻址线之一控制，并且与所述寻址线中的另一个和/或连接于此的反电极交叠，形成电容性耦合。

本发明还提供了一种像素显示器件的制造方法，该像素显示器件包括显示媒质、晶体管阵列、用于控制晶体管的寻址线、和至少部分

位于晶体管阵列和显示媒质之间的像素电极阵列，通过该像素电极阵列，显示媒质的各自部分可由晶体管控制，其中每个像素电极通过各自的晶体管经由所述寻址线之一控制，并且还与所述寻址线中的另一个和/或连接于此的反电极交叠，由此与之形成电容性耦合，其中该方法包括通过印刷技术形成晶体管阵列的至少一个元件的步骤。

本发明还提供了一种电子器件的制造方法，该电子器件包括通过溶液处理形成的下导电层、和覆盖所述下导电层并经由穿过一个或多个绝缘体层的导电互连电连接于此的上导电层，其中所述互连的建立包括：利用在下导电层和所述一个或多个绝缘体层之间区别的光烧蚀技术在所述至少一个绝缘体层中限定向下延伸到下导电层的一部分的孔；然后在所述孔中淀积导电材料。

本发明还提供了一种电子器件的制造方法，该电子器件包括通过溶液处理形成的下导电层、和覆盖所述下导电层并经由穿过一个或多个绝缘体层的导电互连电连接于此的上导电层，其中所述互连的建立包括：利用压花技术在至少一个绝缘体层中限定向下延伸到下导电层的至少一部分的孔；然后在所述孔中淀积导电材料。

本发明还提供了一种电子器件的制造方法，包括如下步骤：在衬底上至少部分地通过印刷技术形成薄膜晶体管（TFT）器件；在 TFT 器件的阵列上方提供一个或多个图案化的绝缘体层，以便从上方留下到每个 TFT 器件的漏或源电极的入口，然后在一个或多个图案化的绝缘体层上方形成图案化的导电层，以便使每个 TFT 器件具有从其漏或源电极向上延伸跨过其栅电极或相邻 TFT 的栅电极的相应像素电极，以由此增加孔径比。

根据本发明的一个实施例，公开了一种器件的体系结构，包括形成在该器件的第一金属层面上的 TFT 源极寻址线和 TFT 漏电极。像素电极形成在第二分离的金属层面上，且 TFT 栅电极和栅极寻址线位于利用至少一个电介质层与第一层面和第二层面分开的第三金属层面上。第二层面上的像素电极经由通孔互连电连接到第一层面上的漏电极，且像素电容器通过使第二层面上的部分像素电极与第三层面上像

素的邻接线的部分栅极寻址线交叠而形成。

根据本发明的另一实施例，公开了一种器件的体系结构，包括形成在该器件的第一金属层面上的 TFT 源极寻址线和 TFT 漏电极。像素电极部分地形成在第二分离的金属层面上且部分地形成在第一金属层面上，且 TFT 的栅电极和栅极寻址线形成在利用至少一个电介质层与第一层面和第二层面分开的第三金属层面上。第一层面上的像素电极的部分电连接到第一层面上的漏电极，第一和第二层面上的像素电极的部分通过形成在至少一个图案化的电介质层的整个侧壁上的互连电连接。像素电容器通过使第二层面上的部分像素电极与第三层面上像素的邻接线的部分栅极寻址线交叠而形成。

本发明的另一实施例通过利用底栅晶体管结构能够使孔径比和像素电容最优化。具有底栅结构的晶体管具有额外的优点，即通孔仅需要穿过电介质层中的一层而形成。在作为溶剂喷射的结果形成通孔时，必需确保被选择的溶剂还溶解下部电介质。

附图说明

为了帮助理解本发明，现在将借助实例并参考附图描述其具体的实施例，其中：

图1示出了有源矩阵显示器像素的一般结构。

图2示出了对于漏电极是像素电极的情况，将像素电容器结合到晶体管控制的显示器件中。

图3示出了根据本发明第一实施例的器件。

图4示出了根据本发明第二实施例的器件。

图5示出了根据本发明第三实施例的底栅器件。

具体实施方式

图1示出了其中显示媒质是电压控制的、如液晶或电子纸的有源矩阵像素。图1.a.是一个晶体管和一个像素的侧视图。它由衬底1、可以是连续层或可被图案化的半导体2（在图1中，顺序图案化该半导体，以覆盖晶体管沟道）、数据线3、像素电极4、晶体管电介质5、栅电极/栅互连6和显示媒质7（例如液晶或电子纸）和显示媒质的反电极8组

成。在这种系统中，显示媒质的状态由穿过介质的电场确定，其是像素电极4和反电极8之间的电压差的函数。器件9的可开关区域（switchable area）可以由像素4和顶电极8之间的电压差切换。该区域确定了器件的孔径比。图1.b.是器件的顶视图，并示出了排列成三行的六个晶体管和六个像素。（显示媒质未示于图1.b.中）。

在有源矩阵阵列中，顺序地写到线。为了保持图像，在其它线的寻址期间写到一条线上的电压应当保持相对不变。这是特别真实的灰度级器件。在电压控制的器件中，像素用作提供电荷贮存的平行板电容器。通过包括存储电容器可以增加该电容量。通过使像素与邻接晶体管的栅极线交叠可以形成存储电容器。图2示出了对于漏电极是像素电极的情况，将像素电容器结合到晶体管控制的显示器件中，且图2是顶栅器件的三个相邻像素N-1、N和N+1的示意图。图2.a.示出了器件的侧视图。栅极/栅互连6延伸与部分相邻的像素交叠。电容器10形成在像素N和像素N-1的栅极之间。得到的存储电容器帮助像素在整个周期保持恒定的电压。然而，在这种情况下，相邻的栅互连在下部漏（像素）电极上的这种交叠引起器件的可开关区域9变小和由此孔径比减小。

图2.c.示出了这种结构的电路图，其中存储电容器 $C_{\text{存储}}$ 形成在像素电极4和邻接晶体管的像素的栅极之间。这种电容器用作用于电荷的贮存器，且因此提高了像素的图像储存能力。

本发明的第一实施例示于图3中。这种体系结构结合了能够实现高孔径比的像素电容器。图3.a.示出了三个相邻的晶体管和像素的侧视图。图3.b.示出了六个像素的顶视图。为了清楚起见，将这三个像素电极显示成半透明的。

在显示器上延伸的数据寻址线20、TFT源电极3和TFT漏电极4形成在器件的第一金属层面上。将金属层面限定为包含导电互连和/或导电电极的器件的一层。将形成与显示元件14的接触点之一的图案化的像素电极13形成在器件的单个的第二金属层面上。TFT栅电极24、栅极寻址行互连22和像素电容器6的反电极形成在器件的第三金属层面

上。在第一和第三金属层面中间、以及第二和第三金属层面中间至少是在不同层面提供了电极和互连之间电绝缘的一个电介质层5、11。在图3所示的实施例中，第一和第三层面之间的电介质是TFT的栅电介质5。

5 第二层面上的像素电极13电连接到第一层面上的漏电极4。在图3所示的结构中，后者通过形成通孔互连12来获得。穿过第二和第三层面之间的电介质层11、和第一和第三层面之间的电介质层5形成这种互连。

10 可以如下形成源和漏电极3、4。在由憎水区和亲水区的阵列组成的衬底上限定表面能量图案。作为憎水聚合物如聚酰亚胺（PI）淀积和图案化在亲水的玻璃衬底的顶部上，由此形成了该表面能量图案。在亲水阱之内，经由液体材料如PEDOT/PSS的喷墨印刷来淀积源和漏电极。憎水脊（hydrophobic ridge）限定了TFT沟道。

15 为了获得特别高的孔径比，可用在彼此之间通常15-20 μm 数量级的小距离来印刷第二金属层面上的邻接像素的像素电极13。为了避免从一个像素到下一个的电短路，在邻接的像素电极之间的这种小间隙需要限定得非常可靠。可以在淀积像素电极13之前，在第二金属层面上预先限定表面能量图案16，以排斥导电像素电极材料的墨，并精确地限定像素电极的尺寸。可以通过如激光向前转移印刷、光刻图案化、20 激光直接写图案化、软光刻冲压、压花、喷墨淀积或其它的直接写淀积和图案化技术等技术来限定表面能量图案。

25 本发明的第二实施例和其制造方法示于图4中。该结构是图3中所示的体系结构的变形。在本实施例中，图案化电介质层5、11中的一个或两个，且像素电极13部分地形成在第一层面上，且部分地形成在第二层面上，具有形成在图案化的电介质的整个侧壁上的金属化互连。根据该实施例的一个优选方面，通过直接写淀积例如喷墨印刷或丝网印刷来图案化电介质层。优选地，还通过直接写印刷例如通过在电介质图案的侧壁上印刷导电材料来淀积像素电极13，以形成像素电极13和漏电极4之间的电连接。以在第三层面上的栅电极/互连22、24与第

一和第二层面上的另一电极3、4、13之间获得完全隔离的这种方式来限定电介质层5、11的图案。图4中所示的结构的一个优点是，虽然相比图3中所示的结构减小了可用于电极和互连的第一和第三层面上的区域，但不需要形成通孔互连。

5 像素电容器形成在像素电容器反电极6和第三层面上的像素电极13之间，该像素电容器反电极6连接到第(N-1)或(N+1)行像素的栅极寻址线。根据本发明的另一实施例，还能够在第三层面上的像素电容器反电极6和第一层面上的漏电极4的延伸部之间形成另外的电容器10（也参见图3）。对于像素电容器反电极6的给定区域，这增加了
10 像素电容器的总电容量。

在每个面上，电极和互连可以占用相当大部分的像素区域。在本实施例中，每个像素电极几乎完全覆盖第二层面的各自的像素区域，仅有尺寸d的小间隙留给邻接的像素。这获得了接近100%的孔径比。这种结构具有以下另外的优点。在第一层面上，为了获得更好的导电性，可以将数据寻址线20的宽度制作得比较大。例如，通过以互相交叉的结构形成源和漏电极3、4或者通过在像素的四个侧面上形成源电
15 极3，可以增加TFT的沟道宽度。源和漏电极3、4可以覆盖第一层面相当大部分的区域。在第三层面上，为了获得更好的导电性，可以增加栅极寻址互连的宽度。可调节像素电容器反电极6的大小和其侧向与像素电极13的交叠，以便它占用第三层面相当大部分的区域。
20

本发明不局限于图3和4中所示的顶栅晶体管结构。本发明的第三实施例示于图5中。该图示出了还可如何使用能够最优化孔径比和像素电容量的底栅晶体管结构。图5示出了淀积在像素电容器反电极6上的第一电介质5，该像素电容器反电极6位于第一金属层面上。源和漏电
25 极3、4示于具有位于半导体顶部上的上像素电极13和电介质层2、11的第二金属层面上。底栅结构具有额外的优点，通孔仅需要形成穿过一个电介质层。为了防止通孔穿过两个电介质层，需要一个蚀刻停止机构。例如，在通过喷射溶剂形成通孔的情况下，下电介质层5和漏电极4不应当溶解于其中溶解上电极11的溶剂中。在通过激光烧蚀形成通

孔时,可结合使用在激光波长不吸收的下层和在激光波长吸收的上层,以选择性地从一层移除材料并将另一层留在适当的位置。

5 优选地,通过溶液处理和/或直接印刷淀积上述每一个实施例中所有的器件组件(互连、电极、半导体和绝缘元件)。例如,这可以通过喷墨印刷、气溶胶版印刷、胶版印刷、溶液或刮片涂布(blade coating)进行。为了获得这种溶液淀积步骤的高分辨率,可在在每个面上淀积电极和互连之前在衬底上形成表面能量图案。可以通过包括但不局限于光刻、微接触印刷或曝光聚焦电磁辐射的技术来获得表面能量图案(参见WO02/095805)。表面能量图案使表面区域保持没有导电材料排斥导电材料墨。这能够印刷窄的互连线 and 电极,且还能够使在同一金属层面上的不同电极之间所需要的任意间隙的尺寸最小化,如距离d。可以在淀积导电材料之前,对任一金属层面进行表面能量图案化。

15 优选通过基于直接写的方法如激光烧蚀或溶剂喷墨形成通孔。然而,还可由其它的方法如机械方式或光刻制成通孔。在形成通孔之后,优选地可以利用基于印刷的方法如喷墨填充导电材料。

在反射型显示器中,像素电极本身由高反射的金属如银或金形成,以便光不会穿过第一和第三金属层面,以上的三-金属层面结构能够获得高电容量值的像素电容器,同时保持高的孔径比,原则上可以接近100%。无论电极和互连是否由透光的导电材料形成,同样如此。

25 在透射型显示器中,或在反射镜形成在有源矩阵的后面以使光穿过有源矩阵阵列的层的反射型显示器中,通过利用用于占用大面积的所有电极的透明的导电材料如PEDOT/PSS或ITO可以获得高的孔径比。在需要接近大量的铜或银的高导电率的互连(如穿过显示器长的栅极寻址互连和数据寻址互连)的情况下,不透明导体的使用可以限制到如喷墨印刷或气溶胶版印刷的胶态金属的导体。像素电极、像素电容器反电极、通孔互连和源/漏/栅电极都可以由透明的导体如可印刷的透明氧化锡或PEDOT/PSS形成。

在图3所示的结构中,在栅极面的上方,有另一绝缘层11。导电

的通孔互连12经由电介质和绝缘层从晶体管的漏电极4延伸到放大的像素电极13。显示媒质14的可开关区域增加且由此孔径比增加，可以接近100%。同样，可以增加存储电容器10。

5 这种器件结构还能够使像素电容器成为双面的。例如，电容器形成在a)中间和下部的面、和b)中间和上部的面之间。这提供了产生非常大的像素电容器的容量，同时保持接近100%的孔径比。

10 获得与图3中所示的结构相同效果的另一方法在于，图案化电介质层，使得仅覆盖我们需要隔离的部分金属层。图4.a.示出了组合到栅极面的显示器结构，具有如前所述的延伸栅极。图案化绝缘层5和11，以便仅隔离金属层的必要组件。在图4.b.中，在漏电极4和上像素电极13之间形成导电互连12。这种结构的优点是，因为不需要形成通孔，所以连接互连仅需要通过溶剂或机械方法淀积。同样，能够图案化上绝缘层，要求仅穿过下介质层形成通孔。

15 对于上述的方法，用于图案化像素电极使得它们与电极接触而不短路的一个可能性是选择下电介质5和像素电极材料13，使得下电介质材料排斥如所印刷的像素电极材料。选择上电介质材料11使得像素电极材料粘合好。在需要接触下电极的像素区域上，上电介质材料覆盖下电介质材料。在像素的其它区域上，上电极没有与下电介质材料交叠。这建立了排斥如被印刷且可以减小高印刷精确度需要的像素电材

20 料的沟道。

25 迄今为止描述的所有的结构以顶栅晶体管为基础。对于这些结构，在源极和漏极的顶部形成栅极。图5示出了基于具有与如上所述的相同优点的底栅晶体管的结构，该优点为：高的像素电容量和高的孔径比。在该体系结构中，印刷栅电极24、像素电容器反电极6和栅互连22或以其它方式形成在电介质层5之前的衬底上。然后在电介质的顶部上形成半导体层2、数据线22、源极3和漏极4。第二绝缘层11位于形成通孔互连12和像素电极13之前的该结构的顶部上。该体系结构具有在顶栅结构上方的优点，即，仅需要形成穿过如与两个相对的一个电介质层的通孔。可选地，可以如图4所述图案化上电介质层，消除通孔形

成步骤的需要。

可以和电压控制的显示媒质如液晶或电子纸一起、也可以和电流驱动显示器如有机发光二极管显示器一起使用本发明的器件。它可用在反射和透射型显示器中。显示器的显示效果和性质影响有源矩阵的设计。

优选地，有源矩阵TFT的所有层由溶液淀积，并通过直接印刷技术图案化。如需要高导电率的互连线的一些层可通过真空淀积技术淀积并通过光刻图案化。

对于显示器，栅极线和数据线的导电率必须高以完全地工作。如果精确地印刷和/或通过表面能量图案化限定这些线，则它们可以由非常高导电率的、低透明度的材料制成，如在不过分地减小显示器透明度的情况下可以使用胶态金属。可选地如果导电率足够高，则可以使用透明的导体。

任一像素电极的材料的导电率不必与栅极线和数据线一样高。在透射型显示器的情况下，可使用PEDOT、ITO或其它的透明导体。对于反射型显示器，可以使用金属用于上部的像素电极，提供必需的反射性。

在衬底上形成显示结构，其可以由玻璃、塑料、不锈钢或其它材料制成。数据线由导电材料形成。虽然也可使用蒸发和光刻，但优选地它们由印刷形成。在印刷数据线的情况下，它们可以单独利用精确的印刷或表面能量辅助图案化来印刷。印刷方法的例子是喷墨印刷、气溶胶版印刷、胶版印刷、丝网印刷、光刻和照相凹版印刷。印刷材料可以是胶态金属或导电聚合物，如PEDOT。在显示效果是透射的情况下，可以通过精确的印刷或其它淀积方法形成非常精细的线，或可淀积透明导体，如PEDOT或ITO。这些线对于显示操作来说应当充分地导电。

虽然半导体层还可以通过蒸发淀积，但优选通过溶液淀积。半导体材料可以是小的有机分子或共轭聚合物或可处理溶液的无机半导体，如无机纳米颗粒的分散体。优选地，为了减小邻接的像素和器件

之间的寄生漏电流，将半导体层图案化到有源层岛中。可通过喷墨印刷来淀积半导体材料。另外，可使用表面能量图案化来提高印刷的分辨率。

5 栅极和互连由导电材料形成。虽然它们也可使用蒸发和光刻技术形成，但优选通过印刷形成。或者单独利用精确的印刷或者利用表面能量图案来印刷栅极和互连。可以使用的印刷方法的例子包括喷墨印刷、气溶胶版印刷、胶版印刷、丝网印刷和照相凹版印刷。印刷的材料可以是胶态金属或导电聚合物，如PEDOT。在显示效果是透射的情况下，非常细的线可以通过精确的印刷或其它淀积方法形成，或者可以
10 使用透明的导体，如PEDOT或ITO。为了使沿着栅极线的RC延迟最小，上述线还应当足够导电。所使用的淀积工艺应当与在前淀积了的层相兼容。

像素电极优选通过印刷形成，但还可通过其它的方法如蒸发和光刻形成。可以使用的印刷方法的例子包括喷墨印刷、气溶胶版印刷、
15 胶版印刷、丝网印刷和照相凹版印刷。印刷的材料可以是胶态金属或导电聚合物，如PEDOT。在显示效果是透射的情况下，可以使用透明的导体，如PEDOT或ITO。用于两层的淀积工艺应当与在前淀积的层、通孔和双电介质层形成物相兼容。

上部的像素电极13决定了孔径比。使尺寸 d 成最小（参见图3）增加了孔径比。这可以通过任一图案化的方法如光刻进行，但优选通过
20 印刷技术、或者单独通过精确的印刷或与表面能量图案化结合的印刷获得。优选地，为了使距离 d 最小化以及减小相邻像素之间的缺陷和短路的危险，使用表面能量辅助印刷。在电介质层11表面上的表面能量图案化可以通过包括但不局限于光刻、微接触印刷或曝光聚焦电磁
25 辐射的技术范围获得（WO02/095805）。表面能量图案化能够实现具有宽度 d 的表面区域，以排斥导电像素电极的墨并能够以最小值 d 精确的印刷。

虽然可使用如蒸发的其它方法，但电介质层优选通过溶液淀积。注意应当采用由溶剂淀积，底层不可溶解于顶电介质层的溶剂中。可

通过喷墨印刷、气溶胶版印刷或其它方法以图案化的方式淀积上电介质层，以便覆盖栅极和栅极线，以及限定像素电容器区域。当图案化电介质层时，可以通过如上所述的任一方法淀积像素电极，与下像素电极直接接触，由此提高如下所述的通孔形成的需要。

- 5 对于透射效应显示器，可以通过图案化电介质层避免光不希望的散射，使得覆盖显示器的最小区域和/或使它们的折射率与环境的折射率很好地匹配。

在通孔连接结构的情况下，可以通过宽范围的技术诸如但不局限于激光烧蚀、光刻或机械方法来形成通孔。优选的方法是印刷溶剂和随后填充如WO01/47045中所述的导电材料。在通过印刷溶剂形成通孔的情况下，必须穿透两个电介质层，且在一些情况下必须穿透半导体层。为此，可以使用不同溶剂的顺序或者混合两种或多种溶剂。通孔应当足够小，以在像素区域内适合，而不干涉晶体管。优选地，通孔直径应当 < 100微米且更优选直径 < 50微米。为了减小整个像素的光对比度的任意不均一性，在通孔附近和通孔上方的像素电极的表面应当光滑。在显示媒质是透射的情况下，可以由透明的材料如PEDOT形成通孔。优选地，为了减少任意的光散射，用具有与电介质层相似折射率的导电材料填充通孔。可选地，如果通孔周围的光不均一性太高，则通孔区域通过黑色基质能够遮蔽观察器（viewer）。用于形成通孔的另一优选的方法是激光烧蚀。在此，通过来自扫描激光束的能量的快速吸收以选择的方式移除电介质材料，以形成通孔。所使用的电介质层可以是固有地吸收染料或与染料混合，以在激光束的波长增加吸收。结合激光烧蚀的另一方法是在淀积电介质层之前淀积剥离层。该剥离层对于激光束的波长是高吸收的，并且吸收时移除了淀积在顶部上的电介质层。在形成之后，然后优选地利用基于印刷的方法如喷墨用导电材料填充通孔。

图3中所示的实施例是结合双面电容器和大孔径比的三层面器件体系结构。通孔形成在第一和第三层面以及第三和第二层面之间，以确保各层面之间的电连接。

可通过如喷墨印刷的技术在第一金属层面上淀积由导电材料如 PEDOT/PSS组成的源和漏电极3、4。可通过表面能量图案化限定喷墨印刷的胶态银以形成数据线20。为了减小相邻的像素和器件之间的寄生漏电流，可通过如喷墨印刷的技术将由如在二甲苯溶液中的 poly(dioctylfluorene-co-bithiophene)(F8T2)的材料组成的半导体2淀积在有源层岛中。可通过如旋涂的技术淀积连续的电介质层5，以在不同层面的电极和连接之间提供电绝缘。用于这种绝缘层的合适材料可以是聚甲基异丁烯酸酯 (PMMA)。在器件的第三层面上，栅电极24和栅极寻址线22通过淀积导电材料如胶态的银或PEDOT/PSS形成。而且

10 在第三金属层面上是像素电容器反电极6。这之后是由通过旋涂、刮片涂布或其它的溶液处理技术淀积在器件的第三和第二金属层之间的聚苯乙烯制成的第二连续的电介质层。将形成与显示元件的接触点之一的图案化像素电极13形成在器件的分离的第二金属层面上。金属层面上的像素电极6、13可通过喷墨印刷的PEDOT或ITO或其它的透明

15 导体 (透射型显示器) 或胶态的银 (反射型显示器) 形成。

如在前所述的，像素电容器形成在与栅极寻址线22连接的像素电容器反电极6和第三层面上的像素电极13之间。根据本发明另一上述的实施例，还能够在第三层面上的像素电容器反电极13和第一层面上的漏电极4的延伸部之间形成另外的电容器。已发现对于反电极的给定区域

20 形成该双面的电容器增加了像素电容器的电容量。

为了确保在该器件的三面之间的电连接，形成了通孔。通孔形成在该器件的每个金属层面上的像素之间。可通过印刷技术或通过激光烧蚀的方法形成通孔。

可使用诸如但不局限于喷墨印刷的印刷技术，在上述的器件中制造通孔。淀积能够溶解第一和第二电介质材料的溶剂或溶剂的混合物，但在下像素之间产生了差别。在上述的PMMA电介质层的情况下，可使用乙酸乙酯作为合适的溶剂。然后用如PEDOT的导电材料填充得到的通孔，在两个像素之间形成连接。

25

可替代地，可使用激光烧蚀的技术。在通过电介质材料吸收激光

的波长或在将吸收染料添加到电介质层上时，可通过利用光栅激光形成通孔沟道。在形成通孔沟道之后，它们可利用如喷墨印刷的技术填充导电材料。依靠通孔溶剂中的电介质层的不溶解性，这种系统能够实现良好的通孔形成。

- 5 在图4所示的可替代实施例中，三面器件体系结构结合乙烯基苯酚（PVP）作为栅电介质5，之后是用于第二电介质层11的聚苯乙烯。异丙醇和二甲苯或xexane是能够用于在这些层中形成通孔的溶剂，虽然如上所述，但可以制造该实施例，而不形成通孔。

在第一金属层面上通过如喷墨印刷的技术淀积由导电材料如
10 PEDOT/PSS组成的源和漏电极3、4。可通过表面能量图案化限定喷墨印刷的胶态银来形成数据线3。为了减小相邻的像素和器件之间的寄生漏电流，可通过如喷墨印刷的技术将由如在二甲苯溶液中的poly(dioctylfluorene-co-bithiophene)(F8T2)的材料组成的半导体2淀积在有源层岛中。为了在第三层面上的栅电极和互连与第一和第二层
15 面上的电极之间提供足够的绝缘，可通过如在表面能量图案上喷墨印刷的技术来淀积由乙烯基苯酚（PVP）制成的图案化的电介质层5，如在前所述的或其它图案化技术。在器件的第三层面上，通过淀积如胶态银或PEDOT/PSS的导电材料形成栅电极24和栅极寻址线22。而且在第三金属层面上是像素电容器反电极6。这之后是由通过如喷墨印刷
20 的技术在器件的第三和第二金属层之间或者在通过如旋涂、刮片涂布或喷涂的技术淀积的连续膜中淀积的聚苯乙烯（PVA）制成的第二图案化的电介质层，之后是如激光烧蚀的图案化技术。形成与显示元件的接触点之一的图案化的像素电极13部分地形成在器件的第一层面上且部分地形成在第二层面上，该器件具有在图案化的电介质整个侧壁形
25 成的金属化连接。像素电极13可通过喷墨印刷的PEDOT或ITO或其它的透明导体（透射型显示器）或胶态的银（反射型显示器）形成。

如在前所述的，再次形成了双面电容器，由此对于反电极给定区域增加了像素电容器的总电容量。

不需要形成结合在这种器件体系结构之内的通孔互连。

制备本发明所使用的材料和工艺的组合理想地适合于器件的最终使用。对于反射型显示器，不需要有源矩阵底板组件透明。然而，对于透射型显示器，一个结构将结合高导电率的、具有较低导电率透明导体的高度限定不透明导电材料的组合。将使用可以以包括表面能量辅助印刷或气溶胶的许多方式淀积的高导电的、很好限定的材料例如胶态银作为数据线和互连线。这些部件的受限性质指的是没有严重地影响显示器的透射。使用还可以利用印刷或其它方法淀积的透明的下(部)导电元件例如ITO或PEDOT用于像素和存储电容电极。与低导电率的透明层结合的高导电率和高分辨率图案化的层的这种组合能够制备基于印刷的具有高孔径比和高像素电容的透明显示器。

在显示器件中TFT的一些导电电极和/或连接可由例如通过印刷胶态悬浮液或通过电镀淀积到预图案化衬底上的无机导体形成。在不是所有的层都需要由溶液淀积的器件中，该器件的一个或多个导电组件可由不溶解的导电材料如真空淀积的导体形成。

显示出超过 $10^{-3}\text{cm}^2/\text{Vs}$ 、优选超过 $10^{-2}\text{cm}^2/\text{Vs}$ 的适当的场效应迁移率的任一溶液可加工的共轭聚合物材料或寡聚材料可用于形成半导体层。在H.E. Katz, J.Mater. Chem. 7, 369(1997)或Z. Bao, Advanced Materials 12, 227(2000)中有合适的材料。其它的可能性包括具有溶解侧链(J.G. Laquindanum等人, J. Am. Chem. Soc. 120,664(1998))、由溶液自装配的半导体有机-无机混合材料(C.R. Kagan等人, science 286, 946(1999))或淀积溶液的无机半导体如CdSe纳米颗粒(B.A. Ridley等人, Science 286,746(1999))的小共轭分子。

电极可以通过不同于喷墨印刷的技术被粗糙地图案化。合适的技术包括软光刻印刷(J.A. Rogers等人, Appl. Phys. Lett. 75,1010(1999); S. Brittain等人, Physics World,1998年5月, 第31页)、丝网印刷(Z. Bao等人, Chem. Mat. 9, 12999(1997))和光刻图案化(参见WO99/10939)、胶版印刷、苯胺印刷或其它的图版工艺印刷技术。认为喷墨印刷特别适合于具有良好对准的大面积的图案化,尤其适合于柔性塑料衬底。

虽然优选器件和电路的所有层和组件通过溶液处理和印刷技术淀积和图案化，但一个或多个组件还可通过真空淀积技术淀积和/或通过光刻工艺图案化。

5 本发明不局限于前述的实例。本发明的各方面包括在此描述的思想的所有新颖的和/或创造性的方面以及在此描述的部件的所有新颖的和/或创造性的组合。

10 由此申请人公开了在此描述的每个各自部件的隔离和两个或多个这种部件的任一组合，达到这样的程度以致根据本领域技术人员的一般常识，总体上基于本说明能够执行这种部件或组合，不管这种部件或部件的组合是否能够解决在此公开的任何问题，且都不局限于权利要求书的范围。申请人意识到，本发明的各方面可由任一这种各自的部件或部件的组合构成。鉴于以前的描述，对于本领域技术人员显而易见的是，在本发明的范围内可进行各种修改。

图1a

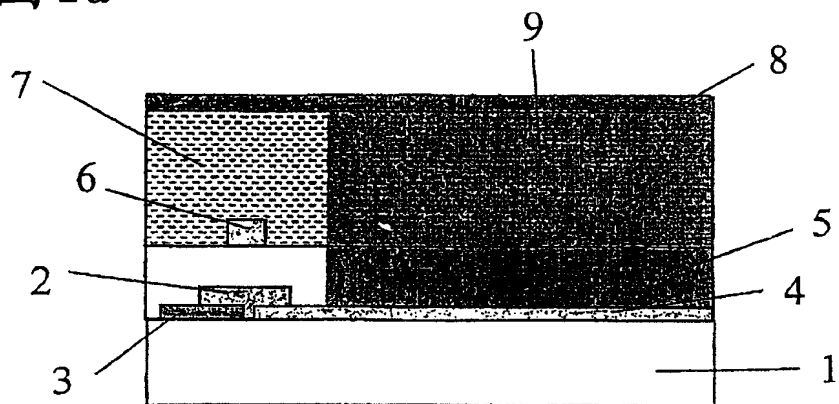


图1b

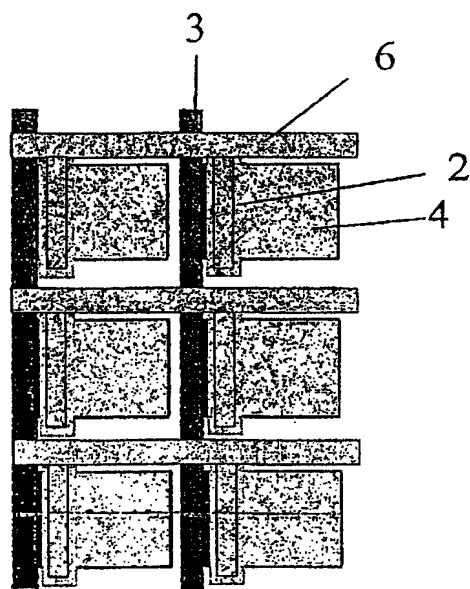


图 2a

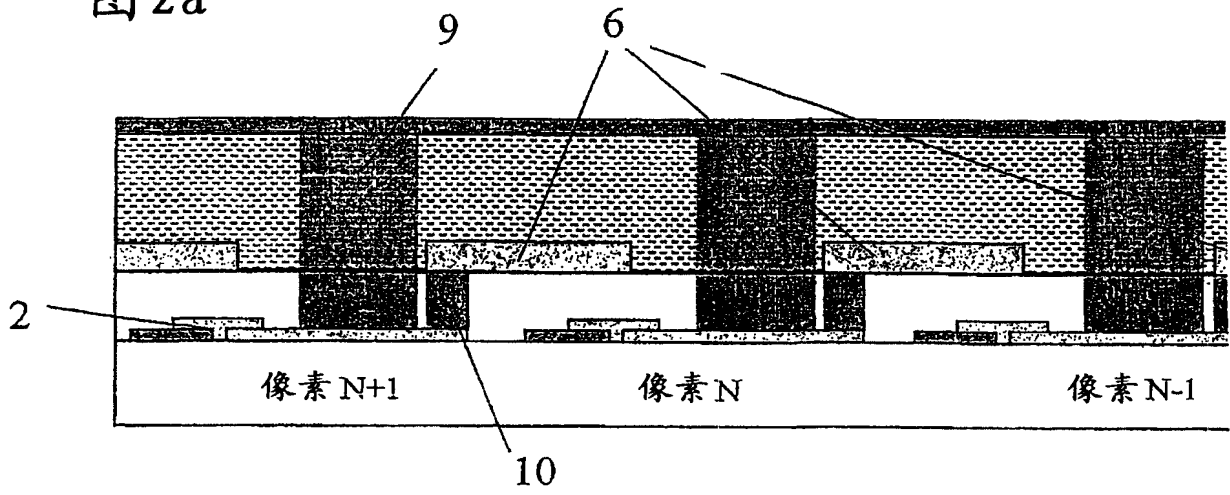


图 2b

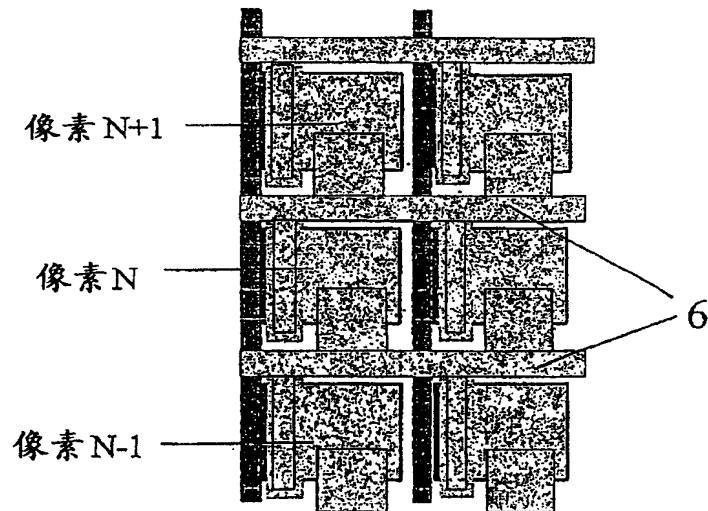


图 2c

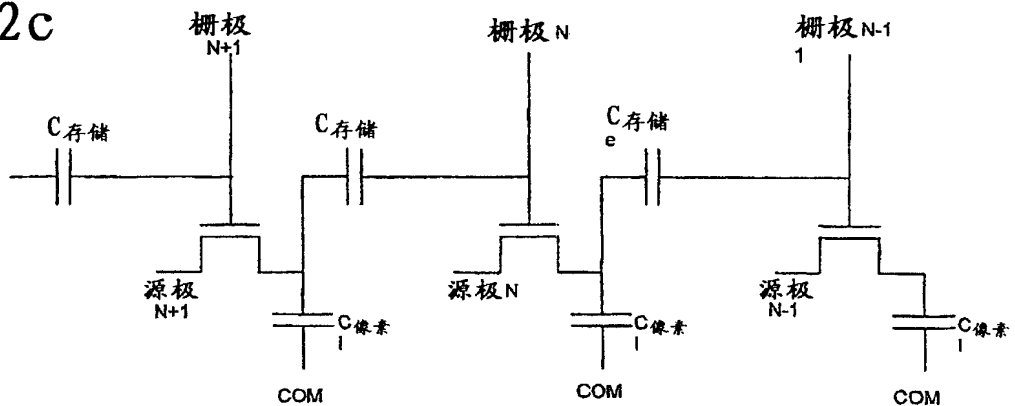


图 3a

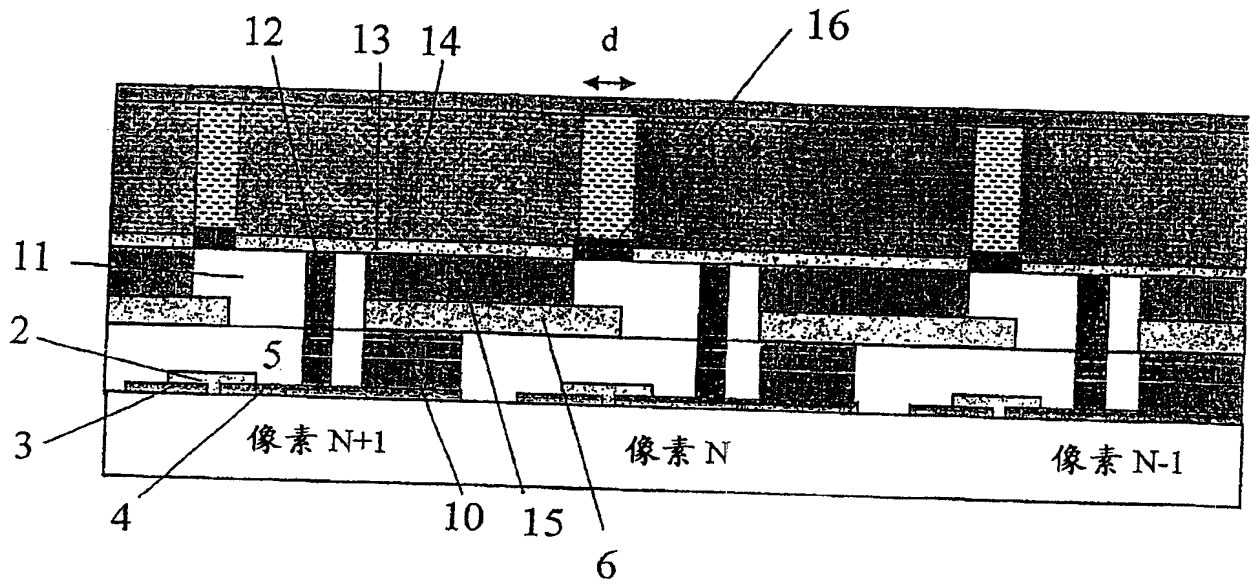


图 3b

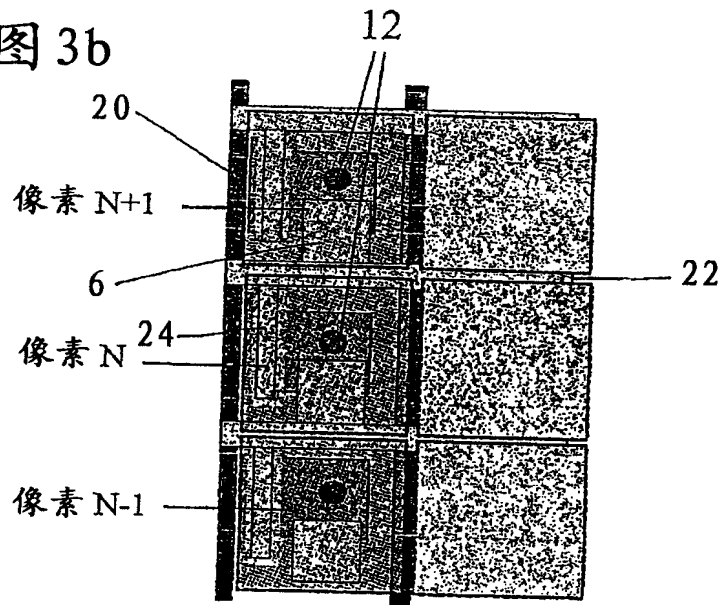


图 4a

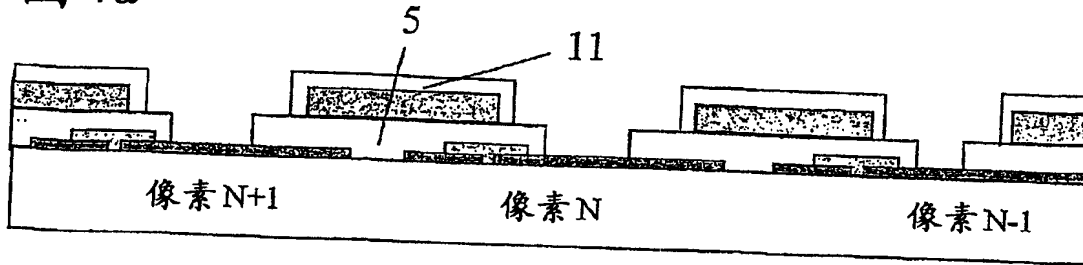


图 4b

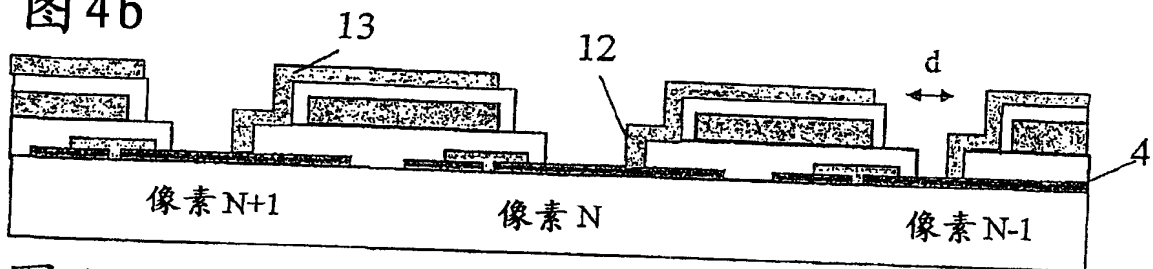


图 4c

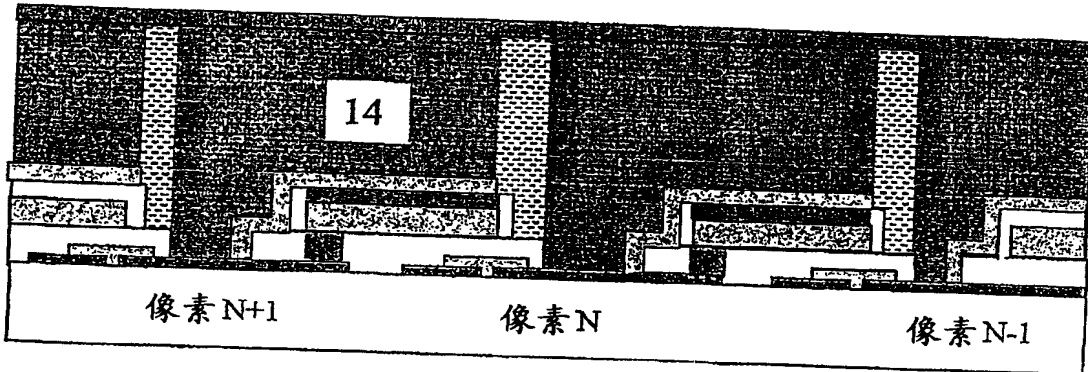


图 4d

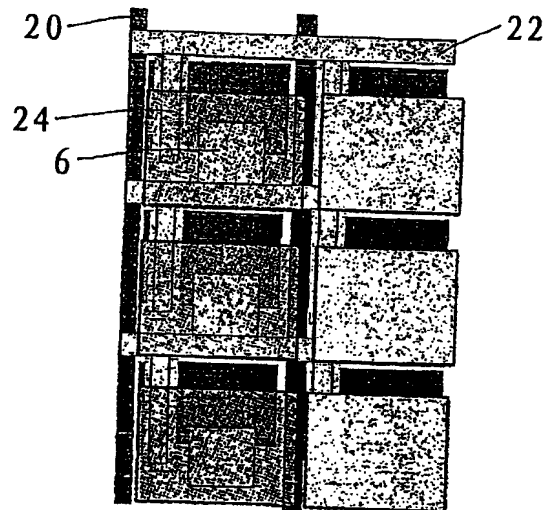


图 5a

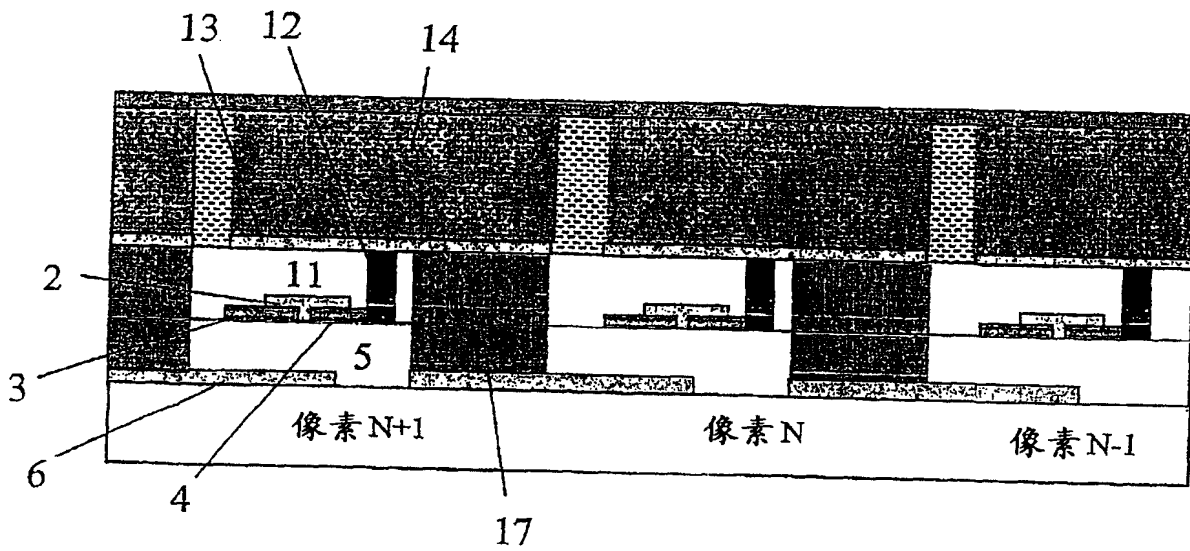


图 5b

