



(12) 发明专利

(10) 授权公告号 CN 116843555 B

(45) 授权公告日 2023. 12. 19

(21) 申请号 202311127116.7

(22) 申请日 2023.09.04

(65) 同一申请的已公布的文献号
申请公布号 CN 116843555 A

(43) 申请公布日 2023.10.03

(73) 专利权人 镨铭微电子(济南)有限公司
地址 250109 山东省济南市自由贸易试验区济南片区唐冶西路868号山东设计创意产业园北区7号楼2-302室-131号

(72) 发明人 邱丰 徐林

(74) 专利代理机构 上海熠润知识产权代理有限公司 31442

专利代理师 武娜 何静生

(51) Int. Cl.
G06T 3/40 (2006.01)
G06N 3/0464 (2023.01)
G06N 3/08 (2023.01)
G06N 5/04 (2023.01)

(56) 对比文件

CN 113870293 A, 2021.12.31

CN 111429347 A, 2020.07.17

CN 111915603 A, 2020.11.10

CN 112215745 A, 2021.01.12

US 11308361 B1, 2022.04.19

US 2022114708 A1, 2022.04.14

US 2022405881 A1, 2022.12.22

闫中. 基于Sobel算子的混合有理插值图像算法. 重庆科技学院学报(自然科学版). 2020, (第02期), 全文.

杨宇辉; 刘昌华. 基于快速卷积神经网络的大田油菜花图像超分辨率重建. 荆楚理工学院学报. 2020, (第03期), 全文.

徐军; 刘慧; 郭强; 张彩明. 结合反卷积的CT图像超分辨重建网络. 计算机辅助设计与图形学学报. 2018, (第11期), 全文.

审查员 黄明昊

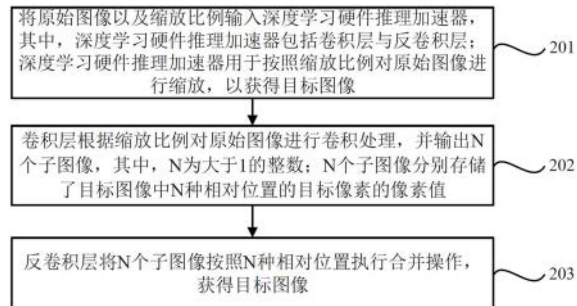
权利要求书4页 说明书14页 附图15页

(54) 发明名称

图像插值方法、装置、电子设备及存储介质

(57) 摘要

本申请涉及图像处理技术领域, 具体涉及一种图像插值方法、装置、电子设备及存储介质。该图像插值方法, 包括: 将原始图像以及缩放比例输入深度学习硬件推理加速器, 其中, 深度学习硬件推理加速器包括卷积层与反卷积层; 深度学习硬件推理加速器用于按照缩放比例对原始图像进行缩放, 以获得目标图像; 卷积层根据所述缩放比例对原始图像进行卷积处理, 并输出N个子图像, 其中, N为大于1的整数; N个子图像分别存储了目标图像中N种相对位置的目标像素的像素值; 反卷积层将N个子图像按照N种相对位置执行合并操作, 获得目标图像。本申请的技术方案, 可以提高计算效率与实现的灵活性, 降低功耗。



1. 一种图像插值方法,其特征在于,包括:

将原始图像以及缩放比例输入深度学习硬件推理加速器,其中,所述深度学习硬件推理加速器包括卷积层与反卷积层;所述深度学习硬件推理加速器用于按照所述缩放比例对所述原始图像进行缩放,以获得目标图像;

所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像,其中,N为大于1的整数;N个子图像分别存储了所述目标图像中N种相对位置的目标像素的像素值;

所述反卷积层将N个子图像按照N种相对位置执行合并操作,获得所述目标图像;

所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像之前,还包括:

根据所述缩放比例确定目标卷积核的通道数、每个通道目标卷积核的尺寸、每个通道目标卷积核的权重参数以及每个通道目标卷积核对应的位置;其中,目标卷积核的通道数为N;

将所有通道目标卷积核按照每个通道目标卷积核对应的位置进行合并,获得所述卷积层的权重参数;

所述根据所述缩放比例确定目标卷积核的通道数、每个通道目标卷积核的尺寸、每个通道目标卷积核的权重参数以及每个通道目标卷积核对应的位置,包括:

根据所述缩放比例确定初始卷积核的通道数、每个通道初始卷积核的尺寸、每个通道初始卷积核的权重参数以及每个通道初始卷积核对应的位置;其中,初始卷积核的通道数为N;

根据每个通道初始卷积核的尺寸与每个通道初始卷积核对应的位置,确定每个通道目标卷积核的尺寸,其中,每个通道目标卷积核的尺寸大于每个通道初始卷积核的尺寸;

针对初始卷积核的每个通道,根据该通道初始卷积核的尺寸、该通道目标卷积核的尺寸以及该通道初始卷积核对应的位置,将该通道初始卷积核转变为该通道目标卷积核,其中,该通道目标卷积核对应的位置与该通道初始卷积核对应的位置相同;

所述根据所述缩放比例确定初始卷积核的通道数,包括:

根据所述缩放比例确定所述目标图像中目标像素与所述原始图像中原始像素的相对位置;

根据所述目标像素与所述原始像素的相对位置,对所有目标像素进行分类,确定目标像素的类别数目;

根据目标像素的类别数目,确定初始卷积核的通道数。

2. 如权利要求1所述的图像插值方法,其特征在于,所述根据所述缩放比例确定每个通道初始卷积核的权重参数,包括:

针对初始卷积核的每个通道,确定原始图像中每次参与卷积运算的初始卷积核尺寸范围内的多个原始像素;

针对每个原始像素,确定目标像素与原始像素在X轴与Y轴上的距离;其中,多个原始像素沿着X轴与Y轴阵列排布,X轴与Y轴相互垂直;

根据目标像素与原始像素在X轴与Y轴上的距离以及图像插值函数,计算得到初始卷积核的权重参数。

3. 如权利要求1所述的图像插值方法,其特征在于,所述根据每个通道初始卷积核的尺寸与每个通道初始卷积核对应的位置,确定每个通道目标卷积核的尺寸,包括:

根据每个通道初始卷积核的尺寸与每个通道初始卷积核对应的位置,确定最小重复单元;最小重复单元为原始图像中每次参与卷积运算的目标卷积核尺寸范围内的多个原始像素组成的单元;

根据所述最小重复单元的尺寸确定每个通道目标卷积核的尺寸。

4. 如权利要求3所述的图像插值方法,其特征在于,所述针对初始卷积核的每个通道,根据该通道初始卷积核的尺寸、该通道目标卷积核的尺寸以及该通道初始卷积核对应的位置,将该通道初始卷积核转变为该通道目标卷积核,包括:

针对初始卷积核的每个通道,根据该通道初始卷积核的尺寸、该通道目标卷积核的尺寸以及该通道初始卷积核对应的位置,确定填充位置;

对所述填充位置填充权重参数,得到该通道目标卷积核。

5. 如权利要求1所述的图像插值方法,其特征在于,所述深度学习硬件推理加速器还包括填充层;

所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像之前,还包括:

所述填充层围绕所述原始图像的四周填充一圈像素,填充的像素区域的宽度为1个像素。

6. 如权利要求1所述的图像插值方法,其特征在于,所述原始图像的图像格式为RGB或YUV444;

所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像,包括:

针对所述原始图像的任意一个通道,所述卷积层根据所述缩放比例对该通道图像进行卷积处理,并输出N个子图像;

所述反卷积层将N个子图像按照N种相对位置执行合并操作,获得所述目标图像,包括:

针对所述原始图像的任意一个通道,所述反卷积层将N个子图像按照N种相对位置执行合并操作,得到第一中间图像;

将所有通道的第一中间图像进行合并,获得所述目标图像。

7. 如权利要求1所述的图像插值方法,其特征在于,所述原始图像的图像格式为RGB或YUV444;

所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像,包括:

针对所述原始图像的任意一个通道,所述卷积层根据所述缩放比例对该通道图像进行卷积处理,并输出N个子图像;

所述反卷积层将N个子图像按照N种相对位置执行合并操作,获得所述目标图像,包括:

针对所述原始图像的所有通道的子图像,所述反卷积层将3N个子图像按照N种相对位置执行合并操作,得到所述目标图像。

8. 如权利要求1所述的图像插值方法,其特征在于,所述原始图像的图像格式为YUV420;

所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像,包括:

针对所述原始图像的Y通道,所述卷积层根据所述缩放比例对该通道图像进行卷积处理,并输出N个子图像;

针对所述原始图像的U通道,所述卷积层根据所述缩放比例对该通道图像进行卷积处理,并输出N个子图像;

针对所述原始图像的V通道,所述卷积层根据所述缩放比例对该通道图像进行卷积处理,并输出N个子图像;

所述反卷积层将N个子图像按照N种相对位置执行合并操作,获得所述目标图像,包括:

针对所述原始图像的Y通道,所述反卷积层将N个子图像按照N种相对位置执行合并操作,得到第二中间图像;

针对所述原始图像的U通道,所述反卷积层将N个子图像按照N种相对位置执行合并操作,得到第三中间图像;

针对所述原始图像的V通道,所述反卷积层将N个子图像按照N种相对位置执行合并操作,得到第四中间图像;

将所述第二中间图像、所述第三中间图像与所述第四中间图像进行合并,获得所述目标图像。

9. 如权利要求1所述的图像插值方法,其特征在于,所述缩放比例为分数形式。

10. 一种图像插值装置,其特征在于,包括:

输入模块,被配置为将原始图像以及缩放比例输入深度学习硬件推理加速器,其中,所述深度学习硬件推理加速器包括卷积层与反卷积层;所述深度学习硬件推理加速器用于按照所述缩放比例对所述原始图像进行缩放,以获得目标图像;

处理模块,被配置为所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像,其中,N为大于1的整数;N个子图像分别存储了所述目标图像中N种相对位置的目标像素的像素值;

合并模块,被配置为所述反卷积层将N个子图像按照N种相对位置执行合并操作,获得所述目标图像;

所述处理模块,被配置为在卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像之前,根据所述缩放比例确定目标卷积核的通道数、每个通道目标卷积核的尺寸、每个通道目标卷积核的权重参数以及每个通道目标卷积核对应的位置,并将所有通道目标卷积核按照每个通道目标卷积核对应的位置进行合并,获得所述卷积层的权重参数;其中,目标卷积核的通道数为N;

其中,所述根据所述缩放比例确定目标卷积核的通道数、每个通道目标卷积核的尺寸、每个通道目标卷积核的权重参数以及每个通道目标卷积核对应的位置,包括:根据所述缩放比例确定初始卷积核的通道数、每个通道初始卷积核的尺寸、每个通道初始卷积核的权重参数以及每个通道初始卷积核对应的位置;其中,初始卷积核的通道数为N;根据每个通道初始卷积核的尺寸与每个通道初始卷积核对应的位置,确定每个通道目标卷积核的尺寸,其中,每个通道目标卷积核的尺寸大于每个通道初始卷积核的尺寸;针对初始卷积核的每个通道,根据该通道初始卷积核的尺寸、该通道目标卷积核的尺寸以及该通道初始卷积

核对应的位置,将该通道初始卷积核转变为该通道目标卷积核,其中,该通道目标卷积核对应的位置与该通道初始卷积核对应的位置相同;

所述根据所述缩放比例确定初始卷积核的通道数,包括:根据所述缩放比例确定所述目标图像中目标像素与所述原始图像中原始像素的相对位置;根据所述目标像素与所述原始像素的相对位置,对所有目标像素进行分类,确定目标像素的类别数目;根据目标像素的类别数目,确定初始卷积核的通道数。

11.一种电子设备,其特征在于,包括存储器与处理器,所述存储器用于存储所述处理器可执行的计算机程序;所述处理器用于执行所述存储器中的计算机程序,以实现如权利要求1~9任一项所述的方法。

12.一种计算机可读存储介质,其上存储有计算机程序,其特征在于,当所述存储介质中的可执行的计算机程序由处理器执行时,能够实现如权利要求1~9任一项所述的方法。

图像插值方法、装置、电子设备及存储介质

技术领域

[0001] 本发明涉及图像处理技术领域,具体涉及一种图像插值方法、装置、电子设备及存储介质。

背景技术

[0002] 在图像处理中,图像的几何变换的操作是将一幅图像映射到另一幅图像内的操作。通常几何变换可分为缩放、翻转、仿射(平移或旋转)、透视、重映射等。

[0003] 当图像进行几何变换时,势必会出现无法直接赋值的像素点,例如,将图像放大两倍时,将会多出一些无法被直接映射的像素点。当出现此种情况时,一般将采用图像插值算法解决。简单来说,图像插值算法是用已知的像素点去计算未知的点。

[0004] 图像插值算法有许多种,下面介绍三种最常见的三种插值算法:

[0005] (1)最近邻法(Nearest Interpolation):将目标图像中的一个像素点对应到原图像后找到最相邻的整数坐标的像素点的像素值,作为目标图像的像素值输出。此算法计算速度最快,但是放大后的目标图像会存在严重的马赛克,出现明显的块状效应,而缩小后的目标图像会存在严重失真。

[0006] (2)双线性插值(Bilinear Interpolation):双线性插值是用原图像中4(2*2)个像素点计算目标图像中的一个像素点。其效果和速度都介于其他两种方法之间,在许多框架中属于默认算法。

[0007] (3)双三次插值(Bicubic Interpolation):双三次插值是用原图像中16(4*4)个像素点计算目标图像中的一个像素点。此算法在三种方法之间效果最好但是相对计算代价大。

[0008] 一般图像插值是由软件、硬件或GPU(graphics processing unit,图形处理器)单独实现。由于其中涉及大量的计算,导致使用软件单独实现时延迟严重。而使用硬件单独实现则无法灵活更改计算图像插值所使用的框架或其框架的核函数,导致实现方法单一,无法完美适用于所有情况。虽然GPU实现可解决前两者的弊端,但是传统GPU计算十分昂贵,同时功耗也非常高。如上所述,使用软件、硬件或GPU单独实现图像插值算法从效率、灵活性和功耗上都非最优选。

发明内容

[0009] 本申请的目的在于提供一种图像插值方法、装置、电子设备及存储介质,可以提高计算效率与实现的灵活性,降低功耗。

[0010] 根据本申请实施例的第一方面,提供一种图像插值方法,包括:

[0011] 将原始图像以及缩放比例输入深度学习硬件推理加速器,其中,所述深度学习硬件推理加速器包括卷积层与反卷积层;所述深度学习硬件推理加速器用于按照所述缩放比例对所述原始图像进行缩放,以获得目标图像;

[0012] 所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像,

其中,N为大于1的整数;N个子图像分别存储了所述目标图像中N种相对位置的目标像素的像素值;

[0013] 所述反卷积层将N个子图像按照N种相对位置执行合并操作,获得所述目标图像。

[0014] 在一种实施方式中,所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像之前,还包括:

[0015] 根据所述缩放比例确定目标卷积核的通道数、每个通道目标卷积核的尺寸、每个通道目标卷积核的权重参数以及每个通道目标卷积核对应的位置;其中,目标卷积核的通道数为N;

[0016] 将所有通道目标卷积核按照每个通道目标卷积核对应的位置进行合并,获得所述卷积层的权重参数。

[0017] 在一种实施方式中,所述根据所述缩放比例确定目标卷积核的通道数、每个通道目标卷积核的尺寸、每个通道目标卷积核的权重参数以及每个通道目标卷积核对应的位置,包括:

[0018] 根据所述缩放比例确定初始卷积核的通道数、每个通道初始卷积核的尺寸、每个通道初始卷积核的权重参数以及每个通道初始卷积核对应的位置;其中,初始卷积核的通道数为N;

[0019] 根据每个通道初始卷积核的尺寸与每个通道初始卷积核对应的位置,确定每个通道目标卷积核的尺寸,其中,每个通道目标卷积核的尺寸大于每个通道初始卷积核的尺寸;

[0020] 针对初始卷积核的每个通道,根据该通道初始卷积核的尺寸、该通道目标卷积核的尺寸以及该通道初始卷积核对应的位置,将该通道初始卷积核转变为该通道目标卷积核,其中,该通道目标卷积核对应的位置与该通道初始卷积核对应的位置相同。

[0021] 在一种实施方式中,所述根据所述缩放比例确定初始卷积核的通道数,包括:

[0022] 根据所述缩放比例确定所述目标图像中目标像素与所述原始图像中原始像素的相对位置;

[0023] 根据所述目标像素与所述原始像素的相对位置,对所有目标像素进行分类,确定目标像素的类别数目;

[0024] 根据目标像素的类别数目,确定初始卷积核的通道数。

[0025] 在一种实施方式中,所述根据所述缩放比例确定每个通道初始卷积核的权重参数,包括:

[0026] 针对初始卷积核的每个通道,确定原始图像中每次参与卷积运算的初始卷积核尺寸范围内的多个原始像素;

[0027] 针对每个原始像素,确定目标像素与原始像素在X轴与Y轴上的距离;其中,多个原始像素沿着X轴与Y轴阵列排布,X轴与Y轴相互垂直;

[0028] 根据目标像素与原始像素在X轴与Y轴上的距离以及图像插值函数,计算得到初始卷积核的权重参数。

[0029] 在一种实施方式中,所述根据每个通道初始卷积核的尺寸与每个通道初始卷积核对应的位置,确定每个通道目标卷积核的尺寸,包括:

[0030] 根据每个通道初始卷积核的尺寸与每个通道初始卷积核对应的位置,确定最小重复单元;最小重复单元为原始图像中每次参与卷积运算的目标卷积核尺寸范围内的多个原

始像素组成的单元；

[0031] 根据所述最小重复单元的尺寸确定每个通道目标卷积核的尺寸。

[0032] 在一种实施方式中,所述针对初始卷积核的每个通道,根据该通道初始卷积核的尺寸、该通道目标卷积核的尺寸以及该通道初始卷积核对应的位置,将该通道初始卷积核转变为该通道目标卷积核,包括:

[0033] 针对初始卷积核的每个通道,根据该通道初始卷积核的尺寸、该通道目标卷积核的尺寸以及该通道初始卷积核对应的位置,确定填充位置;

[0034] 对所述填充位置填充权重参数,得到该通道目标卷积核。

[0035] 在一种实施方式中,所述深度学习硬件推理加速器还包括填充层;

[0036] 所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像之前,还包括:

[0037] 所述填充层围绕所述原始图像的四周填充一圈像素,填充的像素区域的宽度为1个像素。

[0038] 在一种实施方式中,所述原始图像的图像格式为RGB或YUV444;

[0039] 所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像,包括:

[0040] 针对所述原始图像的任意一个通道,所述卷积层根据所述缩放比例对该通道图像进行卷积处理,并输出N个子图像;

[0041] 所述反卷积层将N个子图像按照N种相对位置执行合并操作,获得所述目标图像,包括:

[0042] 针对所述原始图像的任意一个通道,所述反卷积层将N个子图像按照N种相对位置执行合并操作,得到第一中间图像;

[0043] 将所有通道的第一中间图像进行合并,获得所述目标图像。

[0044] 在一种实施方式中,所述原始图像的图像格式为RGB或YUV444;

[0045] 所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像,包括:

[0046] 针对所述原始图像的任意一个通道,所述卷积层根据所述缩放比例对该通道图像进行卷积处理,并输出N个子图像;

[0047] 所述反卷积层将N个子图像按照N种相对位置执行合并操作,获得所述目标图像,包括:

[0048] 针对所述原始图像的所有通道的子图像,所述反卷积层将3N个子图像按照N种相对位置执行合并操作,得到所述目标图像。

[0049] 在一种实施方式中,

[0050] 所述原始图像的图像格式为YUV420;

[0051] 所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像,包括:

[0052] 针对所述原始图像的Y通道,所述卷积层根据所述缩放比例对该通道图像进行卷积处理,并输出N个子图像;

[0053] 针对所述原始图像的U通道,所述卷积层根据所述缩放比例对该通道图像进行卷

积处理,并输出N个子图像;

[0054] 针对所述原始图像的V通道,所述卷积层根据所述缩放比例对该通道图像进行卷积处理,并输出N个子图像;

[0055] 所述反卷积层将N个子图像按照N种相对位置执行合并操作,获得所述目标图像,包括:

[0056] 针对所述原始图像的Y通道,所述反卷积层将N个子图像按照N种相对位置执行合并操作,得到第二中间图像;

[0057] 针对所述原始图像的U通道,所述反卷积层将N个子图像按照N种相对位置执行合并操作,得到第三中间图像;

[0058] 针对所述原始图像的V通道,所述反卷积层将N个子图像按照N种相对位置执行合并操作,得到第四中间图像;

[0059] 将所述第二中间图像、所述第三中间图像与所述第四中间图像进行合并,获得所述目标图像。

[0060] 在一种实施方式中,所述缩放比例为分数形式。

[0061] 根据本申请实施例的第二方面,提供一种图像插值装置,包括:

[0062] 输入模块,被配置为将原始图像以及缩放比例输入深度学习硬件推理加速器,其中,所述深度学习硬件推理加速器包括卷积层与反卷积层;所述深度学习硬件推理加速器用于按照所述缩放比例对所述原始图像进行缩放,以获得目标图像;

[0063] 处理模块,被配置为所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像,其中,N为大于1的整数;N个子图像分别存储了所述目标图像中N种相对位置的目标像素的像素值;

[0064] 合并模块,被配置为所述反卷积层将N个子图像按照N种相对位置执行合并操作,获得所述目标图像。

[0065] 根据本申请实施例的第三方面,提供一种电子设备,包括存储器与处理器,所述存储器用于存储所述处理器可执行的计算机程序;所述处理器用于执行所述存储器中的计算机程序,以实现上述的方法。

[0066] 根据本申请实施例的第四方面,提供一种计算机可读存储介质,其上存储有计算机程序,其特征在于,当所述存储介质中的可执行的计算机程序由处理器执行时,能够实现上述的方法。

[0067] 与现有技术相比,本申请的有益效果在于:通过将原始图像以及缩放比例输入深度学习硬件推理加速器,以使深度学习硬件推理加速器按照缩放比例对原始图像进行缩放,获得目标图像;其中,深度学习硬件推理加速器包括卷积层与反卷积层,卷积层根据缩放比例对原始图像进行卷积处理,并输出N个子图像,其中,N为大于1的整数,N个子图像分别存储了目标图像中N种相对位置的目标像素的像素值,反卷积层将N个子图像按照N种相对位置执行合并操作,获得目标图像。采用深度学习硬件推理加速器实现图像插值,与使用软件单独实现图像插值相比,计算效率更高,与使用GPU实现图像插值相比,计算效率更高,功耗更低,与采用硬件实现图像插值相比,可以通过调整卷积层的卷积核调整图像插值算法,不需要修改深度学习硬件推理加速器,因此,实现更灵活。综上所述,本申请提供的技术方案,可以提高计算效率与实现的灵活性,还可以降低功耗。

附图说明

- [0068] 图1是根据相关技术示出的一种插入像素点与参考像素点之间相对距离的示意图。
- [0069] 图2是根据一示例性实施例示出的一种图像插值方法的流程图。
- [0070] 图3是根据一示例性实施例示出的一种原始像素与目标像素之间相对位置的示意图。
- [0071] 图4是根据一示例性实施例示出的一种深度学习硬件推理加速器的示意图。
- [0072] 图5是根据另一示例性实施例示出的一种图像插值方法的流程图。
- [0073] 图6是根据一示例性实施例示出的步骤501的一种具体实现方法的流程图。
- [0074] 图7是根据一示例性实施例示出的一种根据缩放比例确定初始卷积核的通道数的方法的流程图。
- [0075] 图8是根据一示例性实施例示出的一种根据缩放比例确定每个通道初始卷积核的权重参数的方法的流程图。
- [0076] 图9是根据一示例性实施例示出的步骤602的一种具体实现方法的流程图。
- [0077] 图10是根据一示例性实施例示出的步骤603的一种具体实现方法的流程图。
- [0078] 图11是根据一示例性实施例示出的一种填充位置为左上侧的初始卷积核的填充方式。
- [0079] 图12是根据一示例性实施例示出的一种填充位置为左下侧初始卷积核的填充方式。
- [0080] 图13是根据一示例性实施例示出的一种填充位置为右上侧初始卷积核的填充方式。
- [0081] 图14是根据一示例性实施例示出的一种填充位置为右下侧初始卷积核的填充方式。
- [0082] 图15是根据一示例性实施例示出的一种原始图像的图像格式为RGB或YUV444的图像插值方法的流程图。
- [0083] 图16是根据另一示例性实施例示出的一种原始图像的图像格式为RGB或YUV444的图像插值方法的流程图。
- [0084] 图17是根据一示例性实施例示出的一种原始图像的图像格式为YUV420的图像插值方法的流程图。
- [0085] 图18是根据一示例性实施例示出的一种图像插值装置的框图。
- [0086] 图19是根据一示例性实施例示出的一种电子设备的框图。

具体实施方式

[0087] 除非另作定义,在本说明书和权利要求书中使用的技术术语或者科学术语应当为本发明所属技术领域内具有一般技能的人士所理解的通常意义。以下将结合附图描述本发明的具体实施方式,需要指出的是,在这些实施方式的具体描述过程中,为了进行简明扼要的描述,本说明书不可能对实际的实施方式的所有特征均作详尽的描述。在不偏离本发明的精神和范围的情况下,本领域技术人员可以对本发明的实施方式进行修改和替换,所得实施方式也在本发明的保护范围之内。

[0088] 相关技术中,图像插值算法有许多种,例如,最近邻法、双线性插值与双三次插值。由于图像插值涉及大量的计算,导致使用软件单独实现时延迟严重。而使用硬件单独实现则无法灵活更改计算图像插值所使用的框架或其框架的核函数,导致实现方法单一,无法完美适用于所有情况。虽然GPU实现可解决前两者的弊端,但是传统GPU计算十分昂贵,同时功耗也非常高。

[0089] 以双三次插值为例,双三次插值也称为三线性插值、立方卷积插值或立方卷积算法。该算法使用采样点周围16个灰度值进行立方插值。它不仅考虑了四个直接相邻点的灰度值影响,还考虑了相邻点之间灰度值变化率的影响。

[0090] 假设图像A的大小为 mn ,图像A缩放 K 倍后的图像B的大小为 MN ,即 $K=M/m$ 。图像A中的每个像素值已知,而图像B中的像素值是未知的。要确定图像B中每个像素 (X,Y) 的值,我们必须先找到图像A中与 (X,Y) 对应的像素 (x,y) ,然后使用最接近 $A(x,y)$ 的16个像素作为参数来计算 $B(X,Y)$ 处的像素值。这16个像素的权重是使用双三次方法计算的, $B(X,Y)$ 处的像素值是16个像素的加权和。

[0091] 构造的双三次插值函数如下:

$$[0092] \quad W(x) = \begin{cases} (a+2)|x|^3 - (a+3)|x|^2 + 1, & \text{for } |x| \leq 1; \\ a|x|^3 - 5a|x|^2 + 8a|x| - 4a, & \text{for } 1 < |x| < 2; \\ 0, & \text{otherwise} \end{cases} \quad (1);$$

[0093] 其中, $W(x)$ 为核函数, x 表示插入像素点与参考像素点之间的距离,通常的实现方法是将行和列依次计算。 a 为控制该方法的超参,通常选择为 -0.5 或 -1 。根据新插入像素点和参考像素点之间的相对位置的不同,其核函数也会有不同。这就导致了计算复杂度的增加。

[0094] 如图1所示,插入像素点 $P1$ 与同一行的4个参考像素点 $P2$ 之间的距离 $Dx1$ 、 $Dx2$ 、 $Dx3$ 、 $Dx4$ 分别为 1.25 、 0.25 、 -0.75 、 -1.75 ,插入像素点 $P1$ 与同一列的4个参考像素点 $P2$ 之间的距离 $Dy1$ 、 $Dy2$ 、 $Dy3$ 、 $Dy4$ 分别为 1.25 、 0.25 、 -0.75 、 -1.75 。

[0095] 根据新插入像素点和参考像素点之间的相对位置的不同,其核函数也会有不同。这就导致了计算复杂度的增加。

[0096] 如上所述,使用软件、硬件或GPU单独实现图像插值算法从效率、灵活性和功耗上都非最优选。

[0097] 随着人工智能,特别是深度学习的不断发展,其在图像、音频处理方面有着广泛的应用。深度学习的主要实现方法是基于深度卷积神经网络(DCNN)。正是由于其应用范围广泛,目前市场上有个各种各样的深度学习推理硬件加速器。和传统的基于GPU的推理引擎相比,其效率更高,功耗更低。为了进一步提升推理效率,硬件加速器通常需要使用定点计算(GPU使用浮点计算),而最常用的是使用8位定点以达到计算效率和准确度的均衡。其主要是使用特殊的硬件(例如,NPU(神经处理单元)/TPU(张量处理器))来实现常用的卷积、激活等操作。为了增加其适用性,通常还会将NPU和一些通用的数字信号处理器(DSP)结合使用,其中DSP来处理一些NPU不能处理的操作,例如一些数学计算(SOFTMAX)以及前处理和后处理。但是,由于NPU和DSP隶属于不同的计算单元,其中会牵涉数据的搬运和数据格式的转换,其极大的影响了硬件推理加速器的整体的性能。

[0098] 为了解决上述技术问题,本申请提出一种图像插值方法、装置、电子设备及存储介

质,可以提高计算效率与实现的灵活性,还可以降低功耗。

[0099] 图2是根据一示例性实施例示出的一种图像插值方法的流程图。该图像插值方法,应用于深度学习硬件推理加速器。请参见图2,该图像插值方法,可以包括以下步骤:

[0100] 步骤201,将原始图像以及缩放比例输入深度学习硬件推理加速器,其中,深度学习硬件推理加速器包括卷积层与反卷积层;深度学习硬件推理加速器用于按照缩放比例对原始图像进行缩放,以获得目标图像。

[0101] 步骤202,卷积层根据缩放比例对原始图像进行卷积处理,并输出N个子图像,其中,N为大于1的整数;N个子图像分别存储了目标图像中N种相对位置的目标像素的像素值。

[0102] 步骤203,反卷积层将N个子图像按照N种相对位置执行合并操作,获得目标图像。

[0103] 在本实施例中,将原始图像以及缩放比例输入深度学习硬件推理加速器,以使深度学习硬件推理加速器按照缩放比例对原始图像进行缩放,获得目标图像。

[0104] 在一个示例性实施例中,原始图像为1080P,缩放比例为3/2,即缩小1.5倍。目标图像为720P。如图3所示,原始像素31为原始图像的像素,多个原始像素31按照X轴与Y轴阵列排布形成原始图像,X轴与Y轴相互垂直。目标像素32为目标图像的像素,多个目标像素32按照X轴与Y轴阵列排布形成目标图像。最小重复单元33用于确定卷积层的权重参数。

[0105] 在上述的示例性实施例中,如图3所示,目标像素32按照与原始像素31的相对位置,可分为四类:(1)第一类目标像素321,相对于原始像素31,位于原始像素31的右下角,其中,X轴正方向为右,X轴负方向为左,Y轴正方向为上,Y轴负方向为下。(2)第二类目标像素322,相对于原始像素31,位于原始像素31的右上角。(3)第三类目标像素323,相对于原始像素31,位于原始像素31的左下角。(4)第四类目标像素324,相对于原始像素31,位于原始像素31的左上角。

[0106] 在一个实施例中,如图4所示,深度学习硬件推理加速器包括输入层41、卷积层43、反卷积层44以及输出层45。在上述的示例性实施例中,输入层41用于输入原始图像以及缩放比例,卷积层43用于根据缩放比例对原始图像进行卷积处理,并输出4个子图像(360*640),这4个子图像分别存储了目标图像中上述4种相对位置的目标像素的像素值。在其他示例性实施例中,N为其他大于1的整数。反卷积层44用于将4个子图像按照4种相对位置执行合并操作,将上述卷积层43输出的4个子图用正确的顺序合并到单个通道,获得目标图像,输出层45用于输出目标图像。

[0107] 在本实施例中,通过将原始图像以及缩放比例输入深度学习硬件推理加速器,以使深度学习硬件推理加速器按照缩放比例对原始图像进行缩放,获得目标图像;其中,深度学习硬件推理加速器包括卷积层与反卷积层,卷积层根据缩放比例对原始图像进行卷积处理,并输出N个子图像,其中,N为大于1的整数,N个子图像分别存储了目标图像中N种相对位置的目标像素的像素值,反卷积层将N个子图像按照N种相对位置执行合并操作,获得目标图像。采用深度学习硬件推理加速器实现图像插值,与使用软件单独实现图像插值相比,计算效率更高,与使用GPU实现图像插值相比,计算效率更高,功耗更低,与采用硬件实现图像插值相比,可以通过调整卷积层的卷积核调整图像插值算法,不需要修改深度学习硬件推理加速器,因此,实现更灵活。综上,本申请提供的技术方案,可以提高计算效率与实现的灵活性,还可以降低功耗。

[0108] 在一个实施例中,如图5所示,在步骤202之前,还包括以下步骤:

[0109] 步骤501,根据缩放比例确定目标卷积核的通道数、每个通道目标卷积核的尺寸、每个通道目标卷积核的权重参数以及每个通道目标卷积核对应的位置;其中,目标卷积核的通道数为N。

[0110] 在一个实施例中,如图6所示,步骤501可以包括以下步骤:

[0111] 步骤601,根据缩放比例确定初始卷积核的通道数、每个通道初始卷积核的尺寸、每个通道初始卷积核的权重参数以及每个通道初始卷积核对应的位置;其中,初始卷积核的通道数为N。

[0112] 在一个实施例中,缩放比例为分数形式。由于初始卷积核的通道数、每个通道初始卷积核的尺寸均为整数,所以,缩放比例需要转换为分数形式。一般常见的图像缩放的缩放比例均可以转换为分数形式,例如,原始图像为1080P,目标图像为720,缩放比例为 $2/3$;原始图像为4K,目标图像为1080P,缩放比例为 $1/2$;原始图像为4K,目标图像为720P,缩放比例为 $1/3$ 。

[0113] 在一个实施例中,如图7所示,根据缩放比例确定初始卷积核的通道数,可以包括以下步骤:

[0114] 步骤701,根据缩放比例确定目标图像中目标像素与原始图像中原始像素的相对位置。

[0115] 步骤702,根据目标像素与原始像素的相对位置,对所有目标像素进行分类,确定目标像素的类别数目。

[0116] 步骤703,根据目标像素的类别数目,确定初始卷积核的通道数。

[0117] 在上述的示例性实施例中,如图3所示,可以根据缩放比例确定目标图像中目标像素32与原始图像中原始像素31的相对位置。然后,可以根据目标像素32与原始像素31的相对位置,对所有目标像素32进行分类,确定目标像素32的类别数目。然后,根据目标像素的类别数目,确定初始卷积核的通道数。其中,初始卷积核的通道数等于目标像素的类别数目。例如,目标像素32的类别数目为4,初始卷积核的通道数也为4。

[0118] 在一个实施例中,可以根据缩放比例与图像插值函数确定每个通道初始卷积核的尺寸。在上述的示例性实施例中,缩放比例为 $3/2$,图像插值函数为双三次插值函数,每个通道初始卷积核的尺寸为4。

[0119] 在一个实施例中,如图8所示,根据缩放比例确定每个通道初始卷积核的权重参数,可以包括以下步骤:

[0120] 步骤801,针对初始卷积核的每个通道,确定原始图像中每次参与卷积运算的初始卷积核尺寸范围内的多个原始像素。

[0121] 步骤802,针对每个原始像素,确定目标像素与原始像素在X轴与Y轴上的距离;其中,多个原始像素沿着X轴与Y轴阵列排布,X轴与Y轴相互垂直。

[0122] 步骤803,根据目标像素与原始像素在X轴与Y轴上的距离以及图像插值函数,计算得到初始卷积核的权重参数。

[0123] 在上述的示例性实施例中,针对初始卷积核的每个通道,确定原始图像中每次参与卷积运算的初始卷积核尺寸范围内的多个原始像素,其中,原始图像中每次参与卷积运算的初始卷积核尺寸范围内为16个原始像素。

[0124] 然后,针对每个原始像素,确定目标像素与原始像素在X轴与Y轴上的距离;其中,

多个原始像素沿着X轴与Y轴阵列排布,X轴与Y轴相互垂直。例如,目标像素321与原始像素在X轴上的距离分别为1.25、0.25、-0.75、-1.75,目标像素321与原始像素在Y轴上的距离分别为1.25、0.25、-0.75、-1.75。目标像素322与原始像素在X轴上的距离分别为1.25、0.25、-0.75、-1.75,目标像素322与原始像素在Y轴上的距离分别为1.25、0.25、-0.75、-1.75。目标像素323与原始像素在X轴上的距离分别为1.75、0.75、-0.25、-1.25,目标像素323与原始像素在Y轴上的距离分别为1.75、0.75、-0.25、-1.25。目标像素323与原始像素在X轴上的距离分别为1.75、0.75、-0.25、-1.25,目标像素323与原始像素在Y轴上的距离分别为1.75、0.75、-0.25、-1.25。

[0125] 然后,根据目标像素与原始像素在X轴与Y轴上的距离以及图像插值函数,计算得到初始卷积核的权重参数。例如,将目标像素321与原始像素在X轴与Y轴上的距离,代入双三次插值函数,可以得到对应通道的初始卷积核。将目标像素322与原始像素在X轴与Y轴上的距离,代入双三次插值函数,可以得到对应通道的初始卷积核。将目标像素323与原始像素在X轴与Y轴上的距离,代入双三次插值函数,可以得到对应通道的初始卷积核。将目标像素324与原始像素在X轴与Y轴上的距离,代入双三次插值函数,可以得到对应通道的初始卷积核。这样,共获得4个不同通道的初始卷积核(核函数),即得到了初始卷积核的权重参数。

[0126] 在一个实施例中,对原始图像进行推导,可以获得4个不同通道的初始卷积核对应的位置,以合并为一个卷积层的不同通道。

[0127] 步骤602,根据每个通道初始卷积核的尺寸与每个通道初始卷积核对应的位置,确定每个通道目标卷积核的尺寸,其中,每个通道目标卷积核的尺寸大于每个通道初始卷积核的尺寸。

[0128] 在一个实施例中,如图9所示,步骤602可以包括以下步骤:

[0129] 步骤901,根据每个通道初始卷积核的尺寸与每个通道初始卷积核对应的位置,确定最小重复单元;最小重复单元为原始图像中每次参与卷积运算的目标卷积核尺寸范围内的多个原始像素组成的单元。

[0130] 步骤902,根据最小重复单元的尺寸确定每个通道目标卷积核的尺寸。

[0131] 如图3所示,由于卷积操作是对原始图像使用卷积核进行重复运算,最小重复单元可以保证满足其条件。如上所述,有4种初始卷积核,每个初始卷积核都需要覆盖16个对应的原始像素,而对应的原始像素又不完全相同。因此,需要将4种初始卷积核各自覆盖的16个对应的原始像素合并成为最小重复单元33。最小重复单元33的尺寸为5,即最小重复单元33包括25个原始像素31。

[0132] 在一个实施例中,可以根据每个通道初始卷积核的尺寸与每个通道初始卷积核对应的位置,确定最小重复单元,其中,最小重复单元为原始图像中每次参与卷积运算的目标卷积核尺寸范围内的多个原始像素组成的单元。然后,根据最小重复单元的尺寸确定每个通道目标卷积核的尺寸,其中,每个通道目标卷积核的尺寸等于最小重复单元的尺寸。

[0133] 步骤603,针对初始卷积核的每个通道,根据该通道初始卷积核的尺寸、该通道目标卷积核的尺寸以及该通道初始卷积核对应的位置,将该通道初始卷积核转变为该通道目标卷积核,其中,该通道目标卷积核对应的位置与该通道初始卷积核对应的位置相同。

[0134] 在一个实施例中,如图10所示,步骤603可以包括以下步骤:

[0135] 步骤1001,针对初始卷积核的每个通道,根据该通道初始卷积核的尺寸、该通道目

标卷积核的尺寸以及该通道初始卷积核对应的位置,确定填充位置。

[0136] 步骤1002,对填充位置填充权重参数,得到该通道目标卷积核。

[0137] 在一个实施例中,针对初始卷积核的每个通道,根据该通道初始卷积核的尺寸、该通道目标卷积核的尺寸以及该通道初始卷积核对应的位置,确定填充位置。然后,对填充位置填充权重参数,得到该通道目标卷积核。填充的权重参数可以为0。这样,可以保证每个通道目标卷积核都在对应的位置上。

[0138] 例如,如图11所示,对于用于生成目标像素321的初始卷积核的通道,填充位置为左上侧,其中,权重参数111为初始卷积核的权重参数,权重参数112为填充的权重参数,权重参数112为0。

[0139] 如图12所示,对于用于生成目标像素322的初始卷积核的通道,填充位置为左下侧,其中,权重参数111为初始卷积核的权重参数,权重参数112为填充的权重参数,权重参数112为0。

[0140] 如图13所示,对于用于生成目标像素323的初始卷积核的通道,填充位置为右上侧,其中,权重参数111为初始卷积核的权重参数,权重参数112为填充的权重参数,权重参数112为0。

[0141] 如图14所示,对于用于生成目标像素324的初始卷积核的通道,填充位置为右下侧,其中,权重参数111为初始卷积核的权重参数,权重参数112为填充的权重参数,权重参数112为0。

[0142] 步骤502,将所有通道目标卷积核按照每个通道目标卷积核对应的位置进行合并,获得卷积层的权重参数。

[0143] 在上述的示例性实施例中,将4*4的初始卷积核填充为5*5的目标卷积核。然后,将4个通道目标卷积核按照每个通道目标卷积核对应的位置进行合并,便可获得卷积层的权重参数。卷积层的权重参数形状为 [1, 5, 5, 4]。由于每次生成2*2个像素,因此,卷积的步长为 [3, 3]。

[0144] 在一个实施例中,如图4所示,深度学习硬件推理加速器还包括填充层42。在步骤202之前,还包括以下步骤:

[0145] 填充层42围绕原始图像的四周填充一圈像素,填充的像素区域的宽度为1个像素。其中,填充的像素值可以为对称镜像,就是和取和边缘对称的像素的像素值进行填充,但不限于此。这样,可以使输出的目标图像的大小和预期一致(720P)。

[0146] 需要说明的是,填充的像素值对结果的边界有直接的影响,根据硬件的支持情况,可以选择不同的填充方法,其中推荐使用镜像或者对称镜像以达到最好的边界效果。

[0147] 在一个实施例中,将目标卷积核中小于0.1/256的权重参数赋值为0,这样可以提高计算效率。

[0148] 图15是根据另一示例性实施例示出的一种图像插值方法的流程图。在本实施例中,原始图像的图像格式为RGB或YUV444。请参见图15,该图像插值方法,可以包括以下步骤:

[0149] 步骤1501,将原始图像以及缩放比例输入深度学习硬件推理加速器,其中,深度学习硬件推理加速器包括卷积层与反卷积层;深度学习硬件推理加速器用于按照缩放比例对原始图像进行缩放,以获得目标图像。

[0150] 在本实施例中,步骤1501与上述的步骤201相似,在此不再赘述。

[0151] 步骤1502,针对原始图像的任意一个通道,卷积层根据缩放比例对该通道图像进行卷积处理,并输出N个子图像。

[0152] 对于RGB与YUV444格式的原始图像,每个通道图像的尺寸相同,可以先针对每个通道图像进行缩放处理,再进行合并。在本实施例中,以原始图像的图像格式为RGB为例进行介绍。在其他实施例中,针对每个通道图像尺寸相同的原始图像,也可采用本实施例中提供的图像插值方法进行图像缩放。

[0153] 在本实施例中,原始图像包括R通道图像、G通道图像与B通道图像。R通道图像、G通道图像与B通道图像的尺寸相同。针对R通道图像、G通道图像与B通道图像中的任意一个通道,卷积层根据缩放比例对该通道图像进行卷积处理,并输出N个子图像。

[0154] 例如,针对R通道图像,卷积层根据缩放比例对R通道图像进行卷积处理,并输出N个子图像。针对G通道图像,卷积层根据缩放比例对G通道图像进行卷积处理,并输出N个子图像。针对B通道图像,卷积层根据缩放比例对B通道图像进行卷积处理,并输出N个子图像。

[0155] 步骤1503,针对原始图像的任意一个通道,反卷积层将N个子图像按照N种相对位置执行合并操作,得到第一中间图像。

[0156] 在本实施例中,针对R通道图像、G通道图像与B通道图像中的任意一个通道,反卷积层将N个子图像按照N种相对位置执行合并操作,得到第一中间图像。

[0157] 例如,针对R通道图像,反卷积层将N个子图像按照N种相对位置执行合并操作,得到对应的第一中间图像。针对G通道图像,反卷积层将N个子图像按照N种相对位置执行合并操作,得到对应的第一中间图像。针对B通道图像,反卷积层将N个子图像按照N种相对位置执行合并操作,得到对应的第一中间图像。这样,共计得到3个第一中间图像。

[0158] 步骤1504,将所有通道的第一中间图像进行合并,获得目标图像。

[0159] 在本实施例中,反卷积层将所有通道的第一中间图像进行合并,获得目标图像。例如,反卷积层将R通道图像、G通道图像与B通道图像各自对应的第一中间图像进行合并,获得目标图像。

[0160] 图16是根据另一示例性实施例示出的一种图像插值方法的流程图。在本实施例中,原始图像的图像格式为RGB或YUV444。请参见图16,该图像插值方法,可以包括以下步骤:

[0161] 步骤1601,将原始图像以及缩放比例输入深度学习硬件推理加速器,其中,深度学习硬件推理加速器包括卷积层与反卷积层;深度学习硬件推理加速器用于按照缩放比例对原始图像进行缩放,以获得目标图像。

[0162] 在本实施例中,步骤1601与上述的步骤201相似,在此不再赘述。

[0163] 步骤1602,针对原始图像的任意一个通道,卷积层根据缩放比例对该通道图像进行卷积处理,并输出N个子图像。

[0164] 在本实施例中,步骤1602与上述的步骤1502相似,在此不再赘述。

[0165] 步骤1603,针对原始图像的所有通道的子图像,反卷积层将3N个子图像按照N种相对位置执行合并操作,得到目标图像。

[0166] 在本实施例中,以原始图像的图像格式为RGB为例进行介绍。针对R通道图像,卷积层根据缩放比例对R通道图像进行卷积处理,并输出N个子图像。针对G通道图像,卷积层根

据缩放比例对G通道图像进行卷积处理,并输出N个子图像。针对B通道图像,卷积层根据缩放比例对B通道图像进行卷积处理,并输出N个子图像。这样,共计得到3N个子图像。然后,反卷积层将这3N个子图像按照N种相对位置执行合并操作,得到目标图像。在本实施例中,可以只执行一次合并操作,节约程序步骤。

[0167] 图17是根据另一示例性实施例示出的一种图像插值方法的流程图。在本实施例中,原始图像的图像格式为YUV420。请参见图17,该图像插值方法,可以包括以下步骤:

[0168] 步骤1701,将原始图像以及缩放比例输入深度学习硬件推理加速器,其中,深度学习硬件推理加速器包括卷积层与反卷积层;深度学习硬件推理加速器用于按照缩放比例对原始图像进行缩放,以获得目标图像。

[0169] 在本实施例中,步骤1701与上述的步骤201相似,在此不再赘述。

[0170] 步骤1702,针对原始图像的Y通道,卷积层根据缩放比例对该通道图像进行卷积处理,并输出N个子图像,针对原始图像的U通道,卷积层根据缩放比例对该通道图像进行卷积处理,并输出N个子图像,针对原始图像的V通道,卷积层根据缩放比例对该通道图像进行卷积处理,并输出N个子图像。

[0171] 在本实施例中,由于原始图像的图像格式为YUV420,原始图像包括Y通道图像、U通道图像与V通道图像,由于U通道图像、V通道图像与Y通道图像尺寸不同,且存储方式也可能不同,因此,将U通道图像、V通道图像与Y通道图像分别进行处理。

[0172] 在本实施例中,针对原始图像的Y通道,卷积层43根据缩放比例对该通道图像进行卷积处理,并输出N个子图像。其中,在卷积层43对原始图像的Y通道图像进行卷积处理之前,填充层42先对Y通道图像进行填充,填充的像素的像素值为0。

[0173] 针对原始图像的U通道,卷积层根据缩放比例对该通道图像进行卷积处理,并输出N个子图像。其中,在卷积层43对原始图像的U通道图像进行卷积处理之前,填充层42先对U通道图像进行填充,填充的像素的像素值为128。

[0174] 针对原始图像的V通道,卷积层根据缩放比例对该通道图像进行卷积处理,并输出N个子图像。其中,在卷积层43对原始图像的V通道图像进行卷积处理之前,填充层42先对V通道图像进行填充,填充的像素的像素值为128。

[0175] 需要说明的是,在处理YUV格式的图像时,如果采用常数作为填充值,其选值必须和其对应的色域相一致,一般不建议使用深度学习的默认填充方法(填充值=0)。

[0176] 步骤1703,针对原始图像的Y通道,反卷积层将N个子图像按照N种相对位置执行合并操作,得到第二中间图像,针对原始图像的U通道,反卷积层将N个子图像按照N种相对位置执行合并操作,得到第三中间图像,针对原始图像的V通道,反卷积层将N个子图像按照N种相对位置执行合并操作,得到第四中间图像。

[0177] 在本实施例中,步骤1703与上述的步骤1503相似,在此不再赘述。

[0178] 步骤1704,将第二中间图像、第三中间图像与第四中间图像进行合并,获得目标图像。

[0179] 在本实施例中,步骤1704与上述的步骤1504相似,在此不再赘述。

[0180] 在本实施例中,提供了一种针对原始图像的各个通道尺寸不一致时的图像插值方法,实现了对输入的图像格式无限制,提高了实现的灵活性。

[0181] 本申请提供的技术方案,采用卷积的方法在深度学习硬件加速器上实现插值算

法。通过使用卷积来实现矩阵的数学运算,同时通过设置反卷积层将卷积层生成的子图融合从而获得正确结果。

[0182] 本申请提供的技术方案存在如下优点:

[0183] (1) 使用卷积层配合特殊设计的权重参数一步实现插值算法。

[0184] (2) 本申请无需使用预处理和后处理等操作,兼容所有的AI(Artificial Intelligence,人工智能)硬件推理加速器。AI硬件推理加速器包括深度学习硬件推理加速器,以及其他AI硬件推理加速器。

[0185] (3) 卷积层的权重参数可根据图像缩放算法(图像插值函数)的类型灵活变换,可以支持现有的所有主流插值方法,包括多相位图像插值算法等,也可以支持用户自定义的权重参数。例如,权重参数可以根据代入相对距离到图像缩放算法的公式中获取。改变图像缩放算法,只需带入新的公式即可。同时,可以支持不同类别的缩放方法,例如BICUBIC算法使用相邻16像素。如果需要实现LANCZOS3 算法使用相邻36像素,本申请只需修改卷积核即可实现,无需修改AI硬件推理加速器。

[0186] (4) 使用自定义的Padding(填充)方式,无需对边界条件进行特殊处理;

[0187] (5) 对输入的图像格式无限制,可输入RGB、YUV 或别的图像格式,无需进行格式转换,直接在原始图像格式中操作。

[0188] (6) 全过程无需CPU、GPU、DPS(数据处理系统)等其他硬件参与,只需使用支持卷积的AI硬件推理加速器。

[0189] 图18是根据一示例性实施例示出的图像插值装置的框图。如图18所示,本实施例中,该图像插值装置,包括:

[0190] 输入模块181,被配置为将原始图像以及缩放比例输入深度学习硬件推理加速器,其中,所述深度学习硬件推理加速器包括卷积层与反卷积层;所述深度学习硬件推理加速器用于按照所述缩放比例对所述原始图像进行缩放,以获得目标图像;

[0191] 处理模块182,被配置为所述卷积层根据所述缩放比例对所述原始图像进行卷积处理,并输出N个子图像,其中,N为大于1的整数;N个子图像分别存储了所述目标图像中N种相对位置的目标像素的像素值;

[0192] 合并模块183,被配置为所述反卷积层将N个子图像按照N种相对位置执行合并操作,获得所述目标图像。

[0193] 本申请的实施例还提出了一种电子设备,包括处理器和存储器;存储器用于存储处理器可执行的计算机程序;处理器用于执行存储器中的计算机程序,以实现上述任一实施例的图像插值方法。

[0194] 本申请的实施例还提出了一种计算机可读存储介质,当存储介质中的可执行的计算机程序由处理器执行时,能够实现上述任一实施例的图像插值方法。

[0195] 关于上述实施例中的装置,其中处理器执行操作的具体方式已经在有关该方法的实施例中进行了详细描述,此处将不做详细阐述说明。

[0196] 图19是根据一示例性实施例示出的一种电子设备的框图。例如,电子设备1900可以被提供为一服务器。参照图19,设备1900包括处理组件1922,其进一步包括一个或多个处理器,以及由存储器1932所代表的存储器资源,用于存储可由处理部件1922的执行的指令,例如应用程序。存储器1932中存储的应用程序可以包括一个或一个以上的每一个对应于一

组指令的模块。此外,处理组件1922被配置为执行指令,以执行上述用于图像插值方法。

[0197] 电子设备1900还可以包括一个电源组件1926被配置为执行设备1900的电源管理,一个有线或无线网络接口1950被配置为将设备1900连接到网络,和一个输入输出(I/O)接口1958。设备1900可以操作基于存储在存储器1932的操作系统,例如Windows Server™, MacOS X™, Unix™, Linux™, FreeBSD™或类似。

[0198] 在示例性实施例中,还提供了一种包括指令的非临时性计算机可读存储介质,例如包括指令的存储器1932,上述指令可由设备1900的处理组件1922执行以完成上述方法。例如,非临时性计算机可读存储介质可以是ROM、随机存取存储器(RAM)、CD-ROM、磁带、软盘和光数据存储设备等。

[0199] 在本发明中,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性。术语“多个”指两个或两个以上,除非另有明确的限定。

[0200] 上述对实施例的描述是为了便于本技术领域的普通技术人员能理解和应用本申请。熟悉本领域技术的人员显然可以容易地对这些实施例做出各种修改,并把在此说明的一般原理应用到其它实施例中而不必付出创造性的劳动。因此,本申请不限于这里的实施例,本领域技术人员根据本申请披露的内容,在不脱离本申请范围和精神的情况下做出的改进和修改都本申请的范围之内。

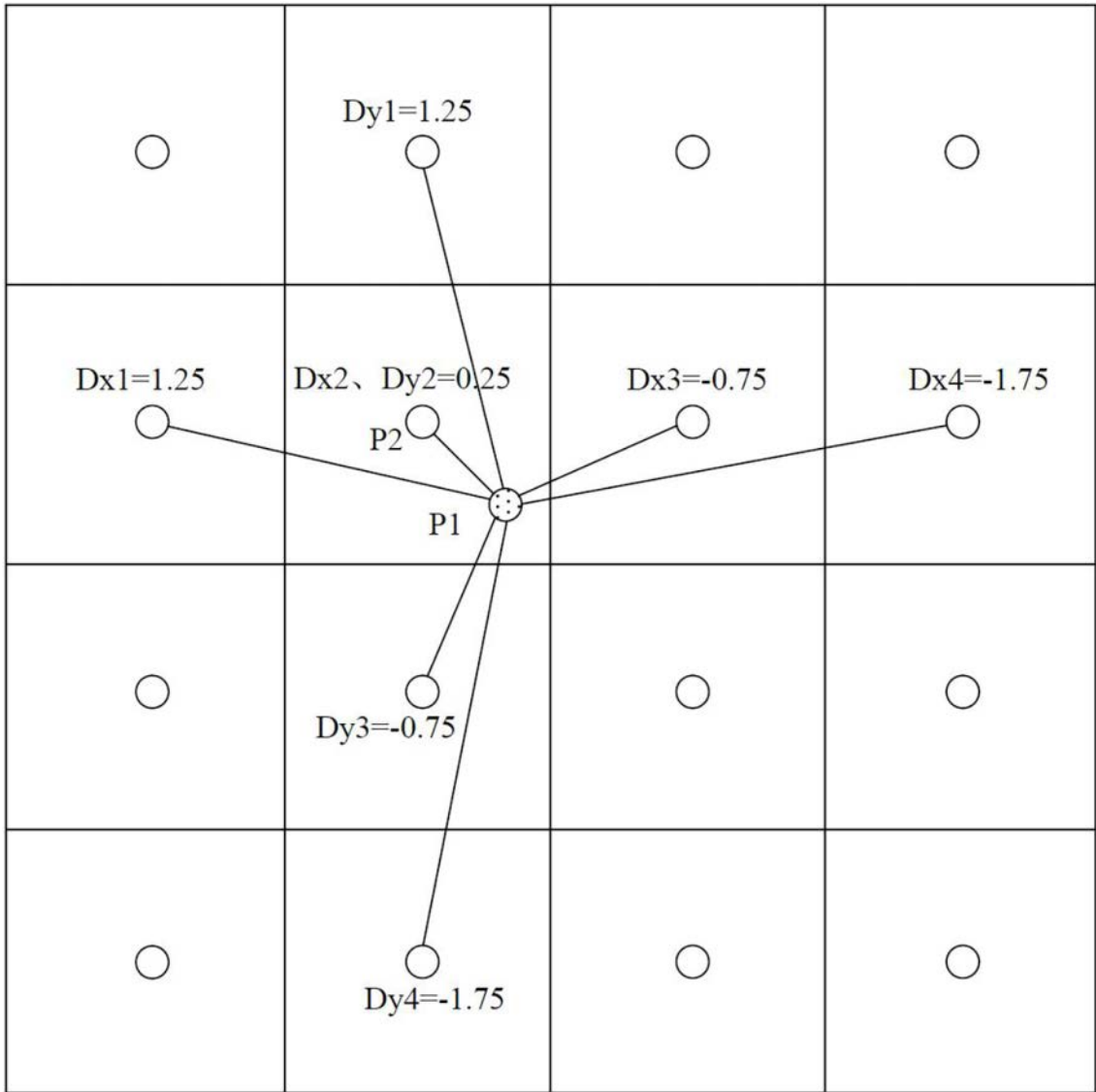


图 1

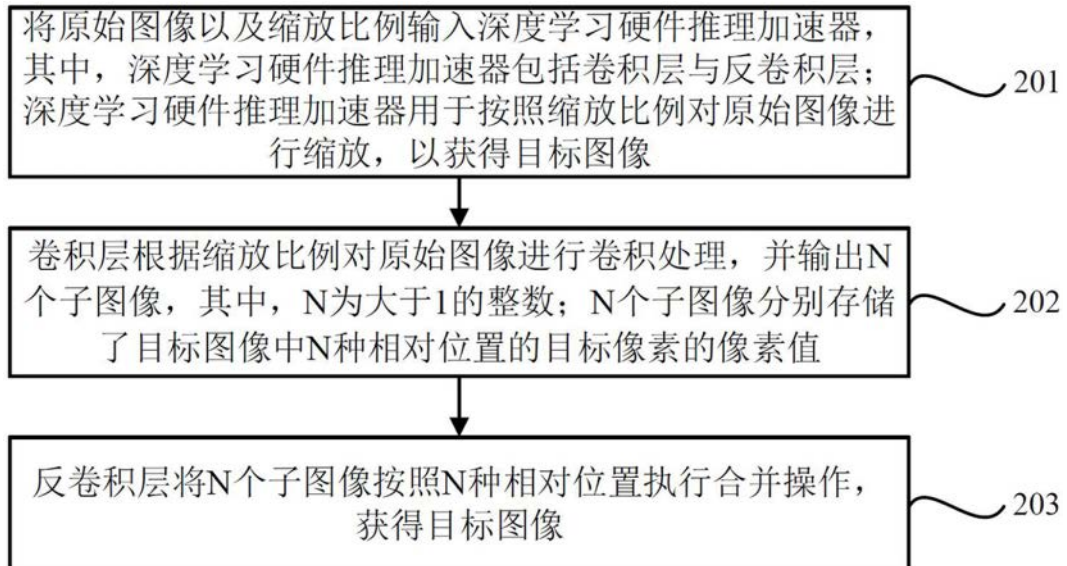


图 2

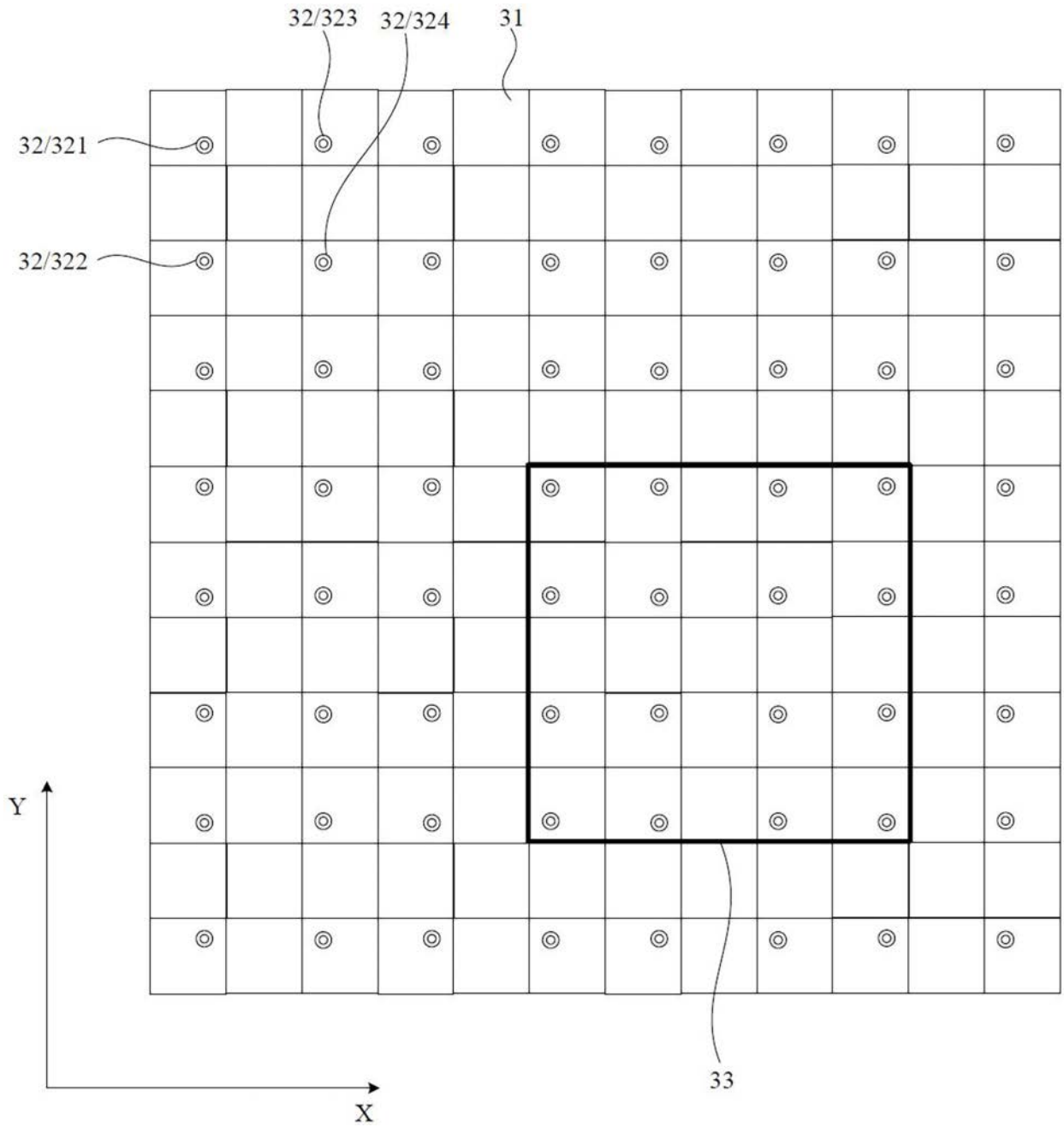


图 3

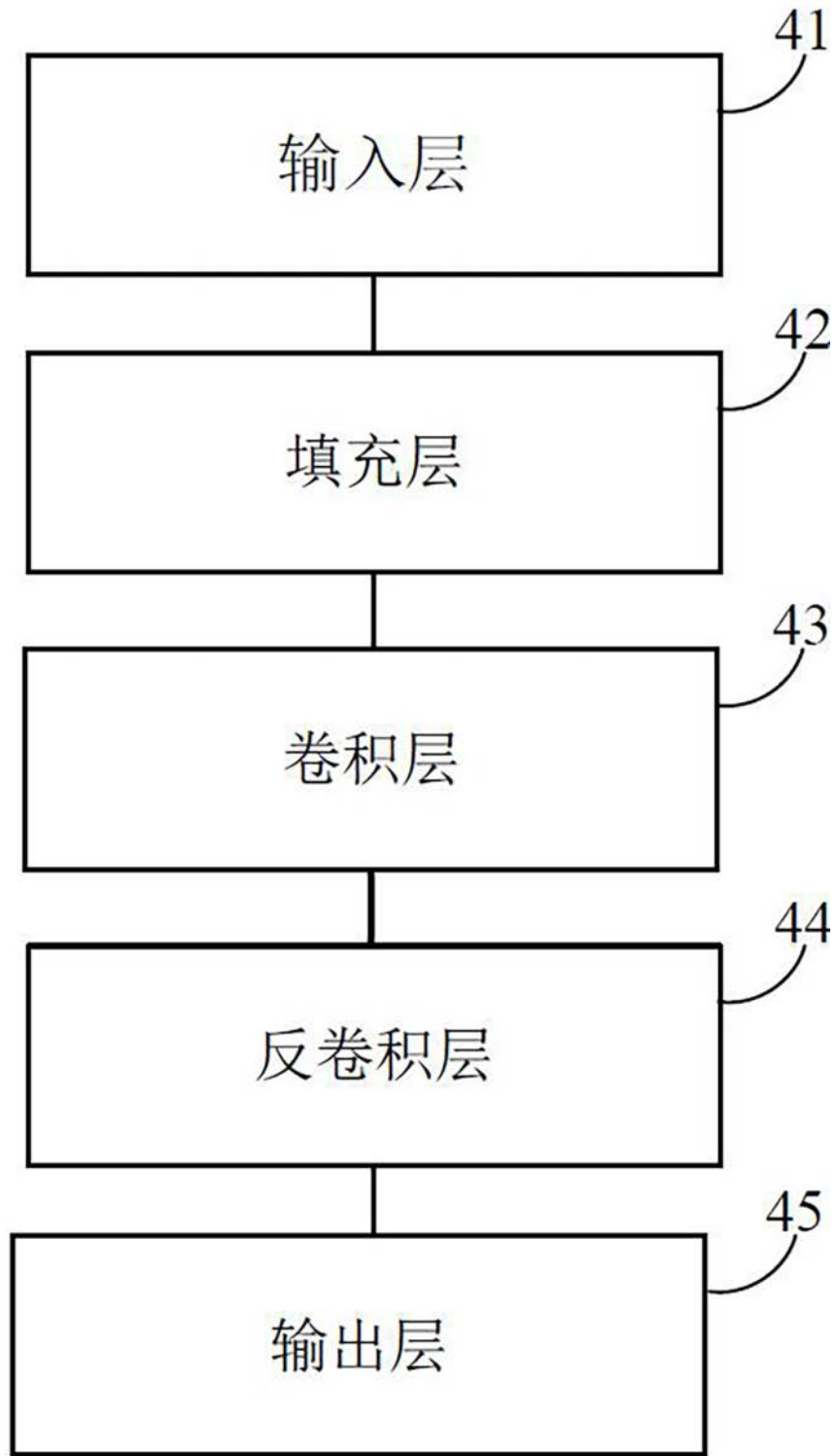


图 4

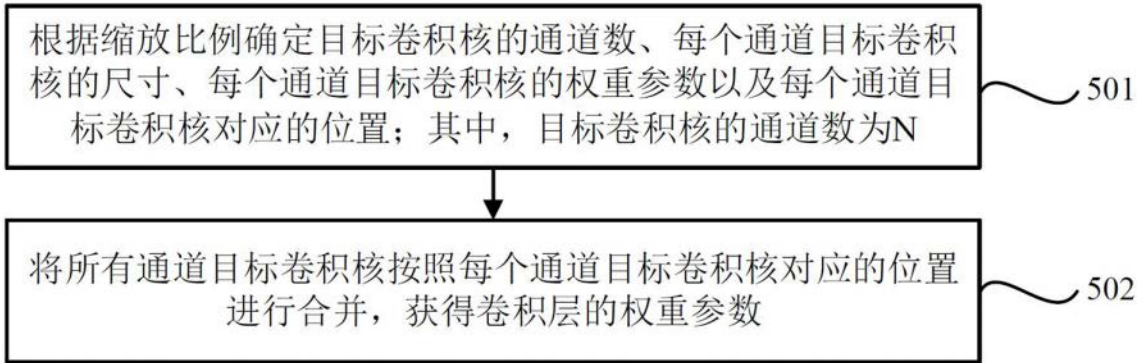


图 5

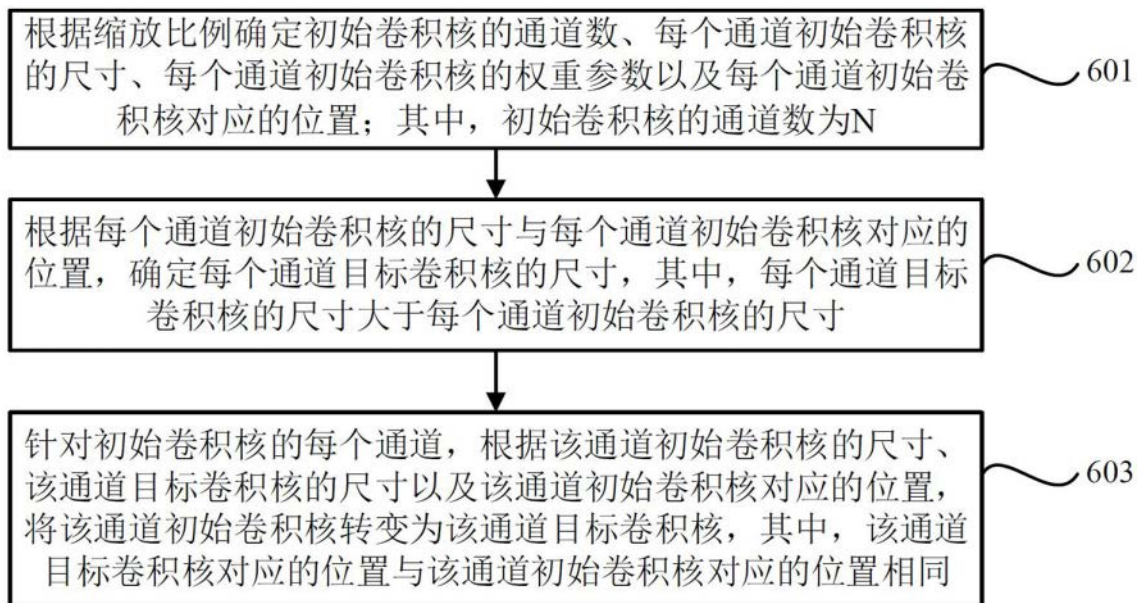


图 6

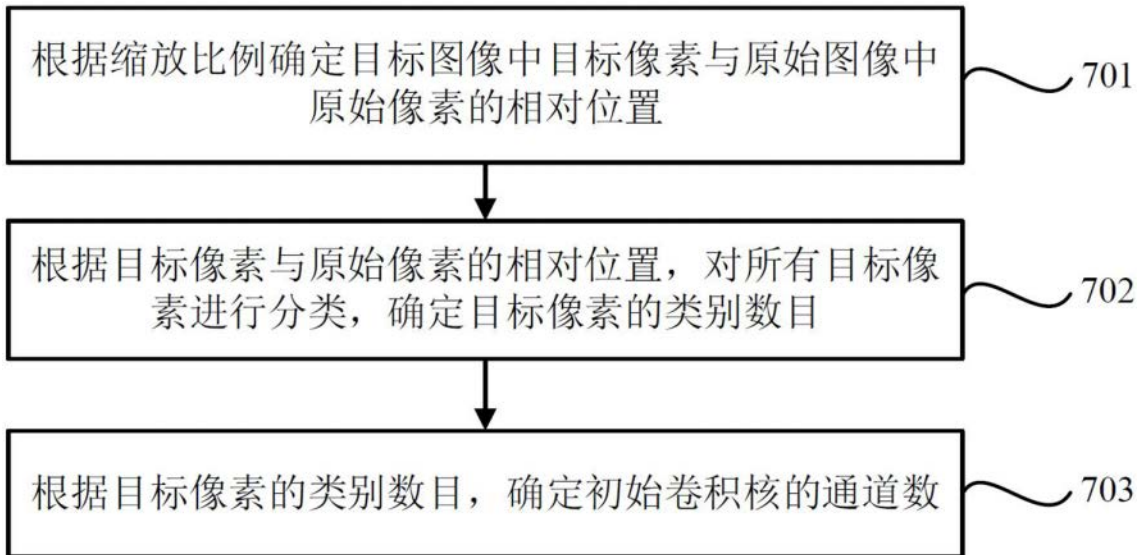


图 7

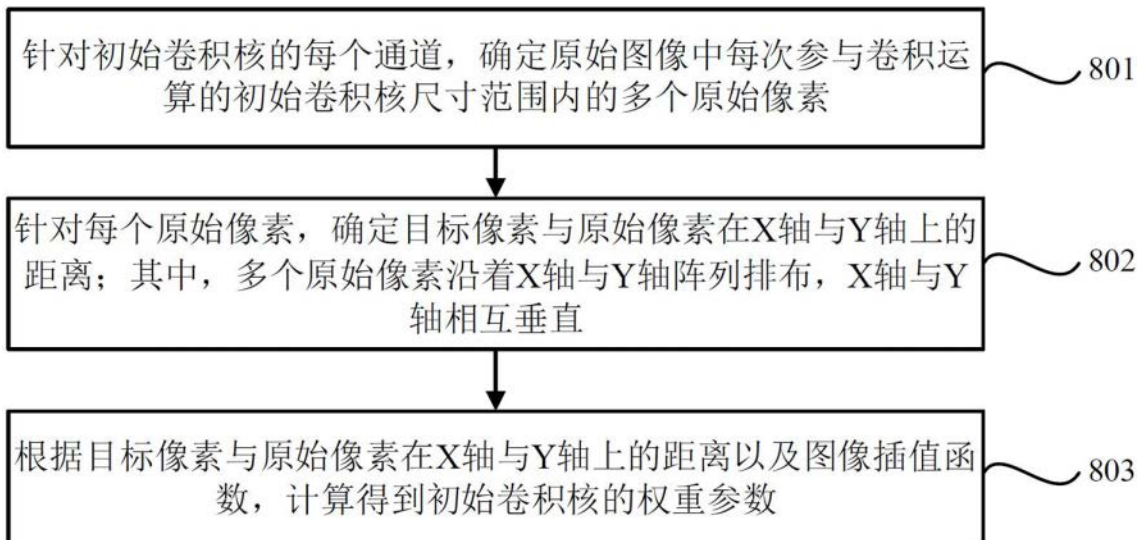


图 8

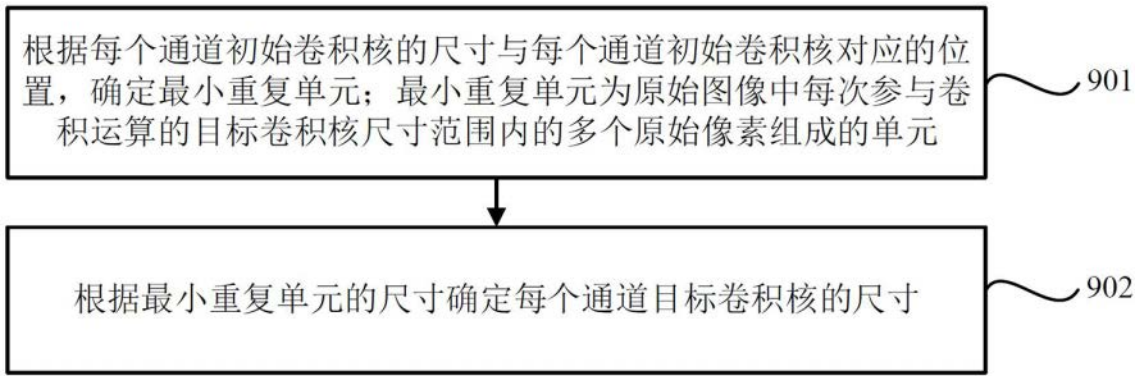


图 9

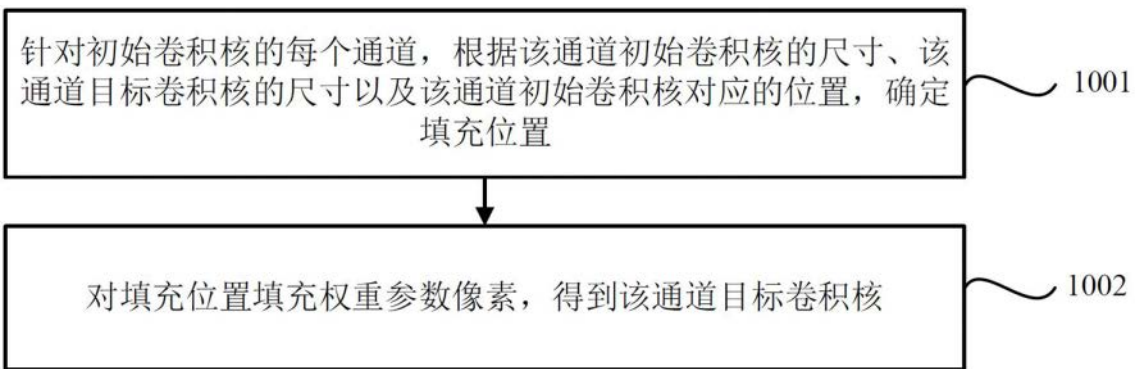


图 10

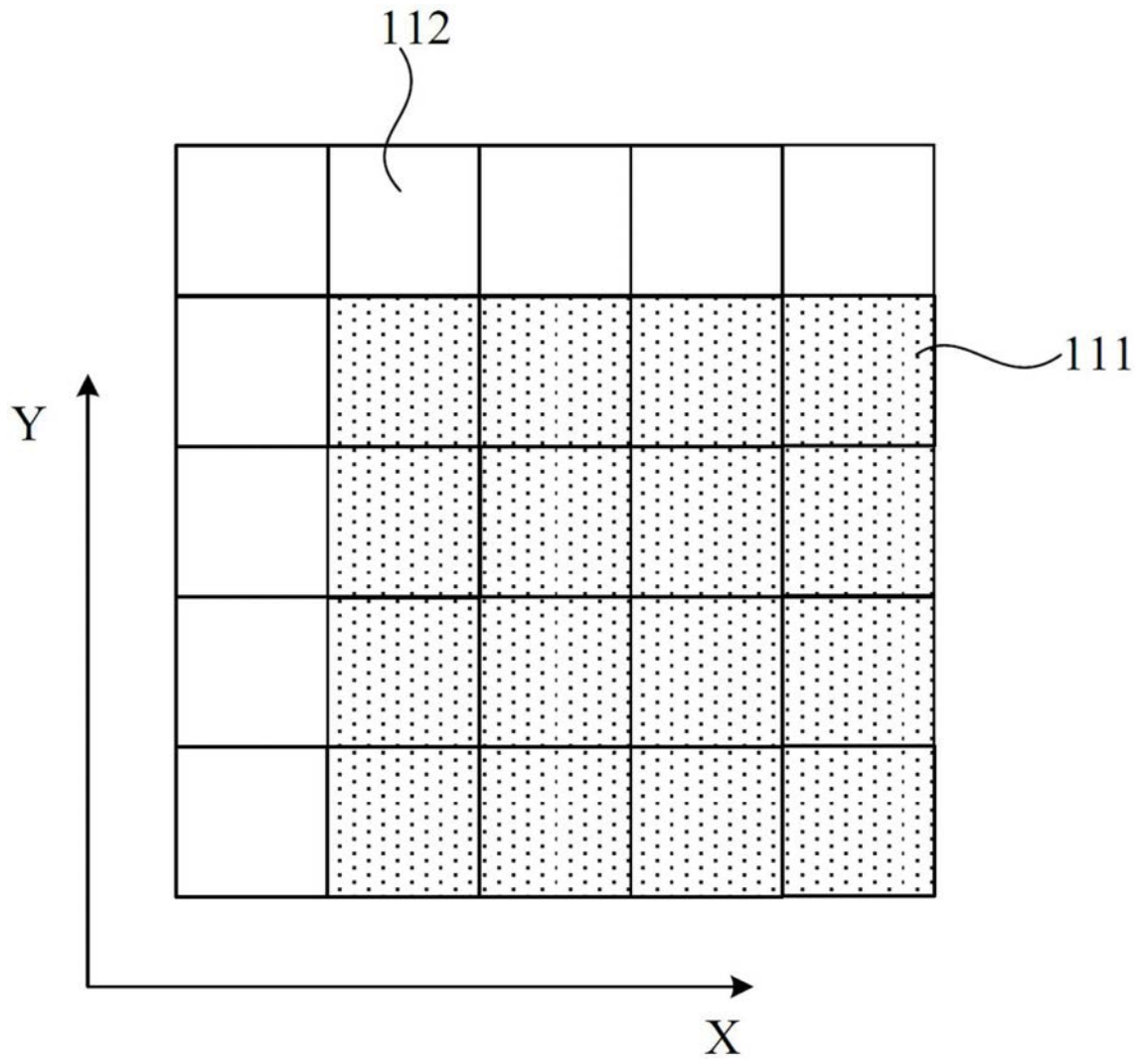


图 11

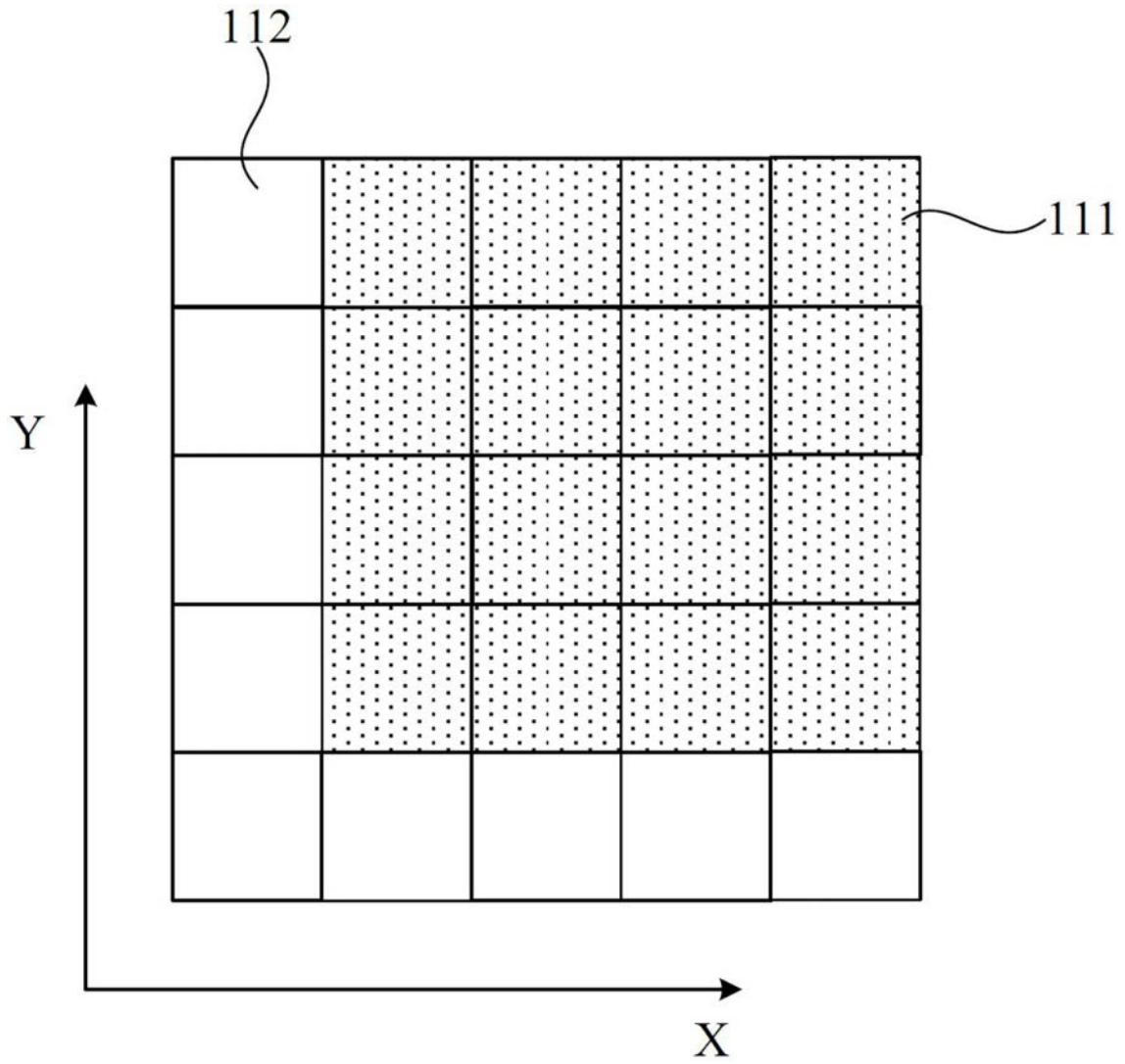


图 12

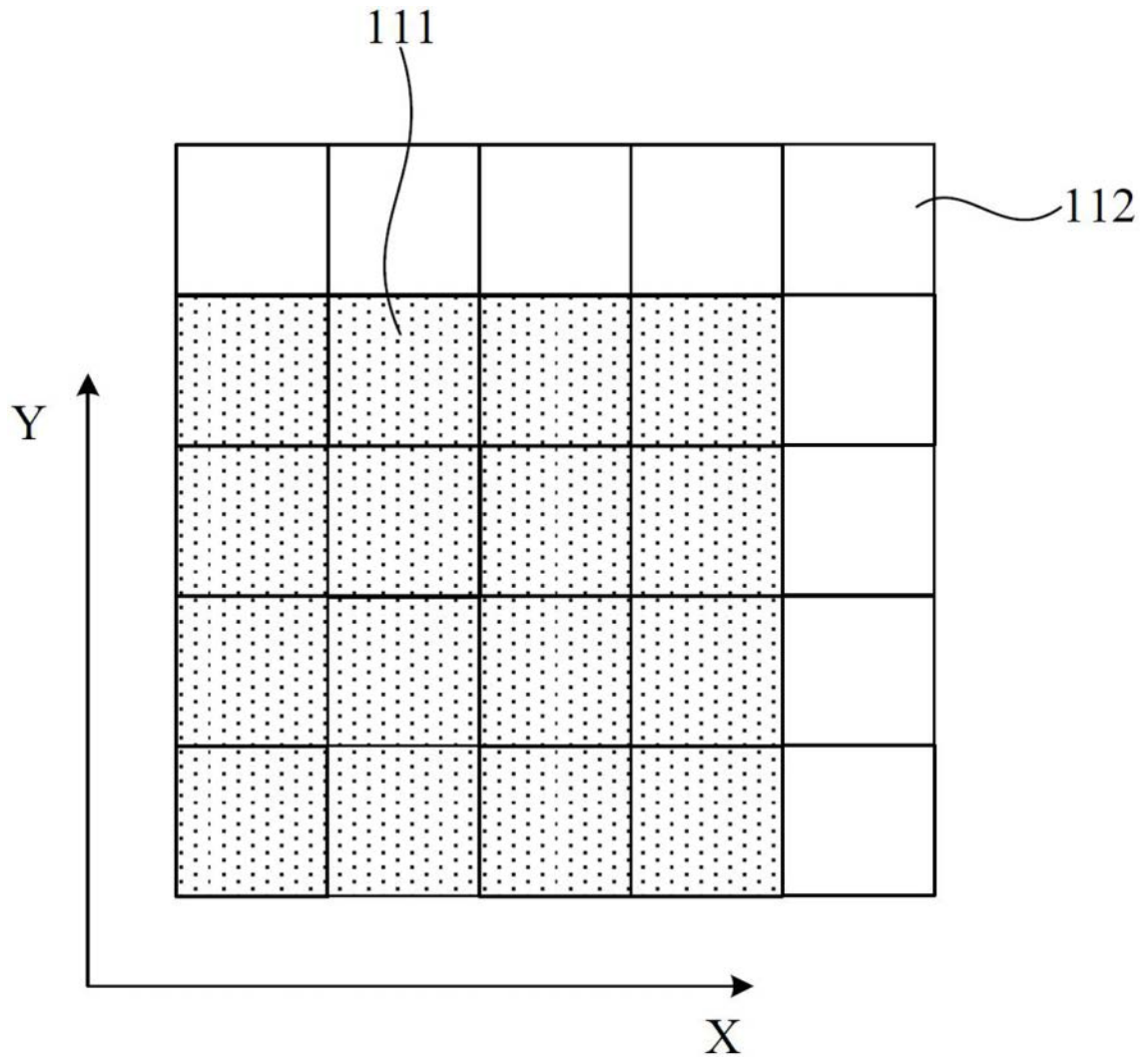


图 13

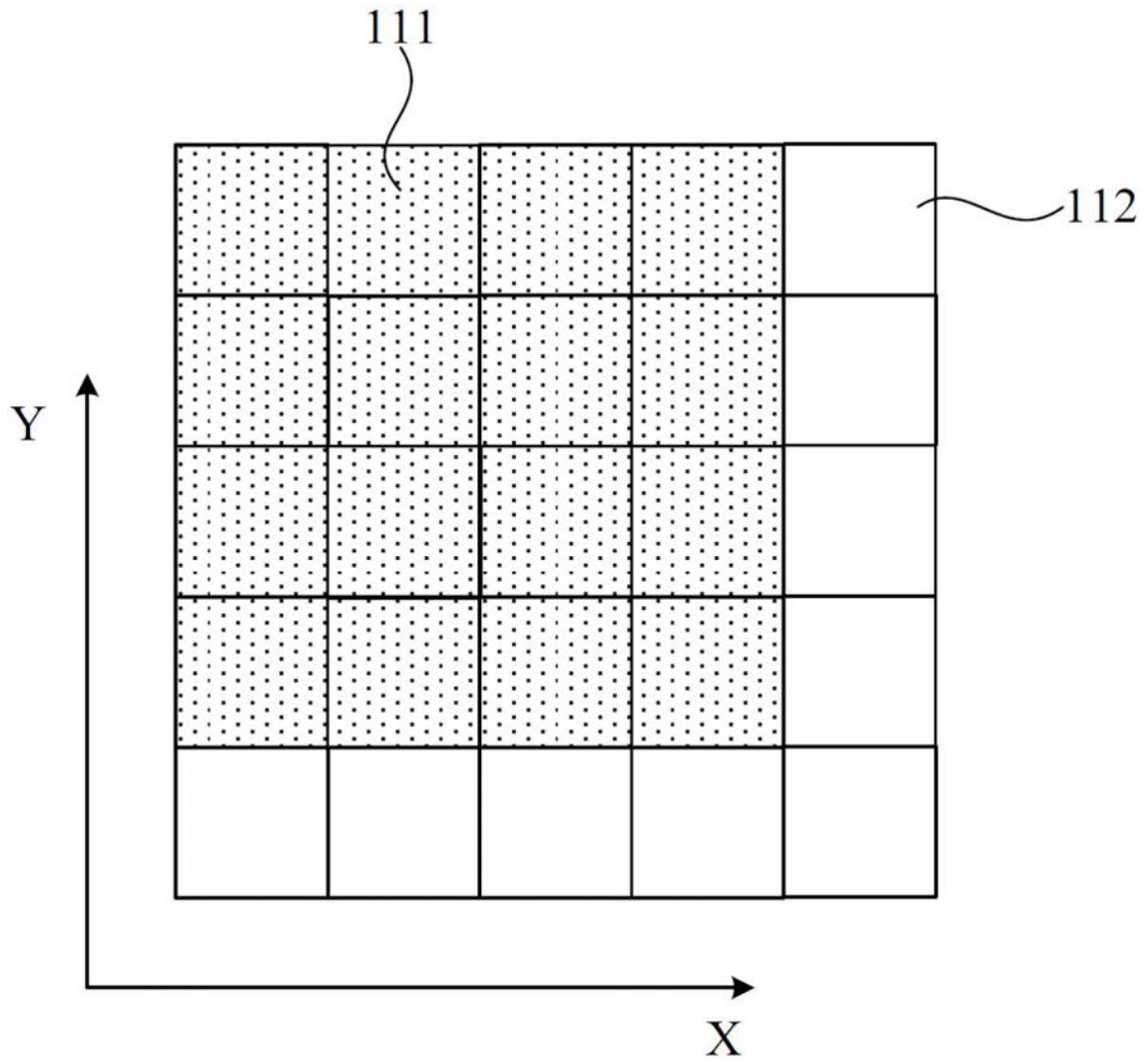


图 14

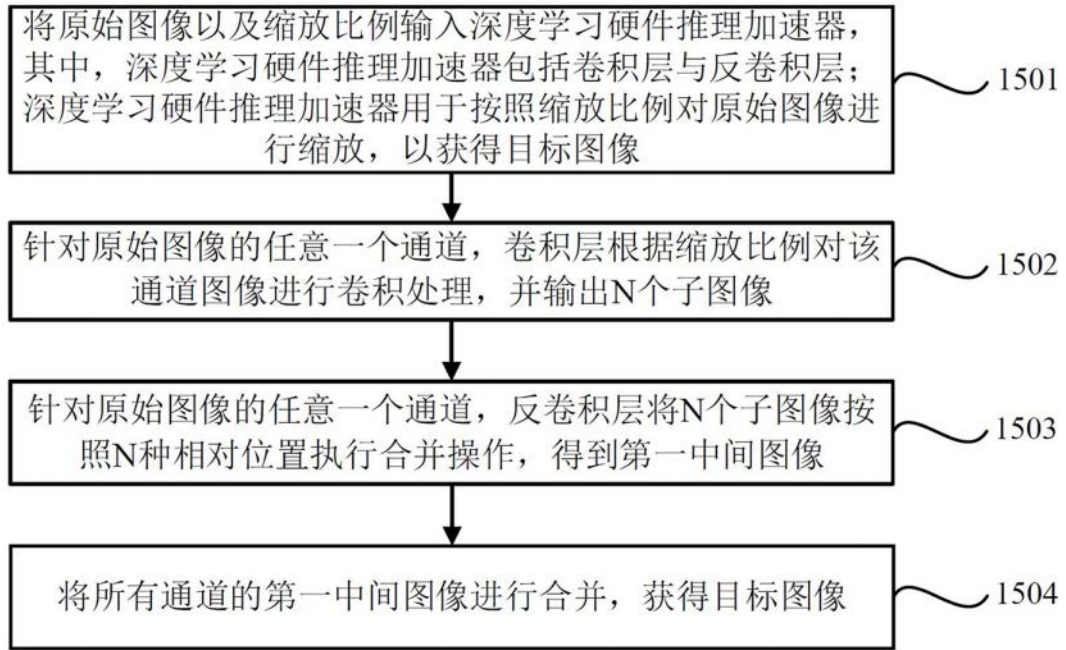


图 15

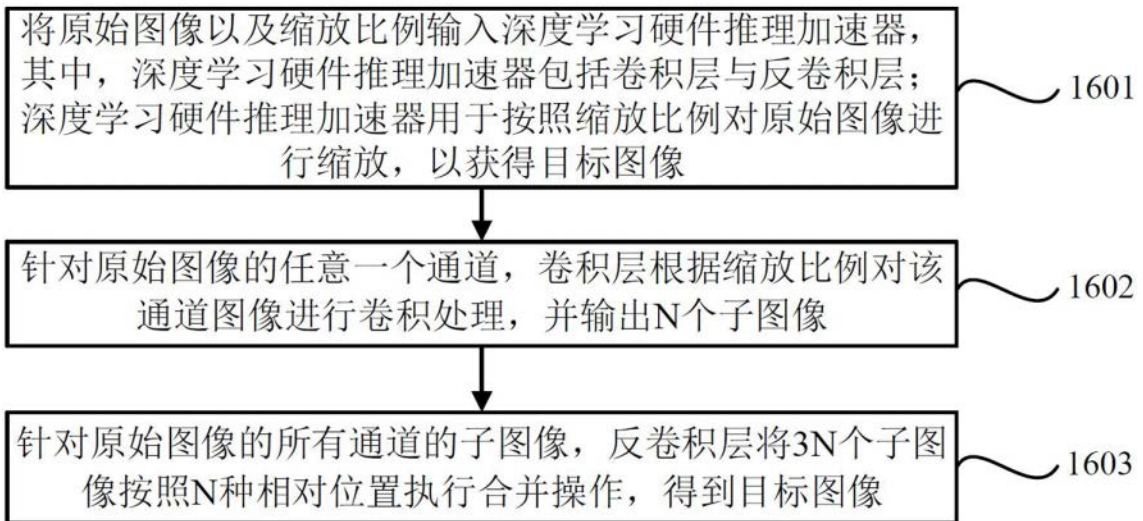


图 16

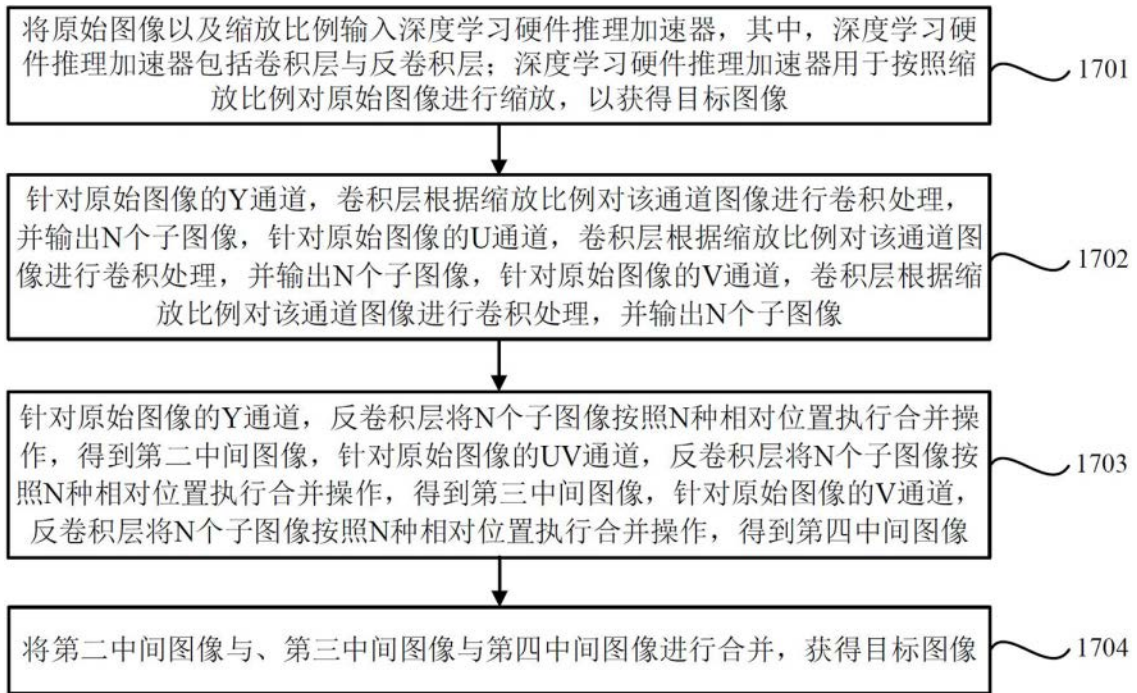


图 17

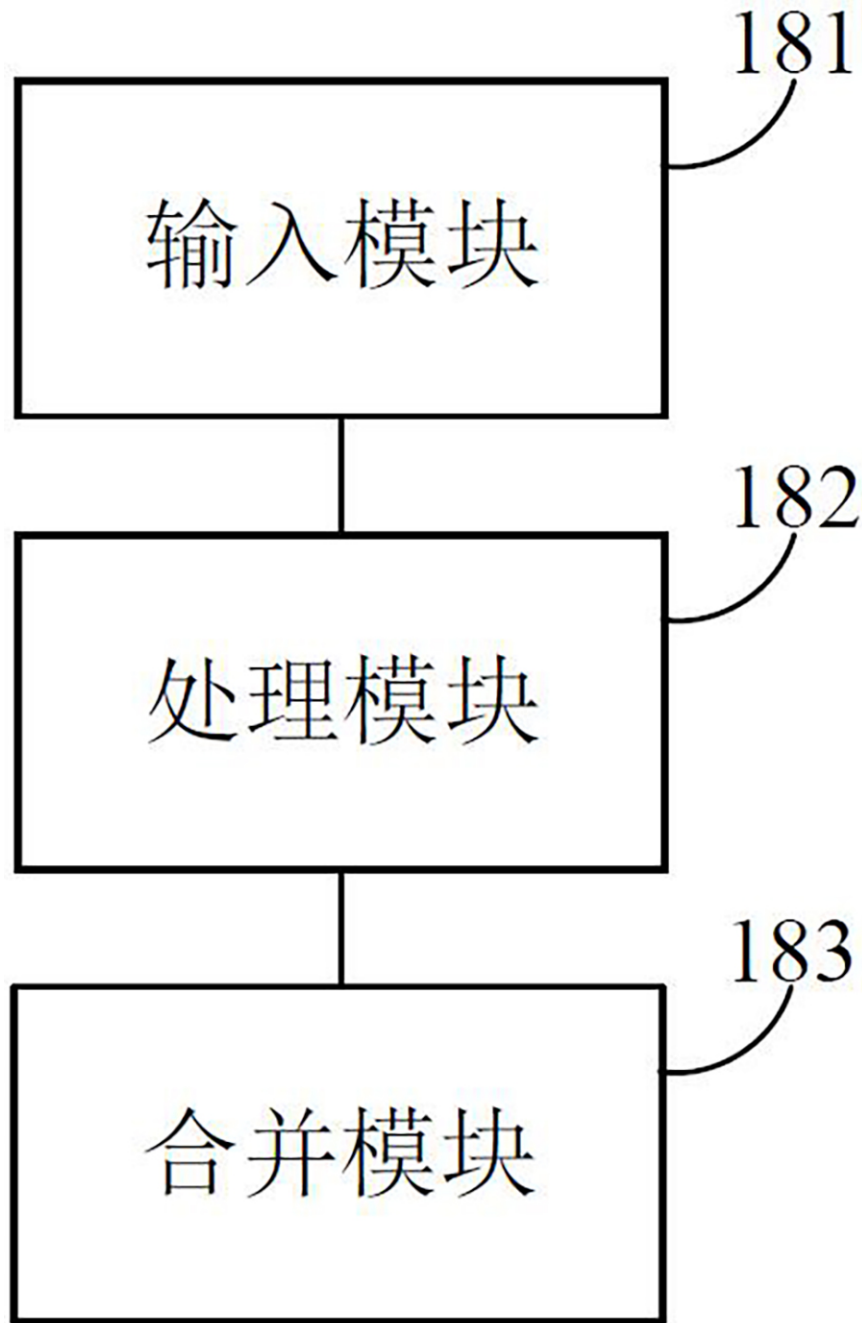


图 18

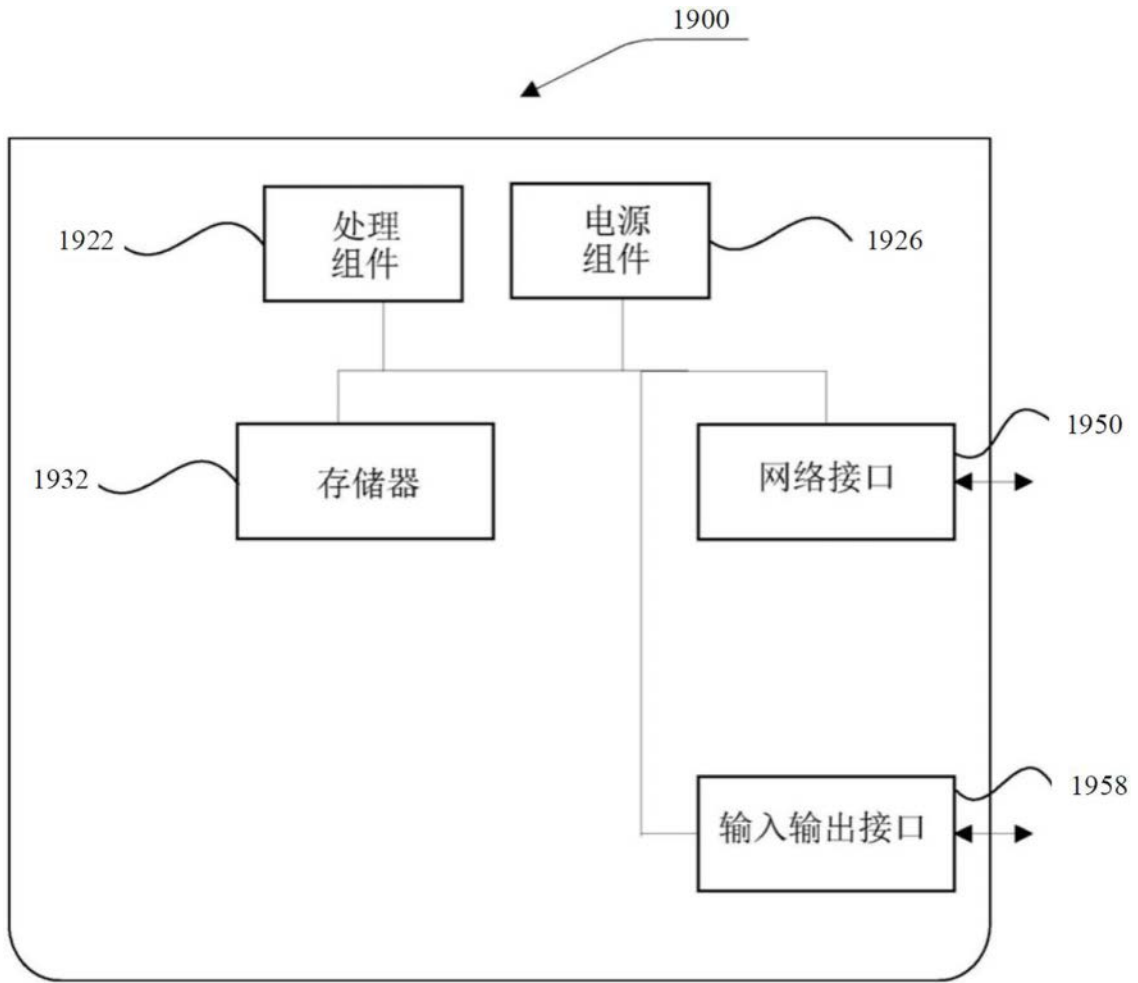


图 19