



(12) 发明专利申请

(10) 申请公布号 CN 114598419 A

(43) 申请公布日 2022. 06. 07

(21) 申请号 202111342269.4

(22) 申请日 2021.11.12

(71) 申请人 北京智芯微电子科技有限公司
地址 100192 北京市海淀区西小口路66号
中关村东升科技园A区3号楼

申请人 国网信息通信产业集团有限公司
北京思凌科半导体技术有限公司

(72) 发明人 陈家国 彭吉生 马岩 李德建
胡毅

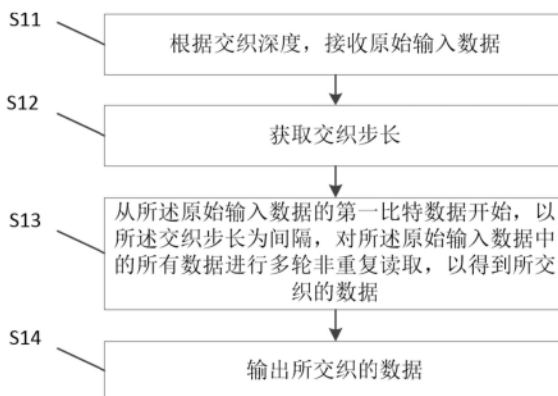
(74) 专利代理机构 北京润平知识产权代理有限
公司 11283
专利代理师 陈潇潇

(51) Int.Cl.
H04L 1/00 (2006.01)
H04L 27/12 (2006.01)

权利要求书2页 说明书6页 附图3页

(54) 发明名称
交织器、解交织器、及其执行的方法

(57) 摘要
本发明实施例提供一种交织器、解交织器、及其执行的方法,属于通信技术领域。交织器的执行方法包括:根据交织深度,接收原始输入数据;获取交织步长;从所述原始输入数据的第一比特数据开始,以所述交织步长为间隔,对所述原始输入数据中的所有数据进行多轮非重复读取,以得到所交织的数据;以及输出所交织的数据。该交织器、解交织器、及其执行的方法适用范围广泛,易于实现,随机性强。



1. 一种交织器的执行方法,其特征在于,该方法包括:
根据交织深度,接收原始输入数据;
获取交织步长;
从所述原始输入数据的第一比特数据开始,以所述交织步长为间隔,对所述原始输入数据中的所有数据进行多轮非重复读取,以得到所交织的数据;以及
输出所交织的数据。
2. 根据权利要求1所述的交织器的执行方法,其特征在于,所述交织步长与扩频因子范围内所有扩频因子的最大公约数为1。
3. 根据权利要求1所述的交织器的执行方法,其特征在于,所述根据交织深度,接收原始输入数据包括:
接收原始输入数据,以使得所接收的原始输入数据的长度小于或等于所述交织深度。
4. 根据权利要求1所述的交织器的执行方法,其特征在于,所述交织深度通过以下方法确定:
确定所述交织器的内存;
使用所述交织器的内存除以当前需要的扩频因子,得到第一余数;
使用所述交织器的内存减去所述第一余数,得到所述交织深度。
5. 根据权利要求4所述的交织器的执行方法,其特征在于,所述交织器的内存满足以下条件:
所述交织器的内存除以扩频因子范围内所有扩频因子,得到的第二余数均小于或等于第一阈值;
所述交织器的内存除以所述原始输入数据的编码长度,得到的第三余数均小于或等于所述第一阈值;
所述交织器的内存小于或等于第二阈值。
6. 一种解交织器的执行方法,其特征在于,该解交织器与权利要求1-5任一项权利要求所述的交织器对应,该方法包括:
接收所交织的数据;
获取解交织步长;
从所交织的数据的第一比特数据开始,以所述解交织步长为间隔,对所交织的数据中所有数据进行多轮非重复读取,以得到所述原始输入数据;以及
输出所述原始输入数据。
7. 根据权利要求6所述的解交织器的执行方法,其特征在于,所述解交织步长通过以下方法确定:
使用所述交织器的深度除以所述交织步长,得到第四余数;
使用所述交织器的深度除以所述交织步长并取整后加1,作为前n轮读取所交织的数据的所述解交织步长,其中n等于所述第四余数;
在第n+1轮读取所交织的数据开始时,使用所述交织器的深度除以所述交织步长并取整,作为所述解交织步长。
8. 一种交织器,其特征在于,该交织器包括:
第一接收单元、第一获取单元、交织单元以及第一输出单元,其中,

所述第一接收单元用于根据交织深度,接收原始输入数据;

所述第一获取单元用于获取交织步长;

所述交织单元用于从所述原始输入数据的第一比特数据开始,以所述交织步长为间隔,对所述原始输入数据中的所有数据进行多轮非重复读取,以得到所交织的数据;以及
所述第一输出单元用于输出所交织的数据。

9. 根据权利要求8所述的交织器,其特征在于,所述交织步长与扩频因子范围内所有扩频因子的最大公约数为1。

10. 根据权利要求8所述的交织器,其特征在于,所述第一接收单元用于:

接收原始输入数据,以使得所接收的原始输入数据的长度小于或等于所述交织深度。

11. 根据权利要求8所述的交织器,其特征在于,所述交织深度通过以下方法确定:

确定所述交织器的内存;

使用所述交织器的内存除以当前需要的扩频因子,得到第一余数;

使用所述交织器的内存减去所述余数,得到所述交织深度。

12. 根据权利要求11所述的交织器,其特征在于,所述交织器的内存满足以下条件:

所述交织器的内存除以扩频因子范围内所有扩频因子,得到的第二余数均小于或等于第一阈值;

所述交织器的内存除以所述原始输入数据的编码长度,得到的第三余数均小于或等于所述第一阈值;

所述交织器的内存小于或等于第二阈值。

13. 一种解交织器,其特征在于,该解交织器与权利要求1-5任一项权利要求所述的交织器对应,该解交织器包括:

第二接收单元、第二获取单元、解交织单元以及第二输出单元,其中,

所述第二接收单元用于接收所交织的数据;

所述第二获取单元用于获取解交织步长;

所述解交织单元用于从所交织的数据的第一比特数据开始,以所述解交织步长为间隔,对所交织的数据中所有数据进行多轮非重复读取,以得到所述原始输入数据;以及
所述第二输出单元用于输出所述原始输入数据。

14. 根据权利要求13所述的解交织器,其特征在于,所述解交织步长通过以下方法确定:

使用所述交织器的深度除以所述交织步长,得到第四余数;

使用所述交织器的深度除以所述交织步长并取整后加1,作为前n轮读取所交织的数据的所述解交织步长,其中n等于所述第四余数;

在第n+1轮读取所交织的数据开始时,使用所述交织器的深度除以所述交织步长并取整,作为所述解交织步长。

交织器、解交织器、及其执行的方法

技术领域

[0001] 本发明涉及通信技术领域,具体地涉及一种交织器、解交织器、及其执行的方法。

背景技术

[0002] 在无线通信系统中,交织器和解交织器是通信系统中一个重要的模块,对系统性能的影响较大。交织器通是对输入的原始信息序列进行一定规则的置换后从前向后读出。传统的交织器主要包括:行进列出(列进行出)矩阵交织器。这样的方式实现起来比较简单,但是适用范围不够广,例如不太适用于啁啾扩频(Chirp Spread Spectrum,CSS)调制系统。另外还可以包括循环对角交织器。但是该交织方法的交织深度与编码速率和扩频因子有关,内存利用效率较低。

发明内容

[0003] 本发明实施例的目的是提供一种交织器、解交织器、及其执行的方法,该交织器、解交织器、及其执行的方法适用范围广泛,易于实现,随机性强。

[0004] 为了实现上述目的,本发明实施例提供一种交织器的执行方法,该方法包括:根据交织深度,接收原始输入数据;获取交织步长;从所述原始输入数据的第一比特数据开始,以所述交织步长为间隔,对所述原始输入数据中的所有数据进行多轮非重复读取,以得到所交织的数据;以及输出所交织的数据。

[0005] 优选地,所述交织步长与扩频因子范围内所有扩频因子的最大公约数为1。

[0006] 优选地,所述根据交织深度,接收原始输入数据包括:接收原始输入数据,以使得所接收的原始输入数据的长度小于或等于所述交织深度。

[0007] 优选地,所述交织深度通过以下方法确定:确定所述交织器的内存;使用所述交织器的内存除以当前需要的扩频因子,得到第一余数;使用所述交织器的内存减去所述第一余数,得到所述交织深度。

[0008] 优选地,所述交织器的内存满足以下条件:所述交织器的内存除以扩频因子范围内所有扩频因子,得到的第二余数均小于或等于第一阈值;所述交织器的内存除以所述原始输入数据的编码长度,得到的第三余数小于或等于所述第一阈值;所述交织器的内存小于或等于第二阈值。

[0009] 本发明实施例还提供一种解交织器的执行方法,该解交织器与上文所述的交织器对应,该方法包括:接收所交织的数据;获取解交织步长;从所交织的数据的第一比特数据开始,以所述解交织步长为间隔,对所交织的数据中所有数据进行多轮非重复读取,以得到所述原始输入数据;以及输出所述原始输入数据。

[0010] 优选地,所述解交织步长通过以下方法确定:使用所述交织器的深度除以所述交织步长,得到第四余数;在前n轮读取所交织的数据时,使用所述交织器的深度除以所述交织步长并取整后加1,作为所述解交织步长,其中n等于所述第四余数;在第n+1轮读取所交织的数据开始时,使用所述交织器的深度除以所述交织步长并取整,作为所述解交织步长。

[0011] 本发明实施例还提供一种交织器,该交织器包括:第一接收单元、第一获取单元、交织单元以及第一输出单元,其中,所述第一接收单元用于根据交织深度,接收原始输入数据;所述第一获取单元用于获取交织步长;所述交织单元用于从所述原始输入数据的第一比特数据开始,以所述交织步长为间隔,对所述原始输入数据中的所有数据进行多轮非重复读取,以得到所交织的数据;以及所述第一输出单元用于输出所交织的数据。

[0012] 优选地,所述交织步长与扩频因子范围内所有扩频因子的最大公约数为1。

[0013] 优选地,所述第一接收单元用于:接收原始输入数据,以使得所接收的原始输入数据的长度小于或等于所述交织深度。

[0014] 优选地,所述交织深度通过以下方法确定:确定所述交织器的内存;使用所述交织器的内存除以当前需要的扩频因子,得到第一余数;使用所述交织器的内存减去所述余数,得到所述交织深度。

[0015] 优选地,所述交织器的内存满足以下条件:所述交织器的内存除以扩频因子范围内所有扩频因子,得到的第二余数均小于或等于第一阈值;所述交织器的内存除以所述原始输入数据的编码长度,得到的第三余数小于或等于所述第一阈值;所述交织器的内存小于或等于第二阈值。

[0016] 本发明实施例还提供一种解交织器,该解交织器与上文所述的交织器对应,该解交织器包括:第二接收单元、第二获取单元、解交织单元以及第二输出单元,其中,所述第二接收单元用于接收所交织的数据;所述第二获取单元用于获取解交织步长;所述解交织单元用于从所交织的数据的第一比特数据开始,以所述解交织步长为间隔,对所交织的数据中所有数据进行多轮非重复读取,以得到所述原始输入数据;以及所述第二输出单元用于输出所述原始输入数据。

[0017] 优选地,所述解交织步长通过以下方法确定:使用所述交织器的深度除以所述交织步长,得到第四余数;在前n轮读取所交织的数据时,使用所述交织器的深度除以所述交织步长并取整后加1,作为所述解交织步长,其中n等于所述第四余数;在第n+1轮读取所交织的数据开始时,使用所述交织器的深度除以所述交织步长并取整,作为所述解交织步长。

[0018] 通过上述技术方案,采用本发明提供的交织器、解交织器、及其执行的方法,适用CSS调制系统,适用范围广泛,采用固定步长进行读取,易于实现,并且交织的随机性强,能够获得1比特纠错能力的信道编码的性能增益。

[0019] 本发明实施例的其它特征和优点将在随后的具体实施方式部分予以详细说明。

附图说明

[0020] 附图是用来提供对本发明实施例的进一步理解,并且构成说明书的一部分,与下面的具体实施方式一起用于解释本发明实施例,但并不构成对本发明实施例的限制。在附图中:

[0021] 图1是本发明一实施例提供的交织器的执行方法的流程图;

[0022] 图2是本发明一实施例提供的确定交织深度的方法的流程图;

[0023] 图3是本发明一实施例提供的解交织器的执行方法的流程图。

[0024] 图4是本发明一实施例提供的交织器的结构框图;

[0025] 图5是本发明一实施例提供的解交织器的结构框图。

[0026]	附图标记说明			
[0027]	401	第一接收单元	402	第一获取单元
[0028]	403	交织单元	404	第一输出单元
[0029]	501	第二接收单元	502	第二获取单元
[0030]	503	解交织单元	504	第二输出单元

具体实施方式

[0031] 以下结合附图对本发明实施例的具体实施方式进行详细说明。应当理解的是，此处所描述的具体实施方式仅用于说明和解释本发明实施例，并不用于限制本发明实施例。

[0032] 图1是本发明一实施例提供的交织器的执行方法的流程图。如图1所示，该方法包括：

[0033] 步骤S11，根据交织深度，接收原始输入数据；

[0034] 具体地，接收原始输入数据，以使得所接收的原始输入数据的长度小于或等于所述交织深度。例如，假设交织器的交织深度是143，那么即使原始输入数据是144比特数据，也只会接收143比特数据。如果交织深度是144，那么144比特数据的原始输入数据可以全部接收。

[0035] 本发明如下提供一种确定交织深度的方式，如图2所示：

[0036] 步骤S21，确定所述交织器的内存；

[0037] 例如，所述交织器的内存满足以下条件：

[0038] 第一，所述交织器的内存除以扩频因子范围内所有扩频因子，得到的第二余数均需要小于或等于第一阈值，为使得交织器的内存近似为所有扩频因子的倍数，第一阈值优选可以取4，即如下公式表示：

[0039] $\text{mod}(C, SF1) \leq 4$ ，mod为做除法然后返回余数，C为交织器的内存，SF1为扩频因子范围内所有扩频因子，在此，扩频因子范围常用6-12。

[0040] 第二，所述交织器的内存除以所述原始输入数据的编码长度，得到的第三余数需要小于或等于所述第一阈值。一般来说，进入交织器的数据，是经过编码的。如上文所述，为使得交织器的内存近似为原始输入数据的编码长度的倍数，第一阈值优选可以取4，即如下公式表示：

[0041] $\text{mod}(C, CL) \leq 4$ ，mod为做除法然后返回余数，C为交织器的内存，CL为原始输入数据的编码长度。

[0042] 第三，所述交织器的内存需要小于或等于第二阈值。为了减小存储空间和处理时延，交织器的内存不宜太大，第二阈值优选可以取200，即如下公式表示：

[0043] $C \leq 200$ 。

[0044] 步骤S22，使用所述交织器的内存除以当前需要的扩频因子，得到第一余数；

[0045] 例如，即第一余数如下公式计算：

[0046] $\text{mod}(C, SF2)$ ，mod为做除法然后返回余数，C为交织器的内存，SF2为当前需要的扩频因子。在不同场景下，需要的扩频因子不同，此处可以使用当前需要的扩频因子。

[0047] 步骤S23，使用所述交织器的内存减去所述第一余数，得到所述交织深度。

[0048] 例如，此时在得到第一余数之后，就可以使用内存减去第一余数，得到交织深度。

[0049] 步骤S12,获取交织步长;

[0050] 具体地,在上述步骤S11接收原始输入数据之后,可以获取交织步长。该交织步长是指交织时需要跨过的距离。例如交织步长为2,则即从第1比特数据跨过1-2和2-3的2个距离,然后获得第3比特数据。在本发明实施例中,提供一种优选的交织步长,即,所述交织步长与扩频因子范围内所有扩频因子的最大公约数为1。通过下式表示:

[0051] $\text{gcd}(\text{step_size}, \text{SF1}) = 1$,其中gcd为最大公约数,step_size为交织步长,SF1为扩频因子范围内所有扩频因子。

[0052] 步骤S13,从所述原始输入数据的第一比特数据开始,以所述交织步长为间隔,对所述原始输入数据中的所有数据进行多轮非重复读取,以得到所交织的数据;

[0053] 具体地,从原始输入数据的第一比特数据开始读取,然后跨交织步长,进行下一比特数据读取,直到无法再跨交织步长读取时停止该轮读取,并从开头开始下一轮读取(为了避免重复,应当从原始输入数据的第二比特数据开始读取),重复以上操作,直到原始输入数据中的所有数据都被读取。将上述读取到的数据按读取顺序进行排列,就是所交织的数据。

[0054] 步骤S14,输出所交织的数据。

[0055] 具体地,将所交织的数据输出,即完成交织。

[0056] 图3是本发明一实施例提供的解交织器的执行方法的流程图。如图3所示,该解交织器与上文所述的交织器对应,该方法包括:

[0057] 步骤S31,接收所交织的数据;

[0058] 具体地,解交织器可以接收如上文所述的交织器输出的所交织的数据。

[0059] 步骤S32,获取解交织步长;

[0060] 具体地,本发明实施例提供一种对应于上述交织器的解交织器的解交织步长的确定方式。具体通过以下方法确定:使用所述交织器的深度除以所述交织步长,得到第四余数;在前n轮读取所交织的数据时,使用所述交织器的深度除以所述交织步长并取整后加1,作为所述解交织步长,其中n等于所述第四余数;在第n+1轮读取所交织的数据开始时,使用所述交织器的深度除以所述交织步长并取整,作为所述解交织步长。

[0061] 步骤S33,从所交织的数据的第一比特数据开始,以所述解交织步长为间隔,对所交织的数据中所有数据进行多轮非重复读取,以得到所述原始输入数据;

[0062] 具体地,如上文所述的对原始输入数据进行交织类似,在此对所交织的数据进行解交织,从所交织的数据的第一比特数据开始读取,然后跨解交织步长,进行下一比特数据读取,直到无法再跨解交织步长读取时停止该轮读取,并从开头开始下一轮读取(为了避免重复,应当从所交织的数据的第二比特数据开始读取),重复以上操作,直到所交织的数据中的所有数据都被读取。将上述读取到的数据按读取顺序进行排列,就是原始输入数据。

[0063] 步骤S34,输出所述原始输入数据。

[0064] 具体地,将原始输入数据输出,即完成解交织。

[0065] 为了便于理解,本发明以下还提供一具体交织和解交织的例子,具体如下:

[0066] 采用4/7汉明码($CL=7$),扩频因子范围内所有扩频因子 $\text{SF1}=6,7,8,9,10,11,12$,可以得到交织器的内存144,在当前的扩频因此 $\text{SF2}=9$ 时,交织器的深度144,并且 $\text{gcd}(13, \text{SF1})=1$,因此交织步长为13。假设原始输入数据为144比特数据,如下:

[0067]	1	2	3	...	143	144
--------	---	---	---	-----	-----	-----

[0068] 先读取1,按照交织补偿13,下一个读取的数据为14,以此读取,第一轮读取的数据为:

[0069]	1	14	27	...	131	144
--------	---	----	----	-----	-----	-----

[0070] 在读取到144之后,下一个要读取的数据应当是157,但是交织器并无157,因此从头开始第二轮读取,第二轮读取的数据为:

[0071]	2	15	28	...	119	132
--------	---	----	----	-----	-----	-----

[0072] 按照上述方式,第三轮读取的数据为:

[0073]	3	16	29	...	120	133
--------	---	----	----	-----	-----	-----

[0074] 为了简便,第四轮到第十二轮读取的数据在此不再赘述。

[0075] 第十三轮读取的数据为:

[0076]	13	26	39	...	130	143
--------	----	----	----	-----	-----	-----

[0077] 自此,原始输入数据中所有数据均完成读取,因此,所交织的数据即为将上述被读取的数据按照读取顺序排列,得到144比特数据:

[0078]	1	14	130	143
--------	---	----	-----	-----	-----	-----

[0079] 随后,可以对所交织的数据进行解交织。

[0080] 首先,交织器的深度144除以交织器的步长13,得到11余数1。因此,在第1轮,使用解交织步长为11+1,在第2轮开始,使用解交织步长11。

[0081] 因此,第一轮解交织进行读取得到:

[0082]	1	2	3	...	12	13
--------	---	---	---	-----	----	----

[0083] 第二轮解交织进行读取得到:

[0084]	14	15	16	...	25	26
--------	----	----	----	-----	----	----

[0085] 第三轮解交织进行读取得到:

[0086]	27	28	29	...	38	39
--------	----	----	----	-----	----	----

[0087] 为了简便,第四轮到第十轮读取的数据在此不再赘述。

[0088] 第十轮解交织进行读取得到:

[0089]	131	132	133	...	142	143
--------	-----	-----	-----	-----	-----	-----

[0090] 第十二轮解交织进行读取得到:

[0091]	144
--------	-----

[0092] 自此,所交织的数据中所有数据均完成读取,因此,原始输入数据即为将上述被读取的数据按照读取顺序排列,得到144比特数据:

[0093]	1	2	3	...	143	144
--------	---	---	---	-----	-----	-----

[0094] 使用本发明上述交织器、解交织器、及其执行的方法,具有以下优势:

[0095] 1、交织器的深度选取合适,存储空间利用率高。

[0096] 2、采用固定交织步长进行读取,易于实现。

[0097] 3、交织的随机性好,能够获得1比特纠错能力的信道编码(比如4/7码率的汉明码)

的性能增益。

[0098] 图4是本发明一实施例提供的交织器的结构框图。如图4所示,该交织器包括:第一接收单元401、第一获取单元402、交织单元403以及第一输出单元404,其中,所述第一接收单元401用于根据交织深度,接收原始输入数据;所述第一获取单元402用于获取交织步长;所述交织单元403用于从所述原始输入数据的第一比特数据开始,以所述交织步长为间隔,对所述原始输入数据中的所有数据进行多轮非重复读取,以得到所交织的数据;以及所述第一输出单元404用于输出所交织的数据。

[0099] 优选地,所述交织步长与扩频因子范围内所有扩频因子的最大公约数为1。

[0100] 优选地,所述第一接收单元401用于:接收原始输入数据,以使得所接收的原始输入数据的长度小于或等于所述交织深度。

[0101] 优选地,所述交织深度通过以下方法确定:确定所述交织器的内存;使用所述交织器的内存除以当前需要的扩频因子,得到第一余数;使用所述交织器的内存减去所述余数,得到所述交织深度。

[0102] 优选地,所述交织器的内存满足以下条件:所述交织器的内存除以扩频因子范围内所有扩频因子,得到的第二余数均小于或等于第一阈值;所述交织器的内存除以所述原始输入数据的编码长度,得到的第三余数小于或等于所述第一阈值;所述交织器的内存小于或等于第二阈值。

[0103] 图5是本发明一实施例提供的解交织器的结构框图。如图5所示,该解交织器与上文所述的交织器对应,该解交织器包括:第二接收单元501、第二获取单元502、解交织单元503以及第二输出单元504,其中,所述第二接收单元501用于接收所交织的数据;所述第二获取单元502用于获取解交织步长;所述解交织单元503用于从所交织的数据的第一比特数据开始,以所述解交织步长为间隔,对所交织的数据中所有数据进行多轮非重复读取,以得到所述原始输入数据;以及所述第二输出单元504用于输出所述原始输入数据。

[0104] 优选地,所述解交织步长通过以下方法确定:使用所述交织器的深度除以所述交织步长,得到第四余数;在前n轮读取所交织的数据时,使用所述交织器的深度除以所述交织步长并取整后加1,作为所述解交织步长,其中n等于所述第四余数;在第n+1轮读取所交织的数据开始时,使用所述交织器的深度除以所述交织步长并取整,作为所述解交织步长。

[0105] 上述交织器和解交织器的实施例与上文所述的交织器的执行方法以及解交织器的执行方法的实施例类似,在此不再赘述。

[0106] 还需要说明的是,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、商品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、商品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括要素的过程、方法、商品或者设备中还存在另外的相同要素。

[0107] 以上仅为本申请的实施例而已,并不用于限制本申请。对于本领域技术人员来说,本申请可以有各种更改和变化。凡在本申请的精神和原理之内所作的任何修改、等同替换、改进等,均应包含在本申请的权利要求范围之内。

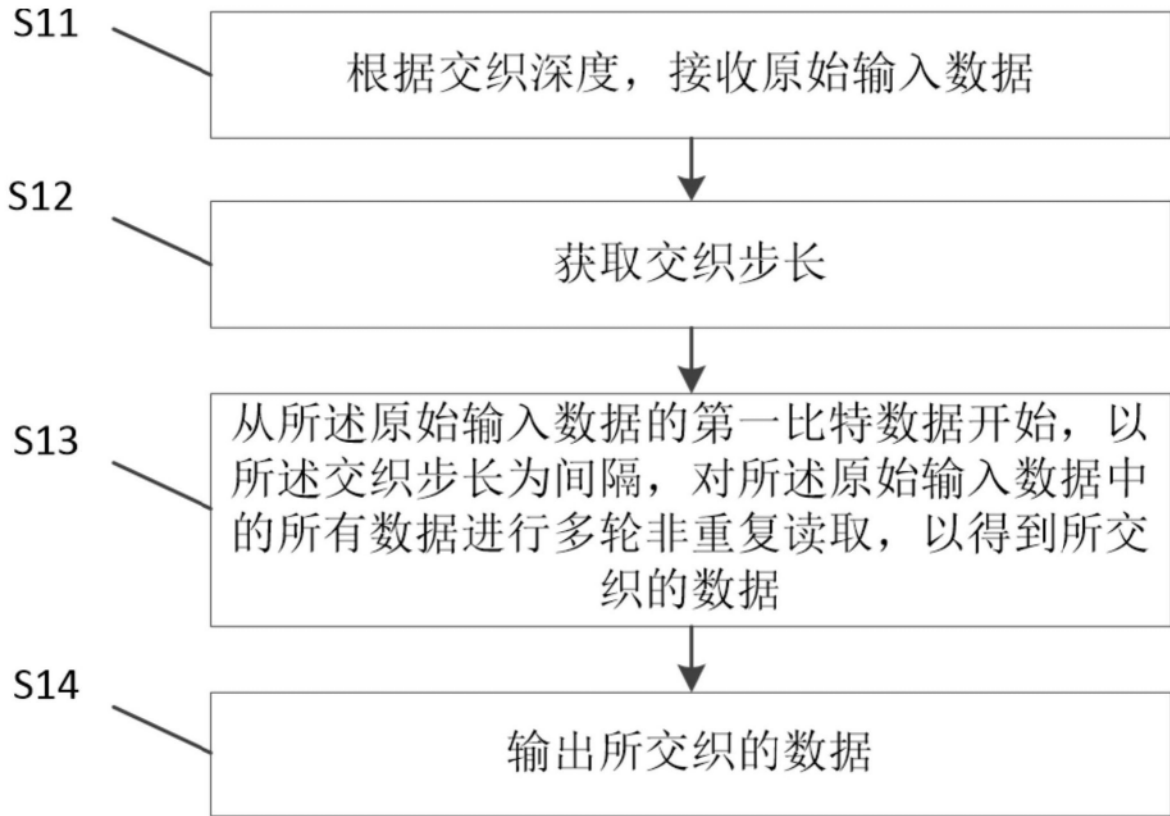


图1

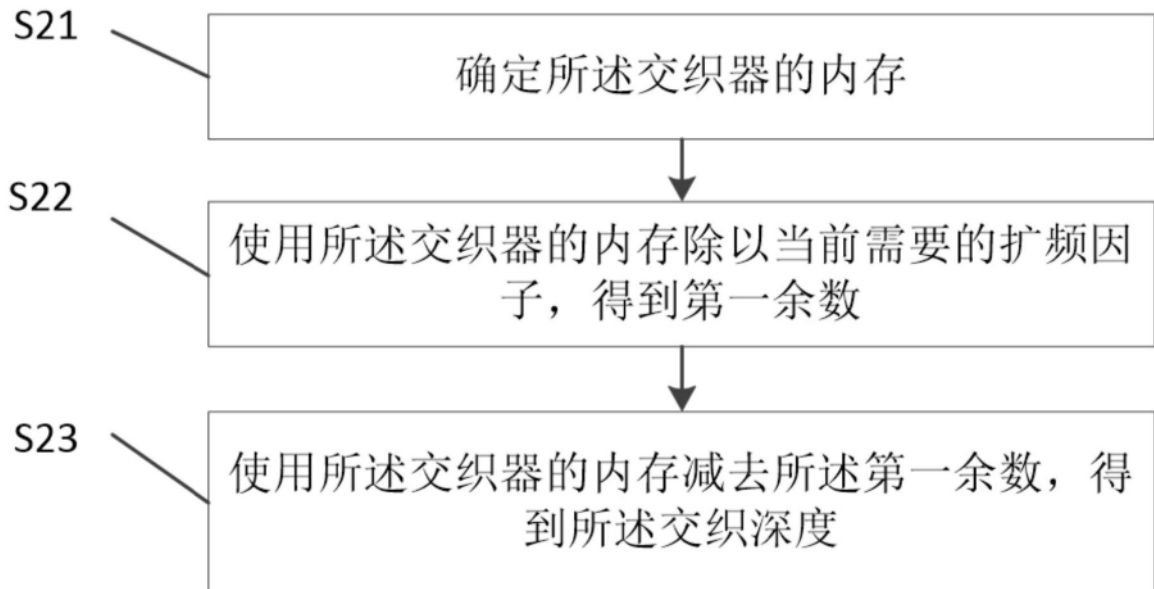


图2

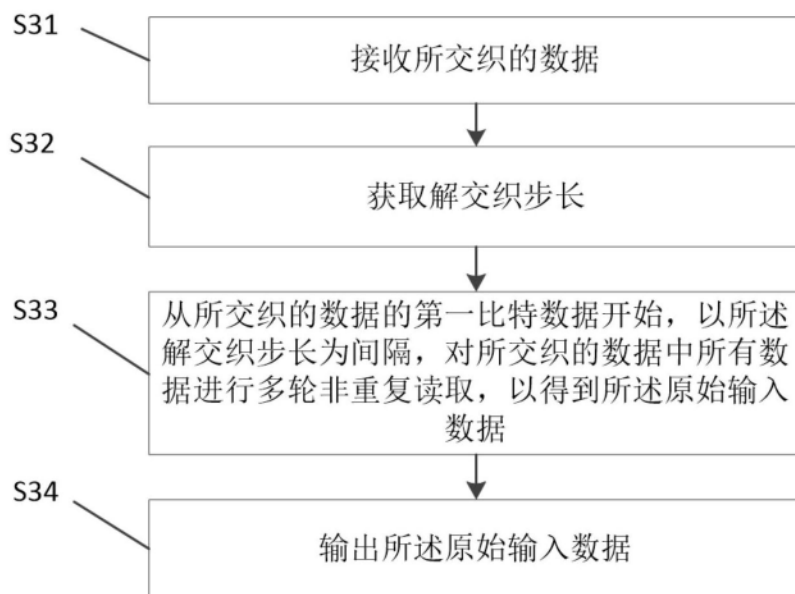


图3



图4



图5