

---

Octrooiraad



⑫ A **Terinzagelegging** ⑪ **8700033**

Nederland

⑲ NL

---

- ⑤4 **Werkwijze voor het vervaardigen van een halfgeleiderinrichting van het type halfgeleider op isolator.**
- ⑤1 Int.Cl.: H01L21/84.
- ⑦1 Aanvrager: N.V. Philips' Gloeilampenfabrieken te Eindhoven.
- ⑦4 Gem.: Ir. P.J.P.G. Simons c.s.  
Internationaal Octrooibureau B.V. ...  
Prof. Holstlaan 6  
5656 AA Eindhoven.

- 
- ②1 Aanvraag Nr. 8700033.
- ②2 Ingediend 9 januari 1987.
- ③2 --
- ③3 --
- ③1 --
- ⑥2 --

- 
- ④3 Ter inzage gelegd 1 augustus 1988.

De aan dit blad gehechte stukken zijn een afdruk van de oorspronkelijk ingediende beschrijving met conclusie(s) en eventuele tekening(en).

---

t.n.v. N.V. Philips' Gloeilampenfabrieken te Eindhoven  
Werkwijze voor het vervaardigen van een halfgeleiderinrichting van het  
type halfgeleider op isolator.

De uitvinding heeft betrekking op een werkwijze voor het  
vervaardigen van een halfgeleiderinrichting van het type halfgeleider op  
isolator, bevattende tenminste een dragerlichaam en een monokristallijn  
halfgeleiderlichaam, waarbij beide lichamen worden voorzien van  
5 tenminste één vlak, optisch glad oppervlak, welke beide lichamen met  
hun vlakke oppervlakken in onderling contact worden gebracht en worden  
verbonden, waarbij tenminste een van de verbonden oppervlakken een  
elektrisch isolerende laag heeft, waarna het halfgeleiderlichaam door  
wegnemen van materiaal wordt dungemaakt tot een vooraf te bepalen  
10 waarde.

Een dergelijke werkwijze is bekend uit Applied Physics  
Letters, Vol 43, no. 3, augustus 1983, bladzijde 263-265. Bij deze  
bekende werkwijze wordt het dun maken van het halfgeleiderlichaam  
gerealiseerd door middel van electro-chemisch dunetsen. De hiervoor  
15 toegepaste etsmiddelen bevatten in het algemeen fluorwaterstof als een  
van de bestanddelen. Deze HF bevattende etsmiddelen tasten behalve het  
veelal als halfgeleidermateriaal toegepaste silicium ook het veelal als  
isolator toegepaste siliciumdioxide aan. Bovendien kunnen delen van het  
halfgeleiderlichaam die onder mechanische spanning staan door dergelijke  
20 etsmiddelen preferentieel worden aangetast. Verder moet met chemische  
etsmiddelen zeer zorgvuldig worden omgegaan ter vermindering van  
milieuverontreinigingen. Als men voorts in de dungeëtste  
halfgeleiderlaag geïsoleerde gebieden wil verkrijgen, dan moeten bij  
de bekende werkwijze een aantal verdere processtappen worden uitgevoerd.

25 De uitvinding heeft tot doel een werkwijze van de in de  
aanhef genoemde soort te verschaffen, waarbij aan elektro-chemische etsen  
klevende bezwaren worden voorkomen, waarbij de laagdikte van het  
dungeëtste halfgeleiderlichaam nauwkeurig in de hand wordt gehouden en  
waarbij gelijktijdig onderling geïsoleerde gebieden in de dunne  
30 halfgeleiderlaag kunnen worden verkregen, zonder dat verdere  
ingewikkelde processtappen nodig zijn.

Om dit doel te bereiken worden bij de werkwijze volgens

de uitvinding in het monokristallijne halfgeleiderlichaam in een oppervlak groeven aangebracht met een diepte gelijk aan de gewenste waarde van de dun te maken laag, wordt het van groeven voorziene oppervlak bedekt met een laag polijstbestendig materiaal, wordt deze  
5 laatste laag bedekt met een laag van een chemisch-mechanisch polijstbare stof met een laagdikte groter dan de groefdiepte, welke laag wordt glad- en vlakgepolijst, waarna het gepolijste oppervlak van het halfgeleiderlichaam wordt verbonden met het gladde, vlakke oppervlak van het dragerlichaam en wordt vervolgens het halfgeleiderlichaam  
10 dungemaakt, waarbij tenminste het laatste gedeelte van deze bewerking bestaat uit een polijstbewerking die stopt op de laag van polijstbestendig materiaal. Op deze wijze wordt een halfgeleider op isolator verkregen, waarbij uitermate reproduceerbaar een dunne halfgeleidende laag ontstaat, die is onderverdeeld in een aantal  
15 gefsleerde gebieden.

Bij een voorkeursuitvoering van de werkwijze volgens de uitvinding wordt de vlakpolijstbewerking van de chemisch-mechanisch polijstbare stof, die is aangebracht op het van groeven voorziene oppervlak van het halfgeleiderlichaam, voortgezet tot aan de laag van  
20 polijstbestendig materiaal. Hierbij is de dikte van de halfgeleidende laag op de isolator exact bepaald, omdat zowel voor als na het verbinden van het halfgeleiderlichaam met het dragerlichaam een polijstbewerking wordt uitgevoerd die stopt op de polijstbestendige laag, die in het van groeven voorziene oppervlak is aangebracht.

25 De polijstbestendige laag kan bij voorkeur bestaan uit siliciumnitride ( $\text{Si}_3\text{N}_4$ ), ofwel uit een verdicht siliciumdioxide ( $\text{SiO}_2$ ).

De chemisch-mechanisch gepolijstbare stof kan, volgens de uitvinding bestaan uit een onverdicht siliciumdioxide. Ook ander  
30 stoffen, zoals polykristallijn silicium komen in aanmerking. In dit laatste geval kan tussen de laag uit polykristallijn silicium en de polijstbestendige laag uit siliciumnitride een polijstbestendige laag van een verdicht siliciumdioxide worden aangebracht. Hierbij wordt een isolerende laag van zeer goede kwaliteit verkregen. De  
35 halfgeleiderinrichting verkregen met behulp van de werkwijze volgens de uitvinding is zeer geschikt voor het vormen van een drie-dimensionale I.C.-structuur. Hiertoe worden, volgens de uitvinding, in de dunne

E70 0033

halfgeleidende laag IC-structuren aangebracht, tengevolge waarvan het oppervlak verhogingen vertoont, wordt op het oppervlak chemisch-mechanisch polijstbaar materiaal neergeslagen, welk materiaal wordt geplanariseerd, bijvoorbeeld door middel van polijsten, tot een  
5 isolerende laag van geringe dikte boven de halfgeleiderstructuren aanwezig is, waarbij dit geheel een eerste register is dat het dragerlichaam vormt waarop een tweede halfgeleiderlichaam wordt aangebracht op de wijze als aangegeven in conclusie 1, waarbij de dunne halfgeleidende laag van IC-structuren een tweede register vormt en  
10 eventuele verdere analoge stappen worden uitgevoerd, ter vorming van een drie-dimensionale stapel-IC.

De uitvinding zal aan de hand van de tekening nader worden toegelicht. In de tekening toont:

Figuur 1 een halfgeleiderlichaam voorzien van tenminste  
15 een vlak en glad hoofdoppervlak;

Figuur 2 het halfgeleiderlichaam voorzien van groeven;

Figuur 3 het halfgeleiderlichaam bedekt met een polijstbestendige laag;

Figuur 4 het halfgeleiderlichaam uit Figuur 3, waarop een  
20 laag van een polijstbaar materiaal is aangebracht;

Figuur 5 het halfgeleiderlichaam uit Figuur 4, waarbij de laag van polijstbaar materiaal vlak- en gladgepolijst is;

Figuur 6 het halfgeleiderlichaam uit Figuur 4, waarbij het vlak en gladpolijsten is voortgezet tot op de polijstbestendige  
25 laag;

Figuur 7 het halfgeleiderlichaam uit Figuur 6 verbonden met een dragerlichaam;

Figuur 8 de combinatie uit Figuur 7, waarbij het halfgeleiderlichaam dunner is gemaakt;

Figuur 9 de combinatie uit Figuur 8, waarbij het dun  
30 maken is afgesloten met stoppend polijsten tot de polijstbestendige laag en

Figuur 10 een drie-dimensionale stapel-IC.

De werkwijzen voor het verkrijgen van een halfgeleider op  
35 isolator is in stappen weergegeven in de Figuren 1-9. In Figuur 1 is een halfgeleiderlichaam 1 getoond, waarvan tenminste het hoofdoppervlak 2 vlak en glad is gemaakt. In het halfgeleiderlichaam, dat bijvoorbeeld

uit silicium bestaat, worden ter plaatse van het hoofdoppervlak 2  
groeven 3 aangebracht, bijvoorbeeld door middel van etsen. De diepte van  
deze groeven is afhankelijk van de gewenste laagdikte van de  
uiteindelijke halfgeleiderlaag op de te vormen halfgeleider op  
5 isolator. De groeven 3 worden gedekt met een polijstbestendige laag 4  
van isolerend materiaal, zie Figuur 3. Het materiaal van de laag 4 kan  
siliciumnitride ( $\text{Si}_3\text{N}_4$ ) zijn; ook andere geschikte materialen kunnen  
worden toegepast, zoals een verdicht siliciumdioxyde, verkregen door  
depositie uit tetraethylorthosilicaat (TEOS) met een daaropvolgende  
10 warmtebehandeling (annealen). De dikte van laag 4 bedraagt bij voorkeur  
enkele honderden nanometers.

De zo voorbereide halfgeleiderplak wordt op het van  
groeven voorziene oppervlak bedekt met een chemisch-mechanisch  
polijstbare stof 5 met een laagdikte groter dan de diepte van de groeven  
15 3. De in Figuur 4 getoonde laag 5 kan bestaan uit polykristallijn  
silicium, dat bijvoorbeeld is aangebracht middels LPCVD (low pressure  
chemical vapour deposition). Een andere geschikte stof is een onverdicht  
siliciumdioxyde verkregen door depositie uit tetraethylorthosilicaat  
(TEOS). Deze laag 5 wordt nu chemisch-mechanisch vlakgepolijst. Dit kan  
20 worden voortgezet totdat over het gehele hoofdoppervlak 2 nog een laag  
polijstbare stof aanwezig is, Figuur 5 ofwel het polijsten wordt  
voortgezet tot op de polijstbestendige laag 4, aangeduid met stoppend  
polijsten, Figuur 6. Dit chemisch-mechanisch polijsten is een  
polijstbewerking waarbij gebruik wordt gemaakt van bijvoorbeeld  
25 colloidaal siliciumdioxyde in een alkalische oplossing met een  
oxydatiemiddel, zoals bijvoorbeeld het onder de merknaam Syton W 30 van  
Monsanto verkrijgbaar polijstmiddel.

Om een halfgeleider op isolator te vormen wordt het  
halfgeleiderlichaam nu op een dragerlichaam bevestigd. Figuur 7 toont  
30 het halfgeleiderlichaam van Figuur 6 verbonden met een dragerlichaam 6.  
Het weergegeven dragelichaam is gevormd uit monokristallijn silicium,  
waarvan een hoofdoppervlak voorzien is van een isolerende laag 7 van  
thermisch gegroeid siliciumdioxyde met een dikte van bijvoorbeeld 1  
micrometer. Voor het dragerlichaam kan ook een ander materiaal worden  
35 gekozen, bijvoorbeeld kwartsglas.

Voor het verbinden van het dragerlichaam 6 met het  
halfgeleiderlichaam 1 zijn verschillende technieken mogelijk. Zeer

gunstig is een verbinding tot stand gebracht door middel van aansprengen, een geoptimaliseerde van der Waals-verbinding, zie bijvoorbeeld EP 137537. Ook is een vloeiglasverbinding mogelijk, zoals beschreven in Applied Physics Letters, 43, Aug. 1983, p. 263-265. Een  
5 weer andere mogelijkheid is klapdiffusie, zoals beschreven in EP 1219. Iets ingewikkelder is het anodisch verbinden, zie Journal of Applied Physics, 53, 1985, p. 1240.

Het halfgeleiderlichaam 1 wordt nu dungemaakt. Dit kan eventueel in een aantal stappen gebeuren. Bij voorkeur bestaan al deze  
10 stappen, maar in ieder geval de laatste stap uit een chemisch-mechanische polijstbewerking. Er wordt daarbij stoppend gepolijst tot de polijstbestendige laag 4. Daarvoor kan weer het eerder genoemde polijstmiddel worden toegepast. De Figuren 8 en 9 geven enkele stappen weer.

15 In Figuur 9 is de halfgeleider op isolator weergegeven. Door het aanbrengen van de groeven en het stoppend polijsten tot aan de laag 4 zijn onderling gefsoleerde halfgeleidergebieden ontstaan, waarvan de dikte nauwkeurig is bepaald. In deze gebieden kunnen bijvoorbeeld gefintegreerde schakelingen worden aangebracht.

20 De dikte van de halfgeleidergebieden kan voor veel toepassingen 0,1-3 micrometer zijn. Voor bijvoorbeeld vermogens-IC's kiest men liever een grotere dikte, bijvoorbeeld 5 micrometer. Deze waarden worden bij de werkwijze van de uitvinding automatisch verkregen door de keuze van de groefdiepte.

25 In een gunstige uitvoeringsvorm, waarbij de polijstbestendige laag 4 bestaat uit siliciumnitride ( $\text{Si}_3\text{N}_4$ ) en de chemisch-mechanische polijstbare stof uit polykristallijn silicium, kan ter verkrijging van een uitzonderlijk goede elektische en chemische isolatie, tussen deze lagen een laag verdicht siliciumdioxide worden  
30 aangebracht, waarbij het siliciumnitride als een zeer goede chemische isolator en het siliciumdioxide als een zeer goede elektrische isolator fungeert.

De halfgeleider op isolator getoond in Figuur 9 is zeer geschikt om te worden toegepast bij de vorming van een drie-dimensionale  
35 stapel-IC. Figuur 10 geeft hiervan een voorbeeld.

In de in onderlinge gebieden verdeelde halfgeleiderlaag 1 van de gevormde halfgeleider op isolator worden gefintegreerde

schakelingen aangebracht. Hierdoor ontstaan verhogingen in deze lagen. Het gehele hoofdoppervlak wordt nu voorzien van een elektrisch isolerende laag, bijvoorbeeld siliciumdioxide en deze laag wordt geplanariseerd. Dit lichaam doet nu dienst als dragerlichaam, waarop een  
5 tweede halfgeleiderlichaam wordt geplaatst.

Het tweede halfgeleiderlichaam kan zijn gevormd zoals aangegeven in Figuur 6. Na het verbinden van dit tweede halfgeleiderlichaam met de van een geplanariseerde laag voorziene halfgeleider op isolator wordt de halfgeleidende laag van het tweede  
10 halfgeleiderlichaam dun gemaakt. In elk geval de laatste bewerkingsstap bestaat hierbij uit stoppend polijsten.

Ook in deze tweede halfgeleiderlaag kunnen halfgeleiderstructuren worden aangebracht. Indien gewenst kunnen, op dezelfde wijze, verdere halfgeleiderlichamen worden aangebracht, ter  
15 verkrijging van een drie-dimensionale stapel-IC met een gewenst aantal registers.

Conclusies

1.           Werkwijze voor het vervaardigen van een halfgeleiderinrichting van het type halfgeleider op isolator, bevattende tenminste een dragerlichaam en een monokristallijn halfgeleiderlichaam, waarbij beide lichamen worden voorzien van tenminste één vlak,  
5 optisch glad oppervlak, welke beide lichamen met hun vlakke oppervlakken in onderling contact worden gebracht en worden verbonden, waarbij tenminste een van de verbonden oppervlakken een elektrisch isolerende laag heeft, waarna het halfgeleiderlichaam door wegnemen van materiaal wordt dungemaakt tot een vooraf te bepalen waarde, met het kenmerk,  
10           dat in het monokristallijne halfgeleiderlichaam in een hoofdoppervlak groeven worden aangebracht met een diepte gelijk aan de gewenste waarde van de dun te maken laag,  
              dat het van groeven voorziene oppervlak wordt bedekt met een laag polijstbestendig materiaal,  
15           dat de polijstbestendige laag wordt bedekt met een laag van een chemisch-mechanisch polijstbare stof met een laagdikte groter dan de groefdiepte,  
              dat deze laag wordt vlak- en gladgepolijst,  
              dat het gepolijste oppervlak van het halfgeleiderlichaam  
20 wordt verbonden met het gladde, vlakke oppervlak van het dragerlichaam,  
              dat vervolgens het halfgeleiderlichaam wordt dungemaakt, waarbij tenminste het laatste gedeelte van deze bewerking bestaat uit een polijstbewerking die stopt op de laag van polijstbestendig materiaal.  
25 2.           Werkwijze volgens conclusie 1, met het kenmerk, dat de vlakpolijstbewerking van de chemisch-mechanisch polijstbare stof, die is aangebracht op het van groeven voorziene oppervlak van het halfgeleiderlichaam, wordt voortgezet tot aan de laag van polijstbestendig materiaal.  
30 3.           Werkwijze volgens conclusie 1 of 2, met het kenmerk, dat de polijstbestendige laag bestaat uit siliciumnitride.  
4.           Werkwijze volgens conclusie 1 of 2, met het kenmerk, dat de polijstbestendige laag bestaat uit een verdicht siliciumdioxide.  
5.           Werkwijze volgens een der voorgaande conclusies, met het  
35 kenmerk, dat de chemisch-mechanisch polijstbare stof bestaat uit een overdicht siliciumdioxide.  
6.           Werkwijze volgens één der conclusies 1-4, met het



kenmerk, dat de chemisch-mechanisch polijstbare stof bestaat uit polykristallijn silicium.

7. Werkwijze volgens conclusie 6 in combinatie met conclusie 3, met het kenmerk, dat tussen de chemisch-mechanisch polijstbare laag uit polykristallijn silicium en de polijstbestendige laag van een verdicht siliciumdioxide wordt aangebracht.

8. Werkwijze volgens één der conclusies 1-7, met het kenmerk, dat in de dunne halfgeleidende laag IC-structuren worden aangebracht ten gevolge waarvan het oppervlak verhogingen vertoont, dat op het oppervlak mechanisch-chemisch polijstbaar materiaal wordt neergeslagen,

dat dit materiaal wordt geplanariseerd tot een isolerende laag van geringen dikte boven de halfgeleiderstructuren aanwezig is,

dat dit geheel een eerste register is dat het drager lichaam vormt waarop een tweede halfgeleiderlichaam wordt aangebracht op de wijze als aangegeven in conclusie 1,

dat de dunne halfgeleidende laag van het tweede halfgeleiderlichaam na het aanbrengen van IC-structuren een tweede register vormt en

dat eventueel verdere analoge stappen worden uitgevoerd ter vorming van een drie-dimensionale stapel-IC.

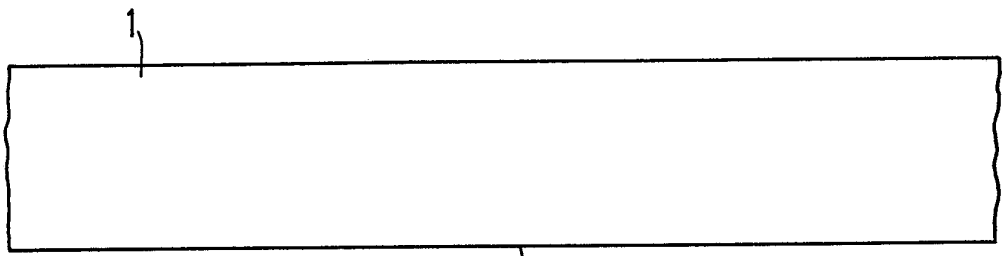


FIG. 1

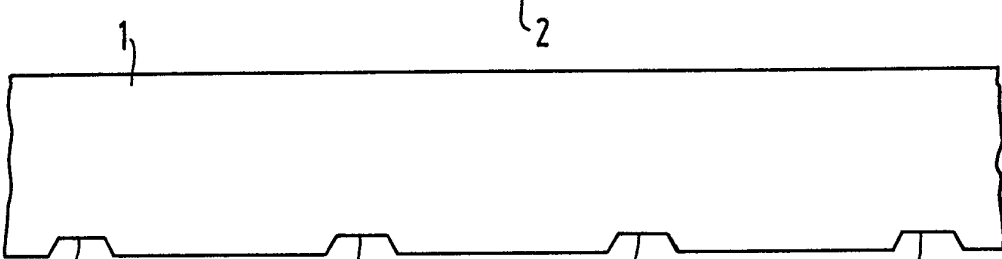


FIG. 2

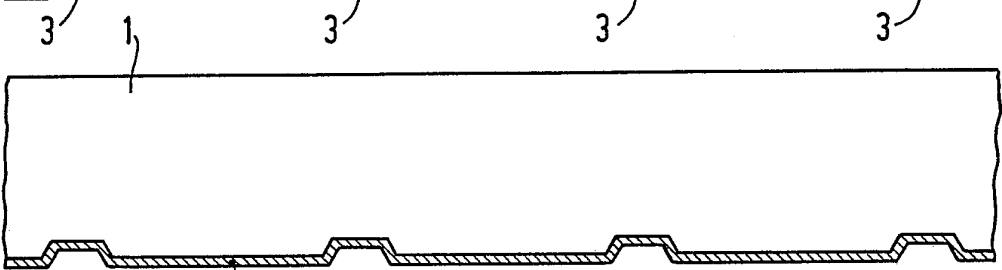


FIG. 3

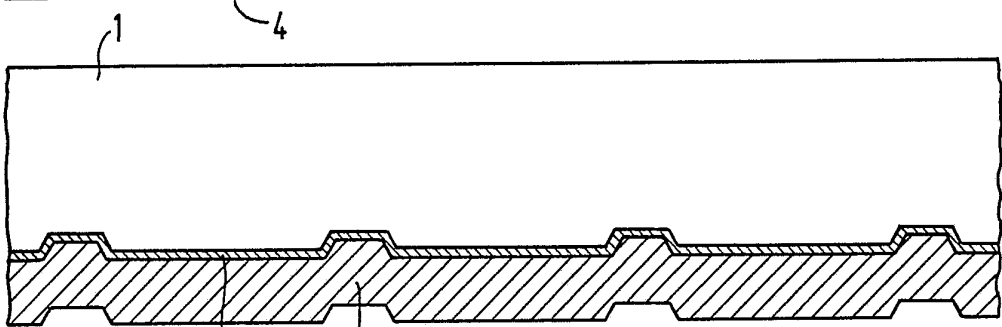


FIG. 4

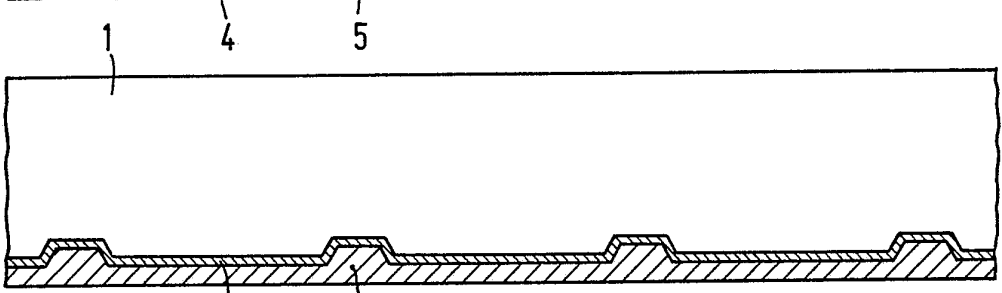


FIG. 5

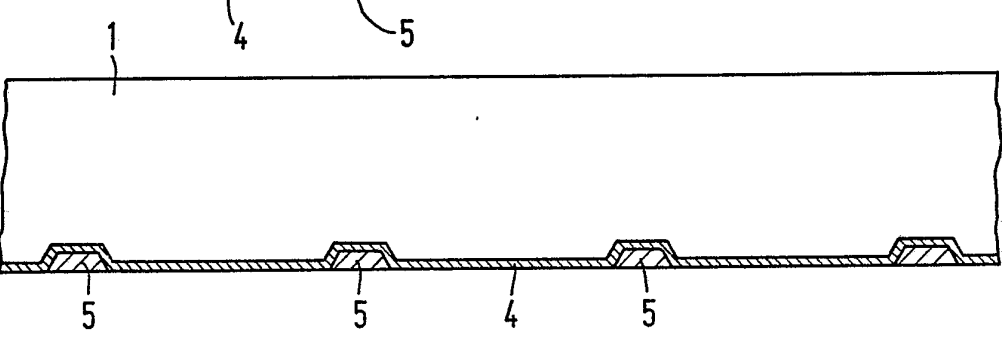


FIG. 6

B700073

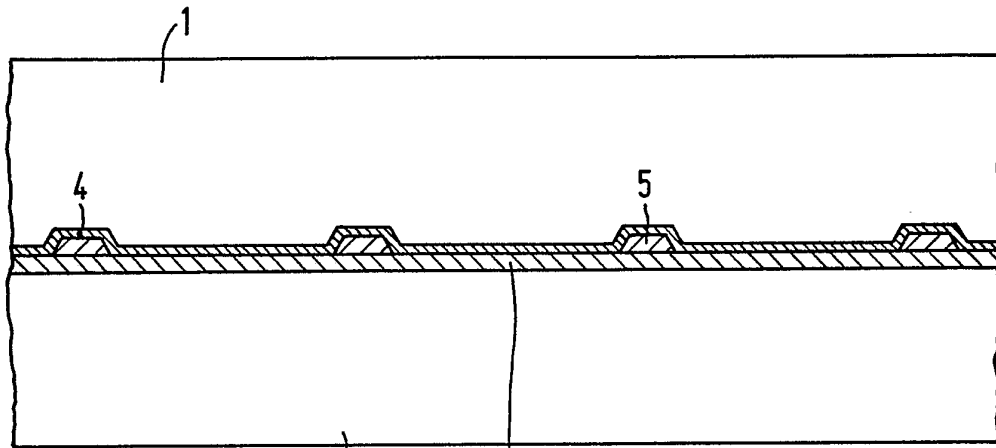


FIG.7

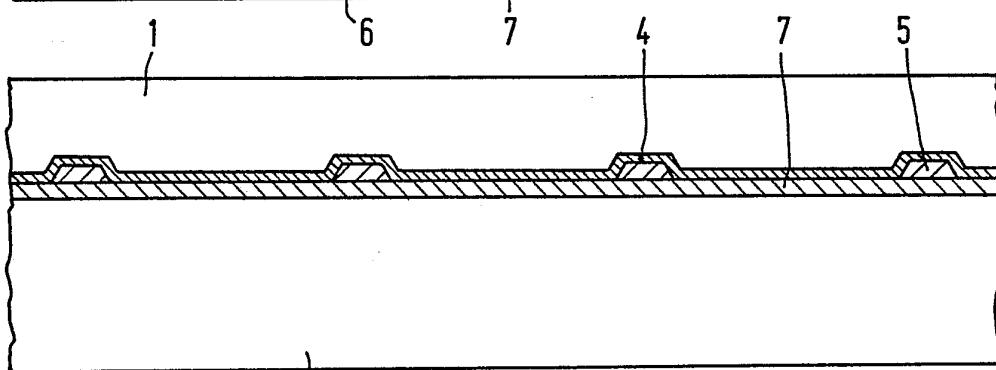


FIG.8

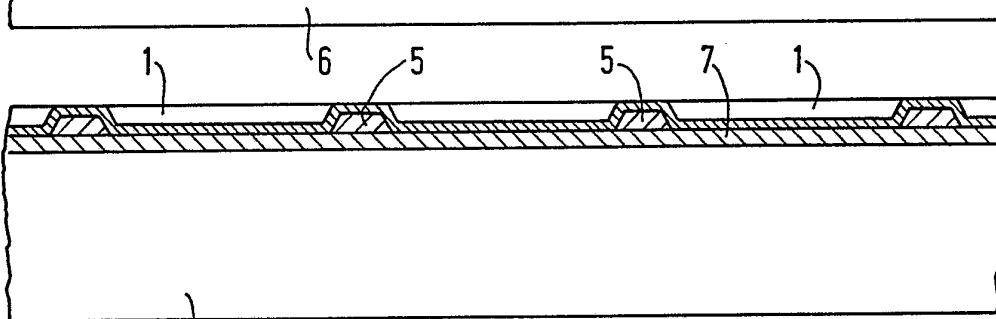


FIG.9

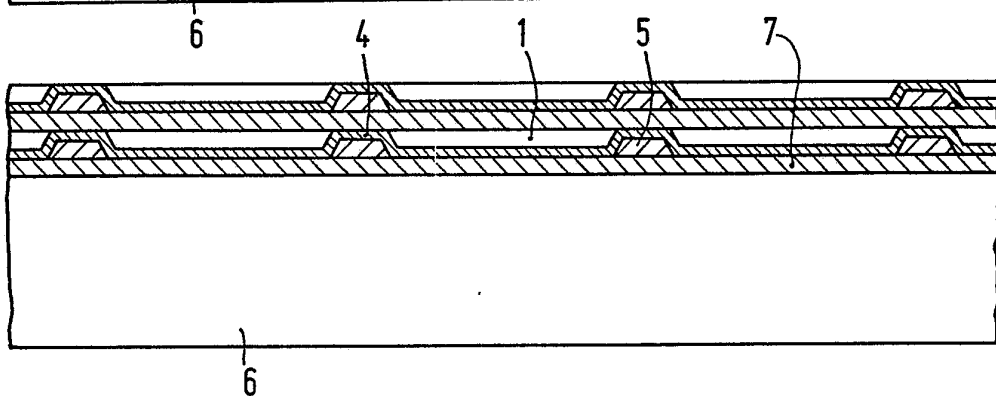


FIG.10

8701035