

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5901975号
(P5901975)

(45) 発行日 平成28年4月13日(2016.4.13)

(24) 登録日 平成28年3月18日(2016.3.18)

(51) Int.Cl. F I
G 1 1 B 5/02 (2006.01) G 1 1 B 5/02 R
G 1 1 B 5/09 (2006.01) G 1 1 B 5/09 3 1 1 B

請求項の数 18 (全 19 頁)

(21) 出願番号	特願2012-5517 (P2012-5517)	(73) 特許権者	000003078 株式会社東芝
(22) 出願日	平成24年1月13日(2012.1.13)		東京都港区芝浦一丁目1番1号
(65) 公開番号	特開2013-145618 (P2013-145618A)	(74) 代理人	110002147 特許業務法人酒井国際特許事務所
(43) 公開日	平成25年7月25日(2013.7.25)	(72) 発明者	田上 尚基 東京都港区芝浦一丁目1番1号 株式会社東芝内
審査請求日	平成26年2月10日(2014.2.10)	(72) 発明者	柏木 一仁 東京都港区芝浦一丁目1番1号 株式会社東芝内
		(72) 発明者	河辺 享之 東京都港区芝浦一丁目1番1号 株式会社東芝内

最終頁に続く

(54) 【発明の名称】 情報記録装置、及び情報記録方法

(57) 【特許請求の範囲】

【請求項1】

磁気記録媒体に情報を記録する情報記録装置であって、
 前記磁気記録媒体は、複数の微細磁性粒子を含み、
 前記情報記録装置は、
 乱数ビット値を発生させる乱数発生部と、
 前記発生された乱数ビット値に応じて基本クロックの周期を変調して、変調クロックを生成する変調部と、
 前記生成された変調クロックに同期して、前記磁気記録媒体に対して情報の記録及び再生の少なくとも一方を行う処理部と、
 を備えた
 ことを特徴とする情報記録装置。

【請求項2】

再生信号に含まれるノイズ成分が適正レベルになるように前記基本クロックの最大変調量を決定する
 ことを特徴とする請求項1に記載の情報記録装置。

【請求項3】

前記変調部は、
 前記発生された乱数ビット値をD/A変換して、乱数信号を生成するD/A変換部と、
 前記生成された乱数信号を増幅する増幅部と、

を有し、

前記変調部は、前記増幅された乱数信号に応じて前記基本クロックの周期を変調して、前記変調クロックを生成する

ことを特徴とする請求項 1 に記載の情報記録装置。

【請求項 4】

前記変調部は、

前記基本クロックの位相と分周クロックの位相とを比較し、比較結果に応じた位相誤差信号を出力する位相比較部と、

前記位相誤差信号と前記増幅された乱数信号とを合成し、合成信号を生成する合成部と

、

前記生成された合成信号に応じた周波数で発振し、内部クロックを生成し前記変調クロックとして出力する発振部と、

前記内部クロックを分周して、前記分周クロックを生成する分周部と、

をさらに有する

ことを特徴とする請求項 3 に記載の情報記録装置。

【請求項 5】

前記合成部は、

前記位相誤差信号と前記増幅された乱数信号と加算し、加算結果を前記合成信号として出力する加算器を有する

ことを特徴とする請求項 4 に記載の情報記録装置。

【請求項 6】

前記増幅部は、前記生成された乱数信号を、再生信号に含まれるノイズ成分が適正レベルになるように予め決定された前記基本クロックの周期を変調して、前記変調クロックを生成する変調量にゲインで増幅する

ことを特徴とする請求項 3 に記載の情報記録装置。

【請求項 7】

前記変調部は、

前記基本クロックの位相と分周クロックの位相とを比較し、比較結果に応じた位相誤差信号を出力する位相比較部と、

前記位相誤差信号に応じた周波数で発振し、内部クロックを生成する発振部と、

前記発生された乱数ビット値に応じて、前記発振部から出力された内部クロックの周期を動的に調整し、調整された信号を前記変調クロックとして出力する調整部と、

前記内部クロックを分周して、前記分周クロックを生成する分周部と、

を有する

ことを特徴とする請求項 1 に記載の情報記録装置。

【請求項 8】

前記調整部は、

前記内部クロックに対して互いに異なる遅延量のクロックを発生させる複数段のレジスタが直列に接続されたシフトレジスタと、

前記発生された乱数ビット値に応じて動的に切り替えるように前記複数段のレジスタのうち 1 つのレジスタを選択し、選択されたレジスタで発生されたクロックを前記変調クロックとして出力する選択部と、

を有する

ことを特徴とする請求項 7 に記載の情報記録装置。

【請求項 9】

前記乱数発生部は、前記基本クロックと非同期であり且つ前記基本クロックより周波数の高い乱数発生用クロックに同期して、乱数ビット値を変更して発生させ、

前記選択部は、前記発生された乱数ビット値の変更に同期して前記複数段のレジスタのうち選択すべき前記 1 つのレジスタを動的に切り替える

ことを特徴とする請求項 8 に記載の情報記録装置。

10

20

30

40

50

【請求項 10】

前記磁気記録媒体は、前記複数の磁性粒子が規則的に整列されており、各 1 ビットの情報が前記複数の磁性粒子のうちの 2 以上の磁性粒子に記録されることを特徴とする請求項 1 に記載の情報記録装置。

【請求項 11】

磁気記録媒体に情報を記録する情報記録装置における情報記録方法であって、
 前記磁気記録媒体は、複数の磁性粒子を含み、
 前記情報記録方法は、
 乱数ビット値を発生させることと、
 前記発生された乱数ビット値に応じて基本クロックの周期を変調して、変調クロックを生成することと、
 前記生成された変調クロックに同期して、前記磁気記録媒体に対して情報の記録及び再生の少なくとも一方を行うことと、
 を備えた
 ことを特徴とする情報記録方法。 10

【請求項 12】

前記変調は、
 前記発生された乱数ビット値を D / A 変換して、乱数信号を生成することと、
 前記生成された乱数信号を増幅することと、
 を含み、 20
 前記変調では、前記増幅された乱数信号に応じて前記基本クロックの周期を変調して、
 前記変調クロックを生成する
 ことを特徴とする請求項 11 に記載の情報記録方法。

【請求項 13】

前記変調は、
 前記基本クロックの位相と分周クロックの位相とを比較し、比較結果に応じた位相誤差信号を出力することと、
 前記位相誤差信号と前記増幅された乱数信号とを合成し、合成信号を生成することと、
 前記生成された合成信号に応じた周波数で発振し、内部クロックを生成し前記変調クロックとして出力することと、 30
 前記内部クロックを分周して、前記分周クロックを生成することと、
 をさらに含む
 ことを特徴とする請求項 12 に記載の情報記録方法。

【請求項 14】

前記合成は、前記位相誤差信号と前記増幅された乱数信号と加算し、加算結果を前記合成信号とすることを含む
 ことを特徴とする請求項 13 に記載の情報記録方法。

【請求項 15】

前記増幅では、前記生成された乱数信号を、再生信号に含まれるノイズ成分が適正レベルになるように予め決定された前記基本クロックの周期を変調して、前記変調クロックを生成する変調量にゲインで増幅する
 ことを特徴とする請求項 12 に記載の情報記録方法。 40

【請求項 16】

前記変調は、
 前記基本クロックの位相と分周クロックの位相とを比較し、比較結果に応じた位相誤差信号を出力することと、
 前記位相誤差信号に応じた周波数で発振し、内部クロックを生成することと、
 前記発生された乱数ビット値に応じて前記内部クロックの周期を動的に調整し、調整された信号を前記変調クロックとすることと、
 前記内部クロックを分周して、前記分周クロックを生成することと、 50

を含む

ことを特徴とする請求項 1 1 に記載の情報記録方法。

【請求項 1 7】

前記調整は、

前記内部クロックに対して互いに異なる遅延量のクロックを発生させる複数段のレジスタが直列に接続されたシフトレジスタにおける前記複数段のレジスタのうち、前記発生された乱数ビット値に応じて動的に切り替えるように 1 つのレジスタを選択し、選択されたレジスタで発生されたクロックを前記変調クロックとすることを含む

ことを特徴とする請求項 1 6 に記載の情報記録方法。

【請求項 1 8】

前記乱数の発生では、前記基本クロックと非同期であり且つ前記基本クロックより周波数の高い乱数発生用クロックに同期して、異なる乱数ビット値を発生させ、

前記選択では、前記発生された乱数ビット値の変更に同期して前記複数段のレジスタのうち選択すべき前記 1 つのレジスタを動的に切り替える

ことを特徴とする請求項 1 7 に記載の情報記録方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、情報記録装置、及び情報記録方法に関する。

【背景技術】

【0002】

近年、ハードディスクドライブ（HDD）の記録容量増大の要求に伴い、磁気記録媒体の面記録密度は向上し、磁気記録媒体上の各記録ビットサイズは数 10 nm 程度の極めて微細なものになってきている。このような各記録ビットサイズが微細化した場合においても、磁気記録媒体に記録された情報を再生させた際に、再生信号中に含まれるノイズ成分の割合を低減させ S / N 比を向上することが望まれる。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2 0 1 1 - 0 2 8 8 2 2 号公報

【特許文献 2】特開平 4 - 0 6 7 4 1 9 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

1 つの実施形態は、例えば、S / N 比を向上できる情報記録装置、及び情報記録方法を提供することを目的とする。

【課題を解決するための手段】

【0005】

1 つの実施形態によれば、磁気記録媒体に情報を記録する情報記録装置が提供される。磁気記録媒体は、複数の磁性粒子を含む。情報記録装置は、乱数発生部と変調部と処理部とを有する。乱数発生部は、乱数ビット値を発生させる。変調部は、発生された乱数ビット値に応じて基本クロックの周期を変調して、変調クロックを生成する。処理部は、生成された変調クロックに同期して、磁気記録媒体に対して情報の記録又は再生を行う。

【図面の簡単な説明】

【0006】

【図 1】第 1 の実施形態にかかる情報記録装置の概略構成を示す図。

【図 2】第 1 の実施形態における磁気記録媒体の構成を示す図。

【図 3】第 1 の実施形態にかかる情報記録装置の記録に関する構成を示す図。

【図 4】第 1 の実施形態にかかる情報記録装置の記録動作を示す図。

【図 5】第 1 の実施形態にかかる情報記録装置の再生に関する構成を示す図。

10

20

30

40

50

【図6】第1の実施形態にかかる情報記録装置の再生動作を示す図。

【図7】第1の実施形態におけるゲインの決定方法を示す図。

【図8】第2の実施形態にかかる情報記録装置の記録に関する構成を示す図。

【図9】第2の実施形態におけるインターポレータの構成を示す図。

【図10】第2の実施形態にかかる情報記録装置の記録動作を示す図。

【図11】第2の実施形態にかかる情報記録装置の再生に関する構成を示す図。

【図12】比較例を示す図。

【図13】比較例を示す図。

【図14】比較例を示す図。

【図15】比較例を示す図。

【図16】比較例を示す図。

【図17】比較例を示す図。

【発明を実施するための形態】

【0007】

以下に添付図面を参照して、実施形態にかかる情報記録装置を詳細に説明する。なお、これらの実施形態により本発明が限定されるものではない。

【0008】

(第1の実施形態)

まず、第1の実施形態にかかる情報記録装置1の概要について説明する。図1は、第1の実施形態にかかる情報記録装置1の構成を示す図である。図1において、磁気記録媒体5は、各種情報を記録する円盤状の記録媒体であり、スピンドルモータ3により回転駆動される。磁気記録媒体5は、後述のように、複数の磁性粒子を含む記録層(図2(a)参照)を有する。

【0009】

磁気記録媒体5の読み書きは、ヘッド支持機構であるアーム7の一方の先端に設けられた磁気記録ヘッド43及び磁気再生ヘッド51によって行われる。磁気記録ヘッド43は、磁気記録媒体5の回転によって生じる揚力によって、磁気記録媒体5の表面からわずかに浮いた状態を維持しながら、磁気記録媒体5に情報を記録する。磁気再生ヘッド51は、磁気記録媒体5の回転によって生じる揚力によって、磁気記録媒体5の表面からわずかに浮いた状態を維持しながら、磁気記録媒体5に記録された情報を読み出して再生する。また、アーム7のもう一方の端に設けられたヘッド駆動機構であるボイスコイルモータ2の駆動により、アーム7が軸8を中心とする円弧上を回動し、磁気記録ヘッド43及び磁気再生ヘッド51が磁気記録媒体5のトラック横断方向にシーク移動し、読み書きする対象のトラックを変更する。

【0010】

磁気記録媒体は、一般に、情報記録装置1により情報が記録されるべき複数の磁性粒子を含む。この複数の磁性粒子は、製造上の理由により位置・大きさに所定の(例えば、一定の)ばらつきを有している。このことから、1ビット(bit)の情報を複数の磁性粒子の磁化で表現することによって、磁性粒子の位置・大きさのばらつきによるビットエラーの低減を図ることが考えられる。しかし、近年、ハードディスクドライブ(HDD)の記録容量の増大の要求に伴う磁気記録媒体の面記録密度の向上により、磁気記録媒体上の各記録ビットサイズは数10nm程度の極めて微細なものになってきている。このような各記録ビットサイズが微細化した場合においては、1ビットの情報が記録されるべき磁性粒子数が減少する傾向にある。この場合、図14に示すように、高密度化に伴って1ビット中の磁性粒子数は減少し、ジッターノイズ(Jitter Noise)が増大する傾向にある。

【0011】

それに対して、本実施形態における磁気記録媒体5では、図2(a)に示すように、複数の磁性粒子が規則的に(例えば、均一に)整列されており、図2(b)に示すように、各1ビットの情報が複数の磁性粒子のうち2以上の磁性粒子に記録される。すなわち、

10

20

30

40

50

本実施形態における磁気記録媒体 5 は、従来の磁気記録媒体よりも磁性粒子の位置・大きさのバラツキを低減できるため、ジッターノイズを低減することができる。このような磁気記録媒体 5 は、例えば、複数の磁性粒子が規則的に整列されているという意味でオーダー (Ordered) 媒体とよばれることもあり、あるいは、ナノパーティクルメディアと呼ばれることもある。

【0012】

本実施形態における磁気記録媒体 5 によれば、磁性粒子のバラツキを低減できるので、図 15 に示すように、1 ビット中の磁性粒子数が同じでもジッターノイズを低減できる。

【0013】

しかし、図 2 (a)、(b) に示すように、複数の磁性粒子が規則的に (例えば、均一に) 整列している場合、図 13 に示すように、記録の基本クロック CK_f の周期 T_0 に対応したハイレベル期間 T_{0h} (例えば、 $T_{0h} = T_0 / 2$) と再生方向における磁性粒子の空間周期 T_p とが最小公倍数となる周期 (以下ではビート周期 T_B と呼ぶ) で記録信号反転タイミングと磁性粒子の位置とが一致し、磁化方向が不定となる磁性粒子 (以下では記録不定粒子と呼ぶ) が生じる。この場合、図 16 に示すように、ノイズ (Noise) 成分としてはジッターノイズよりビート周期で発生するビートノイズ (Beat Noise) が支配的になり、総ノイズ (Total Noise) 低減のためには記録不定粒子の発生を抑制する技術が必要となる。

10

【0014】

記録不定粒子を低減する 1 つの方法としては、磁気記録媒体 5 における磁性粒子の周期に対して記録位相を制御し、正確に磁性粒子の磁化方向が決定する記録磁界を印加する同期記録を行うことが考えられる。

20

【0015】

しかし、同期記録の実現には、記録磁界を印加する最中の磁気記録媒体 5 における磁性粒子の周期と位相とを完全に把握する必要があることから、コストが増大する可能性があるとともに、実現が困難である。

【0016】

そこで、本実施形態では、非同期記録の場合にもビート周期で生じる記録不定粒子を低減し総ノイズ量を低減して S/N 比を改善するため、まず、記録の基本クロックの周期に意図的な揺らぎを加えて変調し、この変調された記録信号である変調クロックを用いて所望する情報の記録を行うことを提案する。

30

【0017】

具体的には、図 3 に示すように、情報記録装置 1 は、乱数発生部 10、変調部 20、及び処理部 30 を備える。

【0018】

乱数発生部 10 は、乱数ビット値 RB を発生させる。例えば、乱数発生部 10 は、疑似乱数発生器 11 を有する。疑似乱数発生器 11 には、所定の疑似乱数系列を含む例えば疑似乱数テーブルが疑似乱数シードとして予め設定されている。所定の疑似乱数系列は、磁気記録媒体 5 に記録されるべき情報系列と非相関になるように予め調整されている。疑似乱数発生器 11 は、乱数発生用クロック CK_r を受け、乱数発生用クロック CK_r に同期して乱数ビット値 RB を発生させる。疑似乱数発生器 11 は、発生させた乱数ビット値 RB を変調部 20 へ供給する。

40

【0019】

変調部 20 は、乱数ビット値 RB を乱数発生部 10 から受ける。変調部 20 は、乱数発生部 10 により発生された乱数ビット値 RB に応じて基本クロック CK_f の周期を変調して、変調クロック CK_m を生成する。例えば、変調部 20 は、 D/A 変換部 21、増幅部 22、及び PLL (Phase Locked Loop) 回路 23 を有する。

【0020】

D/A 変換部 21 は、乱数ビット値 RB を乱数発生部 10 から受ける。 D/A 変換部 21 は、例えば D/A コンバータ 21a を有し、 D/A コンバータ 21a を用いて、乱数発

50

生部 10 により発生された乱数ビット値 RB (デジタル信号) を D/A 変換して、乱数信号 RS (アナログ信号) を生成する。 D/A 変換部 21 は、乱数信号 RS を増幅部 22 へ供給する。

【0021】

増幅部 22 は、乱数信号 RS を D/A 変換部 21 から受ける。増幅部 22 は、例えばアンプ 22a を有し、アンプ 22a を用いて、 D/A 変換部 21 により生成された乱数信号 RS を増幅する。このとき、増幅部 22 は、後述のように、再生信号に含まれるノイズ成分が適正レベルになる (図 7 (a)、(b) 参照) ように予め決定されたゲインで増幅する。増幅部 22 は、増幅された乱数信号 RS_i を PLL 回路 23 へ供給する。

【0022】

PLL 回路 23 は、基本クロック CK_f を外部 (例えば、図示しないクロック発生回路) から受け、増幅された乱数信号 RS_i を増幅部 22 から受ける。PLL 回路 23 は、増幅部 22 により増幅された乱数信号 RS_i に応じて基本クロック CK_f の周期を変調して、変調クロック CK_m を生成する。例えば、PLL 回路 23 は、位相比較部 24、フィルタ部 25、合成部 26、発振部 27、及び分周部 28 を有する。

【0023】

位相比較部 24 は、基本クロック CK_f を外部から受け、分周クロック CK_d を分周部 28 から受ける。位相比較部 24 は、例えば、位相比較器 24a を有し、位相比較器 24a を用いて、基本クロック CK_f の位相と分周クロック CK_d の位相とを比較し、比較結果に応じた位相誤差信号 PH をフィルタ部 25 へ出力する。

【0024】

フィルタ部 25 は、位相誤差信号 PH を位相比較部 24 から受ける。フィルタ部 25 は、例えば、ループフィルタ 25a を有し、ループフィルタ 25a を用いて位相誤差信号 PH における誤差成分を低減する。フィルタ部 25 は、誤差成分が低減された位相誤差信号 PH_i を合成部 26 へ供給する。

【0025】

合成部 26 は、位相誤差信号 PH_i をフィルタ部 25 から受け、乱数信号 RS_i を増幅部 22 から受ける。合成部 26 は、位相誤差信号 PH_i と乱数信号 RS_i とを合成し、合成信号 SS を生成する。合成部 26 は、例えば、加算器 26a を有し、加算器 26a を用いて、位相誤差信号 PH_i と乱数信号 RS_i とを加算し、加算結果を合成信号 SS として発振部 27 へ出力する。

【0026】

発振部 27 は、合成信号 SS を合成部 26 から受ける。発振部 27 は、例えば、電圧制御発振器 (VCO) 27a を有し、電圧制御発振器 27a を用いて、合成信号 SS に応じた周波数で発振し、内部クロック CK_i を生成する。発振部 27 は、内部クロック CK_i を変調クロック CK_m として処理部 30 へ出力するとともに、内部クロック CK_i を分周部 28 へ供給する。

【0027】

分周部 28 は、内部クロック CK_i を発振部 27 から受ける。分周部 28 は、例えば、分周器 28a を有し、分周器 28a を用いて、内部クロック CK_i を分周し、分周クロック CK_d を生成する。分周部 28 は、分周クロック CK_d を位相比較部 24 へ供給する。

このように、PLL 回路 23 は、乱数信号 RS_i に応じて基本クロック CK_f の周期を変調して、変調クロック CK_m を生成して処理部 30 へ出力する。

【0028】

処理部 30 は、変調クロック CK_m を変調部 20 から受ける。処理部 30 は、生成された変調クロック CK_m に同期して、磁気記録媒体 5 (図 1 参照) に対して情報の記録又は再生を行う。例えば、処理部 30 は、記録部 40 及び再生部 50 (図 5 参照) を有する。再生部 50 については後述する。

【0029】

記録部 40 は、変調クロック CK_m を PLL 回路 23 の発振部 27 から受け、記録デー

10

20

30

40

50

タDwを外部（例えば、図示しないコントローラ）から受ける。記録部40は、変調クロックCKmを用いて、磁気記録媒体5に、記録データDwに対応した情報を記録する。例えば、記録部40は、ラッチ回路41、アンプ42、及び磁気記録ヘッド43（図1参照）を有する。

【0030】

ラッチ回路41は、変調クロックCKmをPLL回路23の発振部27から受け、記録データDwを外部から受ける。ラッチ回路41は、変調クロックCKmに同期して、記録データDwを取り込み保持する。それとともに、ラッチ回路41は、変調クロックCKmに同期して、保持している記録データDw（デジタル信号）をD/A変換して記録信号DSw（アナログ信号）を生成する。ラッチ回路41は、記録信号DSwをアンプ42へ供給する。

10

【0031】

アンプ42は、記録信号DSwをラッチ回路41から受ける。アンプ42は、記録信号DSwを電流信号DSwiに増幅して磁気記録ヘッド43へ供給する。

【0032】

磁気記録ヘッド43は、電流信号DSwiに応じて記録磁界を発生させ、磁気記録媒体5に、記録データDwに対応した情報を記録する。

【0033】

このとき、記録信号への変換タイミング、すなわち記録磁界の生成周期は、ラッチ回路41に入力される変調クロックCKmの周期に依存する。変調クロックCKmは、基本クロックCKfが変調部20で周期変調されることで生成される。本実施形態においては、乱数発生部10で発生された乱数ビット値をそのまま周期変調に用いずに、D/A変換部21でアナログ量（乱数信号）に変換し増幅部22により予め調整されたゲインで増幅する。これにより、基本クロックの周期に加えるべき意図的な揺らぎの量を制御できる。また、このように増幅された乱数信号がPLL回路23の発振部27（例えば、電圧制御発振器27a）の入力側に供給するので、基本クロックCKfの周期に対して疑似乱数による意図的な揺らぎを加えることができる。

20

【0034】

これにより、図4に示すように、記録に用いられる変調クロックCKmの半周期 $T1/2 \sim T4/2$ を動的に変化させることができるので、前述した磁化反転タイミングと磁性粒子の位置とが一致する数を低減することができる。

30

【0035】

例えば、変調クロックCKmの周期 $T1 \sim T4$ 及びハイレベル期間 $T1h \sim T4h$ は、基本クロックCKfの周期 $T0$ 及びハイレベル期間 $T0h$ に対して、下記の数式1～8の関係にある。これにより、変調クロックCKmの周期 $T1 \sim T4$ は、例えば、互いに数式9の関係にあり、ハイレベル期間 $T1h \sim T4h$ は、例えば、互いに数式10の関係にある。

$$T1 = T0 - T1a \cdots \text{数式1}$$

$$T2 = T0 - T2a \cdots \text{数式2}$$

$$T3 = T0 - T3a \cdots \text{数式3}$$

$$T4 = T0 - T4a \cdots \text{数式4}$$

$$T1h = T0h - T1a + T1b \cdots \text{数式5}$$

$$T2h = T0h - T2a + T2b \cdots \text{数式6}$$

$$T3h = T0h - T3a + T3b \cdots \text{数式7}$$

$$T4h = T0h - T4a + T4b \cdots \text{数式8}$$

$$T1 > T2 > T4 > T3 \cdots \text{数式9}$$

$$T1h > T2h > T4h > T3h \cdots \text{数式10}$$

40

【0036】

次に、上記記録信号で記録された記録データに適した再生方法について説明する。下記に記載の再生方法をとることで、更なる信号品質改善すなわちS/N比の改善が可能とな

50

る。

【 0 0 3 7 】

具体的には、図 5 に示すように、処理部 3 0 は、再生部 5 0 を有する。再生部 5 0 は、変調クロック CK_m を PLL 回路 2 3 の発振部 2 7 から受ける。再生部 5 0 は、変調クロック CK_m を用いて、記録部 4 0 (図 3 参照) により磁気記録媒体 5 に記録された情報を再生する。例えば、再生部 5 0 は、磁気再生ヘッド 5 1 (図 1 参照) 、アンプ 5 2 、及びラッチ回路 5 3 を有する。

磁気再生ヘッド 5 1 は、磁気記録媒体 5 に記録された情報を磁気抵抗効果により読み出し、読み出された信号を再生信号 DS_r としてアンプ 5 2 へ供給する。

【 0 0 3 8 】

アンプ 5 2 は、再生信号 DS_r を磁気再生ヘッド 5 1 から受ける。アンプ 5 2 は、再生信号 DS_r を増幅して、増幅された再生信号 DS_{ri} をラッチ回路 5 3 へ供給する。

【 0 0 3 9 】

ラッチ回路 5 3 は、変調クロック CK_m を PLL 回路 2 3 の発振部 2 7 から受け、再生信号 DS_{ri} をアンプ 5 2 から受ける。ラッチ回路 4 1 は、変調クロック CK_m に同期して、再生信号 DS_{ri} (アナログ信号) を A / D 変換して再生データ Dr (アナログ信号) を生成 (復調) する。それとともに、ラッチ回路 4 1 は、変調クロック CK_m に同期して、再生データ Dr (アナログ信号) を取り込み保持し、保持している再生データ Dr を外部 (例えば、コントローラ) へ出力する。

【 0 0 4 0 】

このとき、再生サンプリングはラッチ回路 5 3 への変調クロック CK_m に従って実施される。変調クロック CK_m は、図 3 に示した記録信号を生成する回路と同様の回路で (例えば、同一の乱数発生部 1 0 及び変調部 2 0 により、又は同様の動作を行う別の乱数発生部 1 0 及び変調部 2 0 により) 生成される。ここで、乱数発生部 1 0 (例えば、疑似乱数生成器 1 1) の乱数シードを記録時のそれと同一とし、乱数発生部 1 0 で発生された乱数ビット値 RB に対応した乱数信号 RB_{Si} を PLL 回路 2 3 内の発振部 2 7 の入力側に加えることで、記録時に印加された周期揺らぎを再生時にキャンセルすることが可能である。図 1 7 および図 6 を用いて、この効果について説明する。

【 0 0 4 1 】

図 1 7 に示すように、再生時の基本クロック CK_f への周期変調を実施しない場合の再生データ列のスペクトルは、再生の基本クロック CK_f の周期と再生方向における磁性粒子の空間周期とが最小公倍数となるビート周期 T_B (図 1 3 参照) で、除去し切れなかったビート信号のピークが観察される。それに対して、記録信号成分は、記録時の基本クロック CK_f の周期に対して意図的な揺らぎで変調が加えられるため、ブロードな分布となる。すなわち、ビート信号低減のため記録信号に意図的な揺らぎを加えたことで、ビート信号振幅の低減のみではなく、記録信号成分の振幅が本来得られる記録信号振幅に比べて小さくなる。

【 0 0 4 2 】

これに対して、本実施形態では、再生時の基本クロックへの変調を記録時と対応する (例えば同一の) 疑似乱数シードを用いて実施することで、再生データ列のスペクトルは図 6 に示す通り、記録信号成分が先鋭となり、対してビート信号成分がブロードとなる。すなわち、本来得られる記録信号成分の振幅を確保し、ビート信号の振幅のみ低減することで、再生信号の SNR (S/N 比) をさらに高めることができる。

次に、基本クロック CK_f の周期に対する変調量の決定について説明する。

【 0 0 4 3 】

基本クロック CK_f の周期を変調するために加える意図的な揺らぎの量を W とすると、 W の設定値は記録再生 SNR (S/N 比) が所定の閾値 SNR_{th} 以上となるように (例えば、最大となるように) 調整を行う。

【 0 0 4 4 】

図 7 (a) に、揺らぎ量 W を横軸とし、ノイズ量を縦軸とした、揺らぎ量 W による

10

20

30

40

50

総ノイズ量の変化の概念図を示す。総ノイズ量は、例えば、記録信号起因のジッターノイズ (Write Jitter Noise) と、媒体起因のジッターノイズ (Media Jitter Noise) と、ビートによるノイズ (Beat Noise) との 2 乗和の平方根で計算される。揺らぎ量 W を増加させていくと、媒体起因のジッターノイズはほぼ変わらないが、ビートによるノイズは減少し記録信号起因のジッターノイズは増加する傾向にある。なお、上記の実施形態による再生時の基本クロックへの周期変調を行っている場合は、記録信号起因のジッターノイズの増加を抑制することが可能である。

【0045】

図7(a)に示すように、揺らぎ量 W を増加させていくとビートによるノイズの減少に伴って総ノイズ量が減少する傾向にあり、さらに W を増加させると記録起因のジッターノイズの増加に伴って総ノイズ量が増加する傾向にある。すなわち、揺らぎ量 W には、総ノイズ量が閾値 N_{th} 以下となる適正範囲 $W_1 \sim W_2$ が存在し、総ノイズ量が最小となる最適値 W_3 が適正範囲 $W_1 \sim W_2$ 内に存在する。

10

【0046】

図7(a)の縦軸を SNR (S/N 比) に変換すると、図7(b)のようになる。すなわち、揺らぎ量 W を増加させていくとビートによるノイズの減少に伴って S/N 比が増加する傾向にあり、さらに W を増加させると記録起因のジッターノイズの増加に伴って S/N 比が減少する傾向にある。すなわち、揺らぎ量 W には、 S/N 比が SNR_{th} 以上となる適正範囲 $W_1 \sim W_2$ が存在し、 S/N 比が最大となる最適値 W_3 が適正範囲 $W_1 \sim W_2$ 内に存在する。

20

【0047】

そこで、図3、図5に示す増幅部22には、適正範囲 $W_1 \sim W_2$ の揺らぎ量 W に対応したゲイン (例えば、最適値 W_3 の揺らぎ量 W に対応したゲイン) を予め実験的に決定し設定しておく。これにより、記録、再生の基本クロックの周期に加えらる意図的な揺らぎ量を、再生信号の S/N 比向上に適したものとすることができる。

【0048】

ここで、仮に、情報記録装置1により情報が記録されるべき磁気記録媒体905を、図12に示すようなパターンドメディアとした場合について考える。この場合、磁気記録媒体905では、複数の磁性粒子が規則的に (例えば、均一に) 整列されているので、磁性粒子の位置・大きさのバラツキを低減できる。しかし、各磁性粒子の粒径が大きく (例えば、20nm程度)、1ビット中の磁性粒子数が1つに限定されるとともに各記録ビットサイズが大き (例えば、20nm程度) ため、磁気記録媒体の面記録密度を向上するには粒径を小さくする必要があり、また、1磁性粒子が1ビットに対応するため各磁性粒子に同期記録する必要がある。

30

【0049】

それに対して、第1の実施形態では、情報記録装置1により情報が記録されるべき磁気記録媒体5において、複数の微細な磁性粒子 (例えば、10nm以下) が規則的に (例えば、均一に) 整列されている。すなわち、磁性粒子の位置・大きさのバラツキを低減できることに加えて、各記録ビットサイズを低減しながら1ビット中の磁性粒子数を2以上にすることができる。このため、ジッターノイズを容易に低減できる (図14、図15参照) とともに、磁気記録媒体の面記録密度を向上することが容易である。

40

【0050】

あるいは、仮に、情報記録装置1により情報が記録されるべき磁気記録媒体5において、複数の磁性粒子が規則的に (例えば、均一に) 整列されており、かつ、情報の記録に用いられる基本クロック CK_f の周期に変調を加えない場合について考える。この場合、記録の基本クロック CK_f の半周期 $T_0/2$ と再生方向における磁性粒子の空間周期 TP とが最小公倍数となる周期 (以下ではビート周期 T_B と呼ぶ) で記録信号反転タイミングと磁性粒子の位置とが一致し、磁化方向が不定となる磁性粒子 (以下では記録不定粒子と呼ぶ) が生じる。この場合、図16に示すように、ノイズ (Noise) 成分としてはジッターノイズよりビート周期で発生するビートノイズ (Beat Noise) が支配的に

50

なり、総ノイズ (Total Noise) が増加しやすく、S/N比の向上が困難な傾向にある。

【0051】

それに対して、第1の実施形態では、情報記録装置1において、乱数発生部10が、乱数ビット値RBを発生させる。変調部20は、乱数発生部10により発生された乱数ビット値RBに応じて基本クロックCKfの周期を変調して、変調クロックCKmを生成する。処理部30は、変調部20により生成された変調クロックCKmに同期して、磁気記録媒体5に対して情報の記録又は再生を行う。例えば、記録部40は、変調クロックCKmを用いて、磁気記録媒体5に、記録データDwに対応した情報を記録する。これにより、記録信号反転タイミング(磁化反転タイミング)と磁性粒子の位置との一致する数を低減でき、磁化方向が不定となる記録不定粒子の数を低減できるので、総ノイズを低減でき、S/N比を容易に向上できる。

10

【0052】

あるいは、仮に、再生時の基本クロックCKfへの周期変調を実施しない場合について考える。この場合、図17に示すように、再生データ列のスペクトルは、再生の基本クロックCKfの周期と再生方向における磁性粒子の空間周期とが最小公倍数となるビート周期TB(図13参照)で、除去できなかったビート信号のピークが観察される。それに対して、記録信号成分は、記録時の基本クロックCKfの周期に対して意図的な揺らぎで変調が加えられるため、ブロードな分布となる。すなわち、記録信号成分の振幅が本来得られる記録信号成分の振幅に比べて小さいので、ビートノイズ低減によるS/N比向上を抑制してしまう。

20

【0053】

それに対して、第1の実施形態では、処理部30の再生部50が、変調クロックCKmを用いて、記録部40により磁気記録媒体5に記録された情報を再生する。すなわち、再生時の基本クロックへの変調を記録時と対応する(例えば同一の)疑似乱数シードを用いて実施するので、再生データ列のスペクトルにおいて、記録信号成分を先鋭にでき、対してビート信号成分をブロードにできる(図6参照)。すなわち、本来得られる記録信号成分の振幅を確保し、ビート信号の振幅のみ低減することで、再生信号のSNR(S/N比)をさらに高めることができる。

【0054】

また、第1の実施形態では、変調部20において、D/A変換部21が、乱数発生部10により発生された乱数ビット値RBをD/A変換して、乱数信号RBSを生成する。増幅部22は、D/A変換部21により生成された乱数信号RBSを増幅する。PLL回路23は、増幅部22により増幅された乱数信号RBSiに応じて基本クロックCKfの周期を変調して、変調クロックCKmを生成する。これにより、変調部20により基本クロックCKfの周期に加えられるべき意図的な揺らぎの量(変調の度合い)を、増幅部22のゲインを設定することでアナログ的に制御することができる。

30

【0055】

また、第1の実施形態では、変調部20において、位相比較部24が、基本クロックCKfの位相と分周クロックCKdの位相とを比較し、比較結果に応じた位相誤差信号PHiを出力する。合成部26は、位相誤差信号PHiと増幅された乱数信号RBSiとを合成し、合成信号SSを生成する。発振部27は、生成された合成信号SSに応じた周波数で発振し、内部クロックCKiを生成し変調クロックCKmとして出力する。分周部28が、内部クロックCKiを分周して、分周クロックCKdを生成する。これにより、基本クロックCKfの周期に対して、乱数ビット値RBに対応した変調を加えることができる。

40

【0056】

また、第1の実施形態では、例えば、合成部26の加算器26aが、位相誤差信号PHiと増幅された乱数信号RBSiとを加算し、加算結果を合成信号SSとして出力する。これにより、簡易な構成で位相誤差信号PHiと乱数信号RBSiとを合成できる。

【0057】

50

また、第1の実施形態では、増幅部22が、D/A変換部21により生成された乱数信号RBSを、再生信号に含まれるノイズ成分が適正レベルになるように予め決定されたゲインで増幅する。例えば、増幅部22は、意図的な揺らぎ量Wが適正範囲W1~W2になるように予め決定されたゲインで増幅する。あるいは、例えば、増幅部22は、意図的な揺らぎ量Wが最適値W3になるように予め決定されたゲインで増幅する。これにより、記録、再生の基本クロックの周期に加えられる意図的な揺らぎ量を、再生信号のS/N比向上に適したものとすることができる。

【0058】

(第2の実施形態)

次に、第2の実施形態にかかる情報記録装置100について説明する。以下では、第1の実施形態と異なる部分を中心に説明する。

【0059】

第1の形態の回路では、PLL回路23内の発振部27(例えば、電圧制御発振器27a)の入力信号(例えば、入力電圧)に乱数信号を含ませることで、基本クロックCKfの周期に揺らぎを印加しているが、PLL回路23の位相同期ループが不安定になる可能性がある。そこで、第2の実施形態では、基本クロックCKfの周期へ揺らぎを印加するための動作をPLL回路123の外部で行う。

【0060】

具体的には、図8及び図11に示すように、情報記録装置100の変調部120において、PLL回路123が合成部26を有さず、代わりに、PLL回路123の出力側に調整部129が追加されている。

【0061】

調整部129は、乱数ビット値RB100を乱数発生部10から受け、内部クロックCKi100をPLL回路123の発振部27から受ける。調整部129は、例えばインターポレータ129aを有し、インターポレータ129aを用いて、乱数ビット値RB100に応じて内部クロックCKi100の周期を動的に調整する。調整部129は、調整された信号を変調クロックCKm100として記録部40へ出力する。また、調整部129は、調整された信号を変調クロックCKm100として再生部50へ出力する。

【0062】

インターポレータ129aは、入力される内部クロックCKi100に対して、乱数ビット値RB100に応じた遅延を印加することが可能であり、概念的には、図9に示すように、シフトレジスタSRG及び選択部SLUを有する。

【0063】

シフトレジスタSRGでは、複数段のレジスタRG1~RGkが直列に接続されている。シフトレジスタSRGは、内部クロックCKi100をPLL回路123の発振部27から受ける。例えば、シフトレジスタSRGは、クロックSCKに同期して、内部クロックCKi100を各段のレジスタRG1~RGkの間で順次にシフト動作させる。これにより、各段のレジスタRG1~RGkは、内部クロックCKi100に対して互いに異なる遅延量のクロックを発生させる。

【0064】

選択部SLUは、乱数ビット値RB100を乱数発生部10から受け、内部クロックCKi100をPLL回路123の発振部27から受け、各段のレジスタRG1~RGkで発生されたクロックを対応するレジスタRG1~RGkから受ける。選択部SLUは、例えばマルチプレクサMUXを有し、マルチプレクサMUXを用いて、乱数ビット値RB100に応じて動的に切り替えるように複数段のレジスタRG1~RGkのうち1つのレジスタを選択し、選択されたレジスタで発生されたクロックを変調クロックCKmとして出力する。すなわち、選択部SLUは、どのレジスタの出力を変調クロックCKm100として採用するかを選択する。例えば、レジスタRG1~RGkの段数がk=2048である場合、1/4096周期ステップで、基本クロックCKfの周期を+1/4096~+2048/4096周期で変化させて変調させることが可能である。

10

20

30

40

50

【 0 0 6 5 】

このとき、乱数発生部 1 0 は、基本クロック C K f と非同期であり且つ基本クロック C K f より周波数の高い乱数発生用クロック C K r 1 0 0 に同期して、異なる乱数ビット値 R B 1 0 0 を発生させる。言い換えると、乱数発生部 1 0 により発生される乱数ビット値 R B 1 0 0 は、基本クロック C K f と非同期であり且つ基本クロック C K f より短い周期で変更される。

【 0 0 6 6 】

それに応じて、選択部 S L U は、図 1 0 に示すように、発生された乱数ビット値 R B 1 0 0 の変更同期して（例えば、タイミング t 1 ~ t 1 3 のそれぞれに同期して）複数段のレジスタ R G 1 ~ R G k のうち選択すべき 1 つのレジスタを動的に切り替える。これにより、選択部 S L U は、複数段のレジスタ R G 1 ~ R G k で発生された複数のクロック C K 1 ~ C K k のうち選択すべきクロックを動的に切り替えて変調クロック C K m 1 0 に採用するので、記録に用いられる変調クロック C K m の周期及びデューティ比を動的に変化させることができる。

10

【 0 0 6 7 】

例えば、変調クロック C K m の周期 T 1 1 ~ T 1 4 及びハイレベル期間 T 1 1 h ~ T 1 4 h は、基本クロック C K f の周期 T 0 及びハイレベル期間 T 0 h に対して、下記の数式 1 1 ~ 1 8 の関係にある。これにより、変調クロック C K m の周期 T 1 1 ~ T 1 4 は、例えば、互いに数式 1 9 の関係にあり、ハイレベル期間 T 1 1 h ~ T 1 4 h は、例えば、互いに数式 2 0 の関係にある。

20

$$T 1 1 = T 0 - T 1 1 1 + T 1 1 3 \cdots \text{数式 1 1}$$

$$T 1 2 = T 0 - T 1 2 1 + T 1 2 3 \cdots \text{数式 1 2}$$

$$T 1 3 = T 0 - T 1 3 1 + T 1 3 2 \cdots \text{数式 1 3}$$

$$T 1 4 = T 0 - T 1 4 1 + T 1 4 3 \cdots \text{数式 1 4}$$

$$T 1 1 h = T 0 h - T 1 1 1 + T 1 1 2 \cdots \text{数式 1 5}$$

$$T 1 2 h = T 0 h - T 1 2 2 + T 1 2 3 \cdots \text{数式 1 6}$$

$$T 1 3 h = T 0 h - T 1 3 1 \cdots \text{数式 1 7}$$

$$T 1 4 h = T 0 h - T 1 4 2 + T 1 4 3 \cdots \text{数式 1 8}$$

$$T 1 4 > T 1 2 > T 1 1 > T 1 3 \cdots \text{数式 1 9}$$

$$T 1 4 h > T 1 2 h > T 1 1 h > T 1 3 h \cdots \text{数式 2 0}$$

30

【 0 0 6 8 】

このように、インターポレータ 1 2 9 a に対して、乱数発生部 1 0 で発生された乱数ビット値 R B 1 0 0 を入力することで、基本クロック C K f に対してその周期に疑似乱数による意図的な揺らぎを加えて記録部 4 0 のラッチ回路 4 1 に入力することができる。この結果、前述した磁化反転タイミングと磁性粒子位置が一致する数を低減することができる。

【 0 0 6 9 】

また、インターポレータ 1 2 9 a に対して、乱数発生部 1 0 で発生された乱数ビット値 R B 1 0 0 を入力することで、基本クロック C K f に対してその周期に疑似乱数による意図的な揺らぎを加えて再生部 5 0 のラッチ回路 5 3 に入力することができる。このとき、乱数発生部 1 0 （例えば、疑似乱数発生器 1 1 ）の疑似乱数シードを、記録時のそれと対応したもの（例えば、同一のもの）とすることで、記録時に印加された周期揺らぎを、再生時にキャンセルすることが可能である。

40

【 0 0 7 0 】

以上のように、第 2 の実施形態では、調整部 1 2 9 が、乱数発生部 1 0 により発生された乱数ビット値 R B 1 0 0 に応じて、P L L 回路 1 2 3 の発振部 2 7 から出力された内部クロック C K i 1 0 0 の周期を動的に調整し、調整された信号を変調クロック C K m 1 0 0 として出力する。これにより、基本クロック C K f の周期へ揺らぎを印加するための動作を P L L 回路 1 2 3 の外部で行うことができるので、P L L 回路 1 2 3 の位相同期ループを安定化できるとともに、磁化反転タイミングと磁性粒子位置が一致する数を低減する

50

ことができる。

【0071】

また、第2の実施形態では、調整部129において、シフトレジスタSRGの複数段のレジスタRG1～RGkのそれぞれが、発振部27から出力された内部クロックCKi100に対して互いに異なる遅延量のクロックCK1～CKkを発生させる。選択部SLUは、乱数発生部10により発生された乱数ビット値RB100に応じて動的に切り替えるように複数段のレジスタRG1～RGkのうち1つのレジスタを選択し、選択されたレジスタで発生されたクロックを変調クロックCKm100として出力する。これにより、乱数ビット値RB100に応じて内部クロックCKi100の周期を動的に調整できる。

10

【0072】

また、第2の実施形態では、乱数発生部10が、基本クロックCKfと非同期であり且つ基本クロックCKfより周波数の高い乱数発生用クロックCKr100に同期して、乱数ビット値RB100を変更して発生させる。選択部SLUは、乱数発生部10により発生された乱数ビット値RB100の変更に同期して複数段のレジスタRG1～RGkのうち選択すべき1つのレジスタを動的に切り替える。これにより、乱数ビット値RB100に応じて内部クロックCKi100の周期を動的に調整できることに加えて、乱数ビット値RB100に応じて内部クロックCKi100のデューティ比を調整できる。この結果、磁化反転タイミングと磁性粒子位置が一致する数をさらに低減することができる。

20

【0073】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

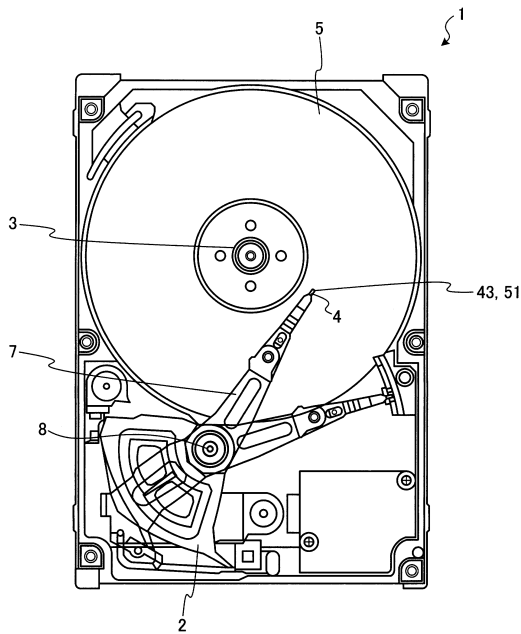
【符号の説明】

【0074】

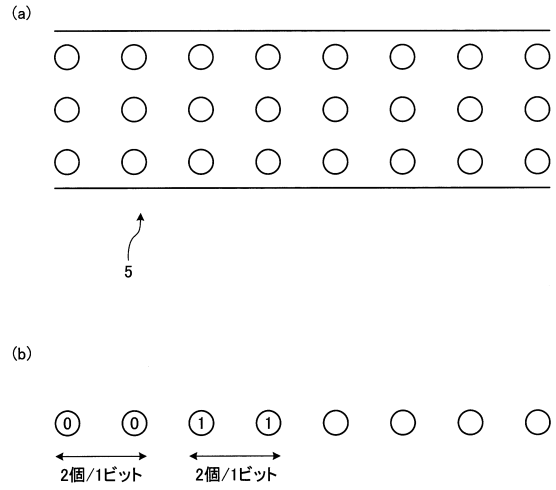
1、100 情報記録装置、2 ボイスコイルモータ、3 スピンドルモータ、5 磁気記録媒体、7 アーム、10 乱数発生部、11 疑似乱数発生器、20、120 変調部、21 D/A変換部、21a D/Aコンバータ、22 増幅部、22a アンプ、23、123 PLL回路、24 位相比較部、24a 位相比較器、25 フィルタ部、25a ループフィルタ、26 合成部、26a 加算器、27 発振部、27a 電圧制御発振器、28 分周部、28a 分周器、30 処理部、40 記録部、41 ラッチ回路、42 アンプ、43 磁気記録ヘッド、50 再生部、51 磁気再生ヘッド、52 アンプ、53 ラッチ回路、129 調整部、129a インターポレータ。

30

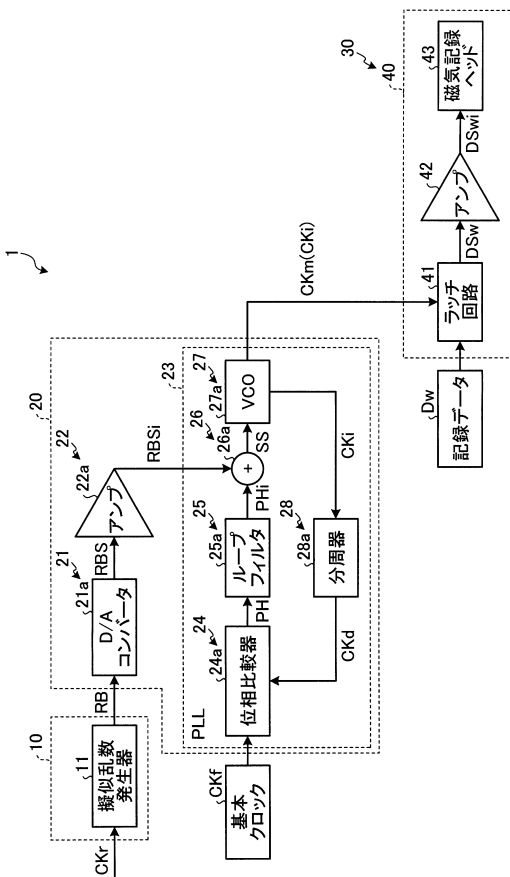
【図1】



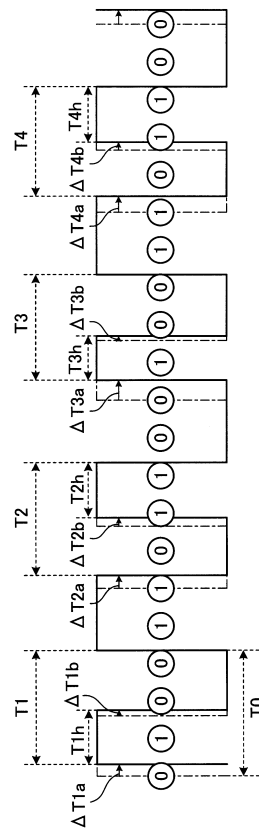
【図2】



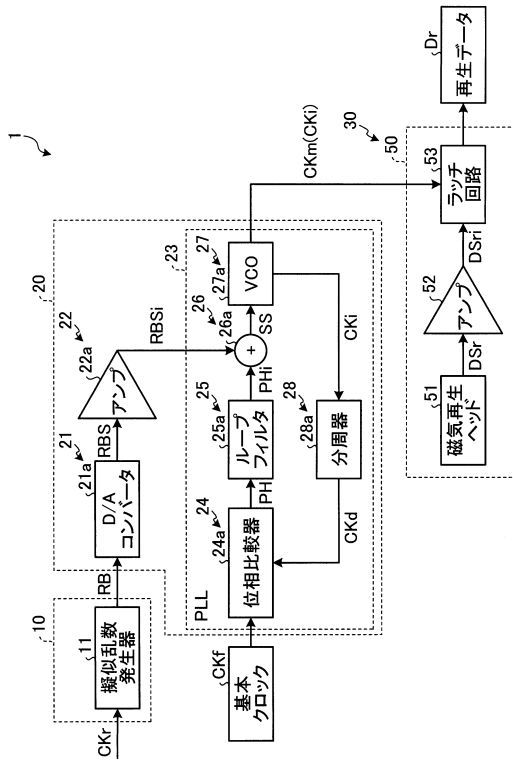
【図3】



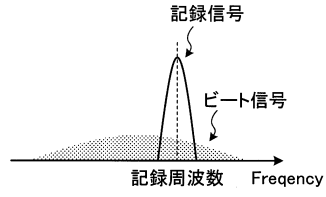
【図4】



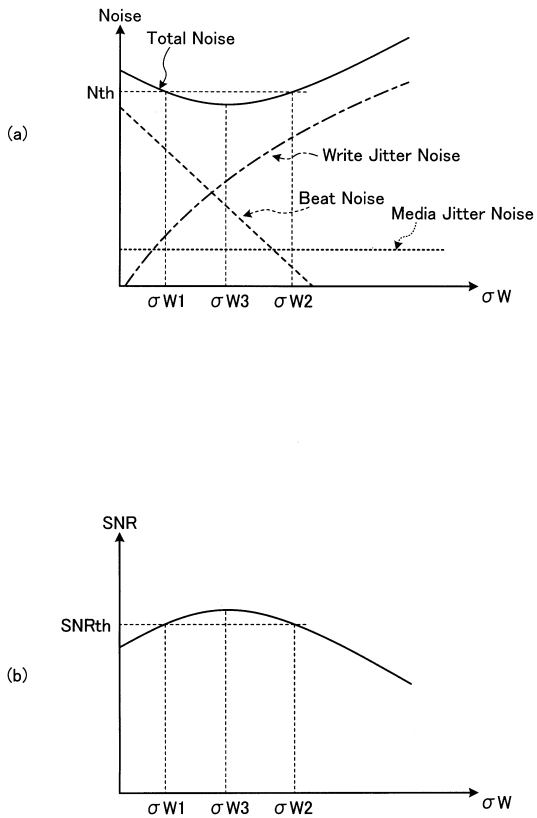
【図5】



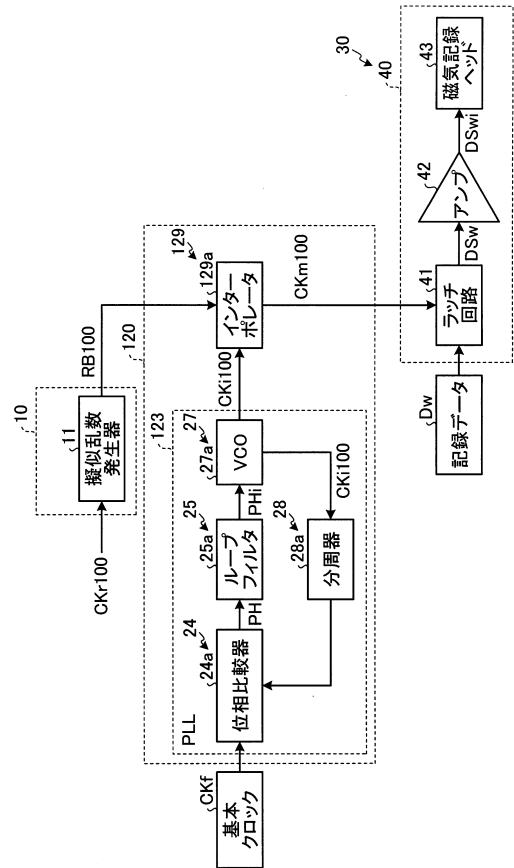
【図6】



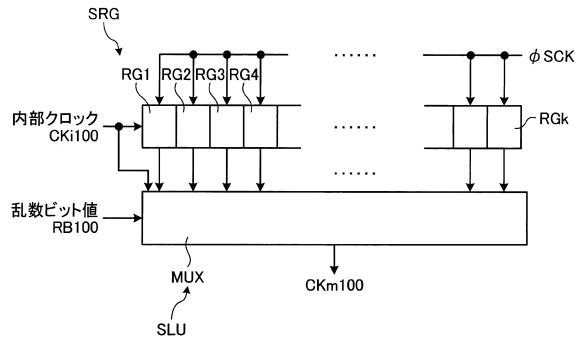
【図7】



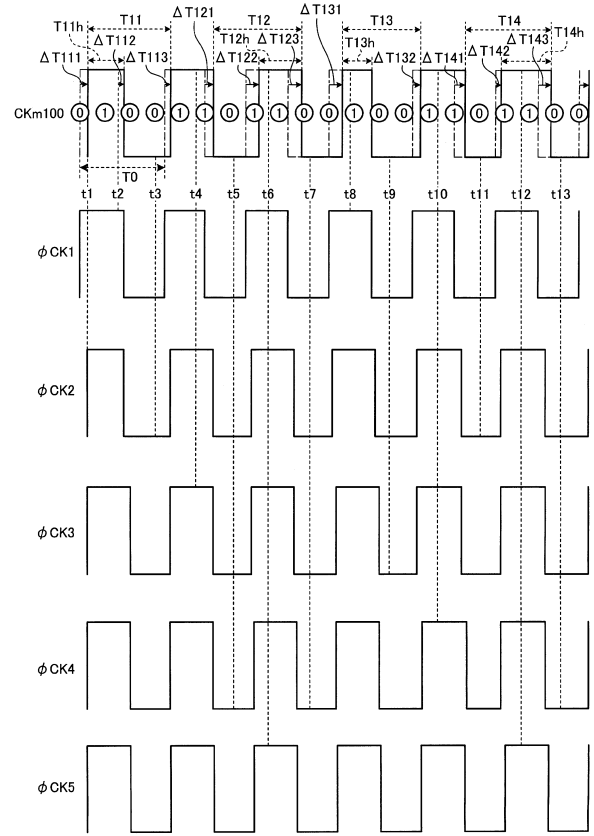
【図8】



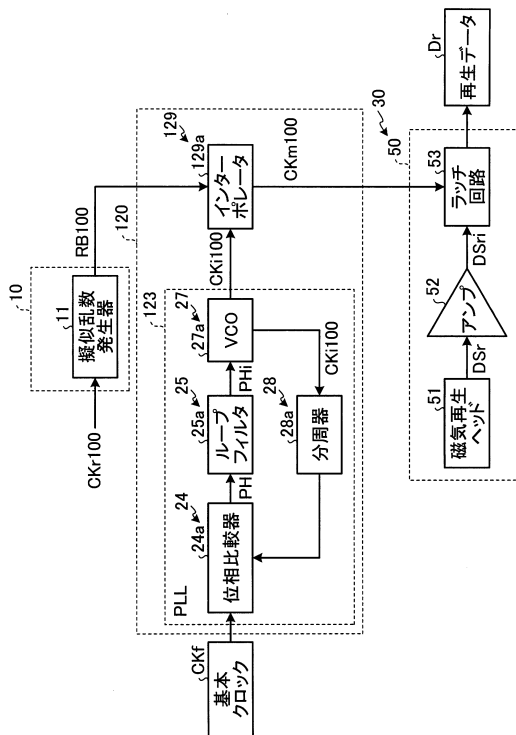
【図9】



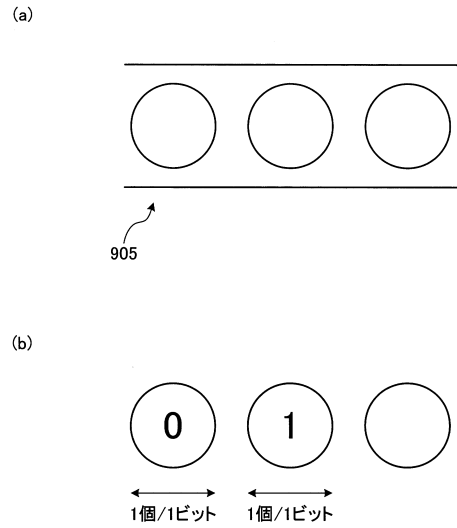
【図10】



【図11】



【図12】



フロントページの続き

審査官 斎藤 真

(56)参考文献 特開平04 - 067419 (JP, A)
特開2000 - 048340 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G11B 5/00 - 5/024

G11B 5/09

G11B 20/10 - 20/12