



(12) 发明专利

(10) 授权公告号 CN 114868354 B

(45) 授权公告日 2024. 06. 04

(21) 申请号 202080088865.1

(22) 申请日 2020.01.22

(65) 同一申请的已公布的文献号  
申请公布号 CN 114868354 A

(43) 申请公布日 2022.08.05

(85) PCT国际申请进入国家阶段日  
2022.06.21

(86) PCT国际申请的申请数据  
PCT/CN2020/073915 2020.01.22

(87) PCT国际申请的公布数据  
W02021/147042 ZH 2021.07.29

(73) 专利权人 华为技术有限公司  
地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

(72) 发明人 刘永志 李永祥 张科

(74) 专利代理机构 北京同达信恒知识产权代理有限公司 11291  
专利代理师 刘金玲

(51) Int.Cl.  
H04L 7/00 (2006.01)

(56) 对比文件  
CN 101431385 A, 2009.05.13  
CN 102480307 A, 2012.05.30  
CN 109068384 A, 2018.12.21  
CN 110224806 A, 2019.09.10  
US 2017150464 A1, 2017.05.25  
WO 2019071598 A1, 2019.04.18

审查员 邢雲峰

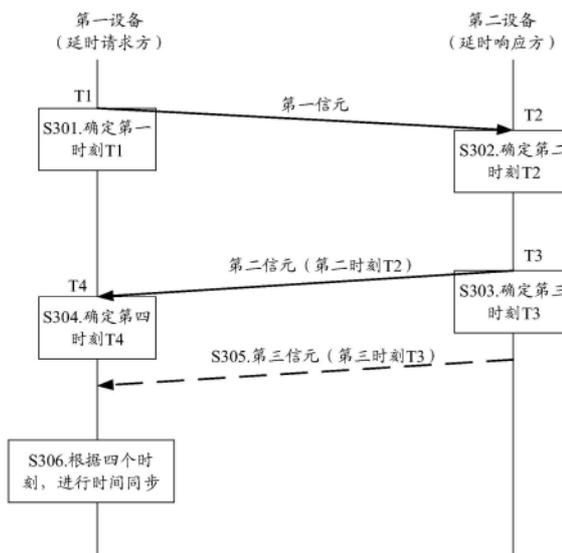
权利要求书3页 说明书14页 附图5页

(54) 发明名称

一种时间同步方法及设备

(57) 摘要

本申请公开了一种时间同步方法及设备,在该方法中,第一设备和第二设备可以通过信元交互,实现1588协议的时间同步。因此,该方法可以实现支持信元传输的通信设备之间的精准时间同步。



1. 一种时间同步方法,其特征在于,包括:

第一设备向第二设备发送第一信元,并确定第一时刻,其中,所述第一信元中包含第一参考比特,所述第一时刻为所述第一设备发送所述第一信元中的所述第一参考比特的时刻;

所述第一设备从所述第二设备接收第二信元,其中,所述第二信元中包含第一时间比特域和第二参考比特,所述第一时间比特域用于指示所述第二设备接收到所述第一信元中的所述第一参考比特的第二时刻;

所述第一设备确定第三时刻,所述第三时刻为所述第一设备接收所述第二信元中的所述第二参考比特的时刻;

所述第一设备从所述第二设备接收第三信元,其中,所述第三信元中包含第二时间比特域,所述第二时间比特域用于指示所述第二设备发送所述第二信元中的所述第二参考比特的第四时刻;

所述第一设备根据所述第一时刻、所述第二时刻、所述第三时刻和所述第四时刻,进行与所述第二设备之间的时间同步。

2. 如权利要求1所述的方法,其特征在于,所述第一参考比特为所述第一信元中的最高有效位MSB,所述第二参考比特为所述第二信元中的MSB;或者

所述第一参考比特为所述第一信元中的第n个比特,所述第二参考比特为所述第二信元中的第n个比特,其中n为大于或等于1,且小于或等于N的整数,N小于或等于所述第一信元中包含的比特总量,且小于或等于所述第二信元中包含的比特总量;或者

所述第一参考比特为所述第一信元中的最后一个比特,所述第二参考比特为所述第二信元中的最后一个比特。

3. 如权利要求1所述的方法,其特征在于,所述第一设备从所述第二设备接收所述第二信元,包括:

所述第一设备在接收所述第二信元的过程中保存每个时钟周期对应的时刻;

所述第一设备确定所述第三时刻,包括:

所述第一设备在接收所述第二信元后,确定接收所述第二信元中所述第二参考比特所在的目标时钟周期,并确定所述目标时钟周期对应的时刻为所述第三时刻。

4. 如权利要求1-3任一项所述的方法,其特征在于,所述第一信元为延时请求信元,所述第二信元为延时响应信元,所述第三信元为跟随信元。

5. 一种时间同步方法,其特征在于,包括:

第二设备从第一设备接收第一信元,并确定第二时刻,所述第一信元中包括第一参考比特,所述第二时刻为所述第二设备接收所述第一信元中的所述第一参考比特的时刻;

所述第二设备向所述第一设备发送第二信元,并确定第四时刻,所述第二信元中包含第一时间比特域和第二参考比特,所述第一时间比特域用于指示所述第二时刻,所述第四时刻为所述第二设备发送所述第二信元中的所述第二参考比特的时刻;

所述第二设备向所述第一设备发送第三信元,其中,所述第三信元中包含第二时间比特域,所述第二时间比特域用于指示所述第四时刻。

6. 如权利要求5所述的方法,其特征在于,所述第一参考比特为所述第一信元中的最高有效位MSB,所述第二参考比特为所述第二信元中的MSB;或者

所述第一参考比特为所述第一信元中的第 $n$ 个比特,所述第二参考比特为所述第二信元中的第 $n$ 个比特,其中 $n$ 为大于或等于1,且小于或等于 $N$ 的整数, $N$ 小于或等于所述第一信元中包含的比特总量,且小于或等于所述第二信元中包含的比特总量;或者

所述第一参考比特为所述第一信元中的最后一个比特,所述第二参考比特为所述第二信元中的最后一个比特。

7. 如权利要求5所述的方法,其特征在于,第二设备从第一设备接收第一信元,包括:

所述第二设备在接收所述第一信元的过程中保存每个时钟周期对应的时刻;

所述第二设备确定所述第二时刻,包括:

所述第二设备在接收所述第一信元后,确定接收所述第一信元中所述第一参考比特所在的目标时钟周期,并确定所述目标时钟周期对应的时刻为所述第二时刻。

8. 如权利要求5-7任一项所述的方法,其特征在于,所述第一信元为延时请求信元,所述第二信元为延时响应信元,所述第三信元为跟随信元。

9. 一种通信装置,所述装置应用于第一设备,其特征在于,所述装置包括:

通信单元,用于接收和发送信元;

处理单元,用于通过所述通信单元向第二设备发送第一信元,并确定第一时刻,其中,所述第一信元中包括第一参考比特,所述第一时刻为所述通信单元发送所述第一信元中的所述第一参考比特的时刻;通过所述通信单元从所述第二设备接收第二信元,所述第二信元中包含第一时间比特域和第二参考比特,所述第一时间比特域用于指示所述第二设备接收到所述第一信元中的所述第一参考比特的第二时刻;确定第三时刻,所述第三时刻为所述通信单元接收所述第二信元中的第二参考比特的时刻;通过所述通信单元从所述第二设备接收第三信元,其中,所述第三信元中包含第二时间比特域,所述第二时间比特域用于指示所述第二设备发送所述第二信元中的所述第二参考比特的第四时刻;以及根据所述第一时刻、所述第二时刻、所述第三时刻和所述第四时刻,进行与所述第二设备之间的时间同步。

10. 如权利要求9所述的装置,其特征在于,所述第一参考比特为所述第一信元中的最高有效位MSB,所述第二参考比特为所述第二信元中的MSB;或者

所述第一参考比特为所述第一信元中的第 $n$ 个比特,所述第二参考比特为所述第二信元中的第 $n$ 个比特,其中 $n$ 为大于或等于1,且小于或等于 $N$ 的整数, $N$ 小于或等于所述第一信元中包含的比特总量,且小于或等于所述第二信元中包含的比特总量;或者

所述第一参考比特为所述第一信元中的最后一个比特,所述第二参考比特为所述第二信元中的最后一个比特。

11. 如权利要求9所述的装置,其特征在于,所述处理单元,具体用于:

在所述通信单元接收所述第二信元的过程中保存每个时钟周期对应的时刻;

在所述通信单元接收所述第二信元后,确定接收所述第二信元中所述第二参考比特所在的目标时钟周期,并确定所述目标时钟周期对应的时刻为所述第三时刻。

12. 如权利要求9-11任一项所述的装置,其特征在于,所述第一信元为延时请求信元,所述第二信元为延时响应信元,所述第三信元为跟随信元。

13. 一种通信装置,所述装置应用于第二设备,其特征在于,所述装置包括:

通信单元,用于接收和发送信元;

处理单元,用于通过所述通信单元从第一设备接收第一信元,并确定第二时刻,所述第一信元中包含第一参考比特,所述第二时刻为所述通信单元接收所述第一信元中的所述第一参考比特的时刻;通过所述通信单元向所述第一设备发送第二信元,并确定第四时刻,所述第二信元中包含第一时间比特域和第二参考比特,所述第一时间比特域用于指示所述第二时刻,所述第四时刻为所述通信单元发送所述第二信元中的所述第二参考比特的时刻;以及通过所述通信单元向所述第一设备发送第三信元,其中,所述第三信元中包含第二时间比特域,所述第二时间比特域用于指示所述第四时刻。

14. 如权利要求13所述的装置,其特征在于,所述第一参考比特为所述第一信元中的最高有效位MSB,所述第二参考比特为所述第二信元中的MSB;或者

所述第一参考比特为所述第一信元中的第n个比特,所述第二参考比特为所述第二信元中的第n个比特,其中n为大于或等于1,且小于或等于N的整数,N小于或等于所述第一信元中包含的比特总量,且小于或等于所述第二信元中包含的比特总量;或者

所述第一参考比特为所述第一信元中的最后一个比特,所述第二参考比特为所述第二信元中的最后一个比特。

15. 如权利要求13所述的装置,其特征在于,所述处理单元,具体用于:

在所述通信单元接收所述第一信元的过程中保存每个时钟周期对应的时刻;

在所述通信单元接收所述第一信元后,确定接收所述第一信元中所述第一参考比特所在的目标时钟周期,并确定所述目标时钟周期对应的时刻为所述第二时刻。

16. 如权利要求13-15任一项所述的装置,其特征在于,所述第一信元为延时请求信元,所述第二信元为延时响应信元,所述第三信元为跟随信元。

17. 一种通信设备,其特征在于,包括:

通信接口,用于接收和发送信元;

存储器,用于存储程序指令和数据;

处理器,用于调用存储在所述存储器中的所述程序指令和数据,通过所述通信接口执行如权利要求1-8任一项所述的方法。

18. 一种计算机程序,其特征在于,当所述计算机程序在计算机上运行时,使得所述计算机执行如权利要求1-8任一项所述的方法。

19. 一种计算机可读存储介质,其特征在于,所述计算机可读存储介质中存储有计算机程序,当所述计算机程序被计算机执行时,使得所述计算机执行如权利要求1-8任一项所述的方法。

20. 一种芯片,其特征在于,所述芯片用于读取存储器中存储的计算机程序,执行如权利要求1-8任一项所述的方法。

## 一种时间同步方法及设备

### 技术领域

[0001] 本申请涉及通信技术领域,尤其设计一种时间同步方法及设备。

### 背景技术

[0002] 在数字通信系统中,1588协议(又称为精准时间协议(precision time protocol, PTP))通常需要通过以太网实现通信设备之间的时间同步,即用于时间同步的消息需要通过以太网报文的方式在通信设备间进行传输。然而在一些场景中,同样需要进行精准地时间同步的通信设备之间,是通过信元的形式传输业务数据的,例如框式信元(cell)系统和产品多框集群的场景中。那么如果在这些场景中依然按照传统的时间同步方法实现的话,则需要在通信设备之间增加额外的以太网端口,以发送以太网报文,这样就增加了通信设备成本。

### 发明内容

[0003] 本申请提供一种时间同步方法及设备,用以支持信元传输的通信设备之间的精准时间同步。

[0004] 第一方面,本申请实施例提供了一种时间同步方法,该方法可以应用于通过信元方式进行业务传输的两个通信设备中,为了便于说明,以下将延时请求方称为第一设备,延时响应方称为第二设备。其中,该方法包括以下步骤:

[0005] 第一设备向第二设备发送第一信元,并确定第一时刻,其中,所述第一信元中包含第一参考比特,所述第一时刻为所述第一设备发送所述第一信元中的所述第一参考比特的时刻;所述第一设备从所述第二设备接收第二信元,其中,所述第二信元中包含第一时间比特域和第二参考比特,所述第一时间比特域用于指示所述第二设备接收到所述第一信元中的所述第一参考比特的第二时刻;所述第一设备确定第三时刻,所述第三时刻为所述第一设备接收所述第二信元中的所述第二参考比特的时刻;所述第一设备从所述第二设备接收第三信元,其中,所述第三信元中包含第二时间比特域,所述第二时间比特域用于指示所述第二设备发送所述第二信元中的所述第二参考比特的第四时刻;最后,所述第一设备根据所述第一时刻、所述第二时刻、所述第三时刻和所述第四时刻,进行与所述第二设备之间的时间同步。

[0006] 通过该方法,所述第一设备和所述第二设备可以通过信元交互,实现1588协议的时间同步。因此,该方法可以实现支持信元传输的通信设备之间的精准时间同步。另外,任何支持信元传输的通信系统可以通过该方法实现基于信元方式的1588协议的时间同步,从而可以替换传统的基于以太网方式承载1588协议的方法,便于1588系统的部署,进一步的,由于支持信元传输的通信设备无需增加额外的以太网端口即可实现1588协议的时间同步,因此,该方法也可以节省硬件端口造成的开销。

[0007] 在一种可能的设计中,所述第一参考比特和所述第二参考比特可以通过以下方式设置:

[0008] 方式一:所述第一参考比特为所述第一信元中的最高有效位MSB,所述第二参考比特为所述第二信元中的MSB;

[0009] 方式二:所述第一参考比特为所述第一信元中的第n个比特,所述第二参考比特为所述第二信元中的第n个比特,其中n为大于或等于1,且小于或等于N的整数,N小于或等于所述第一信元中包含的比特总量,且小于或等于所述第二信元中包含的比特总量;

[0010] 方式三:所述第一参考比特为所述第一信元中的最后一个比特,所述第二参考比特为所述第二信元中的最后一个比特。

[0011] 该设计可以提高时间同步相关信元中的参考比特的设置灵活性。

[0012] 在一种可能的设计中,所述第一设备在接收所述第二信元的过程中保存每个时钟周期对应的时刻;所述第一设备在接收所述第二信元后,确定接收所述第二信元中所述第二参考比特所在的目标时钟周期,并确定所述目标时钟周期对应的时刻为所述第三时刻。

[0013] 由于所述第一设备在接收所述第二信元的过程中,不能确定该信元的类型,也无法直接确定接收所述第二信元中的所述第二参考比特的时刻,通过该设计,所述第一设备可以在接收所述第二信元结束后,通过确定接收所述第二参考比特所在的目标时钟周期来确定。

[0014] 在一种可能的设计中,所述第一时刻为所述第一设备对所述第一参考比特进行物理编码的时刻;所述第三时刻为所述第一设备对所述第二参考比特进行物理解码的时刻。

[0015] 在一种可能的设计中,所述第一信元为延时请求信元,所述第二信元为延时响应信元,所述第三信元为跟随信元。

[0016] 第二方面,本申请实施例提供了一种时间同步方法,该方法可以应用于通过信元方式进行业务传输的两个通信设备中,为了便于说明,以下将延时请求方称为第一设备,延时响应方称为第二设备。其中,该方法包括以下步骤:

[0017] 第二设备从第一设备接收第一信元,并确定第二时刻,所述第一信元中包括第一参考比特,所述第二时刻为所述第二设备接收所述第一信元中的所述第一参考比特的时刻;所述第二设备向所述第一设备发送第二信元,并确定第四时刻,所述第二信元中包含第一时间比特域和第二参考比特,所述第一时间比特域用于指示所述第二时刻,所述第四时刻为所述第二设备发送所述第二信元中的所述第二参考比特的时刻;所述第二设备向所述第一设备发送第三信元,其中,所述第三信元中包含第二时间比特域,所述第二时间比特域用于指示所述第四时刻。

[0018] 通过该方法,所述第一设备和所述第二设备可以通过信元交互,实现1588协议的时间同步。因此,该方法可以实现支持信元传输的通信设备之间的精准时间同步。另外,任何支持信元传输的通信系统可以通过该方法实现基于信元方式的1588协议的时间同步,从而可以替换传统的基于以太网方式承载1588协议的方法,便于1588系统的部署,进一步的,由于支持信元传输的通信设备无需增加额外的以太网端口即可实现1588协议的时间同步,因此,该方法也可以节省硬件端口造成的开销。

[0019] 在一种可能的设计中,所述第一参考比特和所述第二参考比特可以通过以下方式设置:

[0020] 方式一:所述第一参考比特为所述第一信元中的最高有效位MSB,所述第二参考比特为所述第二信元中的MSB;

[0021] 方式二:所述第一参考比特为所述第一信元中的第n个比特,所述第二参考比特为所述第二信元中的第n个比特,其中n为大于或等于1,且小于或等于N的整数,N小于或等于所述第一信元中包含的比特总量,且小于或等于所述第二信元中包含的比特总量;

[0022] 方式三:所述第一参考比特为所述第一信元中的最后一个比特,所述第二参考比特为所述第二信元中的最后一个比特。

[0023] 该设计可以提高时间同步相关信元中的参考比特的设置灵活性。

[0024] 在一种可能的设计中,所述第二设备在接收所述第一信元的过程中保存每个时钟周期对应的时刻;所述第二设备在接收所述第一信元后,确定接收所述第一信元中所述第一参考比特所在的目标时钟周期,并确定所述目标时钟周期对应的时刻为所述第二时刻。

[0025] 由于所述第二设备在接收所述第一信元的过程中,不能确定该信元的类型,也无法直接确定接收所述第一信元中的所述第一参考比特的时刻,通过该设计,所述第二设备可以在接收所述第一信元结束后,通过确定接收所述第一参考比特所在的目标时钟周期来确定。

[0026] 在一个可能的设计中,所述第二时刻为所述第二设备对所述第一参考比特进行物理解码的时刻;所述第四时刻为所述第二设备对所述第二参考比特进行物理编码的时刻。

[0027] 在一种可能的设计中,所述第一信元为延时请求信元,所述第二信元为延时响应信元,所述第三信元为跟随信元。

[0028] 第三方面,本申请实施例提供了一种通信装置,包括用于执行以上第一方面或第二方面中各个步骤的单元。

[0029] 第四方面,本申请实施例提供了一种通信设备,包括至少一个处理元件和至少一个存储元件,其中该至少一个存储元件用于存储程序和数据,该至少一个处理元件用于执行本申请以上第一方面或第二方面提供的方法。

[0030] 第五方面,本申请实施例提供了一种通信系统,包括第一设备和第二设备,其中,所述第一具有执行本申请第一方面提供的方法的功能,所述第二设备具有执行本申请第二方面提供的方法的功能。

[0031] 第六方面,本申请实施例还提供了一种计算机程序,当所述计算机程序在计算机上运行时,使得所述计算机执行上述第一方面或第二方面提供的方法。

[0032] 第七方面,本申请实施例还提供了一种计算机可读存储介质,所述计算机可读存储介质中存储有计算机程序,当所述计算机程序被计算机执行时,使得所述计算机执行上述第一方面或第二方面提供的方法。

[0033] 第八方面,本申请实施例还提供了一种芯片,所述芯片用于读取存储器中存储的计算机程序,执行上述第一方面或第二方面提供的方法。

[0034] 第十三方面,本申请实施例还提供了一种芯片系统,该芯片系统包括处理器,用于支持计算机装置实现上述第一方面或第二方面提供的方法。在一种可能的设计中,所述芯片系统还包括存储器,所述存储器用于保存该计算机装置必要的程序和数据。该芯片系统可以由芯片构成,也可以包含芯片和其他分立器件。

## 附图说明

[0035] 图1为现有技术提供的基于1588协议的时间同步流程示意图;

- [0036] 图2为本申请实施例提供的一种通信系统的结构图；
- [0037] 图3为本申请实施例提供的一种时间同步方法流程图；
- [0038] 图4为本申请实施例提供的一种通信设备的逻辑功能结构示意图；
- [0039] 图5为本申请实施例提供的一种时间同步实例流程图；
- [0040] 图6为本申请实施例提供的一种通信装置的结构图；
- [0041] 图7为本申请实施例提供的一种通信设备的结构图。

### 具体实施方式

[0042] 本申请提供一种时间同步方法及设备,用以支持信元传输的设备之间的精准时间同步。其中,方法和设备是基于同一技术构思的,由于方法及设备解决问题的原理相似,因此设备与方法的实施可以相互参见,重复之处不再赘述。

[0043] 以下,对本申请中的部分用语进行解释说明,以便于本领域技术人员理解。

[0044] 1) 通信设备,为通过信元方式进行业务数据传输的设备,又可以称为通信节点、节点。示例性的,所述通信设备可以为框式信元系统或产品多框集群中的通信设备。

[0045] 2) 信元方式(Cell Model),是将信息或数据以信元为单位进行传送的一种技术。信元方式作为一种快速分组技术,它可以将信息或数据通过通信设备的适配层切割成多个信元。其中,信元的长度可以是固定的,另外,在某些实现方案中,信元的长度也可以是不固定的。

[0046] 通常,信元主要由两部分构成,即信元头和信元净荷。信元头所包含的是地址和控制信息,信元净荷包含的数据。按照功能划分,信元可以包括控制信元和业务信元两种。其中控制信元用于传输控制管理相关数据,而业务信元用于传输业务数据。

[0047] 3)、“和/或”,描述关联对象的关联关系,表示可以存在三种关系,例如,A和/或B,可以表示:单独存在A,同时存在A和B,单独存在B这三种情况。字符“/”一般表示前后关联对象是一种“或”的关系。

[0048] 需要说明的是,本申请中所涉及的多个,是指两个或两个以上。至少一个,是指一个或多个。

[0049] 另外,需要理解的是,在本申请的描述中,“第一”、“第二”等词汇,仅用于区分描述的目的,而不能理解为指示或暗示相对重要性,也不能理解为指示或暗示顺序。

[0050] 下面参阅图1,以设备A和设备B为例,对传统的基于1588协议的对等延时(peerdelay)机制的时间同步原理进行说明。

[0051] 延时请求方设备A在T1时刻向设备B发送延时请求报文(Pdelay\_Request);设备B在T2时刻接收所述延时请求报文,然后在T3时刻向设备A发送延时响应报文(Pdelay\_Response),其中,所述延时响应报文中包含所述设备B接收到所述延时请求报文的时刻T2;所述设备B在发送所述延时响应报文后,向所述设备A发送延时响应报文的跟随报文(Pdelay\_Response\_Follow\_Up),其中,所述跟随报文中包含所述设备B发送所述延时响应报文的时刻T3;所述设备A在T4时刻接收所述延时响应报文,以及之后接收所述跟随报文,从所述延时响应报文中获取T2,从所述跟随报文中获取T3,最后,所述设备A可以通过以下公式,确定所述设备A和所述设备B之间的平均路径延时:

[0052]  $\text{meanPathDelay} = [(T2 - T1) + (T4 - T3)] / 2 = [(T2 - T3) + (T4 - T1)] / 2。$

[0053] 最后,所述设备A可以根据计算的平均路径延时,进行与所述设备B之间的时间同步。

[0054] 其中,设备A和设备B之间为了实现时间同步,交互的报文类型为以太网报文,即延时响应报文、延时响应报文,以及延时响应报文的跟随报文均为以太网报文。这就需要设备A和设备B具有以太网端口,能够发送以太网报文。

[0055] 然而,我们知道,在一些通信场景中,同样需要进行精准地时间同步的通信设备之间,是通过信元的形式传输业务数据的,例如框式信元系统和产品多框集群的场景中。那么如果在这些场景中依然按照传统的时间同步方法实现的话,则需要在通信设备之间增加额外的以太网端口,以发送以太网报文,这样就增加了通信设备成本。

[0056] 下面将结合附图,对本申请实施例进行详细描述。

[0057] 图2示出了本申请实施例提供的时间同步方法适用的一种可能的通信系统的架构,其中,在所述通信系统中,通信设备之间的通讯并不使用以太网端口,且通信设备之间通过信元方式进行业务传输。如图中所示,在所述通信系统中,包含多个通信设备(如图中所示的通信设备a、通信设备b和通信设备c),每个通信设备可以与其他通信设备进行通信。

[0058] 在所述通信系统中,每个通信设备均维护一个本地的设备时间,每个通信设备均根据本地维护的设备时间进行业务数据的收发。然而,由于进行业务传输的发送方和接收方之间的物理位置、业务数据传输经过的通信设备或线缆,以及通信接口之间的通信情况等各种因素,因此发送方和接收方传输的业务数据具有一定的时延。

[0059] 另一步的,每次业务传输的发送方和接收方也不同,因此,每次业务传输的发送方和接收方之间的业务传输时延也不尽相同。例如,通信设备a作为发送方在与通信设备b进行业务传输时的业务传输时延为0.6ms;又例如,通信设备a作为发送方在与通信设备c进行业务传输时的业务传输时延为0.4ms;再例如,通信设备b作为发送方在与通信设备c进行业务传输时的业务传输时延为0.5ms。

[0060] 我们知道,时间同步的精准度,能够决定收发双方的业务传输效率。因此,为了保证业务传输的效率,所述通信系统中的发送方和接收方需要进行精准时间同步流程。

[0061] 为了实现支持信元传输的通信设备之间的精准时间同步,本申请实施例提供了一种时间同步方法。该方法可以适用于图2所示的支持信元方式传输的通信系统。其中,该时间同步方法是通过与图1类似的1588协议的时间同步原理实现的。下面参考图3所示的流程图,对本申请实施例提供的方法进行详细说明。在本申请实施例中,为了便于区分和描述,将通信系统中的延时请求方称为“第一设备”,而另一侧的延时响应方称为“第二设备”。

[0062] S301:第一设备向第二设备发送第一信元,并确定第一时刻T1,其中,所述第一信元中包含第一参考比特,所述第一时刻T1为所述第一设备发送所述第一信元中的所述第一参考比特的时刻。可选的,所述第一信元可以称为延时请求信元。

[0063] S302:所述第二设备从所述第一设备接收所述第一信元,并确定第二时刻T2,所述第二时刻T2为所述第二设备接收所述第一信元中的所述第一参考比特的时刻。

[0064] S303:所述第二设备向所述第一设备发送第二信元,并确定第三时刻T3,其中,所述第二信元中包含第一时间比特域和第二参考比特,所述第一时间比特域用于指示所述第二时刻T2,所述第三时刻T3为所述第二设备发送所述第二信元中的所述第二参考比特的时刻。可选的,所述第二信元可以称为延时响应信元。

[0065] S304:所述第一设备从所述第二设备接收所述第二信元,并确定第四时刻T4,其中,所述第四时刻T4为所述第一设备接收所述第二信元中的所述第二参考比特的时刻。

[0066] S305:所述第二设备向所述第一设备发送第三信元,所述第三信元中包含第二时间比特域,所述第二时间比特域用于指示所述第三时刻T3。所述第一设备从所述第二设备接收所述第三信元。所述第三信元可以称为所述延时响应信元的跟随信元,或跟随信元。

[0067] S306:所述第一设备根据所述第一时刻T1、所述第二时刻T2、所述第三时刻T3和所述第四时刻T4,进行与所述第二设备之间的时间同步。

[0068] 所述第一设备可以通过以上基于1588协议的时间同步原理中记载的方式,进行时间同步,此处不再赘述。

[0069] 在本申请中,由于所述第一设备和所述第二设备在发送对应的信元时,通常会对信元进行编码,例如通过物理编码子层(physical coding sublayer,PCS)进行物理编码。因此所述第一设备和所述第二设备可以将对其需要发送的信元中的参考比特进行编码的时刻,作为发送该参考比特的时刻,即发送该信元的时刻。

[0070] 然而所述第一设备和所述第二设备接收对应的信元时,实际上是接收编码后的信元,因此,所述第一设备和所述第二设备是无法确定编码后的信元中参考比特的具体位置,从而无法确定接收该参考比特的时刻。在本申请实施例中,所述第一设备和所述第二设备可以在接收编码后的信元的过程中,针对每个时钟周期均记录对应的时刻,接收完成并对该信元进行解码后,确定该信元中的参考比特所在的时钟周期,最后可以将记录的该时钟周期对应的时刻,作为接收该信元的时刻。

[0071] 基于以上描述,在本实施例的步骤S302中,所述第二设备可以通过以下方式,确定所述第二时刻T2:

[0072] 所述第二设备在接收所述第一信元的过程中保存每个时钟周期对应的时刻;

[0073] 所述第二设备在接收所述第一信元后,确定接收所述第一信元中所述第一参考比特所在的目标时钟周期,然后确定该目标时钟周期对应的时刻为所述第二时刻T2。

[0074] 同样的,在本实施例的步骤S304中,所述第一设备可以通过以下方式,确定所述第四时刻T4:

[0075] 所述第一设备在接收所述第二信元的过程中保存每个时钟周期对应的时刻;

[0076] 所述第一设备在接收所述第二信元后,确定接收所述第二信元中所述第二参考比特所在的目标时钟周期,然后确定该目标时钟周期对应的时刻为所述第四时刻T4。

[0077] 另外,还需要说明的是,在本申请实施例中,为了保证所述第一设备最后在进行时间同步时的精准度,所述第一设备和所述第二设备需要提前协商或通过协议规定用于时间同步的信元中参考比特位的选择规则,即所述第一信元中的所述第一参考比特和所述第二信元中的所述第二参考比特,是采用相同的规则确定的,二者可能在各自所在的信元中的位置相同或者作用相同。

[0078] 示例性的,所述第一参考比特位和所述第二参考比特位可以但不限于为以下几种形式:

[0079] 形式一:所述第一参考比特为所述第一信元中的最高有效位(most significant bit,MSB),所述第二参考比特为所述第二信元中的MSB。

[0080] 形式二:所述第一参考比特为所述第一信元中的最低有效位(least significant

bit,LSB),所述第二参考比特为所述第二信元中的LSB。

[0081] 形式三:所述第一参考比特为所述第一信元中的第n个比特位,所述第二参考比特为所述第二信元中的第n个比特位,其中n为大于或等于1,且小于或等于N的整数,N小于或等于所述第一信元中包含的比特总量,且小于或等于所述第二信元中包含的比特总量。

[0082] 形式四:所述第一参考比特为所述第一信元中的最后一个比特,所述第二参考比特为所述第二信元中的最后一个比特。

[0083] 最后,还需要注意的一点是,本申请实施例不对执行上述时间同步流程的时机进行限定。可选的,所述第一设备可以在首次与所述第二设备进行业务传输时发起该时间同步流程,或者所述第一设备可以周期性地执行该时间同步流程,或者所述第一设备可以在接收到时间同步指令后执行该时间同步流程,又或者所述第一设备可以定时执行该时间同步流程。另外,本申请实施例也不对执行上述时间同步流程中相关信元的类型进行限定,以上第一信元、第二信元和第三信元可以为控制信元。

[0084] 本申请实施例提供了一种时间同步方法,在该方法中,所述第一设备和所述第二设备可以通过信元交互,实现1588协议的时间同步。因此,该方法可以实现支持信元传输的通信设备之间的精准时间同步。另外,任何支持信元传输的通信系统可以通过该方法实现基于信元方式的1588协议的时间同步,从而可以替换传统的基于以太网方式承载1588协议的方法,便于1588系统的部署,进一步的,由于支持信元传输的通信设备无需增加额外的以太网端口即可实现1588协议的时间同步,因此,该方法也可以节省硬件端口造成的开销。

[0085] 基于图2所示的通信系统中每个通信设备的功能,以及图3所示的时间同步方法,本申请实施例还提供了一种通信设备。该通信设备中的各个单元/模块是按照实现图3所示的实施例中的通信设备的逻辑功能划分的。参阅图4所示,所述通信设备包括:时间处理单元、信元处理单元(cell processor)、PCS,以及物理接口。下面对各个模块的功能进行详细描述。

[0086] 所述时间处理单元,用于记录和保存通信设备的时间戳,以及根据保存的时间戳信息进行时间同步。

[0087] 例如,当所述通信设备为延时响应方时,所述时间处理单元可以记录接收到延时请求信元中的参考比特的时刻T2,以及向延时请求方发送延时响应信元中的参考比特的时刻T3。

[0088] 当所述通信设备为延时请求方时,所述时间处理单元可以记录所述通信设备向延时响应方发送延时请求信元中的参考比特的时刻T1、所述通信设备接收延时响应信元中的参考比特的时刻T4,所述信元处理单元从延时响应信元中获取的延时响应方接收延时请求信元中的参考比特的时刻T2,以及所述信元处理单元从延时响应信元的跟随信元中获取的延时响应方发送延时响应信元中的参考比特的时刻T3。并且,所述信元处理单元还可以根据保存的上述4个时刻,按照1588协议的时间同步原理中的方式,进行时间同步。

[0089] 所述信元处理单元,用于对所述通信设备进行业务传输的相关信元进行处理,还可以对时间同步相关的信元进行处理。如图4所示,按照发送(transmit,Tx)方向和接收(receive,Rx)方向的不同功能,所述信元处理单元可以分为发送(Tx)单元和接收(Rx)单元。其中,所述发送单元主要用于生成信元,并将该信元发送给PCS进行编码,最终通过物理接口发送出去。所述接收单元主要用于接收PCS解码得到的信元,并根据该信元的类型以及

该信元中的数据,执行相关操作。

[0090] 所述PCS,用于对信元进行物理编码和物理解码处理。如图4所示,按照Tx方向和Rx的不同功能,所述信元处理单元可以分为编码单元和解码单元。其中,所述编码单元,用于对待发送的信元进行物理编码处理,并将物理编码后的信元通过物理接口发送给其他通信设备。所述解码单元,用于对物理接口接收的物理编码后的信元进行物理解码处理,得到信元,并将物理解码后得到的信元发送给信元处理单元进行进一步处理。

[0091] 所述物理接口,可以通过线缆连接其他通信设备,用于通过接收和发送信元与其他通信设备进行通信交互。可选的,所述物理接口可以为串行接口(serdes)。如图4所示,按照Tx方向和Rx的不同功能,所述物理接口可以分为Tx物理接口和Rx物理接口。其中,所述Tx物理接口,用于向其他通信设备发送物理编码后的信元。所述Rx物理接口,用于从其他通信设备接收物理编码后的信元。

[0092] 基于图3所示的时间同步方法,以及图4所示的通信设备的逻辑功能结构,本实施例还提供了一种时间同步实例。其中,为了便于区分和描述,本实例将延时请求方称为“通信设备A”,将延时响应方称为“通信设备B”。由于通信设备A和通信设备B中具有相同的单元/模块,为了区分单元/模块,本实例将归属于通信设备A的各个单元/模块的名称后添加A,将归属于通信设备B的各个单元/模块的名称后添加B。下面参阅图5,对该时间同步实例的流程进行描述:

[0093] (1):通信设备A中发送单元A生成延时请求信元(Prequest-cell)(图中简写为Preq-cell)。然后所述发送单元A将所述延时请求信元发送给PCS A中的编码单元A。

[0094] (2):编码单元A对接收到的延时请求信元进行物理编码,并将物理编码后的延时请求信元发送给Tx物理接口A。其中,在所述编码单元A对所述延时请求信元进行物理编码过程中,当所述编码单元A对所述延时请求信元中的MSB进行物理编码时,采集当前时刻T1(通信设备A发送延时请求信元的时刻),并发送给通信设备A的时间处理单元A。时间处理单元A保存该时刻T1。

[0095] (3):Tx物理接口A将编码后的延时请求信元发送给通信设备B。

[0096] (4):通信设备B中的Rx物理接口B在接收到编码后的延时请求信元后,将其发送给PCS B中的解码单元B。

[0097] (5):所述解码单元B在接收所述编码后的延时请求信元的过程中,记录每个时钟周期对应的时刻。所述解码单元B对接收到的编码后的延时请求信元进行物理解码,得到所述延时请求信元之后,将在接收编码后的延时请求信元的过程中记录的多个时钟周期对应的时刻、解码得到的所述延时请求信元发送给信元处理单元B中的接收单元B。

[0098] (6):所述接收单元B在接收以上内容后,确定接收到的信元为延时请求信元(例如,可以通过延时请求信元中的指示确定,或者根据信元标识确定,或根据信元的类型确定)后,识别所述延时请求信元中的MSB,并确定接收该MSB所在的目标时钟周期,最后确定该目标时钟周期对应的时刻T2,将该时刻作为所述通信设备B接收所述延时请求信元的时刻。所述接收单元B将时刻T2发送给发送单元B,并通知发送单元B进行延时响应。

[0099] (7):所述发送单元B接收到接收单元B的通知后,生成包含接收的时刻T2的延时响应信元(Presponse-cell)(图中简写为Prsp-cell)。然后,所述发送单元B将所述延时响应信元发送给PCS B中的编码单元B。

[0100] (8):所述编码单元B对接收到的延时响应信元进行物理编码,并将物理编码后的延时响应信元发送给Tx物理接口B。其中,在所述编码单元B对所述延时响应信元进行物理编码过程中,当所述编码单元B对所述延时响应信元中的MSB进行物理编码时,采集当前时刻T3(通信设备B发送延时响应信元的时刻),并回传给所述发送单元B。

[0101] (9):所述发送单元B在接收到所述编码单元B回传的时刻T3时,生成包含所述时刻T3延时响应信元的跟随信元(Presponse-follow-up-cell)(图中简称为Prfu-cell)。然后,所述发送单元B将所述跟随信元发送给PCS B中的编码单元B。

[0102] (10):所述编码单元B对接收到的跟随信元进行物理编码,并将编码后的跟随信元发送给Tx物理接口B。

[0103] (11):Tx物理接口B分别将编码后的延时响应信元,以及编码后的跟随信元发送给通信设备A。

[0104] (12):所述通信设备A中的Rx物理接口A分别在接收到编码后的延时响应信元、编码后的跟随信元后,将其发送给PCS A中的解码单元A。

[0105] (13):所述解码单元A在接收到编码后的延时响应信元的过程中,记录每个时钟周期对应的时刻。所述解码单元A对接收到的编码后的延时响应信元进行物理解码,得到所述延时响应信元之后,将在接收编码后的延时响应信元的过程中记录的多个时钟周期对应的时刻、解码得到的所述延时响应信元发送给信元处理单元A中的接收单元A。

[0106] 所述解码单元A在接收到编码后的跟随信元后,对该编码后的跟随信元进行物理解码,得到跟随信元。然后所述解码单元A将解码得到的所述跟随信元发送给所述接收单元A。

[0107] (14):所述接收单元A在接收到所述解码单元A记录的多个时钟周期对应的时刻、解码得到的所述延时响应信元后,确定接收到的信元为延时响应信元(例如,可以通过延时响应信元中的指示确定,或者根据信元标识确定,或根据信元的类型确定)后,识别所述延时响应信元中的MSB,并确定接收该MSB所在的目标时钟周期,最后确定该目标时钟周期对应的时刻T4,将该时刻作为所述通信设备A接收所述延时响应信元的时刻。所述接收单元A将时刻T4发送给通信设备A的时间处理单元A。时间处理单元A保存该时刻T4。

[0108] 所述接收单元A从所述延时响应信元中获取其包含的时刻T2,并将所述时刻T2发送给时间处理单元A。所述时间处理单元A保存该时刻T2。

[0109] 所述接收单元A在接收到解码后的跟随信元后,从所述跟随信元中获取其包含的时刻T3,并将所述时刻T3发送给时间处理单元A。所述时间处理单元A保存该时刻T3。

[0110] (15):所述时间处理单元A根据保存的四个时刻,进行与所述通信设备B之间的时间同步。

[0111] 需要说明的是,在实例中,所述通信设备A可能会同时向多个其他通信设备发起以上时间同步流程,所述通信设备A也可能向同一通信设备发起多次上述时间同步流程。为了保证时间同步的精准度,使时间同步的双方通信设备能够识别时钟同步相关信元(延时请求信元、延时响应信元,延时响应信元的跟随信元)是属于同一时间同步流程的,在本实例中可以在上述相关信元中添加流程标识。可选的,所述流程标识可以为以下任意一项或组合:

[0112] 时间同步序列号(sequence ID)、物理接口的链路号、所述通信设备A的标识、所述

通信设备B的标识。

[0113] 同样的,所述通信设备A中的时间处理单元A也是根据流程标识,保存的时刻组的。即同一时刻组中的所有时刻是针对同一流程标识保存的。

[0114] 这样,通信设备A中的接收单元A可以接收到延时响应信元和跟随信元后,先进行配对验证,即验证接收的延时响应信元和跟随信元中的流程标识,是否与发送的延时请求信元中的流程标识相同。若不相同,则所述接收单元A丢弃该延时响应信元和跟随信元;若相同,所述接收单元A根据延时响应信元和跟随信元,进行后续操作。

[0115] 根据跟随信元的发送时间可知,所述通信设备A应该最后确定时刻T3,因此所述通信设备A保存时间同步的时刻的顺序为:T1-T2/T4-T3。因此当所述通信设备A确定针对同一流程标识保存的时刻组中任一个是无效的,则丢弃该时刻组。

[0116] 另外,通过以上实例的具体流程描述可知,该实例使用通信设备中的物理媒介连接层(physical medium attachment,PMA)打时间戳的机制,这种机制可以避免由传统的PCS层和前向错误纠错(forward error correction,FEC)层打时间戳带来的时间抖动,可以进一步提高时间同步的精准度。

[0117] 基于相同的技术构思,本申请实施例还提供了一种通信装置,该装置的结构如图6所示,包括通信单元601和处理单元602。所述通信装置600可以应用于图2所示的通信系统的通信设备中,并可以实现以上实施例或实例提供的时间同步方法。在本申请实施例中,所述通信装置600既可以应用于通信系统中的延时请求方(简称为第一设备),也可以应用于通信系统中的延时响应方(简称为第二设备)。

[0118] 下面对装置600中的各个单元的功能进行介绍。

[0119] 所述通信单元601,用于接收和发送信元。其中,所述通信单元601可以通过物理接口(例如serdes)和PCS实现上述收发功能。

[0120] 在一种实施方式中,所述通信装置600应用于第一设备时,各个单元的功能如下:

[0121] 所述处理单元602,用于通过所述通信单元601向第二设备发送第一信元,并确定第一时刻,其中,所述第一信元中包括第一参考比特,所述第一时刻为所述通信单元601发送所述第一信元中的所述第一参考比特的时刻;通过所述通信单元601从所述第二设备接收第二信元,所述第二信元中包含第一时间比特域和第二参考比特,所述第一时间比特域用于指示所述第二设备接收到所述第一信元中的所述第一参考比特的第二时刻;确定第三时刻,所述第三时刻为所述通信单元601接收所述第二信元中的第二参考比特的时刻;通过所述通信单元601从所述第二设备接收第三信元,其中,所述第三信元中包含第二时间比特域,所述第二时间比特域用于指示所述第二设备发送所述第二信元中的所述第二参考比特的时刻;以及根据所述第一时刻、所述第二时刻、所述第三时刻和所述第四时刻,进行与所述第二设备之间的时间同步;

[0122] 所述通信单元601,用于发送所述第一信元,以及接收所述第二信元和所述第三信元。

[0123] 可选的,所述第一参考比特为所述第一信元中的最高有效位MSB,所述第二参考比特为所述第二信元中的MSB;或者

[0124] 所述第一参考比特为所述第一信元中的第n个比特,所述第二参考比特为所述第二信元中的第n个比特,其中n为大于或等于1,且小于或等于N的整数,N小于或等于所述第

一信元中包含的比特总量,且小于或等于所述第二信元中包含的比特总量;或者

[0125] 所述第一参考比特为所述第一信元中的最后一个比特,所述第二参考比特为所述第二信元中的最后一个比特。

[0126] 可选的,所述处理单元602,在通过所述通信单元601从所述第二设备接收所述第二信元,并确定所述第三时刻时,具体用于:

[0127] 在所述通信单元601接收所述第二信元的过程中保存每个时钟周期对应的时刻;

[0128] 在所述通信单元601接收所述第二信元后,确定接收所述第二信元中所述第二参考比特所在的目标时钟周期,并确定所述目标时钟周期对应的时刻为所述第三时刻。

[0129] 可选的,所述第一信元为延时请求信元,所述第二信元为延时响应信元,所述第三信元为跟随信元。

[0130] 在另一种实施方式中,所述通信装置600应用于第二设备时,各个单元的功能如下:

[0131] 处理单元602,用于通过所述通信单元601从第一设备接收第一信元,并确定第二时刻,所述第一信元中包括第一参考比特,所述第二时刻为所述通信单元601接收所述第一信元中的所述第一参考比特的时刻;通过所述通信单元601向所述第一设备发送第二信元,并确定第四时刻,所述第二信元中包含第一时间比特域和第二参考比特,所述第一时间比特域用于指示所述第二时刻,所述第四时刻为所述通信单元601发送所述第二信元中的所述第二参考比特的时刻;以及通过所述通信单元601向所述第一设备发送第三信元,其中,所述第三信元中包含第二时间比特域,所述第二时间比特域用于指示所述第四时刻;

[0132] 通信单元601,用于接收所述第一信元,以及发送所述第二信元和所述第三信元。

[0133] 可选的,所述第一参考比特为所述第一信元中的最高有效位MSB,所述第二参考比特为所述第二信元中的MSB;或者

[0134] 所述第一参考比特为所述第一信元中的第n个比特,所述第二参考比特为所述第二信元中的第n个比特,其中n为大于或等于1,且小于或等于N的整数,N小于或等于所述第一信元中包含的比特总量,且小于或等于所述第二信元中包含的比特总量;或者

[0135] 所述第一参考比特为所述第一信元中的最后一个比特,所述第二参考比特为所述第二信元中的最后一个比特。

[0136] 可选的,所述处理单元602,在通过所述通信单元601从第一设备接收第一信元,并确定第二时刻时,具体用于:

[0137] 在所述通信单元601接收所述第一信元的过程中保存每个时钟周期对应的时刻;

[0138] 在所述通信单元601接收所述第一信元后,确定接收所述第一信元中所述第一参考比特位所在的目标时钟周期,并确定所述目标时钟周期对应的时刻为所述第二时刻。

[0139] 可选的,所述第一信元为延时请求信元,所述第二信元为延时响应信元,所述第三信元为跟随信元。

[0140] 需要说明的是,本申请以上实施例中对模块的划分是示意性的,仅仅为一种逻辑功能划分,实际实现时可以有另外的划分方式,另外,在本申请各个实施例中的各功能单元可以集成在一个处理单元中,也可以是单独物理存在,也可以两个或两个以上单元集成在一个单元中。上述集成的单元既可以采用硬件的形式实现,也可以采用软件功能单元的形式实现。

[0141] 所述集成的单元如果以软件功能单元的形式实现并作为独立的产品销售或使用时,可以存储在一个计算机可读取存储介质中。基于这样的理解,本申请的技术方案本质上或者说对现有技术做出贡献的部分或者该技术方案的全部或部分可以以软件产品的形式体现出来,该计算机软件产品存储在一个存储介质中,包括若干指令用以使得一台计算机设备(可以是个人计算机,服务器,或者网络设备等)或处理器(processor)执行本申请各个实施例所述方法的全部或部分步骤。而前述的存储介质包括:U盘、移动硬盘、只读存储器(Read-Only Memory,ROM)、随机存取存储器(Random Access Memory,RAM)、磁碟或者光盘等各种可以存储程序代码的介质。

[0142] 基于相同的技术构思,本申请实施例还提供了一种通信设备,所述通信设备可以应用于如图2所示的通信系统中,可以实现以上实施例或实例提供的时间同步方法,且具有图6所示的通信装置的功能。参阅图7所示,所述通信设备700包括:通信接口701、处理器702以及存储器703。其中,所述通信接口701、所述处理器702以及所述存储器703之间相互连接。

[0143] 可选的,所述通信接口701、所述处理器702以及所述存储器703之间通过总线704相互连接。所述总线704可以是外设部件互连标准(peripheral component interconnect,PCI)总线或扩展工业标准结构(extended industry standard architecture,EISA)总线等。所述总线可以分为地址总线、数据总线、控制总线等。为便于表示,图7中仅用一条粗线表示,但并不表示仅有一根总线或一种类型的总线。

[0144] 所述通信接口701,用于接收和发送信元,实现与其他通信设备之间的通信交互。

[0145] 所述处理器702,用于对信元进行处理,包括生成、解析、物理编码和物理解码等处理,以及进行时间同步。

[0146] 在一种实施方式中,当所述通信设备700应用于需要时间同步的两个通信设备中的延时请求方(其中,所述延时请求方简称第一设备,延时响应方简称为第二设备)时,所述处理器702,具体用于:

[0147] 通过所述通信接口701向第二设备发送第一信元,并确定第一时刻,其中,所述第一信元中包括第一参考比特,所述第一时刻为第一设备发送所述第一信元中的所述第一参考比特的时刻;通过所述通信接口701从所述第二设备接收第二信元,所述第二信元中包含第一时间比特域和第二参考比特,所述第一时间比特域用于指示所述第二设备接收到所述第一信元中的所述第一参考比特的第二时刻;确定第三时刻,所述第三时刻为所述第一设备接收所述第二信元中的第二参考比特的时刻;通过所述通信接口701从所述第二设备接收第三信元,其中,所述第三信元中包含第二时间比特域,所述第二时间比特域用于指示所述第二设备发送所述第二信元中的所述第二参考比特的时刻;以及根据所述第一时刻、所述第二时刻、所述第三时刻和所述第四时刻,进行与所述第二设备之间的时间同步。

[0148] 可选的,所述处理器702,具体用于:

[0149] 在对所述第二信元进行物理解码的过程中保存每个时钟周期对应的时刻;

[0150] 在对所述第二信元物理解码完成后,确定接收所述第二信元中所述第二参考比特所在的目标时钟周期,并确定所述目标时钟周期对应的时刻为所述第三时刻。

[0151] 在另一种实施方式中,当所述通信设备700应用于需要时间同步的两个通信设备中的延时响应方(其中,所述延时响应方简称为第二设备,延时请求方简称为第一设备)时,

所述处理器702,具体用于:

[0152] 通过所述通信接口701从第一设备接收第一信元,并确定第二时刻,所述第一信元中包括第一参考比特,所述第二时刻为第二设备接收所述第一信元中的所述第一参考比特的时刻;通过所述通信接口701向所述第一设备发送第二信元,并确定第四时刻,所述第二信元中包含第一时间比特域和第二参考比特,所述第一时间比特域用于指示所述第二时刻,所述第四时刻为所述第二设备发送所述第二信元中的所述第二参考比特的时刻;以及通过所述通信接口701向所述第一设备发送第三信元,其中,所述第三信元中包含第二时间比特域,所述第二时间比特域用于指示所述第四时刻。

[0153] 可选的,所述处理器702,具体用于:

[0154] 在对所述第一信元进行物理解码的过程中保存每个时钟周期对应的时刻;

[0155] 在对所述第一信元物理解码完成后,确定接收所述第一信元中所述第一参考比特所在的目标时钟周期,并确定所述目标时钟周期对应的时刻为所述第二时刻。

[0156] 需要说明的是,所述处理器702的功能可以参考以上实施例以及实例提供的时间同步方法中的描述,以及图6所示实施例中对所述通信装置600的具体功能描述,此处不再赘述。

[0157] 所述存储器703,用于存放程序指令和数据等。具体地,程序指令可以包括程序代码,该程序代码包括计算机操作指令。存储器703可能包含随机存取存储器(random access memory, RAM),也可能还包括非易失性存储器(non-volatile memory),例如至少一个磁盘存储器。处理器702执行存储器703所存放的程序指令,并使用所述存储器703中存储的数据,实现上述功能,从而实现上述实施例提供的时间同步方法。

[0158] 可以理解,本申请图7中的存储器703可以是易失性存储器或非易失性存储器,或可包括易失性和非易失性存储器两者。其中,非易失性存储器可以是只读存储器(Read-Only Memory, ROM)、可编程只读存储器(Programmable ROM, PROM)、可擦除可编程只读存储器(Erasable PROM, EPROM)、电可擦除可编程只读存储器(Electrically EPROM, EEPROM)或闪存。易失性存储器可以是随机存取存储器(Random Access Memory, RAM),其用作外部高速缓存。通过示例性但不是限制性说明,许多形式的RAM可用,例如静态随机存取存储器(Static RAM, SRAM)、动态随机存取存储器(Dynamic RAM, DRAM)、同步动态随机存取存储器(Synchronous DRAM, SDRAM)、双倍数据速率同步动态随机存取存储器(Double Data Rate SDRAM, DDR SDRAM)、增强型同步动态随机存取存储器(Enhanced SDRAM, ESDRAM)、同步连接动态随机存取存储器(Synchlink DRAM, SLDRAM)和直接内存总线随机存取存储器(Direct Rambus RAM, DR RAM)。应注意,本文描述的系统和方法的存储器旨在包括但不限于这些和任意其它适合类型的存储器。

[0159] 基于以上实施例,本申请实施例还提供了一种计算机程序,当所述计算机程序在计算机上运行时,使得所述计算机执行以上实施例提供的时间同步方法。

[0160] 基于以上实施例,本申请实施例还提供了一种计算机可读存储介质,该计算机可读存储介质中存储有计算机程序,所述计算机程序被计算机执行时,使得计算机执行以上实施例提供的时间同步方法。

[0161] 其中,存储介质可以是计算机能够存取的任何可用介质。以此为例但不限于:计算机可读介质可以包括RAM、ROM、EEPROM、CD-ROM或其他光盘存储、磁盘存储介质或者其他磁

存储设备、或者能够用于携带或存储具有指令或数据结构形式的期望的程序代码并能够由计算机存取的任何其他介质。

[0162] 基于以上实施例,本申请实施例还提供了一种芯片,所述芯片用于读取存储器中存储的计算机程序,实现以上实施例提供的时间同步方法。

[0163] 基于以上实施例,本申请实施例提供了一种芯片系统,该芯片系统包括处理器,用于支持计算机装置实现以上实施例中通信设备所涉及的功能。在一种可能的设计中,所述芯片系统还包括存储器,所述存储器用于保存该计算机装置必要的程序和数据。该芯片系统,可以由芯片构成,也可以包含芯片和其他分立器件。

[0164] 综上所述,本申请实施例提供了一种时间同步方法及设备。在该方案中,第一设备和第二设备可以通过信元交互,实现1588协议的时间同步。因此,该方法可以实现支持信元传输的通信设备之间的精准时间同步。另外,任何支持信元传输的通信系统可以通过该方法实现基于信元方式的1588协议的时间同步,从而可以替换传统的基于以太网方式承载1588协议的方法,便于1588系统的部署,进一步的,由于支持信元传输的通信设备无需增加额外的以太网端口即可实现1588协议的时间同步,因此,该方法也可以节省硬件端口造成的开销。

[0165] 本领域内的技术人员应明白,本申请的实施例可提供为方法、系统、或计算机程序产品。因此,本申请可采用完全硬件实施例、完全软件实施例、或结合软件和硬件方面的实施例的形式。而且,本申请可采用在一个或多个其中包含有计算机可用程序代码的计算机可用存储介质(包括但不限于磁盘存储器、CD-ROM、光学存储器等)上实施的计算机程序产品的形式。

[0166] 本申请是参照根据本申请的方法、设备(系统)、和计算机程序产品的流程图和/或方框图来描述的。应理解可由计算机程序指令实现流程图和/或方框图中的每一流程和/或方框、以及流程图和/或方框图中的流程和/或方框的结合。可提供这些计算机程序指令到通用计算机、专用计算机、嵌入式处理机或其他可编程数据处理设备的处理器以产生一个机器,使得通过计算机或其他可编程数据处理设备的处理器执行的指令产生用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的装置。

[0167] 这些计算机程序指令也可存储在能引导计算机或其他可编程数据处理设备以特定方式工作的计算机可读存储器中,使得存储在该计算机可读存储器中的指令产生包括指令装置的制造品,该指令装置实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能。

[0168] 这些计算机程序指令也可装载到计算机或其他可编程数据处理设备上,使得在计算机或其他可编程设备上执行一系列操作步骤以产生计算机实现的处理,从而在计算机或其他可编程设备上执行的指令提供用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的步骤。

[0169] 显然,本领域的技术人员可以对本申请进行各种改动和变型而不脱离本申请的保护范围。这样,倘若本申请的这些修改和变型属于本申请权利要求及其等同技术的范围之内,则本申请也意图包含这些改动和变型在内。



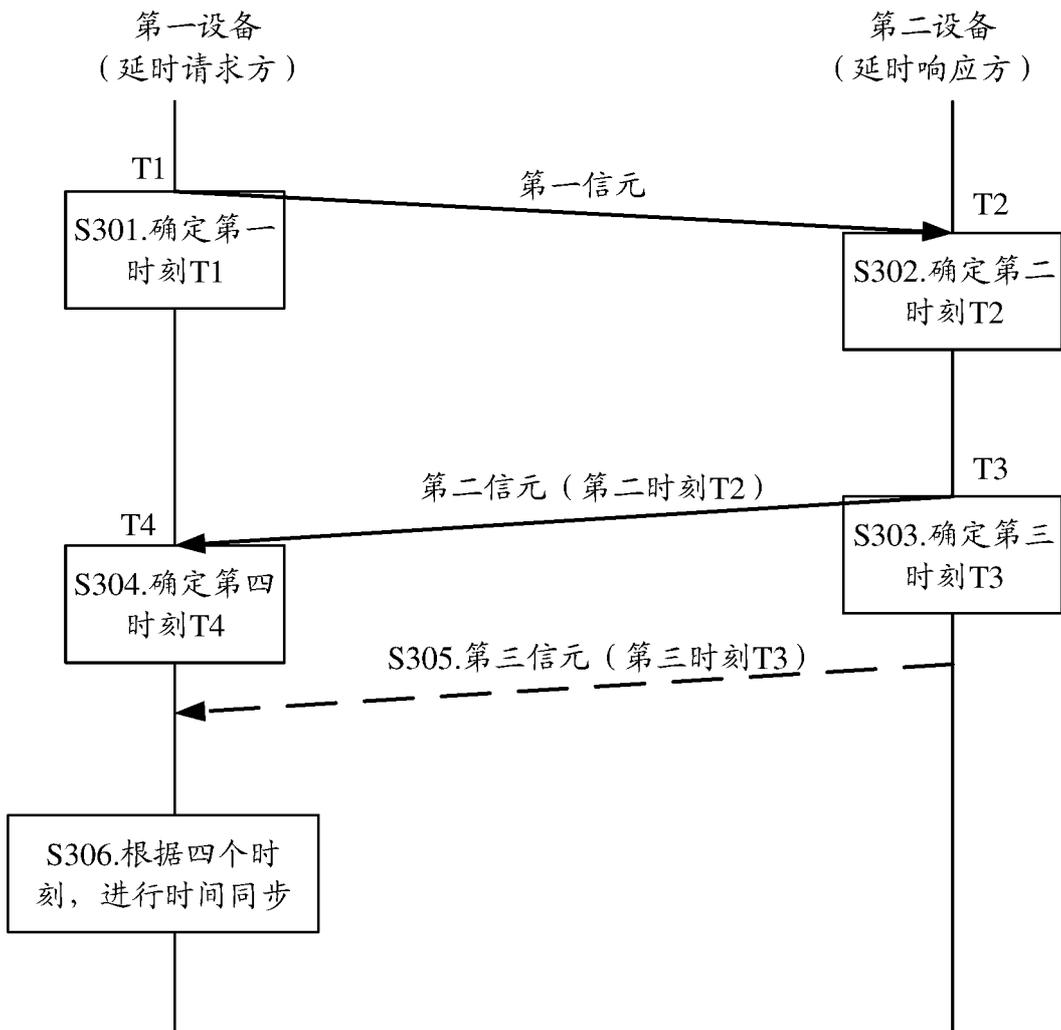


图3

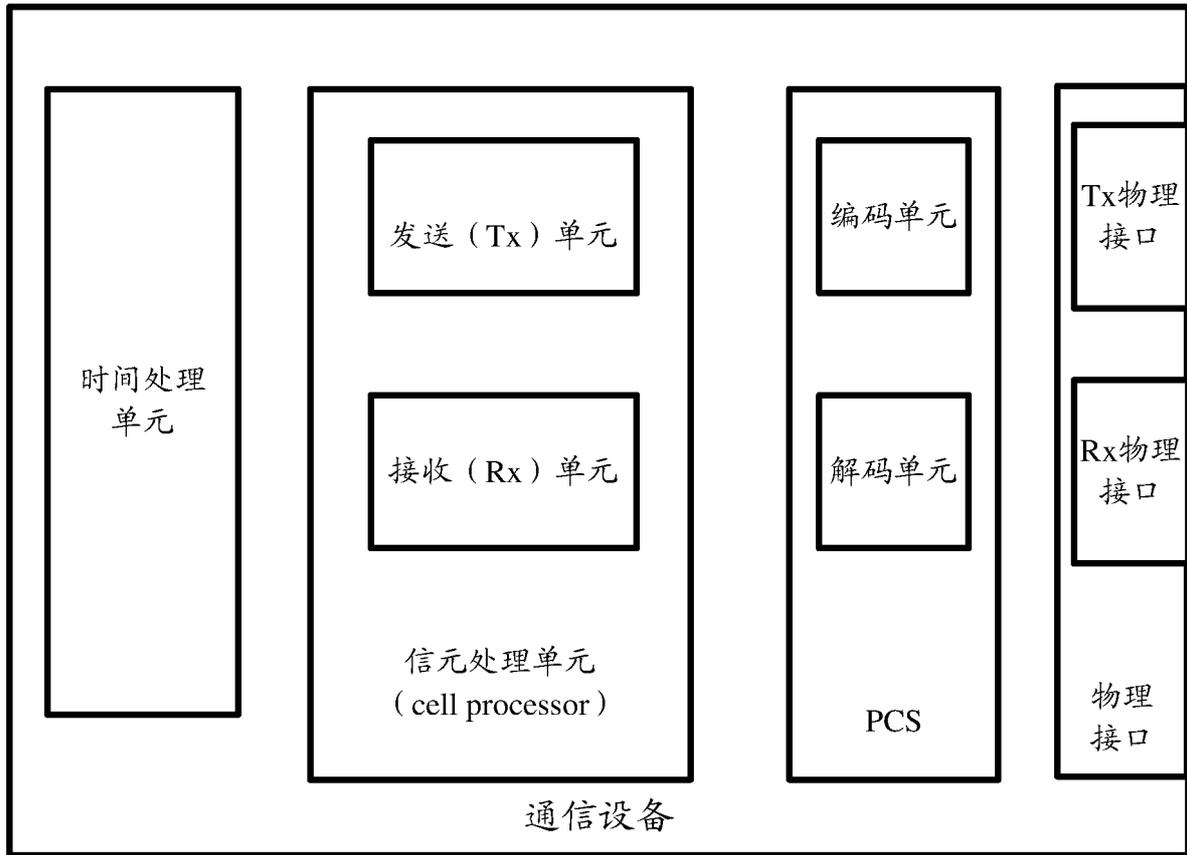


图4

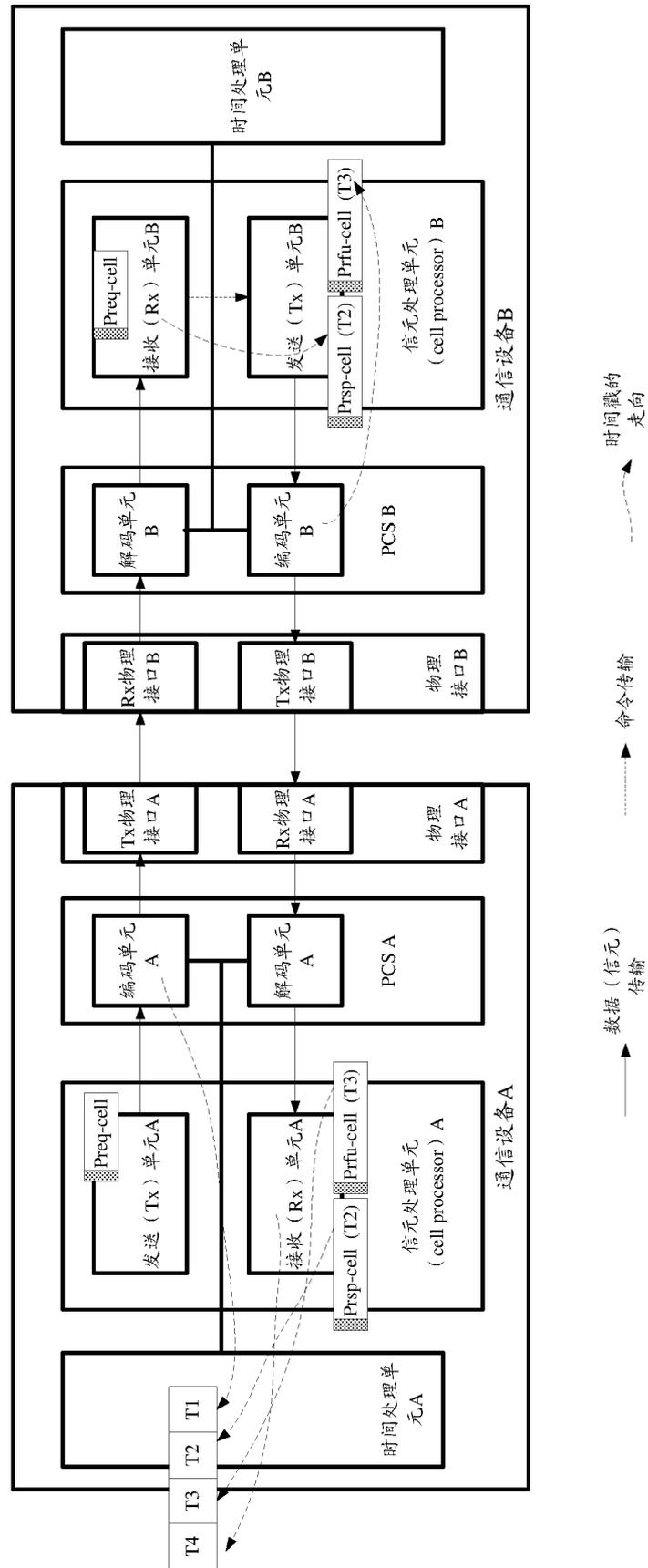


图5

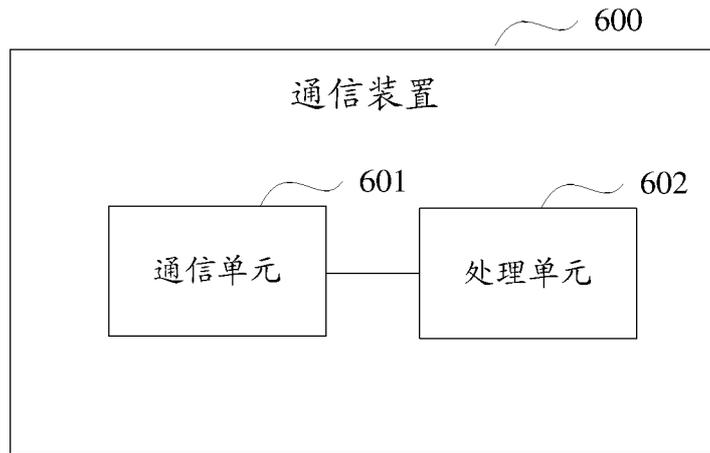


图6

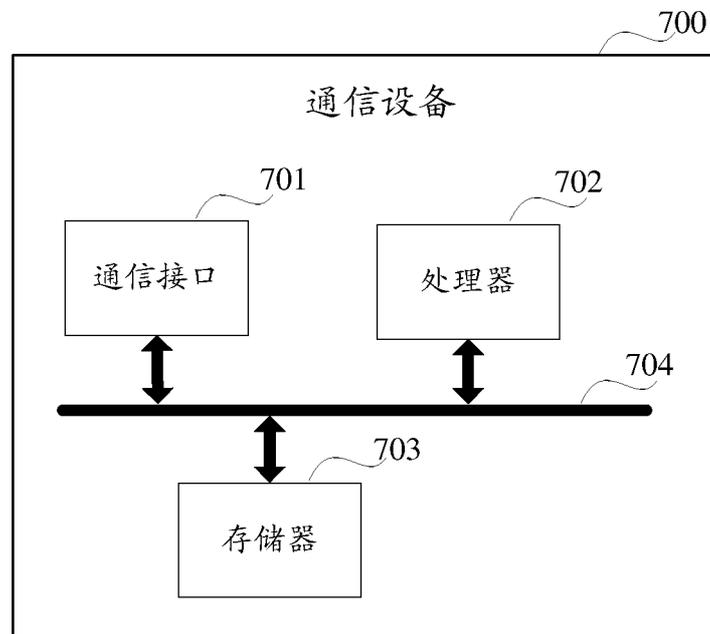


图7