



(12)发明专利申请

(10)申请公布号 CN 111697048 A

(43)申请公布日 2020.09.22

(21)申请号 201910187276.8

(22)申请日 2019.03.13

(71)申请人 北京大学

地址 100871 北京市海淀区颐和园路5号

(72)发明人 安霞 任哲玄 李良松 陈珙

黎明 黄如 张兴

(74)专利代理机构 北京万象新悦知识产权代理有限公司 11360

代理人 李稚婷

(51) Int. Cl.

H01L 29/04(2006.01)

H01L 29/78(2006.01)

H01L 23/552(2006.01)

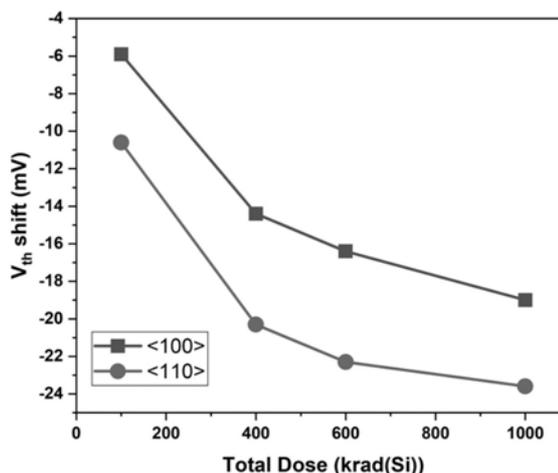
权利要求书1页 说明书3页 附图1页

(54)发明名称

一种提高FinFET器件抗总剂量辐照性能的方法

(57)摘要

本发明公开了一种提高FinFET器件抗总剂量辐照性能的方法。该方法利用氧化层陷阱电荷密度和界面态的晶向依赖性,在版图设计时通过适当调整器件摆放方向,确保FinFET器件沟道晶向为<100>,使得总剂量辐照在制备得到的FinFET器件中产生的氧化层陷阱电荷密度和界面态密度更低,从而减少总剂量辐照对FinFET器件的影响,提高FinFET器件抗总剂量辐照性能。



1. 一种提高FinFET器件抗总剂量辐照性能的方法,在进行版图设计时通过调整FinFET器件摆放方向,使FinFET沟道晶向为 $\langle 100 \rangle$,然后以该版图制备FinFET器件。

2. 如权利要求1所述的方法,其特征在于,该方法包括如下步骤:

1) 确定晶圆晶面;

2) 根据晶圆晶面调整FinFET器件摆放方向,确保FinFET沟道晶向为 $\langle 100 \rangle$;

3) 以步骤2)得到的版图制备FinFET器件。

3. 如权利要求1或2所述的方法,其特征在于,所述FinFET器件为体硅FinFET器件、SOIFinFET器件或纳米线FinFET器件。

4. 如权利要求1或2所述的方法,其特征在于,所述FinFET器件的沟道材料为Si、Ge、SiGe和/或III-V族半导体材料。

5. 如权利要求1或2所述的方法,其特征在于,所述FinFET器件的结构为三栅、 Ω 栅或 Π 栅。

6. 如权利要求2所述的方法,其特征在于,所述晶圆晶面为(100),在步骤2)以与定位边成 45° 夹角方向为FinFET器件沟道方向,沟道晶向为 $\langle 100 \rangle$ 。

一种提高FinFET器件抗总剂量辐照性能的方法

技术领域

[0001] 本发明涉及一种提高鳍式场效应晶体管 (FinFET) 抗总剂量辐照性能的方法,属于超大规模集成电路制造技术领域。

背景技术

[0002] 随着集成电路技术的快速发展,器件特征尺寸已缩小到纳米尺度。FinFET器件具有良好的栅控能力,能够克服传统平面体硅器件所面临的短沟道效应、迁移率退化等问题。从22nm技术节点开始,FinFET已经成为纳米级超大规模集成电路制造中的主流器件。根据衬底的不同,FinFET器件可以分为体硅FinFET器件和绝缘衬底上硅(SOI) FinFET器件。另一方面,随着航天技术的飞速发展,越来越多集成电路工作在空间辐射环境下。工作在外太空中的微电子器件受到空间辐射环境中的电子、X射线、 γ 射线等辐照后,会产生总剂量辐射效应,导致器件直流特性发生变化,如阈值电压漂移、关态泄漏电流增加、跨导变化等,引起集成电路功耗增加、性能降低甚至功能失效。为了使集成电路能够正常工作在恶劣的空间辐射环境中,对器件的抗辐照性能提出较高要求。现有的研究表明,FinFET器件受总剂量辐照后出现关态泄漏电流增大、阈值电压漂移等退化现象。总剂量辐照在器件氧化层(如浅槽隔离区STI、栅氧化层等)中引入的氧化层陷阱电荷和在氧化层/半导体界面处产生的界面态是导致器件直流特性变化的主因。因此,降低辐照过程在FinFET器件沟道附近产生的氧化层陷阱电荷密度和界面态密度即可以提高器件抗总剂量辐照性能。

发明内容

[0003] 为了提高FinFET器件抗总剂量辐照性能,本发明提出一种基于版图设计的提高FinFET器件抗总剂量辐照性能的方法。本发明的技术方案如下:

[0004] 一种提高FinFET器件抗总剂量辐照性能的方法,在进行版图设计时通过调整FinFET器件摆放方向,使FinFET沟道晶向为 $\langle 100 \rangle$,然后以该版图制备FinFET器件。上述提高FinFET器件抗总剂量辐照性能的方法,利用氧化层陷阱电荷密度和界面态的晶向依赖性,通过适当调整器件摆放方向,设计FinFET器件沟道晶向,使得总剂量辐照在制备得到的FinFET器件中产生的氧化层陷阱电荷密度和界面态密度更低,从而减少总剂量辐照对FinFET器件的影响,提高FinFET器件抗总剂量辐照性能。具体执行如下步骤:

[0005] 第一步,确定晶圆晶面;

[0006] 第二步,根据晶圆晶面,适当调整FinFET器件摆放方向,确保FinFET沟道晶向为 $\langle 100 \rangle$;

[0007] 第三步,以第二步得到的版图,按照正常工艺流程制备FinFET器件。

[0008] 上述提高FinFET器件抗总剂量辐照性能的方法,所述FinFET器件包括体硅FinFET器件、SOI FinFET器件、纳米线(NW) FinFET器件,沟道材料可以为Si、Ge、SiGe、III-V族半导体材料或其异质结构,器件结构可以为三栅、 Ω 栅、 Π 栅等。

[0009] 上述提高FinFET器件抗总剂量辐照性能的方法,在第一步中,晶圆晶面通常为

(100),通常是沿定位边方向晶向为 $\langle 110 \rangle$ 。

[0010] 上述提高FinFET器件抗总剂量辐照性能的方法,在第二步中,对于硅材料沟道,最优选的沟道晶向为 $\langle 100 \rangle$ 。若晶圆晶面为(100),则以与定位边成 45° 夹角方向为优选的FinFET器件沟道方向,沟道晶向为 $\langle 100 \rangle$ 。若晶圆为其他晶面,则器件摆放方向应作相应调整,确保FinFET沟道晶向为 $\langle 100 \rangle$ 。

[0011] 上述提高FinFET器件抗总剂量辐照性能的方法,除了器件版图摆放方向变化以外,其他工艺制备流程不变,在第三步按照正常工艺流程制备FinFET器件。

[0012] 本发明利用总剂量辐照引入的氧化层陷阱电荷密度和界面态的晶向依赖性,通过适当调整器件版图摆放方向,确保FinFET器件沟道晶向为 $\langle 100 \rangle$,使得制备得到的FinFET器件经总剂量辐照后,辐照引入的氧化层陷阱电荷密度和界面态密度更小,从而减少总剂量辐照对FinFET器件特性的影响,提高FinFET器件抗总剂量辐照性能。本发明的优点是操作简单、不增加额外成本并提高FinFET器件抗总剂量辐照性能。

附图说明

[0013] 图1为普通版图FinFET沟道晶向示意图(a)和本发明版图FinFET沟道晶向示意图(b)。

[0014] 图2为实施例中总剂量辐照后沟道晶向为 $\langle 110 \rangle$ 和 $\langle 100 \rangle$ 的体硅FinFET器件阈值电压漂移对比图。

具体实施方式

[0015] 本发明利用总剂量辐照引入的氧化层陷阱电荷密度和界面态的晶向依赖性,通过适当调整器件版图摆放方向,确保FinFET器件沟道晶向为 $\langle 100 \rangle$,使得制备得到的FinFET器件经总剂量辐照后,辐照引入的氧化层陷阱电荷密度和界面态密度更小,从而减少总剂量辐照对FinFET器件特性的影响,提高FinFET器件抗总剂量辐照性能。下面结合附图和实例对本发明进行详细说明。

[0016] 实施例1:在同一个体硅(100)晶圆上制备沟道晶向为 $\langle 110 \rangle$ 和 $\langle 100 \rangle$ 的P型FinFET器件,并对比其抗总剂量辐照性能。具体步骤如下:

[0017] 步骤1.在(100)体硅晶圆上设计沟道晶向为 $\langle 110 \rangle$ 和 $\langle 100 \rangle$ 的P型FinFET器件版图,除了沟道晶向不同以外,其他参数均相同。对于(100)晶圆,定位标记(Notch)向下为正方向,横轴方向晶向为 $\langle 110 \rangle$ 。普通版图FinFET器件沟道晶向为 $\langle 110 \rangle$,如图1中左图(a)所示。与横轴成 45° 夹角方向为本发明提出的FinFET器件沟道方向,FinFET沟道晶向为 $\langle 100 \rangle$,如图1中右图(b)所示;

[0018] 步骤2.采用相同工艺制备两种P型FinFET器件;

[0019] 步骤3.测试两种P型FinFET器件转移特性曲线;

[0020] 步骤4.在晶圆级总剂量辐照实验平台上,用X射线对两种P型FinFET器件进行辐照实验,辐照过程在室温进行,辐照偏置为ON态($V_g = -1V$,其他端接地),最终累积总剂量1Mrad(Si);

[0021] 步骤5.测试辐照后的两种P型FinFET器件转移特性曲线;

[0022] 步骤6.用恒定电流法提取辐照前后两种P型FinFET器件的阈值电压,并计算阈值

电压漂移,如图2所示。

[0023] 由图2可知,沟道晶向为<100>的P型FinFET器件经1Mrad(Si)辐照后阈值电压漂移比沟道晶向为<110>的P型FinFET器件低21%,具有更高的抗总剂量辐照性能。

[0024] 因此,本发明利用总剂量辐照引入的氧化层陷阱电荷密度和界面态的晶向依赖性,通过调整器件版图摆放方向,确保FinFET器件沟道晶向为<100>,使得制备得到的FinFET器件具有更高抗总剂量辐照性能。本发明具有操作简单、不增加额外成本并提高FinFET器件抗总剂量辐照性能的优点。

[0025] 以上描述的实施例并非用于限定本发明,任何本领域的技术人员,在不脱离本发明的精神和范围内,可做各种的更动和润饰,本发明的保护范围以权利要求范围所界定。

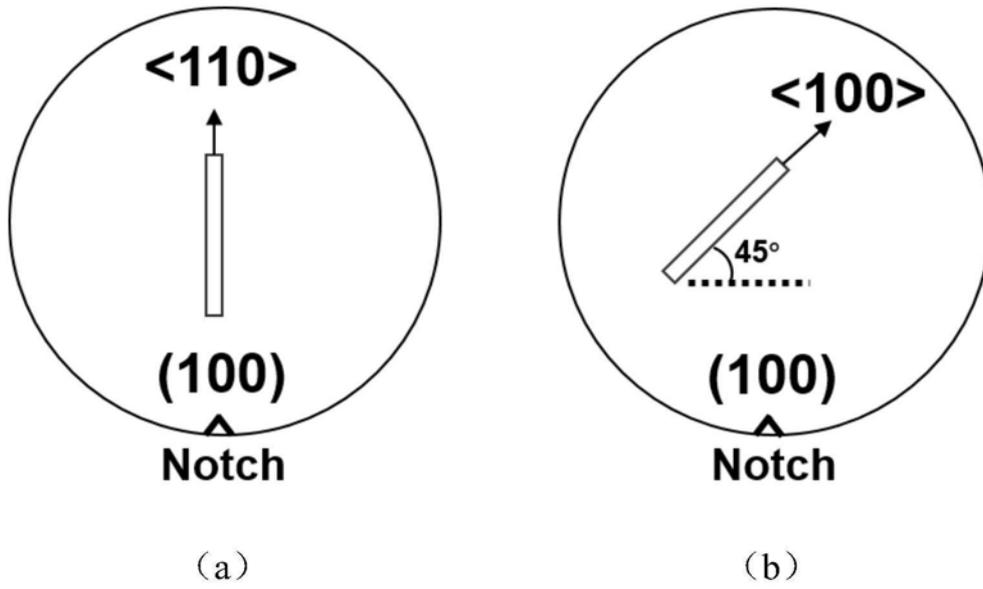


图1

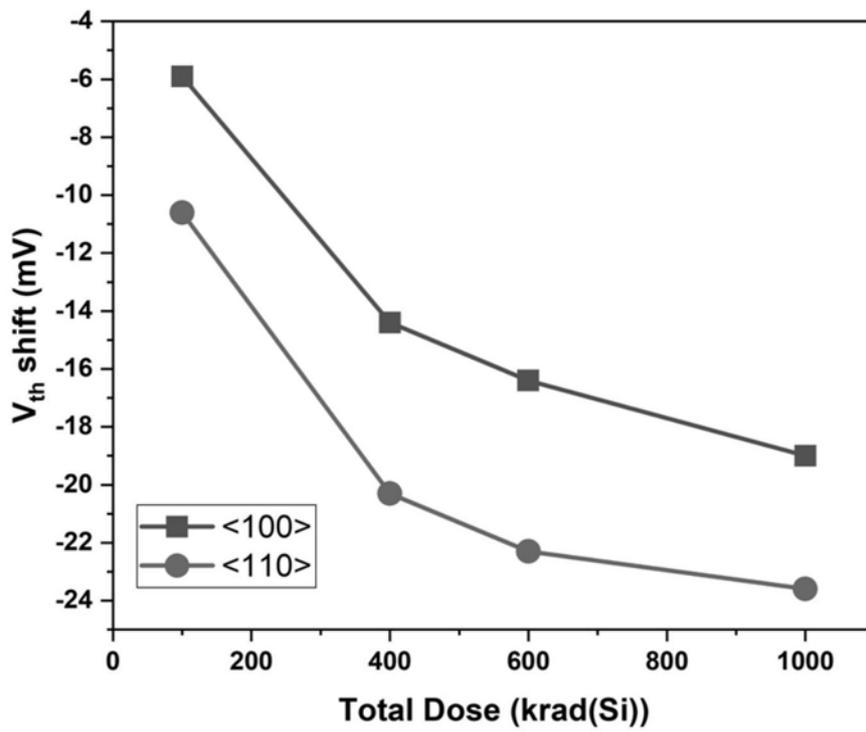


图2