

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5435922号
(P5435922)

(45) 発行日 平成26年3月5日(2014.3.5)

(24) 登録日 平成25年12月20日(2013.12.20)

(51) Int.Cl. F I
 HO 1 L 29/47 (2006.01) HO 1 L 29/48 D
 HO 1 L 29/872 (2006.01) HO 1 L 29/48 P
 HO 1 L 21/329 (2006.01)

請求項の数 3 (全 6 頁)

(21) 出願番号	特願2008-266536 (P2008-266536)	(73) 特許権者	000002037
(22) 出願日	平成20年10月15日(2008.10.15)		新電元工業株式会社
(65) 公開番号	特開2010-67937 (P2010-67937A)		東京都千代田区大手町2丁目2番1号
(43) 公開日	平成22年3月25日(2010.3.25)	(74) 代理人	100064908
審査請求日	平成23年8月2日(2011.8.2)		弁理士 志賀 正武
(31) 優先権主張番号	特願2008-207795 (P2008-207795)	(74) 代理人	100108578
(32) 優先日	平成20年8月12日(2008.8.12)		弁理士 高橋 詔男
(33) 優先権主張国	日本国(JP)	(74) 代理人	100089037
			弁理士 渡邊 隆
		(74) 代理人	100094400
			弁理士 鈴木 三義
		(74) 代理人	100107836
			弁理士 西 和哉
		(74) 代理人	100108453
			弁理士 村山 靖彦

最終頁に続く

(54) 【発明の名称】 ショットキーバリアダイオードの製造方法

(57) 【特許請求の範囲】

【請求項1】

炭化珪素からなる半導体層上に、炭化珪素、酸素、および窒素を含む酸化膜を形成する第1の工程と、

前記酸化膜を貫通する孔を形成する第2の工程と、

前記第2の工程によって露出した前記半導体層の表面を酸素プラズマで処理することで窒素原子を除去する第3の工程と、

前記第3の工程によって表面の窒素原子が除去された前記半導体層上に、前記半導体層とショットキー接合を形成する電極を形成する第4の工程と、

を備えたことを特徴とするショットキーバリアダイオードの製造方法。

10

【請求項2】

前記第1の工程において、ドライ酸化で酸化膜を形成後に、N原子およびO原子を含むガス雰囲気中でアニールすることによって、炭化珪素、酸素、および窒素を含む酸化膜を形成する、

ことを特徴とする請求項1に記載のショットキーバリアダイオードの製造方法。

【請求項3】

前記第1の工程において、ドライ酸化で酸化膜を形成後に、N原子およびO原子を含むガス雰囲気中で再酸化アニールすることによって、炭化珪素、酸素、および窒素を含む酸化膜を形成する、

ことを特徴とする請求項1に記載のショットキーバリアダイオードの製造方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、逆方向電圧印加時の漏れ電流の低減を図ったショットキーバリアダイオードの製造方法に関する。

【背景技術】

【0002】

酸化膜をショットキーバリアダイオード等のデバイスの絶縁膜として利用する場合、逆方向電圧印加時の酸化膜の信頼性は酸化膜と半導体層の界面準位に依存する。例えば、SiC（炭化珪素）酸化膜では、界面準位の密度が高く、界面準位を介した漏れ電流が流れるため、信頼性が悪い。これに対して、N（窒素）を構成元素として含む酸化膜（以下、NO酸化膜と記載する）では、界面に存在する未結合手をN原子が終端するため、界面準位の密度が低く、信頼性が高い。このNO酸化膜をデバイスに適用した例として、特許文献1にはNO酸化膜をゲート絶縁膜に使用したTFET（Thin Film Transistor）が記載されている。

10

【特許文献1】特開平8-78693号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかし、SiCからなる半導体層を有するSiCショットキーバリアダイオードにNO酸化膜を適用した場合、酸素酸化膜を適用した場合よりも逆方向電圧印加時の漏れ電流が増加するという問題がある。以下、この問題の原因を説明する。

20

【0004】

図4に示すように、従来のSiCショットキーバリアダイオードの製造工程では、低濃度のN型不純物を含むSiCからなる半導体層100の表面に、P型不純物を含むSiCからなるガードリング101を形成し、さらに半導体層100およびガードリング101上にNO酸化膜102を形成する（図4（a））。NO酸化膜102を形成した後の半導体層100の表面には、N原子103が蓄積している。

【0005】

続いて、電極を形成する位置に対応するNO酸化膜102を除去し、コンタクトホールを形成する（図4（b））。この工程によって露出した半導体層100およびガードリング101上に電極104を形成する（図4（c））。半導体層100と電極104の間にはショットキー接合が形成されている。

30

【0006】

NO酸化膜102に電極用のコンタクトホールを形成した後に露出する半導体層の表面にはN原子103が残留している。逆方向電圧印加時には、N原子103がN型のドーパントとして作用し、電流が流れやすくなるため、逆方向電圧印加時の漏れ電流が増加すると考えられる。上述したように、NO酸化膜は、界面準位の密度が低く、逆方向電圧印加時の信頼性を向上できる性質を有していながら、従来のSiCショットキーバリアダイオードでは、その性質を発揮できていない。

40

【0007】

本発明は、上記に鑑みてなされたものであって、逆方向電圧印加時の漏れ電流を低減することができるショットキーバリアダイオードの製造方法およびショットキーバリアダイオードを提供することを目的とする。

【課題を解決するための手段】

【0008】

本発明は、上記の課題を解決するためになされたもので、炭化珪素からなる半導体層上に、炭化珪素、酸素、および窒素を含む酸化膜を形成する第1の工程と、前記酸化膜を貫通する孔を形成する第2の工程と、前記第2の工程によって露出した前記半導体層の表面を酸素プラズマで処理することで窒素原子を除去する第3の工程と、前記第3の工程によ

50

って表面の窒素原子が除去された前記半導体層上に、前記半導体層とショットキー接合を形成する電極を形成する第4の工程と、を備えたことを特徴とするショットキーバリアダイオードの製造方法である。

【0009】

本発明のショットキーバリアダイオードの製造方法によれば、電極と接触する位置にある半導体層の表面の窒素原子が除去されるので、逆方向電圧印加時の漏れ電流を低減することができる。

【0010】

また、本発明のショットキーバリアダイオードの製造方法は、前記第1の工程において、ドライ酸化で酸化膜を形成後に、N原子およびO原子を含むガス雰囲気でアニールすることによって、炭化珪素、酸素、および窒素を含む酸化膜を形成する、ことを特徴とする。

10

【0011】

本発明のショットキーバリアダイオードの製造方法によれば、半導体層の表面を酸素プラズマで処理することによって、逆方向電圧印加時の漏れ電流を大幅に低減することができる。

【0012】

また、本発明のショットキーバリアダイオードの製造方法は、前記第1の工程において、ドライ酸化で酸化膜を形成後に、N原子およびO原子を含むガス雰囲気で再酸化アニールすることによって、炭化珪素、酸素、および窒素を含む酸化膜を形成する、ことを特徴とする。

20

【0013】

本発明のショットキーバリアダイオードの製造方法によれば、電極と接触する位置にある半導体層の表面の窒素原子が除去されているので、逆方向電圧印加時の漏れ電流を低減することができる。

【発明の効果】

【0014】

本発明によれば、逆方向電圧印加時の漏れ電流を低減することができるという効果が得られる。

【発明を実施するための最良の形態】

30

【0015】

以下、図面を参照し、本発明の実施形態を説明する。図1および図2は、本発明の一実施形態によるSiCショットキーバリアダイオードの製造方法を示している。以下の製造方法は一例であり、これに限定する必要はない。

【0016】

まず、N型不純物を含むSiCからなる半導体層1を構成する基板を用意する(図1(a))。この半導体層1の表面にP型不純物を注入し、アニールを行うことによってガードリング2を形成する(図1(b))。さらに、半導体層1およびガードリング2上にNO酸化膜3を形成する(図1(c))。NO酸化膜3は、構成元素として、SiC、O、Nを含んでいる。NO酸化膜3を形成する方法としては、例えば酸素雰囲気中でドライ酸化を行った後、NおよびOを構成元素に含む一酸化窒素等の雰囲気中でアニールを行えばよい。あるいは、一酸化窒素等の雰囲気中で酸化を行うことによってNO酸化膜3を形成してもよい。NO酸化膜3を形成した後の半導体層1の表面には、N原子4が蓄積している。

40

【0017】

NO酸化膜3の形成時には、半導体層1の裏面にもNO酸化膜が形成されるが、図1では図示を省略している。NO酸化膜3の形成後、NO酸化膜3上に保護用のレジストを堆積し、BHF(Buffered HF)によって半導体層1の裏面のNO酸化膜を除去することが可能である。半導体層1の裏面のNO酸化膜を除去する工程については図1では図示を省略している。続いて、半導体層1の裏面上にNi(ニッケル)等の金属材料を蒸着等によ

50

り堆積し、電極 5 を形成する（図 1（d））。電極 5 の形成後、半導体層 1 と電極 5 のオーミック接触性を向上するために熱処理を行ってもよい。

【0018】

続いて、BHF によって、電極を形成する位置に対応する NO 酸化膜 3 を除去し、NO 酸化膜 3 を貫通するコンタクトホール（孔）を形成する（図 2（a））。コンタクトホールを形成することによって露出した半導体層 1 の表面には N 原子 4 が残留している。酸素プラズマ 6 によって半導体層 1 の表面を処理し、半導体層 1 の表面に残留している N 原子 4 と反応させ、N 原子 4 を除去する（図 2（b））。続いて、コンタクトホールを形成することによって露出した半導体層 1 およびガードリング 2 上に Ni や Ti（チタン）等の金属材料を蒸着等により堆積し、電極 7 を形成する（図 2（c））。半導体層 1 と電極 7 の間にはショットキー接合が形成されている。電極 7 は単層構造でもよいし、複数層からなる構造でもよい。

10

【0019】

図 3 は、逆方向電圧に対する漏れ電流を示している。NO 酸化膜 3 を除去した後に酸素プラズマによる処理を行った場合には、酸素プラズマによる処理を行わなかった場合と比較して、漏れ電流の値が約 1 桁低減している。

【0020】

半導体層 1 の表面の N 原子 4 を除去する他の方法として、NO 酸化膜 3 を除去した後に 900 ~ 1100 で半導体層 1 の表面を短時間酸化し、これによって形成された酸化膜を BHF によって除去する犠牲酸化を行ってもよい。

20

【0021】

上述したように、本実施形態によれば、逆方向電圧印加時の漏れ電流を低減することができる。特に、NO 酸化膜を除去した後に、酸素プラズマによって半導体層の表面を処理し、半導体層の表面の N 原子を除去することによって、漏れ電流を大幅に低減することができる。したがって、NO 酸化膜が本来有している逆方向電圧印加時の高信頼性を発揮することができる。

【0022】

以上、図面を参照して本発明の実施形態について詳述してきたが、具体的な構成は上記の実施形態に限られるものではなく、本発明の要旨を逸脱しない範囲の設計変更等も含まれる。

30

【図面の簡単な説明】

【0023】

【図 1】本発明の一実施形態によるショットキーバリアダイオードの製造方法を説明するための模式断面図である。

【図 2】本発明の一実施形態によるショットキーバリアダイオードの製造方法を説明するための模式断面図である。

【図 3】本発明の一実施形態によるショットキーバリアダイオードの漏れ電流特性を説明するためのグラフである。

【図 4】従来のショットキーバリアダイオードの製造方法を説明するための模式断面図である。

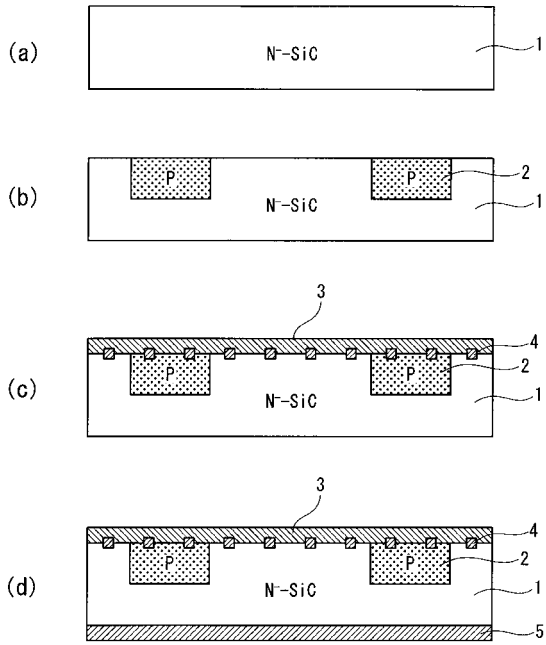
40

【符号の説明】

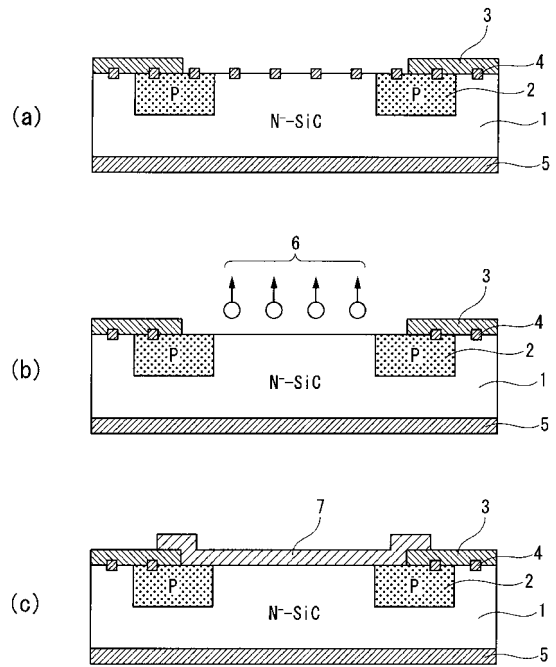
【0024】

1, 100・・・半導体層、2, 101・・・ガードリング、3, 102・・・NO 酸化膜、4, 103・・・N 原子、5, 7, 104・・・電極、6・・・酸素プラズマ

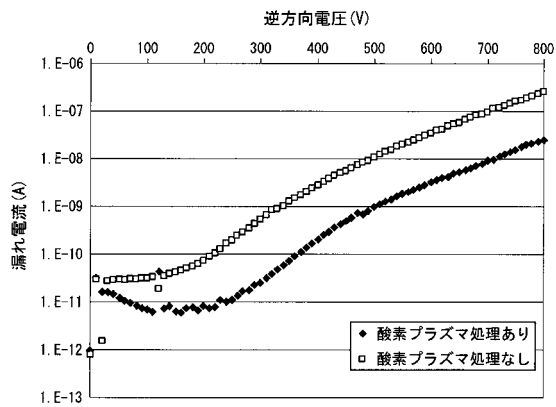
【図1】



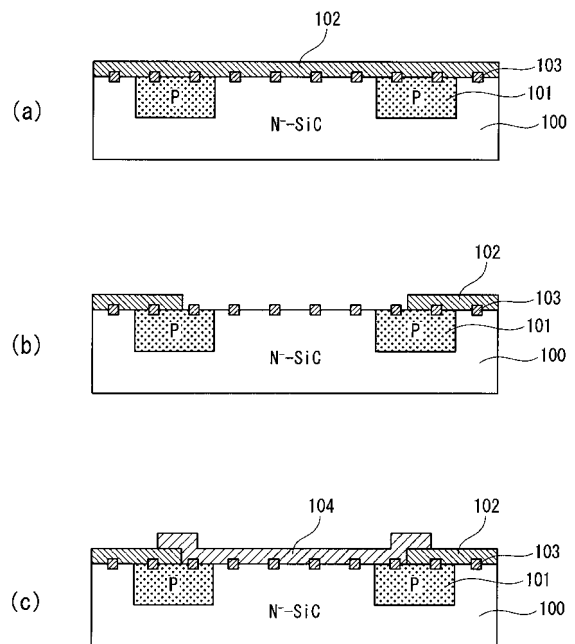
【図2】



【図3】



【図4】



フロントページの続き

- (72)発明者 前山 雄介
埼玉県飯能市南町10番13号 新電元工業株式会社工場内
- (72)発明者 清水 正章
埼玉県飯能市南町10番13号 新電元工業株式会社工場内

審査官 安田 雅彦

- (56)参考文献 特開2002-134760(JP,A)
特開2002-280573(JP,A)
特表2000-507043(JP,A)
特開2008-130874(JP,A)
特開2003-115472(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|--------|
| H01L | 29/872 |
| H01L | 21/329 |
| H01L | 21/28 |
| H01L | 29/47 |