

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-202640

(P2020-202640A)

(43) 公開日 令和2年12月17日(2020.12.17)

(51) Int.Cl.			F I			テーマコード (参考)	
H02J	1/00	(2006.01)	H02J	1/00	308C	5G165	
H03K	17/687	(2006.01)	H03K	17/687	A	5J055	
			H02J	1/00	306L		

審査請求 未請求 請求項の数 4 O L (全 24 頁)

(21) 出願番号 特願2019-107219 (P2019-107219)
 (22) 出願日 令和1年6月7日 (2019.6.7)

(71) 出願人 591074736
 宮城県
 宮城県仙台市青葉区本町3丁目8番1号
 (74) 代理人 100117341
 弁理士 山崎 拓哉
 (74) 代理人 100148840
 弁理士 松本 健志
 (74) 代理人 100191673
 弁理士 渡邊 久典
 (72) 発明者 小野 仁
 宮城県仙台市泉区明通二丁目2番地 宮城
 県産業技術総合センター内
 Fターム(参考) 5G165 BB02 CA01 DA04 EA01 KA01
 LA01 MA09 NA01 NA10

最終頁に続く

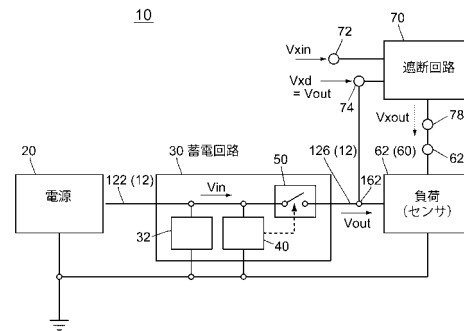
(54) 【発明の名称】 遮断回路

(57) 【要約】

【課題】蓄電回路に接続された負荷の安定的な動作を可能にする機構を提供すること。

【解決手段】遮断回路70は、入力端72と、出力端78と、電源検知端74とを有している。遮断回路70の出力端78は、蓄電回路30から供給された電力によって動作する負荷62に接続されている。遮断回路70は、電源検知端74に印加された電圧が所定電圧以下である場合、出力端78を入力端72から遮断する一方、電源検知端74に印加された電圧が所定電圧よりも大きい場合、出力端78を入力端72と導通させる。

【選択図】 図5



【特許請求の範囲】

【請求項 1】

入力端と、出力端と、電源検知端とを有する遮断回路であって、

前記遮断回路の前記出力端は、蓄電回路から供給された電力によって動作する負荷に接続されており、

前記電源検知端に印加された電圧が所定電圧以下である場合、前記出力端を前記入力端から遮断する一方、前記電源検知端に印加された電圧が前記所定電圧よりも大きい場合、前記出力端を前記入力端と導通させる遮断回路。

【請求項 2】

請求項 1 記載の遮断回路であって、

前記蓄電回路は、電源から供給される電力を蓄積して前記負荷に供給する回路であって、

前記蓄電回路は、電源ラインと、蓄電部と、制御部とを備えており、

前記電源ラインは、前記電源と前記負荷とを互いに接続しており、

前記蓄電部は、前記電源ラインに接続されており、前記電源から供給される前記電力を蓄積してゼロよりも大きな供給電圧を前記電源ラインに印加し、

前記制御部は、前記供給電圧がゼロからスタートして開始電圧に達するまで、前記負荷を前記蓄電部から遮断し、

前記制御部は、前記供給電圧が前記開始電圧に達した後、前記供給電圧が停止電圧に降下するまで、前記負荷を前記蓄電部と導通させ、前記供給電圧が前記停止電圧まで降下すると、前記供給電圧が再び前記開始電圧に達するまで、前記負荷を前記蓄電部から遮断し、

前記遮断回路の前記電源検知端は、前記電源ライン上の検知点に直接的又は間接的に接続されている

遮断回路。

【請求項 3】

請求項 2 記載の遮断回路であって、

前記検知点における電圧は、前記負荷が前記蓄電部から遮断されているとき、グラウンド電圧であり、前記負荷が前記蓄電部と導通しているとき、グラウンド電圧よりも高い電圧である

遮断回路。

【請求項 4】

請求項 2 又は請求項 3 記載の遮断回路であって、

前記蓄電回路は、スイッチ部を備えており、

前記スイッチ部は、前記電源ラインにおいて前記蓄電部と前記負荷との間に接続されており、

前記スイッチ部は、スイッチ端を有しており、

前記スイッチ部は、前記スイッチ端に印加された電圧が所定閾値よりも低い場合、前記負荷を前記蓄電部から遮断する遮断状態を取り、前記スイッチ端に印加された電圧が前記所定閾値よりも高い場合、前記負荷を前記蓄電部と導通させる導通状態を取り、

前記制御部は、前記電源ラインにおいて前記蓄電部と前記スイッチ部との間に接続されており、

前記制御部は、前記供給電圧がゼロからスタートして前記開始電圧に達するまで、前記スイッチ端に、前記所定閾値よりも低い電圧を印加し、

前記制御部は、前記供給電圧が前記開始電圧に達した後、前記供給電圧が前記停止電圧に降下するまで、前記スイッチ端に、前記所定閾値よりも高い電圧を印加し、前記供給電圧が前記停止電圧まで降下すると、前記供給電圧が再び前記開始電圧に達するまで、前記スイッチ端に、前記所定閾値よりも低い電圧を印加する

遮断回路。

10

20

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、遮断回路に関する。

【背景技術】

【0002】

非特許文献1には、負荷に電力を供給する蓄電回路が開示されている。

【0003】

図13を参照すると、非特許文献1に開示された蓄電回路90は、電源92がエネルギーハーベスティングによって生成した微小な電力を蓄積して負荷98に供給する。蓄電回路90は、電源ライン93と、キャパシタ（図示せず）と、電圧検知回路94と、比較回路95と、抵抗R1からなるプルアップ抵抗96と、スイッチ回路97とを備えている。キャパシタは、電源ライン93に接続されている（図示せず）。電圧検知回路94、比較回路95、プルアップ抵抗96及びスイッチ回路97は、図13に示した回路構造を有している。例えば、電圧検知回路94は、ツェナー電圧V_Zを有するツェナーダイオードZ1を備えており、比較回路95は、オープンドレインのコンパレータ952を備えている。また、スイッチ回路97は、スイッチング素子S1とスイッチング素子S2とを備えている。

10

【0004】

キャパシタ（図示せず）は、電源92が生成した電力を蓄積し、これにより、電源ライン93に電圧V_{in}が生じる。電圧検知回路94は、電圧V_{in}とツェナー電圧V_Zとに基づいて電圧V_rを生成すると共に、電圧V_{in}を分圧した電圧V_dを生成する。コンパレータ952のポジティブ入力端には、電圧V_dに応じた電圧V_pが印加され、コンパレータ952のネガティブ入力端には、電圧V_rが印加される。比較回路95は、電圧V_pと電圧V_rとの比較結果に基づいて生成した電圧を、スイッチング素子S1のゲートに印加する。スイッチング素子S2は、スイッチング素子S1のゲートに印加された電圧に応じて、遮断状態（負荷98を電源92から遮断する状態）と、導通状態（負荷98を電源92に接続する状態）との間を遷移する。即ち、蓄電回路90は、遮断状態と導通状態との間を遷移可能である。

20

【0005】

非特許文献1によれば、キャパシタ（図示せず）が空の状態において電源92が電力を生成すると、電力は、キャパシタに徐々に蓄積され、電圧V_{in}及び電圧V_pが徐々に高くなる。電圧V_pが電圧V_rに達するまで、蓄電回路90は遮断状態を維持し、電源92が生成した電力は、負荷98によって消費されることなく、キャパシタに蓄積される。キャパシタが十分に充電された後に、電圧V_pが電圧V_r以上になり、蓄電回路90は導通状態になる。このとき、十分に大きな電力が負荷98に供給される。

30

【先行技術文献】

【非特許文献】

【0006】

【非特許文献1】小野仁，外3名，「スイッチング回路を応用した省エネルギー・エネルギーハーベスティング技術の開発」，平成27年度 宮城県産業技術総合センター研究報告，宮城県（産業技術総合センター），平成28年9月，No. 13（2015），p. 1 - 7

40

【発明の概要】

【発明が解決しようとする課題】

【0007】

非特許文献1に開示された蓄電回路90は、理論的には上述したように動作する。しかしながら、実際に回路を構成して実験してみると、負荷98が安定的に動作しない場合がある。

【0008】

50

そこで、本発明は、蓄電回路に接続された負荷の安定的な動作を可能にする機構を提供することを目的とする。

【課題を解決するための手段】

【0009】

本願発明者による研究の結果、蓄電回路の回路構造に起因して、キャパシタが十分に充電される前にスイッチ回路が導通状態になる場合があることが分かった。そこで、本願発明者は、スイッチ回路を遮断状態と導通状態との間で適切に遷移させることが可能な新たな蓄電回路を発明した。新たな蓄電回路は、特願2017-240693として国内出願済みである。

【0010】

しかしながら、本願発明者による更なる研究の結果、上述の新たな蓄電回路を使用しても、負荷が安定的に動作しない場合があることが分かった。特に、蓄電回路以外の外部回路から電圧が印加されるような負荷（例えば、外部回路の電圧を測定するセンサ）を蓄電回路に接続した場合、負荷が安定的に動作しない場合があることが分かった。これは、蓄電回路が遮断状態にあるとき（即ち、負荷が動作していないとき）に外部回路から負荷に電圧が印加されると、負荷が予期しない動作を行うためであると考えられる。そこで、本発明は、動作していない負荷を外部回路から遮断可能な遮断回路を提供する。具体的には、本発明は、下記の遮断回路を提供する。

【0011】

本発明は、第1の遮断回路として、
入力端と、出力端と、電源検知端とを有する遮断回路であって、
前記遮断回路の前記出力端は、蓄電回路から供給された電力によって動作する負荷に接続されており、

前記電源検知端に印加された電圧が所定電圧以下である場合、前記出力端を前記入力端から遮断する一方、前記電源検知端に印加された電圧が前記所定電圧よりも大きい場合、前記出力端を前記入力端と導通させる
遮断回路を提供する。

【0012】

また、本発明は、第2の遮断回路として、第1の遮断回路であって、
前記蓄電回路は、電源から供給される電力を蓄積して前記負荷に供給する回路であって

、
前記蓄電回路は、電源ラインと、蓄電部と、制御部とを備えており、
前記電源ラインは、前記電源と前記負荷とを互いに接続しており、
前記蓄電部は、前記電源ラインに接続されており、前記電源から供給される前記電力を蓄積してゼロよりも大きな供給電圧を前記電源ラインに印加し、

前記制御部は、前記供給電圧がゼロからスタートして開始電圧に達するまで、前記負荷を前記蓄電部から遮断し、

前記制御部は、前記供給電圧が前記開始電圧に達した後、前記供給電圧が停止電圧に降下するまで、前記負荷を前記蓄電部と導通させ、前記供給電圧が前記停止電圧まで降下すると、前記供給電圧が再び前記開始電圧に達するまで、前記負荷を前記蓄電部から遮断し

、
前記遮断回路の前記電源検知端は、前記電源ライン上の検知点に直接的又は間接的に接続されている
遮断回路を提供する。

【0013】

また、本発明は、第3の遮断回路として、第2の遮断回路であって、
前記検知点における電圧は、前記負荷が前記蓄電部から遮断されているとき、グラウンド電圧であり、前記負荷が前記蓄電部と導通しているとき、グラウンド電圧よりも高い電圧である
遮断回路を提供する。

10

20

30

40

50

【 0 0 1 4 】

また、本発明は、第 4 の遮断回路として、第 2 又は第 3 の遮断回路であって、
前記蓄電回路は、スイッチ部を備えており、

前記スイッチ部は、前記電源ラインにおいて前記蓄電部と前記負荷との間に接続されて
おり、

前記スイッチ部は、スイッチ端を有しており、

前記スイッチ部は、前記スイッチ端に印加された電圧が所定閾値よりも低い場合、前記
負荷を前記蓄電部から遮断する遮断状態を取り、前記スイッチ端に印加された電圧が前記
所定閾値よりも高い場合、前記負荷を前記蓄電部と導通させる導通状態を取り、

前記制御部は、前記電源ラインにおいて前記蓄電部と前記スイッチ部との間に接続され
ており、

前記制御部は、前記供給電圧がゼロからスタートして前記開始電圧に達するまで、前記
スイッチ端に、前記所定閾値よりも低い電圧を印加し、

前記制御部は、前記供給電圧が前記開始電圧に達した後、前記供給電圧が前記停止電圧
に降下するまで、前記スイッチ端に、前記所定閾値よりも高い電圧を印加し、前記供給電
圧が前記停止電圧まで降下すると、前記供給電圧が再び前記開始電圧に達するまで、前記
スイッチ端に、前記所定閾値よりも低い電圧を印加する

遮断回路を提供する。

【 0 0 1 5 】

また、本発明は、第 5 の遮断回路として、第 2 又は第 3 の遮断回路であって、

前記蓄電回路は、前記蓄電部として機能するキャパシタと、スイッチ回路とを備えてお
り、

前記蓄電回路の前記制御部は、電圧検知回路と、比較回路と、付加的回路とを含んでお
り、

前記電圧検知回路は、前記電源ラインに接続された検知入力端と、参照電圧を出力する
参照出力端と、検知電圧を出力する検知出力端とを有しており、

前記参照電圧は、前記供給電圧が基準電圧よりも低い場合、前記供給電圧であり、前記
供給電圧が前記基準電圧以上の場合、前記基準電圧であり、

前記検知電圧は、前記供給電圧に応じて変化し、且つ、前記供給電圧よりも低く、

前記比較回路は、前記電源ラインに接続されており、且つ、前記参照出力端に接続され
たポジティブ入力端と、前記検知出力端に接続されたネガティブ入力端と、付加的制御電
圧を出力する出力端とを有しており、

前記付加的制御電圧は、前記ポジティブ入力端に印加された電圧が前記ネガティブ入力
端に印加された電圧よりも高い場合、前記供給電圧に応じた高電圧であり、前記ポジティ
ブ入力端に印加された前記電圧が前記ネガティブ入力端に印加された前記電圧よりも低い
場合、グランド電圧に応じた低電圧であり、

前記付加的回路は、前記電源ラインに接続された電源端と、グランドされたグランド端
とを有しており、前記電源端と前記グランド端との間を遮断する非グランド状態と、前記
電源端を前記グランド端と導通させるグランド状態との間を遷移可能であり、

前記スイッチ回路は、前記電源ラインにおいて前記キャパシタと前記負荷との間に接続
されており、前記負荷を前記キャパシタから遮断する遮断状態と、前記負荷を前記キャパ
シタと導通させる導通状態との間を遷移可能であり、

前記付加的回路は、前記比較回路の前記出力端に接続された付加的入力端と、制御電圧
を出力するスイッチ制御端とを有しており、

前記制御電圧は、前記付加的回路が前記非グランド状態にある場合、前記供給電圧に応
じた高電圧であり、前記付加的回路が前記グランド状態にある場合、前記グランド電圧に
応じた低電圧であり、

前記付加的回路は、前記供給電圧がゼロから上昇して、前記付加的制御電圧に応じて前
記付加的入力端に印加された付加的印加電圧が付加的閾値に達するまでは、前記非グラン
ド状態を取り、前記付加的印加電圧が前記付加的閾値に達した以降は、前記付加的印加電

10

20

30

40

50

圧が前記付加的閾値よりも高い場合、前記グランド状態を取り、前記付加的印加電圧が前記付加的閾値よりも低い場合、前記非グランド状態を取り、

前記スイッチ回路は、前記スイッチ制御端に接続されたスイッチ端を有しており、

前記スイッチ回路は、前記供給電圧がゼロから上昇して、前記制御電圧に応じて前記スイッチ端に印加された印加電圧が所定閾値に達するまでは、前記遮断状態を取り、前記印加電圧が前記所定閾値に達した以降は、前記印加電圧が前記所定閾値よりも高い場合、前記導通状態を取り、前記印加電圧が前記所定閾値よりも低い場合、前記遮断状態を取り、

前記供給電圧がゼロから上昇して前記付加的印加電圧が前記付加的閾値に達するまで、前記印加電圧は、前記所定閾値よりも低い蓄電回路を提供する。

10

【0016】

また、本発明は、第6の遮断回路として、第5の遮断回路であって、

前記付加的回路の前記電源端は、前記電源ラインに接続されると共に、前記電圧検知回路の前記検知出力端に接続されており、

前記制御電圧は、前記付加的回路が前記非グランド状態にある場合、前記検知電圧に応じた高電圧である

蓄電回路を提供する。

【0017】

また、本発明は、第7の遮断回路として、第6の遮断回路であって、

前記付加的回路は、N型MOSFET (metal-oxide-semiconductor field-effect transistor) からなる付加的スイッチング素子を備えており、

20

前記付加的スイッチング素子において、ゲートは、前記付加的入力端として機能し、ソースは、前記グランド端として機能し、ドレインは、前記電源端として機能し、且つ、前記電圧検知回路の前記検知出力端と前記スイッチ回路の前記スイッチ端との間に接続されており、

前記付加的閾値は、前記付加的スイッチング素子において前記ソースと前記ドレインとの間を導通させるための前記ゲートと前記ソースとの間の電位差の閾値であり、

前記スイッチ回路は、P型MOSFETからなる主スイッチング素子と、N型MOSFETからなる副スイッチング素子とを備えており、

前記主スイッチング素子において、ソースは、前記電源ラインの前記電源側に接続されており、ドレインは、前記電源ラインの前記負荷側に接続されており、

30

前記副スイッチング素子において、ゲートは、前記スイッチ端として機能し、ソースは、グランドされており、ドレインは、2つの抵抗を介して前記主スイッチング素子の前記ソースに接続されており、

前記主スイッチング素子のゲートは、前記2つの抵抗の間に接続されており、

前記所定閾値は、前記副スイッチング素子において前記ソースと前記ドレインとの間を導通させるための前記ゲートと前記ソースとの間の電位差の閾値である

蓄電回路を提供する。

【0018】

また、本発明は、第8の遮断回路として、第5から第7までの遮断回路のいずれかであって、

40

前記所定閾値は、前記付加的閾値以上である

蓄電回路を提供する。

【発明の効果】

【0019】

本発明の遮断回路によれば、電源検知端に印加された電圧が所定電圧以下である場合、入力端と出力端との間が遮断される。また、本発明の遮断回路の出力端は、蓄電回路から供給された電力によって動作する負荷に接続されている。例えば、負荷は、外部回路によって負荷の測定端に印加された電圧を測定するセンサである。この場合、遮断回路の入力端を外部回路に接続し、遮断回路の出力端をセンサの測定端に接続すればよい。この構成

50

によれば、センサが蓄電回路から受ける電圧を遮断回路の電源検知端に印加することで、蓄電回路が遮断状態にあるとき（即ち、センサが動作していないとき）、センサは、外部回路から遮断される。即ち、本発明によれば、動作していない負荷を外部回路から遮断可能な遮断回路を提供でき、これにより、蓄電回路に接続された負荷の安定的な動作を可能にする機構を提供できる。

【図面の簡単な説明】

【0020】

【図1】本発明の実施の形態による蓄電型システムを示すブロック図である。

【図2】図1の蓄電型システムの蓄電回路の動作を模式的に示す図である。

【図3】図1の蓄電回路のスイッチ部が導通状態にあるときの負荷（センサ）の回路構造を模式的に示す図である。 10

【図4】図1の蓄電回路のスイッチ部が遮断状態にあるときの負荷（センサ）の回路構造を模式的に示す図である。

【図5】図1の蓄電型システムを遮断回路を設けた状態で示すブロック図である。

【図6】図5の遮断回路を示す回路図である。

【図7】図5の蓄電型システムの変形例を示すブロック図である。

【図8】図6の遮断回路の変形例を示す回路図である。

【図9】図1の蓄電回路の一例を示すブロック図である。

【図10】図9の蓄電回路の一例を示す回路図である。

【図11】図9及び図10の蓄電回路の動作を模式的に示す図である。 20

【図12】本発明の実施例の蓄電回路の動作を示す図である。

【図13】非特許文献1の蓄電回路を示す回路図である。

【発明を実施するための形態】

【0021】

図1を参照すると、本発明の実施の形態による蓄電型システム10は、電源20と、蓄電回路30と、負荷60とを備えている。

【0022】

本実施の形態の電源20は、周囲の環境から微小なエネルギーを収穫することで（即ち、エネルギーハーベスティングによって）10 μ W～1mW程度の微小な電力を生成し、且つ、微小な電圧を生成する。電源20は、例えば、光電池、熱電素子、整流後の振動発電体等の発電体である。電源20は、上述した発電体のうちの1つであってもよいし、上述した発電体を2以上含んでもよい。 30

【0023】

本実施の形態の負荷60は、例えば、昇圧型DC-DCコンバータ、降圧型DC-DCコンバータ、昇降圧型DC-DCコンバータ（以下、「DC-DCコンバータ」と総称する。）、センサ、マイクロコンピュータ、無線デバイス等の半導体素子を含む電子機器や、小型モーター等の動作開始時に一定以上の電圧を必要とする電子機器である。負荷60は、上述した電子機器のうちの1つであってもよいし、上述した電子機器を2以上含んでもよい。

【0024】 40

本実施の形態の蓄電回路30は、蓄電装置（図示せず）に組み込まれた回路である。本実施の形態の蓄電装置は、電源20及び負荷60と別体の電子機器である。但し、本発明は、これに限られない。例えば、蓄電装置は、電源20、蓄電回路30及び負荷60を備えた1つの電子機器であってもよい。また、蓄電回路30は、負荷60に組み込まれた回路であってもよい。

【0025】

本実施の形態の負荷60は、使用時に、動作状態と待機状態との間を繰り返し遷移する。負荷60の待機状態における消費電力は、動作状態における消費電力と比較して著しく低い。一方、負荷60の動作状態における消費電力（動作電力）は、数mW～数W程度であり、電源20が直接的に供給可能な電力よりも大きい。このため、負荷60を電源20 50

に直接接続すると、電源 20 は電圧降下を起こし、電源 20 の電圧は、負荷 60 を適切に動作させるための電圧（動作開始電圧 V_S ）に到達しない。

【0026】

一方、以下に説明するように、本実施の形態の蓄電回路 30 は、電源 20 が生成する微小な電力（静電エネルギー）を蓄積し、電力が十分に蓄積された段階で、必要な高電圧によって、負荷 60 に電力を供給する。但し、本発明は、これに限られない。例えば、蓄電回路 30 は、負荷 60 に直接供給可能な高い電力及び電圧を生成する電源 20 に接続してもよい。

【0027】

本実施の形態の蓄電回路 30 は、上述したように、電源 20 から供給される電力を蓄積して負荷 60 に供給する回路であり、電源ライン 12 と、蓄電部（キャパシタ）32 と、制御部 40 と、スイッチ部（スイッチ回路）50 とを備えている。以下、蓄電回路 30 の各部位の構造及び機能について説明する。

10

【0028】

蓄電回路 30 の電源ライン 12 は、電源 20 と負荷 60 とを互いに接続している。詳しくは、電源ライン 12 は、入力側電源ライン（電源ライン）122 と、出力側電源ライン（電源ライン）126 とを含んでいる。電源ライン 122 は、電源 20 とスイッチ部 50 の一端とを互いに接続しており、電源ライン 126 は、スイッチ部 50 の他端と負荷 60 とを互いに接続している。換言すれば、スイッチ部 50 は、電源ライン 122 と電源ライン 126 との間に設けられている。即ち、電源 20 及び負荷 60 は、電源ライン 12 によ

20

【0029】

蓄電回路 30 のスイッチ部 50 は、上述したように、電源ライン 12 において蓄電部 32 と負荷 60 との間に接続されている。また、スイッチ部 50 は、スイッチ端 56 を有している。スイッチ部 50 は、スイッチ端 56 に印加された印加電圧 V_x が所定の電圧値（所定閾値 T_P ）よりも低い場合、負荷 60 を電源 20 から遮断する遮断状態を取り、スイッチ端 56 に印加された印加電圧 V_x が所定閾値 T_P よりも高い場合、負荷 60 を電源 20 に導通させる導通状態を取る。即ち、スイッチ部 50 は、印加電圧 V_x に応じて、遮断状態と、導通状態との間を遷移可能である。スイッチ部 50 は、電源 20 が蓄電回路 30 に電力を供給し始めた時点において遮断状態にある。

30

【0030】

上述のように遮断状態と導通状態との間を遷移するスイッチ部 50 は、P型MOSFET（metal-oxide-semiconductor field-effect transistor）、N型MOSFET等の電子部品を使用して構成できる。所定閾値 T_P は、例えば、MOSFETにおいてソースとドレインとの間を導通又は遮断させるためのゲートとソースとの間の電位差の閾値（以下、単に「ゲート閾値」という。）である。

【0031】

蓄電回路 30 の蓄電部 32 は、電源ライン 122（電源ライン 12）に接続されている。従って、スイッチ部 50 が遮断状態にあるとき、蓄電部 32 は、負荷 60 から遮断されている。一方、スイッチ部 50 が導通状態にあるとき、蓄電部 32 は、負荷 60 と導通している。

40

【0032】

蓄電部 32 は、電源 20 から供給される微小な電力を蓄積してゼロよりも大きな供給電圧 V_{in} を電源ライン 122（電源ライン 12）に印加する。スイッチ部 50 が遮断状態にあるとき、供給電圧 V_{in} は、蓄電部 32 に電力が蓄積されるにつれて、負荷 60 の動作開始電圧 V_S を超えて上昇する。蓄電回路 30 は、スイッチ部 50 を所定時間だけ遮断状態にすることで、負荷 60 を動作させるための十分な静電エネルギーを蓄電部 32 に蓄積できる。加えて、蓄電回路 30 は、蓄電部 32 に十分な静電エネルギーが蓄積されたとき、スイッチ部 50 を導通状態にする。スイッチ部 50 が導通状態になると、負荷 60 の動作開始電圧 V_S よりも高い出力電圧 V_{out} によって負荷 60 に電力が供給される。供

50

給電圧 V_{in} は、負荷 60 に電力が供給されるにつれて、徐々に降下する。

【0033】

上述のように電力を蓄積する蓄電部 32 は、例えば、1つのコンデンサから構成できる。但し、本発明は、これに限られない。例えば、蓄電部 32 は、2以上のコンデンサから構成されていてもよいし、コンデンサ以外の電子部品を含んでいてもよい。蓄電部 32 が2以上のコンデンサを含んでいる場合、コンデンサ間の接続方法は特に限定されない。また、蓄電部 32 は、電解コンデンサ、セラミックコンデンサ、電気二重層コンデンサ等の様々なコンデンサから構成可能である。

【0034】

蓄電回路 30 の制御部 40 は、電源ライン 122 (電源ライン 12) に接続されている。詳しくは、制御部 40 は、電源ライン 122 において蓄電部 32 とスイッチ部 50 との間に接続されており、これにより供給電圧 V_{in} を検知可能である。加えて、制御部 40 は、スイッチ部 50 のスイッチ端 56 に接続されており、スイッチ端 56 に印加電圧 V_x を印加する。

10

【0035】

図 2 を図 1 と併せて参照すると、制御部 40 は、印加電圧 V_x によってスイッチ部 50 を制御して、遮断状態と導通状態との間で遷移させる。

【0036】

本実施の形態において、制御部 40 は、供給電圧 V_{in} がゼロからスタートして動作開始電圧 V_S よりも十分に大きな開始電圧 V_H に達するまで、スイッチ端 56 に、所定閾値 T_P よりも低い電圧を印加電圧 V_x として印加する。即ち、制御部 40 は、供給電圧 V_{in} がゼロからスタートして開始電圧 V_H に達するまで、スイッチ部 50 を遮断状態に維持し、これにより負荷 60 を蓄電部 32 から遮断する。

20

【0037】

制御部 40 は、供給電圧 V_{in} が開始電圧 V_H に達した後、供給電圧 V_{in} が開始電圧 V_H よりも小さく且つ動作開始電圧 V_S よりも大きな停止電圧 V_L に降下するまで、スイッチ端 56 に、所定閾値 T_P よりも高い電圧を印加電圧 V_x として印加する。即ち、制御部 40 は、供給電圧 V_{in} が開始電圧 V_H に達すると、スイッチ部 50 を遮断状態から導通状態に遷移させる。制御部 40 は、供給電圧 V_{in} が開始電圧 V_H に達した後、供給電圧 V_{in} が停止電圧 V_L に降下するまで、スイッチ部 50 を導通状態に維持し、これにより負荷 60 を蓄電部 32 と導通させる。

30

【0038】

制御部 40 は、供給電圧 V_{in} が停止電圧 V_L まで降下すると、供給電圧 V_{in} が再び開始電圧 V_H に達するまで、スイッチ端 56 に、所定閾値 T_P よりも低い電圧を印加電圧 V_x として印加する。即ち、制御部 40 は、供給電圧 V_{in} が停止電圧 V_L まで降下すると、スイッチ部 50 を導通状態から遮断状態に遷移させる。制御部 40 は、供給電圧 V_{in} が停止電圧 V_L まで降下すると、供給電圧 V_{in} が再び開始電圧 V_H に達するまで、スイッチ部 50 を遮断状態に維持し、これにより負荷 60 を蓄電部 32 から遮断する。

【0039】

上述のように動作する制御部 40 は、オープンドレインのコンパレータ、P型MOSFET、N型MOSFET等の電子部品を使用して構成できる。

40

【0040】

上述のように構成された蓄電回路 30 は、供給電圧 V_{in} がゼロからスタートして最初に開始電圧 V_H に達するまで、初期状態にある。蓄電回路 30 が初期状態にあるとき、制御部 40 は、スイッチ部 50 を、遮断状態に維持する。蓄電回路 30 は、スイッチ部 50 が最初に導通状態に遷移したときに定常状態になり、以降、電源 20 から電力が供給され続けている限り、定常状態を維持する。蓄電回路 30 が定常状態にあるとき、制御部 40 は、スイッチ部 50 を、導通状態と遮断状態との間で繰り返し遷移させる。

【0041】

以上の説明から理解されるように、スイッチ部 50 が導通状態にあるとき、負荷 60 に

50

は、動作開始電圧 V_S よりも高い出力電圧 V_{out} によって電力が供給される。この結果、負荷 60 は、動作状態又は待機状態をとり、適切に動作する。一方、スイッチ部 50 が遮断状態にあるとき、負荷 60 には、電力が供給されない。この結果、負荷 60 は、停止状態をとり、動作しない。負荷 60 は、理論的には、上述したように安定的に動作するはずである。

【0042】

しかしながら、図 13 を参照すると、実際に蓄電型システムを構成して実験すると、負荷 98 が安定的に動作しない場合がある。この現象について研究を進めた結果、従来の蓄電回路 90 の回路構造に起因して、蓄電部（図 13 に図示しないキャパシタ）が十分に充電される前にスイッチ回路 97（スイッチ部）が導通状態になる場合があることが分かった。図 1、図 9 及び図 10 を参照すると、本実施の形態の蓄電回路 30 は、以上の考察に基づいて発明されたものであり、スイッチ部 50 を遮断状態と導通状態との間で適切に遷移させることができる。この蓄電回路 30 の回路構造に係る発明は、特願 2017-240693 として国内出願済みである。

10

【0043】

しかしながら、実際に蓄電回路 30 を構成して実験すると、蓄電回路 30 を使用しても、負荷 60 が安定的に動作しない場合があることが分かった。図 3 を参照すると、特に、蓄電回路 30 以外の外部回路（図示せず）から電圧が印加されるような負荷 62（例えば、外部回路の電圧を測定するセンサ 62）を蓄電回路 30 に接続した場合、負荷 62 が安定的に動作しない場合があることが分かった。この原因は、スイッチ部 50 が遮断状態にあるとき（即ち、負荷 62 が動作していないとき）に外部回路から負荷 62 に電圧が印加されると、負荷 62 が予期しない動作を行うためであると考えられる。

20

【0044】

以下、図 3 及び図 4 を参照しつつ、蓄電回路 30 に負荷 62 及び負荷 64 を接続した場合について、負荷 62 が安定的に動作しない原因を説明する。本実施の形態の負荷 62 は、外部回路（図示せず）の電圧を測定するセンサ 62 であり、設計に応じて形成される抵抗 R_{61} と、外部回路に接続される測定端 622 とを有している。測定端 622 は、負荷 62 が動作状態や待機状態にあるとき、ハイインピーダンス状態にあるか、又は、ハイインピーダンス状態に近い状態にある。換言すれば、本実施の形態の負荷 62 は、動作状態及び待機状態においてハイインピーダンス状態又はハイインピーダンス状態に近い状態をとる測定端 622 を有するセンサである。一方、本実施の形態の負荷 64 は、DC-DC コンバータ 64 であり、設計に応じて形成される抵抗 R_{64} を有している。但し、負荷 64 は、マイクロコンピュータ等の DC-DC コンバータ以外の電子機器であってもよい。

30

【0045】

図 3 を参照すると、負荷 62 の測定端 622 には、外部回路の測定電圧 V_{xin} が印加される。蓄電回路 30 のスイッチ部 50 が導通状態にあるとき、負荷 62 及び負荷 64 の夫々は、動作状態又は待機状態にある。このとき、測定端 622 は、ハイインピーダンス状態又はハイインピーダンス状態に近い状態にあるため、電源ライン 126（電源ライン 12）から実質的に遮断されている。詳しくは、外部回路から測定端 622 に流れる電流は、例えば、負荷 62 の A/D 変換のためだけに使用される。従って、外部回路から測定端 622 に流れる電流は、負荷 62 及び負荷 64 の夫々の動作を阻害しない。

40

【0046】

一方、図 4 を参照すると、蓄電回路 30 のスイッチ部 50 が遮断状態にあるとき、負荷 62 及び負荷 64 の夫々は、停止状態にある。このとき、負荷 62 の測定端 622 が、ハイインピーダンス状態にない場合がある。より具体的には、負荷 62 の回路構造に起因して、測定端 622 と電源ライン 126（電源ライン 12）との間に、予期しない抵抗 R_{62} が形成される場合がある。即ち、測定端 622 が、抵抗 R_{62} を介して、電源ライン 126 と導通する場合がある。この場合、外部回路（図示せず）から測定端 622 に流れる電流は、負荷 62 の回路を流れ、これにより負荷 62 の動作を阻害するおそれがある。また、外部回路から測定端 622 に流れる電流は、電源ライン 126 を経由して負荷 64 に

50

流入するおそれがある。

【0047】

一般的に、負荷62及び負荷64を含む負荷60(図1参照)が停止状態にあるとき、電源ライン126を経由しない電流が負荷60に流入すると、負荷60が、誤動作したり故障したりするおそれがある。加えて、負荷62の測定端622に接続された外部回路(外部機器:図示せず)の電流が奪われる。この結果、外部機器の消費電流が増加したり外部機器が故障したりするおそれがある。

【0048】

一方、図5を参照すると、本実施の形態の蓄電型システム10は、電源20、蓄電回路30及び負荷60に加えて、遮断回路70を備えている。負荷60は、1以上の負荷(センサ)62を含んでいる。即ち、図5に示した蓄電型システム10は、負荷60の一つとしてセンサ62を備えたセンサシステムである。負荷62の夫々は、遮断回路70を介して外部回路(図示せず)に接続されている。外部回路のグランド電圧は、蓄電型システム10のグランド電圧と一致している。以下に説明するように、このような蓄電型システム10(センサシステム)において、遮断回路70を設けることで、負荷62を含む負荷60の夫々を安定的に動作させることができる。

10

【0049】

図6を参照すると、遮断回路70は、入力端72と、出力端78と、電源検知端74とを有している。遮断回路70の入力端72は、外部回路(図示せず)に接続されている。このように接続された入力端72には、外部回路の測定電圧 V_{xin} が印加される。遮断回路70の出力端78は、蓄電回路30から供給された電力によって動作する負荷62に接続されている。詳しくは、出力端78は、負荷62の測定端622に接続されている。このように接続された出力端78は、測定端622に、測定電圧 V_{xin} と実質的に同電圧の測定電圧 V_{xout} を印加する。

20

【0050】

図5を参照すると、遮断回路70の電源検知端74は、電源ライン126(電源ライン12)の検知点162に接続されている。このように接続された電源検知端74には、出力電圧 V_{out} に応じた検出電圧 V_{xd} が印加される。本実施の形態によれば、蓄電回路30のスイッチ部50が導通状態にあるとき、負荷62の動作開始電圧 V_S よりも高い出力電圧 V_{out} が電源検知端74に印加される。一方、図3及び図4から理解されるように、スイッチ部50が遮断状態になると、電源ライン126は、速やかにグランドされ、これにより、グランド電圧である出力電圧 V_{out} が電源検知端74に印加される。

30

【0051】

図6を参照すると、本実施の形態の遮断回路70は、P型MOSFETからなる第1素子702と、N型MOSFETからなる第2素子704と、3つの抵抗 R_{71} , R_{72} , R_{73} とを備えている。第1素子702、第2素子704及び抵抗 R_{71} , R_{72} , R_{73} は、図6に示したように接続されている。

【0052】

本実施の形態によれば、第2素子704のゲートに検出電圧 V_{xd} が印加される。検出電圧 V_{xd} が第2素子704のゲート閾値よりも低い場合、第2素子704のソースとドレインとの間が遮断され、第1素子702のゲートに、第1素子702のソースと同じ電位の電圧が印加される。この結果、第1素子702のソースとドレインとの間が遮断される。即ち、遮断回路70の入力端72と出力端78との間が遮断される。

40

【0053】

一方、検出電圧 V_{xd} が第2素子704のゲート閾値よりも高い場合、第2素子704のソースとドレインとの間が導通し、第1素子702のゲートは、抵抗 R_{72} を介してグランドされる。この結果、第1素子702のゲートに印加される電圧が、第1素子702のソースに印加される電圧よりも低くなる。従って、抵抗 R_{71} 及び抵抗 R_{72} の抵抗値を、第1素子702のゲート閾値を考慮して適切に設定することで、第1素子702のソースとドレインとの間が導通する。即ち、遮断回路70の入力端72と出力端78との間

50

が導通する。

【0054】

以上の説明から理解されるように、遮断回路70は、電源検知端74に印加された電圧が所定電圧VP以下である場合、出力端78を入力端72から遮断する一方、電源検知端74に印加された電圧が所定電圧VPよりも大きい場合、出力端78を入力端72と導通させる。本実施の形態において、所定電圧VPは、第2素子704のゲート閾値である。但し、本発明は、これに限られず、所定電圧VPは、遮断回路70の回路構造に応じて決まる。

【0055】

図5を参照すると、遮断回路70によれば、電源検知端74に印加された検出電圧Vxdが所定電圧VP以下である場合、入力端72と出力端78との間が遮断される。また、前述したように、遮断回路70の出力端78は、負荷62に接続されている。負荷62は、外部回路(図示せず)によって負荷62の測定端622に印加された電圧を測定するセンサ62である。

10

【0056】

本実施の形態によれば、負荷62が蓄電回路30から受ける電圧を遮断回路70の電源検知端74に印加することで、蓄電回路30のスイッチ部50が遮断状態にあるとき(即ち、負荷62が停止状態にあり動作していないとき)、負荷62は、外部回路(図示せず)から遮断される。即ち、本発明によれば、動作していない負荷62を外部回路から遮断可能な遮断回路70を提供でき、これにより、蓄電回路30に接続された負荷62の安定的な動作を可能にする機構を提供できる。

20

【0057】

詳しくは、負荷62が停止状態にあるとき、外部回路(図示せず)から遮断回路70に流れる電流は、負荷62まで流れないため、負荷62や負荷64(図4参照)等の負荷60の動作を阻害しない。また、外部回路からの電流に起因する負荷60の誤動作や故障が防止される。加えて、外部回路(外部機器)の消費電流の増加や外部機器の故障が防止される。

【0058】

本実施の形態の電源20は、周囲の環境に依存して電力を生成するため、長時間にわたって蓄電部32に電力が供給されない場合がある。この場合、蓄電部32が生成する供給電圧Vinは、比較的0Vになり易い。このような蓄電型システム10において、遮断回路70は特に必要である。但し、本発明は、これに限られず、遮断回路70は、様々な蓄電型システムに適用可能である。例えば、遮断回路70は、従来の蓄電型システムに適用してもよい。

30

【0059】

本実施の形態によれば、遮断回路70の電源検知端74は、電源ライン126上の検知点162に直接的に接続されている。検知点162における電圧は、負荷60が蓄電部32から遮断されているとき、グランド電圧であり、負荷60が蓄電部32と導通しているとき、グランド電圧よりも高い出力電圧Voutである。この構造によれば、遮断回路70の回路構造を簡易にできる。但し、本発明は、これに限られず、電源検知端74の接続方法は、様々に変形可能である。

40

【0060】

例えば、電源検知端74が接続される検知点162は、電源ライン122上に位置してもよい。但し、この接続方法によれば、遮断回路70は、検知点162における電圧が降下中である場合にのみ、入力端72と出力端78との間が導通するような回路構造を有する必要がある。この結果、遮断回路70の回路構造は複雑になる。従って、特に必要性がない限り、この接続方法に比べて本実施の形態の接続方法が好ましい。

【0061】

図7を参照すると、図示した負荷60は、負荷(センサ)62に加えて、負荷(マイクロコンピュータ)66を含んでいる。負荷66は、制御端668を有している。負荷66

50

の制御端 668 は、電源ライン 126 上の検知点 162 A の電圧がグランド電圧よりも高い場合、遮断回路 70 の所定電圧 V_P よりも高い電圧 (High) を出力し、検知点 162 A の電圧がグランド電圧である場合、遮断回路 70 の所定電圧 V_P よりも低い電圧 (Low) を出力する。即ち、負荷 66 は、検知点 162 A の電圧に応じて、High 及び Low のうちのいずれか一方を制御端 668 に出力する。遮断回路 70 の電源検知端 74 は、負荷 66 の制御端 668 に接続されている。遮断回路 70 の入力端 72 は、外部回路 (図示せず) に接続されており、遮断回路 70 の出力端 78 は、負荷 62 の測定端 622 に接続されている。

【0062】

図 7 の遮断回路 70 の電源検知端 74 は、負荷 66 の制御端 668 に接続されている。従って、電源検知端 74 は、負荷 66 を介して電源ライン 126 上の検知点 162 A に間接的に接続されている。この接続構造によっても、負荷 62 が蓄電部 32 から遮断されているとき、負荷 62 の測定端 622 を外部回路 (図示せず) から確実に遮断できる。また、この接続構造によれば、負荷 62 による測定が実際に行われる場合にのみ制御端 668 に High が出力されるように、負荷 66 を設定できる。図 6 を参照すると、この設定によれば、遮断回路 70 の抵抗 R_{73} による電力消費を削減できる。

10

【0063】

遮断回路 70 の回路構造は、様々に変形可能である。例えば、図 8 を参照すると、変形例による遮断回路 70 A は、遮断回路 70 (図 6 参照) の部品に加えて、2 つの抵抗 R_{74} , R_{75} を備えている。遮断回路 70 A は、遮断回路 70 と同様に、電源検知端 74 に印加された電圧が所定電圧 V_P 以下である場合、出力端 78 を入力端 72 から遮断する一方、電源検知端 74 に印加された電圧が所定電圧 V_P よりも大きい場合、出力端 78 を入力端 72 と導通させる。

20

【0064】

但し、遮断回路 70 A は、遮断回路 70 と異なり、外部回路 (図示せず) が入力端 72 に印加した測定電圧 V_{xin} を、抵抗 R_{74} , R_{75} によって分圧して負荷 62 の測定端 622 に印加する。この分圧機構によれば、負荷 62 が測定可能な電圧よりも測定電圧 V_{xin} が高い場合、測定電圧 V_{xout} を負荷 62 が測定可能な電圧まで下げて測定できる。

【0065】

遮断回路 70 A によれば、出力端 78 が入力端 72 と導通しているとき、入力端 72 に流入した電流は、抵抗 R_{74} 及び抵抗 R_{75} を経由して流れ続け消費される。このような電流の消費を抑制するという観点から、遮断回路 70 A の電源検知端 74 は、負荷 66 (図 7 参照) の制御端 668 に接続し、これにより、抵抗 R_{74} 及び抵抗 R_{75} を流れる電流を負荷 66 によって制御することが好ましい。

30

【0066】

図 5 から図 8 までを参照すると、図示した遮断回路 70 及び遮断回路 70 A の夫々は、センサ 62 である負荷 62 に接続される。但し、本発明は、これに限られない。例えば、負荷 62 は、外部回路 (図示せず) から受ける制御信号に応じて動作する電子機器であってもよい。この場合も、遮断回路 70 や遮断回路 70 A を、外部回路と負荷 62 との間に接続すればよい。

40

【0067】

以下、本実施の形態における蓄電回路 30 の構造及び機能について更に詳しく説明する。

【0068】

図 9 を図 1 と併せて参照すると、蓄電回路 30 は、蓄電部 32 として機能するキャパシタ 32 と、スイッチ部 50 として機能するスイッチ回路 50 とを備えている。蓄電回路 30 の制御部 40 は、電圧検知回路 44 と、比較回路 46 と、付加的回路 48 とを含んでいる。

【0069】

50

図 9 を図 10 と併せて参照すると、電源ライン 122 (電源ライン 12) は、第 1 接続点 (接続点) 142、第 2 接続点 (接続点) 144、第 3 接続点 (接続点) 146、及び、第 4 接続点 (接続点) 148 を有している。4 つの接続点 142、144、146、148 は、電源 20 に最も近い接続点 142 からスイッチ回路 50 に最も近い接続点 148 まで、この順に並んでいる。

【0070】

キャパシタ 32 は、接続点 142 において電源ライン 12 に接続されている。詳しくは、キャパシタ 32 の一端は、接続点 142 に接続されており、キャパシタ 32 の他端は、グランドされている。

【0071】

電圧検知回路 44 は、接続点 144 において電源ライン 12 に接続されている。詳しくは、電圧検知回路 44 は、検知入力端 442 と、参照出力端 446 と、検知出力端 448 とを有している。検知入力端 442 は、接続点 144 において電源ライン 12 に接続されており、これにより、検知入力端 442 に供給電圧 V_{in} が印加される。参照出力端 446 は、印加された供給電圧 V_{in} に応じて参照電圧 V_r を出力する。検知出力端 448 は、印加された供給電圧 V_{in} に応じて検知電圧 V_d を出力する。

【0072】

参照出力端 446 は、検知入力端 442 に印加された供給電圧 V_{in} が基準電圧 V_Z よりも低い場合、供給電圧 V_{in} を出力し、供給電圧 V_{in} が基準電圧 V_Z 以上の場合、基準電圧 V_Z を出力する。また、検知出力端 448 は、供給電圧 V_{in} を分圧した電圧を検知電圧 V_d として出力する。即ち、検知電圧 V_d は、供給電圧 V_{in} に応じて変化し、且つ、供給電圧 V_{in} よりも低い。

【0073】

比較回路 46 は、コンパレータ 46C と、抵抗 R_5 、 R_6 からなるヒステリシス回路 46H とを備えている。比較回路 46 (コンパレータ 46C) は、接続点 146 において電源ライン 12 に接続されており、これにより、比較回路 46 (コンパレータ 46C) に供給電圧 V_{in} が印加される。比較回路 46 (コンパレータ 46C) は、ポジティブ入力端 462 と、ネガティブ入力端 464 と、出力端 468 とを有している。ポジティブ入力端 462 は、電圧検知回路 44 の参照出力端 446 に接続されており、参照電圧 V_r に応じた非反転電圧 V_p が印加される。ネガティブ入力端 464 は、電圧検知回路 44 の検知出力端 448 に接続されており、検知電圧 V_d に応じた反転電圧 V_n が印加される。

【0074】

比較回路 46 (コンパレータ 46C) は、非反転電圧 V_p と反転電圧 V_n とを比較し、比較結果に基づいた付加的制御電圧 V_{ca} を出力端 468 から出力する。付加的制御電圧 V_{ca} は、非反転電圧 V_p が反転電圧 V_n よりも高い場合、供給電圧 V_{in} に応じた高電圧であり、非反転電圧 V_p が反転電圧 V_n よりも低い場合、グランド電圧に応じた低電圧である。

【0075】

付加的回路 48 は、電源端 482 と、グランド端 484 と、付加的入力端 486 と、スイッチ制御端 488 と、抵抗 R_4 とを有している。電源端 482 は、接続点 148 において電源ライン 12 に接続されており、これにより、電源端 482 に供給電圧 V_{in} に応じた電圧が印加される。詳しくは、供給電圧 V_{in} を抵抗 R_4 と ($R_5 + R_6 + R_9$) とで分圧した電圧が電源端 482 に印加される。グランド端 484 は、グランドされている。付加的入力端 486 は、比較回路 46 の出力端 468 に接続されており、付加的制御電圧 V_{ca} に応じた付加的印加電圧 V_{xa} が印加される。スイッチ制御端 488 は、電源端 482 と接続点 148 との間に接続されている。付加的回路 48 は、付加的印加電圧 V_{xa} によって動作し、スイッチ制御端 488 から制御電圧 V_c を出力する。

【0076】

付加的回路 48 は、付加的制御電圧 V_{ca} に応じて付加的入力端 486 に印加された付加的印加電圧 V_{xa} によって、電源端 482 とグランド端 484 との間を遮断する非グラ

10

20

30

40

50

ンド状態と、電源端 482 をグランド端 484 と導通させてグランドするグランド状態との間を遷移可能である。付加的回路 48 が非グランド状態にある場合、スイッチ制御端 488 は、供給電圧 V_{in} に応じた高電圧を出力する。一方、付加的回路 48 がグランド状態にある場合、スイッチ制御端 488 はグランドされ、グランド電圧（低電圧）を出力する。即ち、制御電圧 V_c は、付加的回路 48 が非グランド状態にある場合、供給電圧 V_{in} に応じた高電圧であり、付加的回路 48 がグランド状態にある場合、グランド電圧に応じた低電圧である。

【0077】

以上のように構成された付加的回路 48 は、付加的印加電圧 V_{xa} と所定の電圧値（付加的閾値 T_A ）との大小関係によって状態遷移するように設定可能である。本実施の形態において、付加的閾値 T_A は、基準電圧 V_Z よりも低くなるように設定されている。付加的回路 48 は、供給電圧 V_{in} がゼロから上昇して付加的印加電圧 V_{xa} が付加的閾値 T_A に達するまでは、非グランド状態を取る。付加的回路 48 は、供給電圧 V_{in} がゼロから上昇して付加的印加電圧 V_{xa} が最初に付加的閾値 T_A に達した以降は、付加的印加電圧 V_{xa} と付加的閾値 T_A との間の大小関係に応じて状態を遷移させる。より具体的には、付加的回路 48 は、付加的印加電圧 V_{xa} が付加的閾値 T_A よりも高い場合、グランド状態を取り、付加的印加電圧 V_{xa} が付加的閾値 T_A よりも低い場合、非グランド状態を取る。

【0078】

本実施の形態において、電源端 482 は、電圧検知回路 44 の検知出力端 448 とスイッチ回路 50 のスイッチ端 56 との間に接続されている。即ち、電源端 482 は、電源ライン 12 に接続されると共に、検知出力端 448 に接続されており、この構成により、電源端 482 には、検知電圧 V_d に応じた電圧が印加される。本実施の形態によれば、付加的回路 48 が非グランド状態にある場合、スイッチ制御端 488 は、検知電圧 V_d に応じた高電圧（供給電圧 V_{in} よりも低く且つ検知電圧 V_d よりも高い電圧）を出力する。本実施の形態における制御電圧 V_c は、付加的回路 48 が非グランド状態にある場合、検知電圧 V_d に応じた高電圧であり、付加的回路 48 がグランド状態にある場合、グランド電圧に応じた低電圧である。但し、本発明は、これに限られず、電源端 482 は、必要に応じて検知出力端 448 に接続すればよい。

【0079】

スイッチ回路 50 のスイッチ端 56 は、付加的回路 48 のスイッチ制御端 488 に接続されており、制御電圧 V_c に応じた印加電圧 V_x が印加される。スイッチ回路 50 は、制御電圧 V_c に応じてスイッチ端 56 に印加された印加電圧 V_x によって、遮断状態と導通状態との間を遷移可能である。詳しくは、スイッチ回路 50 は、供給電圧 V_{in} がゼロから上昇して、印加電圧 V_x が所定閾値 T_P に達するまでは、遮断状態を取る。スイッチ回路 50 は、供給電圧 V_{in} がゼロから上昇して印加電圧 V_x が最初に所定閾値 T_P に達した以降は、印加電圧 V_x と所定閾値 T_P との間の大小関係に応じて状態を遷移させる。より具体的には、スイッチ回路 50 は、印加電圧 V_x が所定閾値 T_P よりも高い場合、導通状態を取り、印加電圧 V_x が所定閾値 T_P よりも低い場合、遮断状態を取る。

【0080】

図 9 及び図 10 から理解されるように、所定閾値 T_P 、付加的閾値 T_A 、付加的印加電圧 V_{xa} 及び印加電圧 V_x は、蓄電回路 30 の回路構造に応じて調整可能である。本実施の形態によれば、供給電圧 V_{in} がゼロから上昇して付加的印加電圧 V_{xa} が付加的閾値 T_A に達するまで、印加電圧 V_x は、所定閾値 T_P よりも低い。即ち、付加的回路 48 は、印加電圧 V_x が所定閾値 T_P に達する前に非グランド状態からグランド状態に遷移し、これにより、スイッチ回路 50 にグランド電圧に応じた低電圧が印加される。この結果、付加的回路 48 がグランド状態に遷移した後も、スイッチ回路 50 は、遮断状態を維持する。特に、本実施の形態によれば、所定閾値 T_P は、付加的閾値 T_A 以上であり、スイッチ回路 50 の遮断状態を維持し易い。但し本発明は、これに限られず、所定閾値 T_P は、付加的閾値 T_A より小さくてもよい。

10

20

30

40

50

【 0 0 8 1 】

以下、以上のように構成された蓄電回路 3 0 の動作について詳細に説明する。

【 0 0 8 2 】

図 9 及び図 1 1 を参照すると、蓄電回路 3 0 が動作開始した時点（図 1 1 の時間軸の値が 0 であるゼロ時間）において、キャパシタ 3 2 は空である。従って、供給電圧 V_{in} 、付加的制御電圧 V_{ca} （= 付加的印加電圧 V_{xa} ）及び制御電圧 V_c （= 印加電圧 V_x ）の夫々は、0 V である。この結果、付加的回路 4 8 は、非グランド状態にあり、電源端 4 8 2 とグランド端 4 8 4 との間を遮断している。同様に、スイッチ回路 5 0 は遮断状態にあり、キャパシタ 3 2 と負荷 6 0 との間を遮断している。また、蓄電回路 3 0 は、初期状態にある。

10

【 0 0 8 3 】

蓄電回路 3 0 が動作開始すると、キャパシタ 3 2 が徐々に充電され、これにより、供給電圧 V_{in} が徐々に高くなる。蓄電回路 3 0 が動作開始して所定の T_0 時間になるまで、付加的回路 4 8 は、非グランド状態を維持し、スイッチ回路 5 0 は、遮断状態を維持する。一方、制御電圧 V_c がスイッチ回路 5 0 の所定閾値 T_P に達するよりも前の T_0 時間において、付加的制御電圧 V_{ca} が付加的回路 4 8 の付加的閾値 T_A に達する。

【 0 0 8 4 】

付加的制御電圧 V_{ca} が T_0 時間において付加的閾値 T_A に達した後、供給電圧 V_{in} は、上昇し続ける。この結果、付加的制御電圧 V_{ca} は、付加的回路 4 8 の付加的閾値 T_A を超えて上昇し続け、付加的回路 4 8 は、 T_0 時間の直後にグランド状態になる。付加的回路 4 8 がグランド状態になると、制御電圧 V_c は、グランド電圧（0 V）になる。この結果、スイッチ回路 5 0 は遮断状態を維持し、キャパシタ 3 2 は、充電され続ける。

20

【 0 0 8 5 】

供給電圧 V_{in} は、 T_0 時間以降も上昇し続ける。前述したように、基準電圧 V_Z は、付加的閾値 T_A よりも高い。この設定により、供給電圧 V_{in} は、 T_0 時間よりも後の T_1 時間に基準電圧 V_Z に達し、このとき、参照電圧 V_r （非反転電圧 V_p ）は、基準電圧 V_Z になる。

【 0 0 8 6 】

供給電圧 V_{in} は、 T_1 時間以降も上昇し続け、これにより検知電圧 V_d 及び反転電圧 V_n は、上昇し続ける。一方、非反転電圧 V_p は、基準電圧 V_Z に維持される。この結果、反転電圧 V_n は、所定の T_2 時間において、非反転電圧 V_p と等しくなり、その後、非反転電圧 V_p を超える。 T_2 時間において、供給電圧 V_{in} は、開始電圧 V_H に達する。 T_0 時間から T_2 時間の間、キャパシタ 3 2 に電力が蓄積され続ける。

30

【 0 0 8 7 】

T_2 時間以降、非反転電圧 V_p は、反転電圧 V_n よりも低くなり、これにより、比較回路 4 6 の付加的制御電圧 V_{ca} は、グランド電圧（0 V）になる。この結果、付加的回路 4 8 は、非グランド状態になり、スイッチ回路 5 0 は導通状態になる。導通状態において、電源 2 0 が生成した電力は、キャパシタ 3 2 に蓄積された電力と共に負荷 6 0 に供給される。

【 0 0 8 8 】

以上に説明したように、本実施の形態の蓄電回路 3 0 は、供給電圧 V_{in} が負荷 6 0 の動作開始電圧 V_S よりも高い開始電圧 V_H に達するまで電力を蓄積し続け、供給電圧 V_{in} が開始電圧 V_H に達すると、負荷 6 0 に電力を供給する。即ち、本実施の形態の蓄電回路 3 0 は、負荷 6 0 に安定的に電力を供給できる。

40

【 0 0 8 9 】

本実施の形態の蓄電回路 3 0 は、例えば、図 1 0 に示したように構成できる。

【 0 0 9 0 】

図 1 0 を参照すると、電圧検知回路 4 4 は、3 つの抵抗 R_7 、 R_8 、 R_9 と、1 つの定電圧素子（ツェナーダイオード） Z_1 とを備えている。この電圧検知回路 4 4 によれば、基準電圧 V_Z は、ツェナーダイオード Z_1 のツェナー電圧である。

50

【0091】

比較回路46のコンパレータ46Cは、3つのスイッチング素子（第1スイッチング素子46F、第2スイッチング素子46S及び第3スイッチング素子46T）と、3つの抵抗R1、R2、R3とを備えている。第1スイッチング素子46F及び第2スイッチング素子46Sの夫々は、P型MOSFETからなり、第3スイッチング素子46Tは、N型MOSFETからなる。スイッチング素子の夫々は、ゲートに印加される電圧に応じて、ソースとドレインとの間が導通したON状態と、ソースとドレインとの間が遮断されたOFF状態との間を遷移可能である。

【0092】

蓄電回路30が定常状態にあるとき、反転電圧 V_n が非反転電圧 V_p よりも低い場合、第1スイッチング素子46Fは、ON状態になり、第2スイッチング素子46Sは、OFF状態になる。この結果、第3スイッチング素子46Tのゲートにグランド電圧が印加され、第3スイッチング素子46Tは、OFF状態になる。即ち、第3スイッチング素子46Tのドレイン（出力端468）がグランドから遮断され、出力端468は、高電圧（供給電圧 V_{in} ）を出力する。

10

【0093】

一方、蓄電回路30が定常状態にあるとき、反転電圧 V_n が非反転電圧 V_p を超えると、第1スイッチング素子46Fは、OFF状態になり、第2スイッチング素子46Sは、ON状態になる。この結果、第3スイッチング素子46Tのゲートに、供給電圧 V_{in} を抵抗R2と抵抗R1とによって分圧した電圧が印加され、第3スイッチング素子46Tは、ON状態になる。即ち、第3スイッチング素子46Tのドレイン（出力端468）がグランドと導通し、出力端468は、低電圧（グランド電圧）を出力する。

20

【0094】

付加的回路48は、抵抗R4に加えて、N型MOSFETからなる付加的スイッチング素子48Aを備えている。付加的スイッチング素子48Aにおいて、ゲートは、付加的入力端486として機能し、ソースは、グランド端484として機能し、ドレインは、電源端482として機能する。付加的スイッチング素子48Aは、N型MOSFETからなり、ゲートに印加される電圧に応じて、ソースとドレインとの間が導通したON状態と、ソースとドレインとの間が遮断されたOFF状態との間を遷移可能である。以上のように構成された付加的回路48は、供給電圧 V_{in} がゼロから上昇して付加的印加電圧 V_{xa} が付加的閾値 T_A に達するまでは、非グランド状態を取る。本実施の形態において、付加的閾値 T_A は、付加的スイッチング素子48Aのゲート閾値である。本実施の形態における定電圧素子Z1の基準電圧 V_Z は、付加的閾値 T_A に比べて十分に高い。

30

【0095】

スイッチ回路50は、2つのスイッチング素子（主スイッチング素子50M及び副スイッチング素子50S）と、3つの抵抗R11、R12、R13とを備えている。主スイッチング素子50Mは、P型MOSFETからなり、副スイッチング素子50Sは、N型MOSFETからなる。スイッチング素子の夫々は、ゲートに印加される電圧に応じて、ソースとドレインとの間が導通したON状態と、ソースとドレインとの間が遮断されたOFF状態との間を遷移可能である。

40

【0096】

主スイッチング素子50Mにおいて、ソースは、電源ライン12の電源20側（電源ライン122）に接続されており、ドレインは、電源ライン12の負荷60側（電源ライン126）に接続されている。副スイッチング素子50Sのゲートは、抵抗R11を介して付加的回路48のスイッチ制御端488に接続されており、スイッチ端56として機能する。副スイッチング素子50Sにおいて、ソースは、グランドされており、ドレインは、2つの抵抗R12、R13を介して主スイッチング素子50Mのソースに接続されている。主スイッチング素子50Mのゲートは、2つの抵抗R12、R13の間に接続されている。

【0097】

50

以上のように構成されたスイッチ回路50は、供給電圧 V_{in} がゼロから上昇して、印加電圧 V_x が所定閾値 T_P に達するまでは、遮断状態を取る。本実施の形態において、所定閾値 T_P は、副スイッチング素子50Sのゲート閾値である。本実施の形態における定電圧素子Z1の基準電圧 V_Z は、所定閾値 T_P に比べて十分に高い。

【実施例】

【0098】

シミュレータにおいて、実施例の回路として図10の蓄電回路30を構築して動作を検証した。実施例の回路における各要素の容量値、抵抗値等は表1の通りだった。

【0099】

【表1】

#	要素の名称	符号	容量値、抵抗値等	
1	キャパシタ(32)	32	10mF	
2	電圧検知回路(44)	定電圧素子(ツェナーダイオード)	Z1	<1.8V
3		第7抵抗	R7	100k Ω
4		第8抵抗	R8	100k Ω
5		第9抵抗	R9	100k Ω
6	比較回路(46)	第1スイッチング素子 (PチャンネルのMOSFET)	46F	$V_{GS(th)} < 1.0V$
7		第2スイッチング素子 (PチャンネルのMOSFET)	46S	$V_{GS(th)} < 1.0V$
8		第3スイッチング素子 (NチャンネルのMOSFET)	46S	$V_{GS(th)} < 0.8V$
9		第1抵抗	R1	100k Ω
10		第2抵抗	R2	100k Ω
11		第3抵抗	R3	100k Ω
12		第5抵抗	R5	100k Ω
13		第6抵抗	R6	100k Ω
14	付加的回路(48)	付加的スイッチング素子 (NチャンネルのMOSFET)	48A	$V_{GS(th)} < 0.8V$
15		第4抵抗	R4	100k Ω
16	スイッチ回路(50)	主スイッチング素子 (PチャンネルのMOSFET)	50M	$V_{GS(th)} < 1.0V$
17		副スイッチング素子 (NチャンネルのMOSFET)	50S	$V_{GS(th)} < 0.8V$
18		第11抵抗	R11	10k Ω
19		第12抵抗	R12	1k Ω
20		第13抵抗	R13	10k Ω

【0100】

表1に記載した抵抗値に基づき、開始電圧 V_H 、停止電圧 V_L 、及び、蓄電回路30の合成抵抗 R を計算した。この計算において、スイッチング素子による影響は考慮しなかった。計算の結果、開始電圧 V_H は、4.5Vであり、停止電圧 V_L は、1.3Vだった。スイッチング素子の夫々のゲート閾値 $V_{GS(th)}$ は、計算による停止電圧 V_L よりも

10

20

30

40

50

低かった。また、合成抵抗 R は、供給電圧 V_i が開始電圧 V_H から停止電圧 V_L まで下降するまでの間は、 33 k であり、供給電圧 V_i が停止電圧 V_L から開始電圧 V_H まで上昇するまでの間は、 33 k だった。

【0101】

実施例の回路を電源 20 及び負荷 60 の間に接続して、実施例の回路の動作を検証した。動作検証において、電源 20 として、直列に接続した 8 つの光電池を使用し、負荷 60 として、 10 の抵抗器を使用した。光電池の夫々において、受光面積は 57.8 cm^2 であり、直射日光による開放電圧 V_{oc} は 1 V であり、直射日光による短絡電流 I_{sc} は 500 mA だった。光電池の垂直上方から太陽光相当のスペクトルを持つ光を 10 mW/cm^2 の強度で与え、これにより、電源 20 から約 50 mA の電流を実施例の回路に供給した。ツェナーダイオード Z_1 のツェナー電圧 V_Z (公称値: 1.8 V) は、電源 20 から供給される電流値によって異なり、上述の条件では、 0.9 V だった。以上の条件において、キャパシタ 32 が空の状態 (即ち、キャパシタ 32 の電圧が 0 V の状態) を開始点 (0 秒時点) として、供給電圧 V_{in} 、参照電圧 V_r (非反転電圧 V_p)、検知電圧 V_d 、反転電圧 V_n 、制御電圧 V_c 、及び、出力電圧 V_{out} の夫々の変動を、シミュレータにより測定した。

10

【0102】

図 12 に測定結果を示す。図 12 から理解されるように、実施例の回路は、負荷 60 に安定的に電力を供給できる。

20

【産業上の利用可能性】

【0103】

電源、蓄電回路及び様々な負荷を備えた蓄電型システムにおいて、負荷を動作させるための電源としてエネルギーハーベスティングを応用することで、電池が不要になり、これにより、蓄電型システムの軽量化、高耐環境化、メンテナンスフリー化等の様々な効果が期待できる。蓄電型システムの応用例として、負荷としてセンサを備えたセンサシステムが考えられる。様々なセンサシステム、特に無線センサシステムは、近年発展が著しい IoT 分野及び M2M 分野において、産業機器 (電子機器) の状態を把握するために欠かせないものとなっている。

【0104】

エネルギーハーベスティングを応用したセンサシステムによって産業機器の状態を把握する場合、産業機器から出力される何らかの信号線をセンサシステムに接続する必要がある。一方、このようなセンサシステムにおける蓄電回路は、エネルギーハーベスティングによって得られる微小な電力でセンサシステムを間欠的に動作させる。蓄電回路がセンサに電力を供給していないときに信号線を通じてセンサに電流が流れると様々な問題が生じうる。例えば、高価な産業機器が故障するおそれがある。このような問題は、エネルギーハーベスティングの実用化が進まない原因の 1 つになっていた。

30

【0105】

一方、本発明によれば、センサの信号線を通じて電流が流れ込むことが無い。従って、エネルギーハーベスティングを応用したセンサシステムは、本来の効果を発揮できる。加えて、センサを高価な産業機器に安心して接続できる。本発明によれば、IoT 分野及び M2M 分野でのエネルギーハーベスティングの応用が促進されると考えられる。

40

【符号の説明】

【0106】

- 10 蓄電型システム
- 12 電源ライン
- 122 入力側電源ライン (電源ライン)
- 126 出力側電源ライン (電源ライン)
- 142 第 1 接続点 (接続点)
- 144 第 2 接続点 (接続点)
- 146 第 3 接続点 (接続点)

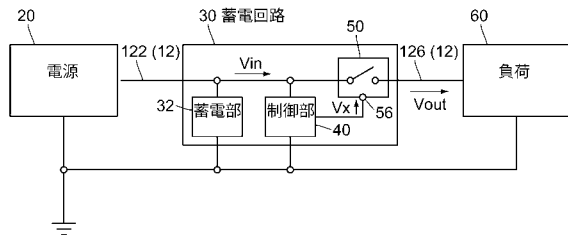
50

1 4 8	第 4 接続点 (接続点)	
1 6 2 , 1 6 2 A	検知点	
2 0	電源	
3 0	蓄電回路	
3 2	キャパシタ (蓄電部)	
4 0	制御部	
4 4	電圧検知回路	
4 4 2	検知入力端	
4 4 6	参照出力端	
4 4 8	検知出力端	10
4 6	比較回路	
4 6 C	コンパレータ	
4 6 H	ヒステリシス回路	
4 6 F	第 1 スイッチング素子	
4 6 S	第 2 スイッチング素子	
4 6 T	第 3 スイッチング素子	
4 6 2	ポジティブ入力端	
4 6 4	ネガティブ入力端	
4 6 8	出力端	
4 8	付加的回路	20
4 8 A	付加的スイッチング素子	
4 8 2	電源端	
4 8 4	グランド端	
4 8 6	付加の入力端	
4 8 8	スイッチ制御端	
5 0	スイッチ回路 (スイッチ部)	
5 0 M	主スイッチング素子	
5 0 S	副スイッチング素子	
5 6	スイッチ端	
6 0	負荷	30
6 2	負荷 (センサ)	
6 2 2	測定端	
6 4	負荷 (D C - D C コンバータ)	
6 6	負荷 (マイクロコンピュータ)	
6 6 8	制御端	
7 0 , 7 0 A	遮断回路	
7 0 2	第 1 素子	
7 0 4	第 2 素子	
7 2	入力端	
7 4	電源検知端	40
7 8	出力端	
R 7 , R 8 , R 9	抵抗 (電圧検知回路の抵抗)	
R 1 , R 2 , R 3	抵抗 (コンパレータの抵抗)	
R 5 , R 6	抵抗 (ヒステリシス回路の抵抗)	
R 4	抵抗 (付加的回路の抵抗)	
R 1 1 , R 1 2 , R 1 3	抵抗 (スイッチ回路の抵抗)	
R 6 1 , R 6 2	抵抗 (センサの抵抗)	
R 6 4	抵抗 (D C / D C コンバータの抵抗)	
R 7 1 , R 7 2 , R 7 3	抵抗 (遮断回路の抵抗)	
R 7 4 , R 7 5	抵抗 (変形例の遮断回路の抵抗)	50

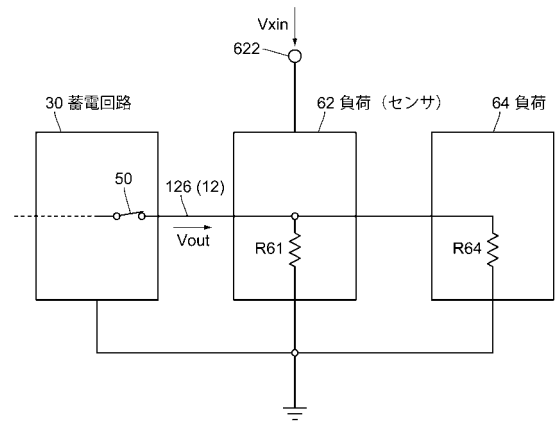
Z 1	定電圧素子 (ツェナーダイオード)
V i n	供給電圧
V o u t	出力電圧
V Z	基準電圧
V r	参照電圧
V d	検知電圧
V p	非反転電圧
V n	反転電圧
V c a	付加的制御電圧
V x a	付加的印加電圧
V c	制御電圧
V x	印加電圧
V S	動作開始電圧
V H	開始電圧
V L	停止電圧
V x i n	測定電圧
V x o u t	測定電圧
V x d	検出電圧
V P	所定電圧

【 図 1 】

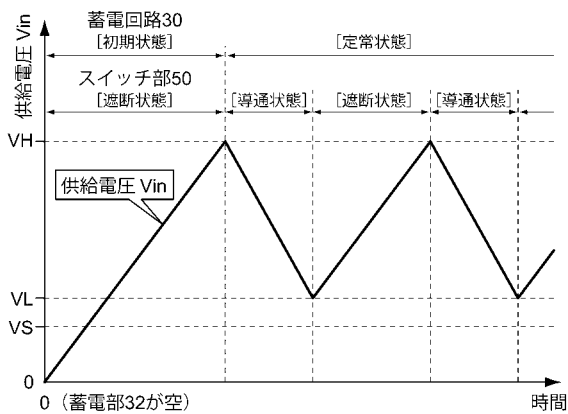
10



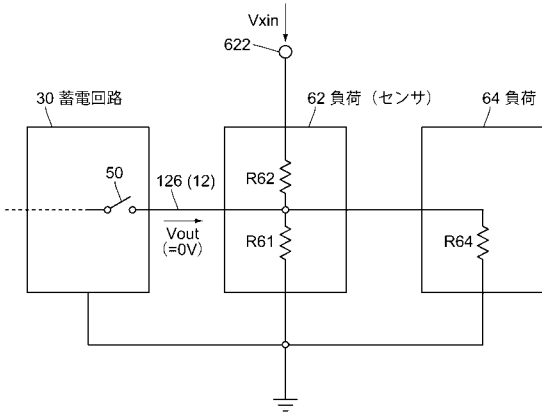
【 図 3 】



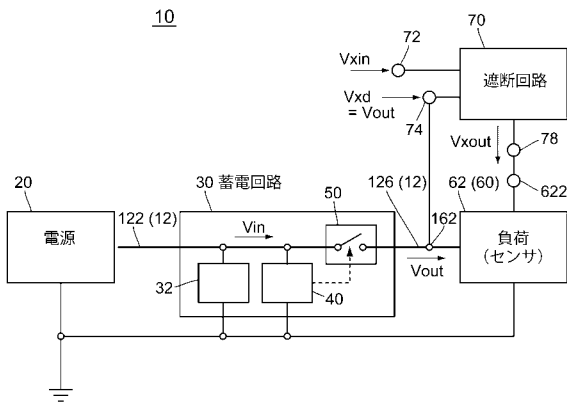
【 図 2 】



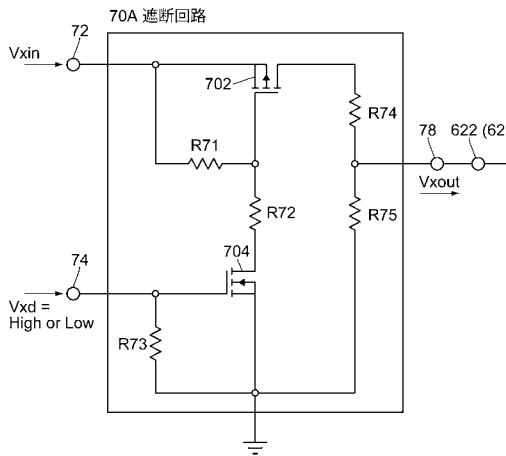
【 図 4 】



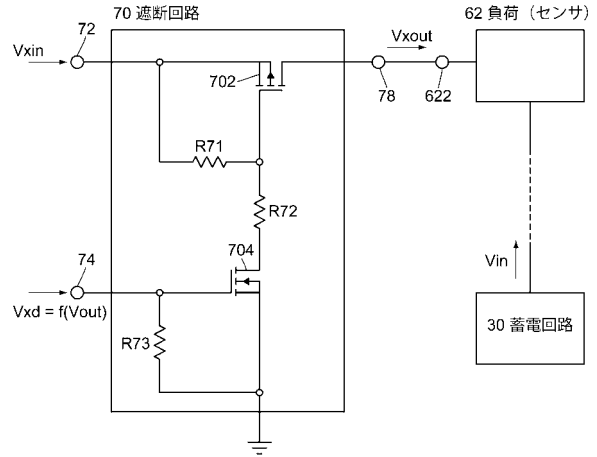
【 図 5 】



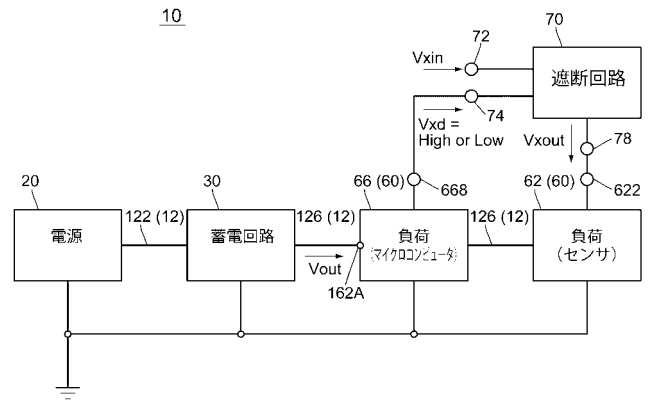
【 図 8 】



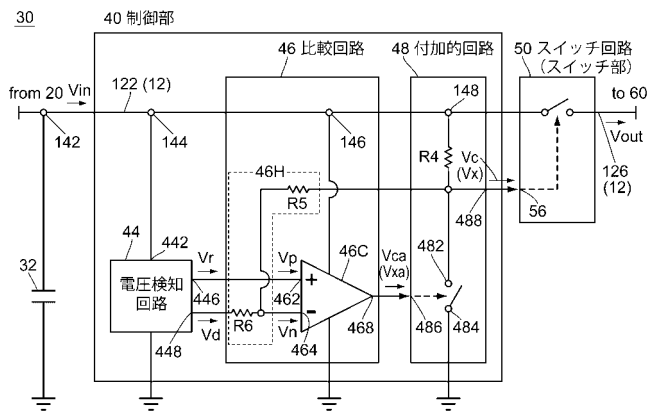
【 図 6 】



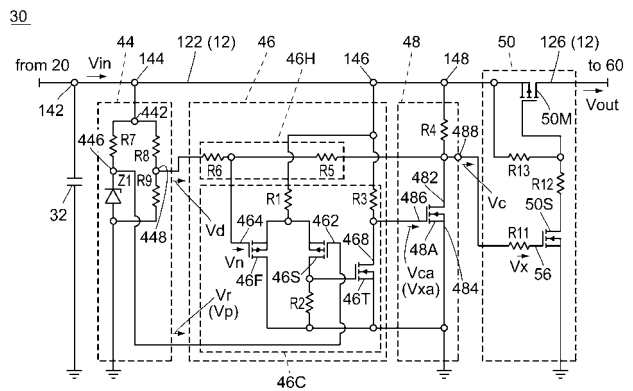
【 図 7 】



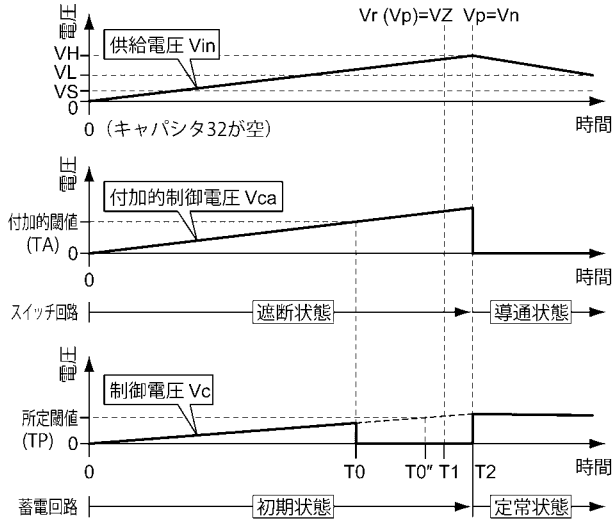
【 図 9 】



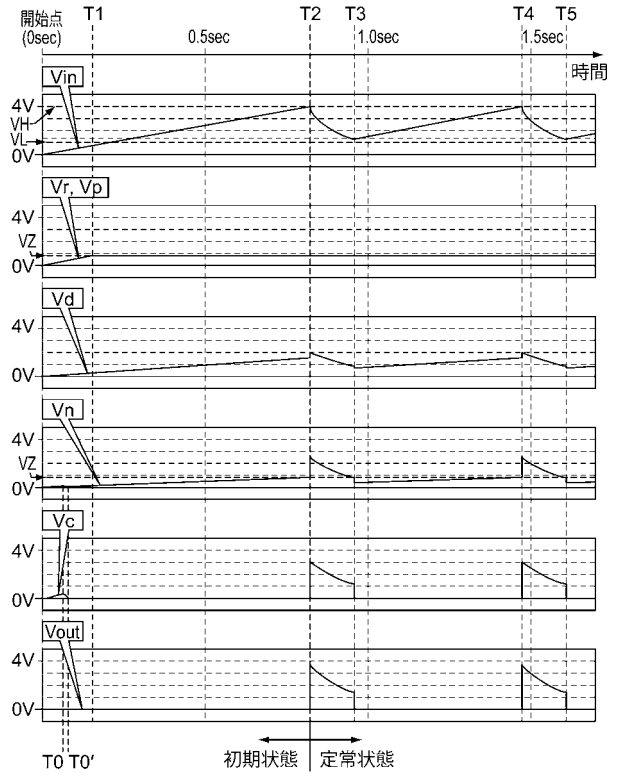
【 図 10 】



【 図 1 1 】

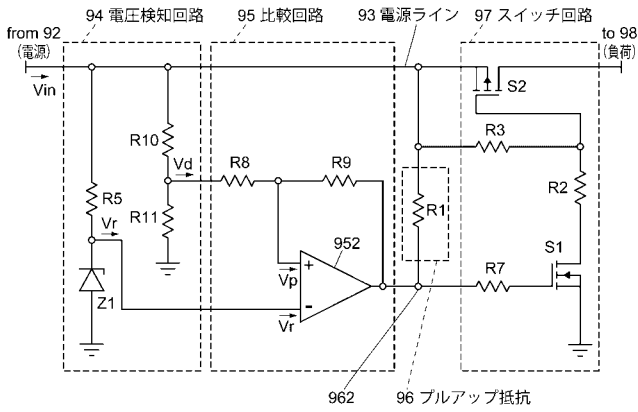


【 図 1 2 】



【 図 1 3 】

90



フロントページの続き

Fターム(参考) 5J055 AX23 BX16 DX14 DX22 EY01 EY10 EY12 EY13 EY21 EZ10
FX05 FX32 GX01 GX02