

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94131647

※申請日期：94年09月14日

※IPC分類：H01L 21/56, 23/52

一、發明名稱：

(中) 半導體裝置及其製造方法
(英)

二、申請人：(共 1 人)

1. 姓名：(中) 東芝股份有限公司
(英) KABUSHIKI KAISHA TOSHIBA
代表人：(中) 1. 西田厚聰
(英) 1. NISHIDA, ATSUTOSHI
地址：(中) 日本國東京都港區芝浦一丁目一番一號
(英) 1-1, Shibaura 1-chome, Minato-ku, Tokyo 105-8001, Japan
國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓名：(中) 關口正博
(英) SEKIGUCHI, MASAHIRO
國籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2004/09/30 ; 2004-286368 有主張優先權

I266375

(此處由本局於收
文時黏貼條碼)

公告本 758788

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94131647

※申請日期：94年09月14日

※IPC分類：H01L 21/56, 23/52

一、發明名稱：

(中) 半導體裝置及其製造方法

(英)

二、申請人：(共 1 人)

1. 姓名：(中) 東芝股份有限公司

(英) KABUSHIKI KAISHA TOSHIBA

代表人：(中) 1. 西田厚聰

(英) 1. NISHIDA, ATSUTOSHI

地址：(中) 日本國東京都港區芝浦一丁目一番一號

(英) 1-1, Shibaura 1-chome, Minato-ku, Tokyo 105-8001, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓名：(中) 關口正博

(英) SEKIGUCHI, MASAHIRO

國籍：(中) 日本

(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2004/09/30 ; 2004-286368 有主張優先權

(1)

九、發明說明

【發明所屬之技術領域】

本發明係關於一種使用被當作配線基板而使用的配線用樹脂薄膜，而可總括加工半導體晶圓的半導體裝置及其製造方法。

【先前技術】

由載置於習知之配線基板的半導體元件所成的半導體裝置之製造方法中，一般係從經切割的矽等之半導體晶圓中按每 1 元件拾起 (pick up) 半導體元件，且載置於形成有配線圖案的薄膜基板或印刷配線基板等配線基板。例如，進行覆晶 (flip chip) 連接的半導體裝置 (FC-BGA) 係在形成有配線圖案的基材上，將形成有柱形凸塊 (stud bump) 的半導體元件按每 1 元件進行覆晶連接。在上述習知的半導體封裝體之製造方法中，由於係按每 1 元件處理半導體元件，因此生產性較低，且在其處理上亦會產生問題。

此外，習知的晶圓級 (wafer level) 的半導體封裝體之製造方法中，雖列舉有晶圓級的 CSP，但此時的封裝體的外形尺寸係取決於半導體元件的外形尺寸，因此，在每次因配線製程改變等而使半導體元件的外形尺寸改變時，會有對封裝體尺寸造成影響的問題產生。

再者，載置習知之半導體元件的配線基板中已知有層積 (build up) 基板。層積基板係在使環氧樹脂等樹脂含

(2)

浸在玻璃纖維不織布而成的絕緣基板的表背兩面，施加有至少 1 層的層積層 (build up layer) 。在層積層係配設有適當配線圖案與連接配線，且將載置於層積基板的半導體元件與安裝於層積基板的外部連接端子作電性連接。層積層係使用例如簡稱為 ABF 的配線用樹脂薄膜。當將該習知的配線基板用在半導體裝置時，對於半導體裝置變厚而有必要追求薄型化的半導體裝置而言，係為具有應解決之問題的構造。

在專利文獻 1 中，係將支持構件黏接在形成有元件的基板背面，在拉伸按每一元件將基板切斷後的支持基板，且在元件間設置間隙的狀態下，總括進行樹脂封裝。沿著前述切斷痕跡，再次進行切斷，而按每一元件分離。

[專利文獻 1] 日本專利特開 2000-21906 號公報

【發明內容】

(發明所欲解決之課題)

本發明係鑑於上述情形而研創者，係提供一種可總括加工矽等之半導體晶圓，此外，可以配線用樹脂薄膜夾持半導體晶圓，藉此作為基材加以處理，因此，可提升生產性的半導體裝置及其製造方法。

(用以解決課題之手段)

本發明之半導體裝置之一態樣的特徵係具備：半導體元件；第 1 及第 2 配線用樹脂薄膜，夾持前述半導體元

(3)

件；配線圖案，分別形成於夾持前述半導體元件之第 1 及第 2 配線用樹脂薄膜所露出的表面；以及外部連接端子，形成於前述第 2 配線用樹脂薄膜的配線圖案所露出的表面，形成於前述第 1 配線用樹脂薄膜的配線圖案係與前述半導體元件作電性連接，形成於前述第 2 配線用樹脂薄膜的配線圖案係與形成於前述第 1 配線用樹脂薄膜的配線圖案作電性連接。

本發明之半導體裝置之製造方法之一態樣的特徵係具備：將經切割分離成複數個半導體元件的半導體晶圓以垂直於切割方向的方向載置於可伸縮的黏接片上的製程；對前述黏接片施加張力而在前述半導體元件間形成間隙的製程；由上面將第 1 配線用樹脂薄膜貼在前述黏接片上的半導體晶圓，且使其硬化的製程；將前述黏接片從前述半導體晶圓予以去除，在已去除該黏接片的面貼上第 2 配線用樹脂薄膜，使其硬化的製程；在前述第 1 及第 2 配線用樹脂薄膜所露出的表面貼上導電箔，將其進行蝕刻處理，在各別的表面形成配線圖案的製程；藉由嵌入形成於前述第 1 配線用樹脂薄膜之貫通孔內的連接配線，將形成在前述第 1 配線用樹脂薄膜表面的配線圖案與前述半導體元件作電性連接的製程；藉由嵌入形成於前述第 1 及第 2 配線用樹脂薄膜之貫通孔內的連接配線，將形成於前述第 2 配線用樹脂薄膜表面的配線圖案與形成於前述第 1 配線用樹脂薄膜表面的配線圖案作電性連接之製程；以及將外部連接端子連接於前述第 2 配線用樹脂薄膜之配線圖案表面的製

(4)

程。

(發明之效果)

本發明係以配線用樹脂薄膜夾持半導體元件，藉此獲得新構造的封裝體，且可達成半導體裝置的薄型化。此外，可總括加工半導體晶圓，此外，可以配線用樹脂薄膜夾持，藉此作為基材加以處理，其結果可使生產性提升。再者，當以配線用樹脂薄膜夾持半導體晶圓時，可在元件間設置間隙（clearance），其結果使得封裝體的外形形狀並不取決於半導體元件的外形。

【實施方式】

本發明係於半導體封裝體的製造方法中，以總括加工矽晶圓為特徵，且特徵為：由上下以配線用樹脂薄膜夾持矽晶圓，藉此形成半導體元件嵌入基材。此外，本發明的特徵為：以配線用樹脂薄膜夾持半導體晶圓時，對載置半導體晶圓的黏接片施加張力，藉此在元件間設置間隙，以確保形成用以獲得導通之貫通孔等的區域。以配線用樹脂薄膜夾持矽等之半導體晶圓，藉此可在與一般的薄膜基材相同的狀態下進行處理，此外，由於形成相對於矽等為上下對稱構造，因此，由熱膨脹等的觀點來看，形成有利的構造。再者，由於總括處理半導體晶圓，因此，可提升生產性。

以下參照實施例，說明發明之實施形態。

(5)

第 1 實施例

首先，參照第 1 圖至第 5 圖，說明第 1 實施例。

第 1 圖係載置經切割之半導體晶圓的黏接片的斜視圖及延伸該黏接片之狀態的斜視圖，第 2 圖至第 4 圖係製造該實施例之半導體裝置的製程剖視圖，第 5 圖係藉由該製程形成的半導體裝置的剖視圖。如第 5 圖所示，例如，由矽半導體而成且厚度例如為 $60\ \mu\text{m}$ 左右的晶片狀半導體元件 1 係被第 1 及第 2 配線用樹脂薄膜 3、3a 所夾持且包覆。配線用樹脂薄膜係為用在層積層的材料，該層積層係形成有設在層積配線基板之核心基板表面之配線圖案，環氧系熱硬化性樹脂薄膜為其一例。在第 1 及第 2 配線用樹脂薄膜表面設有分別包含陸地 (land) 等的配線圖案 4、4a。

設在第 1 配線用樹脂薄膜 3 表面的配線圖案 4 係形成於半導體元件 1 表面，係和與半導體元件 1 之內部電路 (未圖示) 電性連接的連接電極 (未圖示)，藉由由嵌入形成於第 1 配線用樹脂薄膜之貫通孔的鍍膜層等而成的連接配線 6 而電性連接。設在第 1 及第 2 配線用樹脂薄膜 3、3a 的配線圖案 4、4a 係經由由嵌入透過該等配線用樹脂薄膜而形成之貫通孔的鍍膜層等而成的連接配線 6 而作電性連接。在第 2 配線用樹脂薄膜 3a 之配線圖案 4a 的連接電極部分，係形成有錫球等外部連接端子 8。外部連接端子 8 係透過配線圖案 4、4a 而電性連接於半導體元件

(6)

1 的內部電路。除了外部連接端子 8 之外，以覆蓋配線圖案 4、4a 的方式，在第 1 及第 2 配線用樹脂薄膜 3、3a 表面形成有阻劑等絕緣膜 7、7a。

該實施例的半導體裝置，如上所述，係以配線用樹脂薄膜夾持半導體元件，藉此獲得新構造的封裝體，而可達成半導體裝置更進一步的薄型化。

接著說明本實施例之製程。

第 1 圖 (a) 係將已完成元件形成製程的例如直徑為 6 至 8 英寸左右的矽晶圓 (半導體晶圓) 黏在合成樹脂等黏接片 1 上，沿著切割線進行切割，而形成分割成個個半導體元件 (晶片) 的狀態。黏接片 1 係使半導體晶圓可朝垂直於半導體元件之切割方向的方向伸縮。接著，如第 1 圖 (b) 所示，對黏接片 1 以箭頭方向二次元施加張力，而在半導體元件間形成間隙。此時的間隙係以確保當藉由配線用樹脂薄膜夾持半導體晶圓時，使上下面藉由貫通孔取得導通程度的空間 (space) 的方式設置。此外，可藉由適當控制張力，來調整間隙寬度。

接著，參照第 2 圖，說明將配線用樹脂薄膜黏在施加張力的黏接片上的製程。第 2 圖係沿著第 1 圖 (b) 的 A-A' 線的部分的剖視圖，在半導體元件間設有間隙 (第 2 圖 (a))。將 20 至 30 μm 厚左右的第 1 配線用樹脂薄膜 3 貼在黏接片 2 之貼有半導體元件 1 的面。在該狀態下，半導體元件 1 表面係由第 1 配線用樹脂薄膜 3 所覆蓋。此外，配線用樹脂薄膜係經加熱而硬化 (第 2 圖 (b))。因

(7)

此，半導體元件 1 係支撐於第 1 配線用樹脂薄膜 3。在該狀態下，將黏接片 2 從半導體晶圓剝離（第 2 圖(c)）。之後，將第 2 配線用樹脂薄膜 3a 貼在剝離黏接片 2 而露出半導體元件 1 的第 1 配線用樹脂薄膜 3，之後，加熱而使第 2 配線用樹脂薄膜 3a 硬化（第 2 圖(d)）。第 2 配線用樹脂薄膜 3a 既可為與第 1 配線用樹脂薄膜 3 相同材質的材料，亦可為不同材質的材料。

接著，參照第 3 圖及第 4 圖，說明電路形成在配線用樹脂薄膜的製程。第 3 圖及第 4 圖係說明進行電路形成，到安裝外部連接端子為止之製程的剖視圖。首先，以導電箔而言，例如將銅箔貼在第 1 及第 2 配線用樹脂薄膜露出的表面，藉由將其進行蝕刻等而圖案化，且在第 1 配線用樹脂薄膜 3 的表面上形成配線圖案 4，在第 2 配線用樹脂薄膜 3a 的表面上形成配線圖案 4a（第 3 圖(a)）。之後，藉由雷射將形成在配線圖案 4、第 1 配線用樹脂薄膜 3 及半導體元件 1 的表面且與半導體元件的內部電路電性連接的由鋁等構成的連接電極（鐳墊（pad））（未圖示）形成開口，且在第 1 配線用樹脂薄膜 3 形成貫通孔而使鐳墊露出。接著，在該貫通孔內施加鍍膜處理，而形成將配線圖案 4 與半導體元件的鐳墊作電性連接的連接配線 5（第 3 圖(b)）。接著，為了使配線圖案 4、4a 導通，藉由例如鑽孔（drill）等，貫穿第 1 及第 2 配線用樹脂薄膜 3、3a，而形成貫通孔。之後，在該貫通孔內施加鍍膜處理，而形成將配線圖案 4、4a 作電氣連接的連接配線 6（第 3

(8)

圖(c))。

接著，除了外部連接端子形成區域之外，以覆蓋配線圖案 4、4a 的方式在第 1 及第配線用樹脂薄膜 3、3a 表面形成阻劑等絕緣膜 7、7a (第 3 圖(d))。接著，將鉍錫球等外部連接端子 8 連接在設在第 2 配線用樹脂薄膜 3a 上的配線圖案 4a 的外部連接端子形成區域。藉此方式，形成晶圓形狀的封裝體 (第 4 圖)。於第 4 圖中，已完成的 1 個半導體裝置係顯示於由虛線包圍之區域的部分。將該晶圓形狀的封裝體按每一半導體元件進行封裝體切割，而分割成複數個半導體裝置。第 5 圖係顯示分割後之半導體裝置的剖視圖。

以上根據該實施例之方法，可總括加工矽等之半導體晶圓，此外，可以配線用樹脂薄膜夾持半導體晶圓，藉此作為基材加以處理，而有助於提升生產性。此外，當以配線用樹脂薄膜夾持半導體晶圓時，藉由在元件間設置間隙，使得封裝體的外形形狀並不取決於半導體元件的外形。

第 2 實施例

接著，參照第 6 圖，說明第 2 實施例。

在本實施例之半導體裝置中，在將複數個收納半導體元件的封裝體進行層積的構造上具有特徵。第 6 圖係在本實施例中進行說明之半導體裝置的剖視圖。在本實施例中，雖就安裝有 2 個半導體元件之封裝體進行層積後的半

(9)

導體裝置進行說明，惟封裝體的層積數亦可為 3 層以上。在本實施例中，在封裝體 A 之上層積有封裝體 B。

如第 6 圖所示，封裝體 A 係具有例如由矽半導體而成且厚度例如為 $60\ \mu\text{m}$ 左右之晶片狀半導體元件 1，該半導體元件 1 係被第 1 及第 2 配線用樹脂薄膜 3、3a 所夾持且包覆。配線用樹脂薄膜係為用在層積層的材料，該層積層係形成有設在層積配線基板之核心基板表面之配線圖案，環氧系熱硬化性樹脂薄膜為其一例。在第 1 及第 2 配線用樹脂薄膜表面設有分別包含陸地 (land) 等的配線圖案 4、4a。

設在第 1 配線用樹脂薄膜 3 表面的配線圖案 4 係形成於半導體元件 1 表面，係和與半導體元件 1 之內部電路 (未圖示) 電性連接的連接電極 (未圖示)，藉由由嵌入形成於第 1 配線用樹脂薄膜之貫通孔的鍍膜層等而成的連接配線 6 而電性連接。設在第 1 及第 2 配線用樹脂薄膜 3、3a 的配線圖案 4、4a 係經由由嵌入透過該等配線用樹脂薄膜而形成之貫通孔的鍍膜層等而成的連接配線 6 而作電性連接。在第 2 配線用樹脂薄膜 3a 之配線圖案 4a 的連接電極部分，係形成有鉚錫球等外部連接端子 8。外部連接端子 8 係透過配線圖案 4、4a 而電性連接於半導體元件 1 的內部電路。除了外部連接端子 8 之外，以覆蓋配線圖案 4、4a 的方式，在第 1 及第 2 配線用樹脂薄膜 3、3a 表面形成有阻劑等絕緣膜 7、7a。

此外，層積在封裝體 A 的封裝體 B 既可為與封裝體 A

(10)

相同的構造／材料，亦可為不同的構造／材料。然而，由於所用的半導體元件 1' 具有藉由第 1 及第 2 配線用樹脂薄膜 3'、3'a 夾持的構造，因此兩者為一致。封裝體 B 係在由第 2 配線用樹脂薄膜 3'a 的絕緣膜 7'a 覆蓋的配線圖案 4'a 形成有銲錫球等外部連接端子 8 a，且在第 1 配線用樹脂薄膜 3 的配線圖案 4' 形成有未被絕緣膜 7' 覆蓋的陸地區域 9。

在該實施例中，可視需要而更進一步層積。此時，第 3 層的內部連接端子係連接於第 2 層之配線圖案 4' 的陸地區域 9。

本實施例之半導體裝置，如上所述，係以配線用樹脂薄膜夾持半導體元件，藉此獲得新構造的封裝體，因此可達成半導體裝置更進一步的薄型化，藉由層積為多層，而可達成高密度化。

第 3 實施例

接著，參照第 7 圖，說明第 3 實施例。

在本實施例中，係在以複數個配線用樹脂薄膜與複數個配線用樹脂薄膜夾持半導體元件的構造上具有特徵。第 7 圖係在本實施例中進行說明之半導體裝置的剖視圖。使用該配線用樹脂薄膜的封裝體係如習知之層積配線基板般可層積為多層。

如第 7 圖所示，半導體裝置係具有例如由矽半導體而成且厚度例如為 $60\ \mu\text{m}$ 左右之晶片狀半導體元件 1，該半

(11)

導體元件 1 係被第 1 及第 2 配線用樹脂薄膜 3、3a 所夾持且包覆。配線用樹脂薄膜係為用在層積層的材料，該層積層係形成有設在層積配線基板之核心基板表面之配線圖案，環氧系熱硬化性樹脂薄膜為其一例。

第 1 配線用樹脂薄膜 3 係由直接覆蓋半導體元件 1 的第 1 層 3b 及覆蓋第 1 層 3b 的第 2 層 3c 所構成，第 2 配線用樹脂薄膜 3a 係由直接覆蓋半導體元件 1 的第 1 層 3d 及覆蓋第 1 層 3d 的第 2 層 3e 所構成。在該等配線用樹脂薄膜係分別形成有配線圖案，透過該等配線圖案使半導體元件 1 的內部電路與外部連接端子 8 作電性連接。在第 1 配線用樹脂薄膜的第 1 層 3b 及第 2 層 3c、第 2 配線用樹脂薄膜之第 1 層 3d 及第 2 層 3e 係分別設有配線圖案 4b、4c、4d、4e。

藉由嵌入貫穿第 1 配線用樹脂薄膜及第 2 配線用樹脂薄膜而形成之貫通孔的連接配線 6a 作電性連接。配線圖案 4c 及配線圖案 4b 係藉由嵌入貫穿第 1 配線用樹脂薄膜之第 1 層 3b 及第 2 配線用樹脂薄膜之第 1 層 3d 而形成之貫通孔的連接配線 5a 作電性連接。配線圖案 4d 及配線圖案 4e 係藉由形成於第 2 配線用樹脂薄膜之第 2 層 3e 的連接配線 5a 作電性連接。

配線圖案 4b 及形成於半導體元件 1 的連接電極 10 係藉由形成在第 1 配線用樹脂薄膜之第 1 層 3b 的連接配線 5c 作電性連接。第 1 及第 2 配線用樹脂薄膜表面係藉由絕緣膜 7、7a 而受到覆蓋保護。在第 2 配線用樹脂薄膜 3a

(12)

的配線圖案 4a 的連接電極部分係形成有銲錫球等外部連接端子 8。外部連接端子 8 係透過配線圖案 4、4a 而電性連接於半導體元件 1 的內部電路。除了外部連接端子 8 之外，以覆蓋配線圖案的方式，在第 1 及第 2 配線用樹脂薄膜 3、3a 表面形成有阻劑等絕緣膜 7、7a。

本實施例之半導體裝置，如上所述，係以配線用樹脂薄膜夾持半導體元件，藉此獲得新構造的封裝體，而可達成半導體裝置更進一步的薄型化。此外，根據本實施例的方法，可總括加工矽等之半導體晶圓，此外，可由配線用樹脂薄膜夾持，藉此作為基材加以處理，而有助於提升生產性。再者，當以配線用樹脂薄膜夾持半導體晶圓時，可在元件間設置間隙，而使封裝體的外形形狀並不會取決於半導體元件的外形。

【圖式簡單說明】

第 1 圖係用以說明本發明之一實施例的第 1 實施例之載置經切割之半導體晶圓的黏接片的斜視圖及延伸該黏接片之狀態的斜視圖。

第 2 圖係製造第 1 實施例之半導體裝置的製程剖視圖。

第 3 圖係製造第 1 實施例之半導體裝置的製程剖視圖。

第 4 圖係製造第 1 實施例之半導體裝置的製程剖視圖。

(13)

第 5 圖係第 1 實施例之半導體裝置的剖視圖。

第 6 圖係說明本發明之一實施例的第 2 實施例之半導體裝置的剖視圖。

第 7 圖係說明本發明之一實施例的第 3 實施例之半導體裝置的剖視圖。

【主要元件符號說明】

1、1'：半導體元件

2：黏接片

3、3a、3'、3'a：配線用樹脂薄膜

4、4a、4'、4'a、4b、4c、4d、4e：配線圖案

5、5'、5c、6：連接配線

7、7a、7'、7'a：絕緣膜

8：外部連接端子

8a：內部連接端子

9：陸地區域

A、B：封裝體

五、中文發明摘要

發明之名稱：半導體裝置及其製造方法

本發明係提供一種可總括加工半導體晶圓，且以配線用樹脂薄膜夾持半導體晶圓，藉此作為基材加以處理，因此可提升生產性的半導體裝置及其製造方法。

本發明之半導體裝置係具有：夾持半導體元件 1 的第 1 及第 2 配線用樹脂薄膜 3、3a；分別形成於夾持前述半導體元件之第 1 及第 2 配線用樹脂薄膜所露出的表面的配線圖案 4、4a；以及形成於前述第 2 配線用樹脂薄膜的配線圖案所露出的表面的外部連接端子 8。形成於第 1 配線用樹脂薄膜的配線圖案 4 係藉由連接配線 5 與半導體元件作電性連接，形成於第 2 配線用樹脂薄膜的配線圖案 4a 係藉由連接配線 6 與形成於第 1 配線用樹脂薄膜的配線圖案 4 作電性連接。

六、英文發明摘要

發明之名稱：

(1)

十、申請專利範圍

1. 一種半導體裝置，係具備：

半導體元件；

第 1 及第 2 配線用樹脂薄膜，夾持前述半導體元件；

配線圖案，分別形成於夾持前述半導體元件之第 1 及第 2 配線用樹脂薄膜所露出的表面；以及

外部連接端子，形成於前述第 2 配線用樹脂薄膜的配線圖案所露出的表面，

形成於前述第 1 配線用樹脂薄膜的配線圖案係與前述半導體元件作電性連接，形成於前述第 2 配線用樹脂薄膜的配線圖案係與形成於前述第 1 配線用樹脂薄膜的配線圖案作電性連接。

2. 如申請專利範圍第 1 項之半導體裝置，其中，形成於前述第 1 配線用樹脂薄膜的配線圖案與形成於前述第 2 配線用樹脂薄膜之配線圖案表面的配線圖案，係藉由嵌入形成於前述第 1 及第 2 配線用樹脂薄膜之貫通孔的連接配線作電性連接。

3. 如申請專利範圍第 1 項或第 2 項之半導體裝置，其中，形成於前述第 1 配線用樹脂薄膜表面的配線圖案係藉由形成在前述第 1 配線用樹脂薄膜之貫通孔內所形成的連接配線作電性連接。

4. 一種半導體裝置之製造方法，係具備：

將經切割分離成複數個半導體元件的半導體晶圓以垂直於切割方向的方向載置於可伸縮的黏接片上的製程；

(2)

對前述黏接片施加張力而在前述半導體元件間形成間隙的製程；

由上面將第 1 配線用樹脂薄膜貼在前述黏接片上的半導體晶圓，且使其硬化的製程；

將前述黏接片從前述半導體晶圓予以去除，在已去除該黏接片的面貼上第 2 配線用樹脂薄膜，使其硬化的製程；

在前述第 1 及第 2 配線用樹脂薄膜所露出的表面貼上導電箔，將其進行蝕刻處理，在各別的表面形成配線圖案的製程；

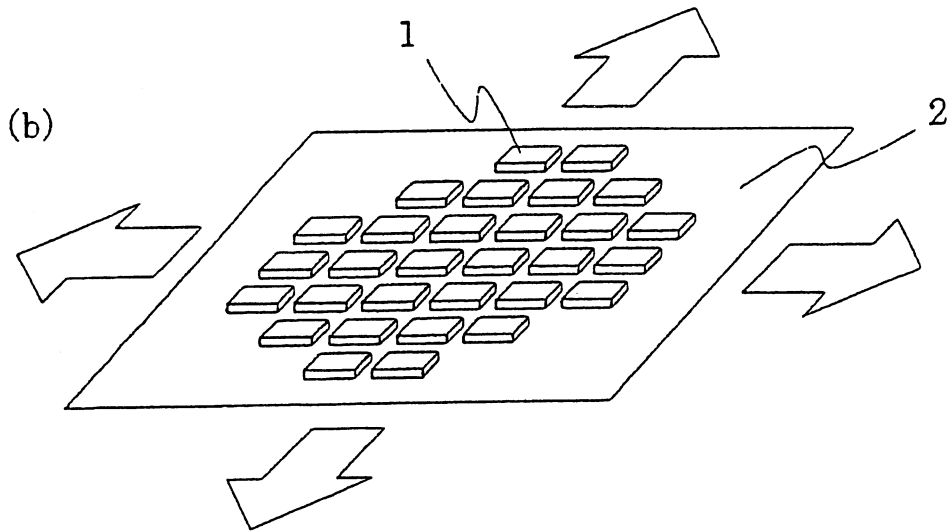
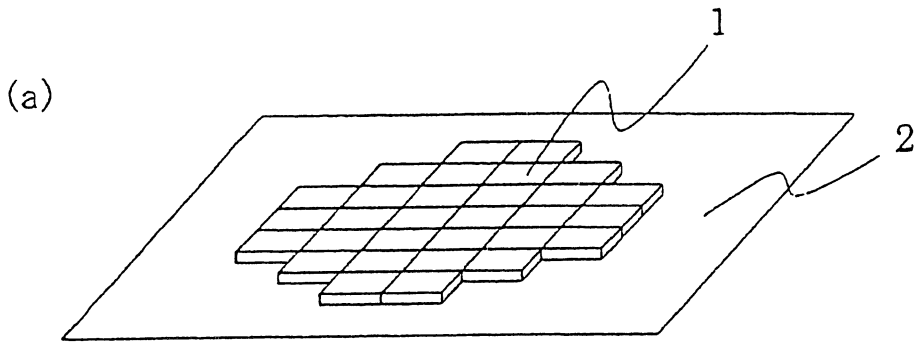
藉由嵌入形成於前述第 1 配線用樹脂薄膜之貫通孔內的連接配線，將形成在前述第 1 配線用樹脂薄膜表面的配線圖案與前述半導體元件作電性連接的製程；

藉由嵌入形成於前述第 1 及第 2 配線用樹脂薄膜之貫通孔內的連接配線，將形成於前述第 2 配線用樹脂薄膜表面的配線圖案與形成於前述第 1 配線用樹脂薄膜表面的配線圖案作電性連接之製程；以及

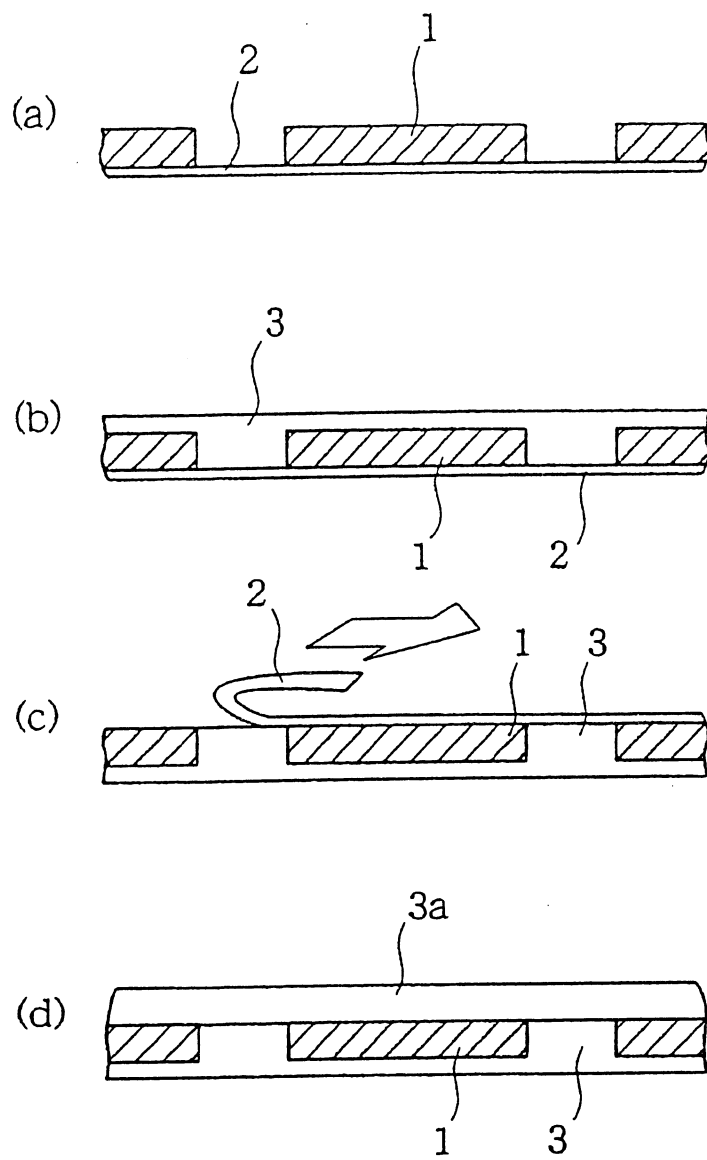
將外部連接端子連接於前述第 2 配線用樹脂薄膜之配線圖案表面的製程。

5.如申請專利範圍第 4 項之半導體裝置之製造方法，其中，嵌入前述貫通孔內的連接配線係藉由鍍膜而形成。

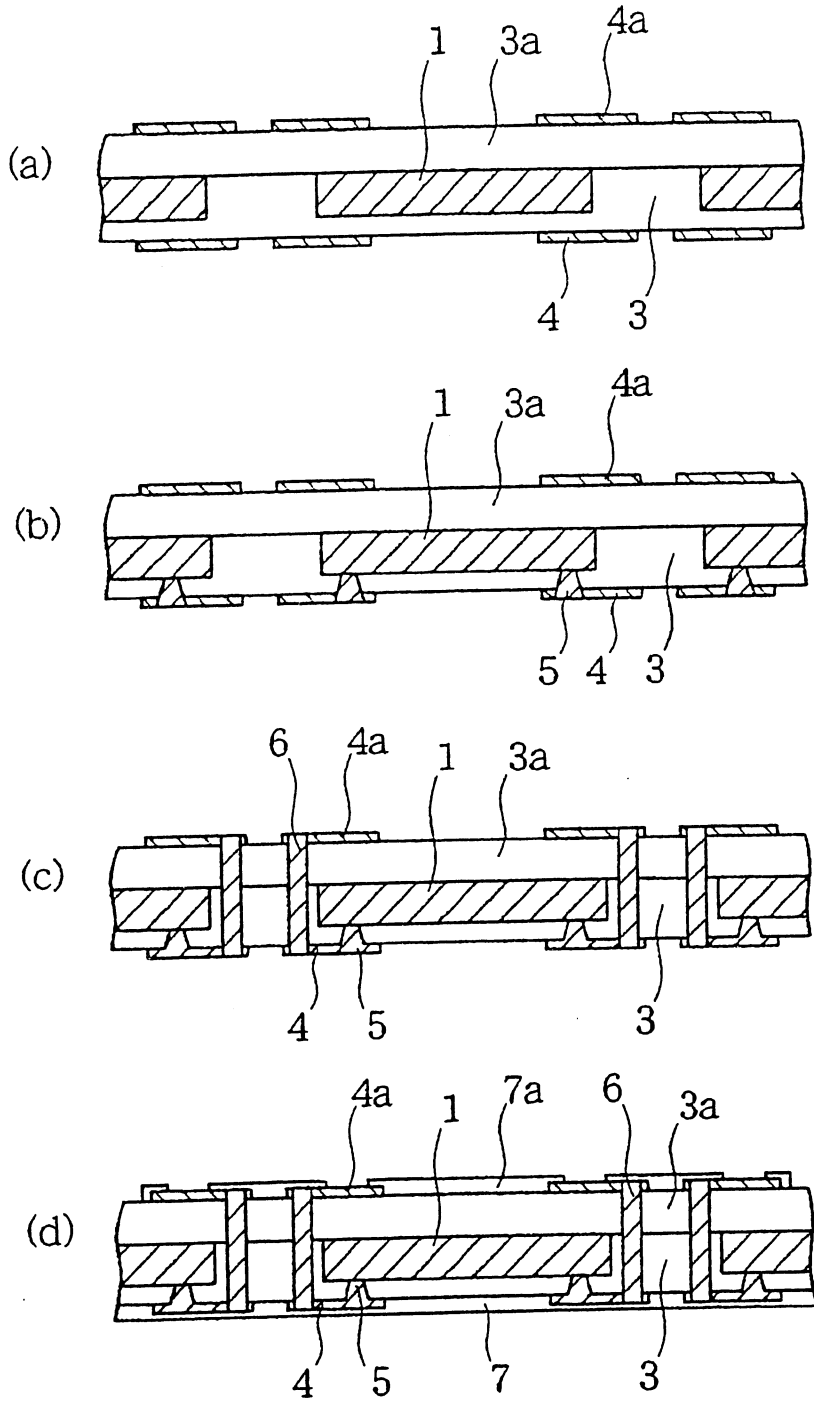
第1圖



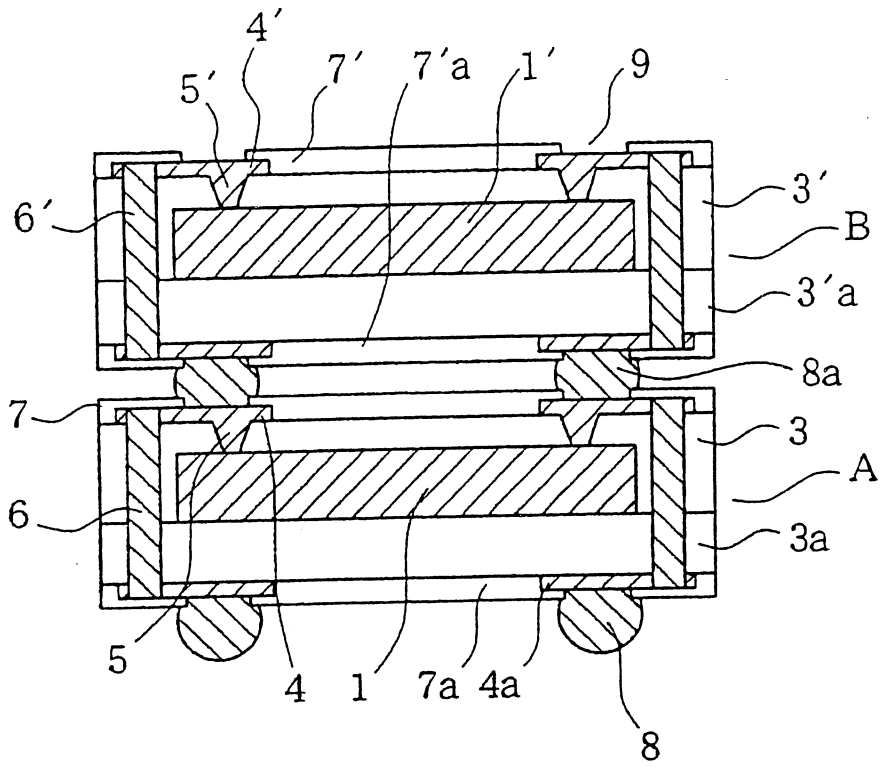
第2圖



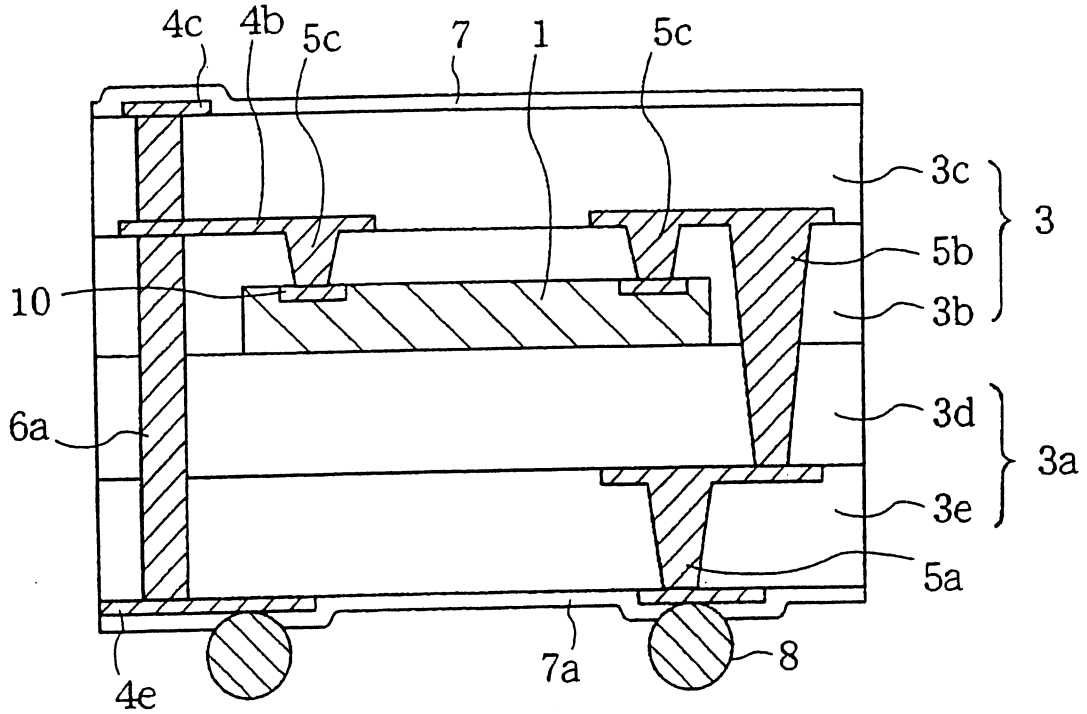
第3圖



第6圖



第7圖



七、指定代表圖：

(一)、本案指定代表圖為：第(4)圖

(二)、本代表圖之元件代表符號簡單說明：

1：半導體元件

3a：配線用樹脂薄膜

4、4a：配線圖案

5、6：連接配線

7、7a：絕緣膜

8：外部連接端子

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：