



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I657656 B

(45)公告日：中華民國 108(2019)年 04 月 21 日

(21)申請案號：107119475

(22)申請日：中華民國 107(2018)年 06 月 06 日

(51)Int. Cl. : H02P6/16 (2016.01)

(71)申請人：茂達電子股份有限公司 (中華民國) ANPEC ELECTRONICS CORPORATION  
(TW)

新竹市新竹科學工業園區篤行一路 6 號

(72)發明人：楊家泰 YANG, CHIA TAI (TW) ; 陳昆民 CHEN, KUN MIN (TW)

(74)代理人：賴正健

(56)參考文獻：

TW I610532

TW I620413

TW 201233047A

TW 201820756A

US 2016/0359489A1

US 2017/0358979A1

審查人員：邵皓勇

申請專利範圍項數：9 項 圖式數：7 共 27 頁

(54)名稱

馬達驅動電路

MOTOR DRIVING CIRCUIT

(57)摘要

一種馬達驅動電路，包括驅動級電路、系統控制電路、控制訊號產生電路與多個電流零點偵測器。驅動級電路包括多個反相器。系統控制電路提供責任週期訊號。控制訊號產生電路根據責任週期訊號產生脈寬調變訊號來控制各反相器中上臂電晶體與下臂電晶體之導通與關閉，以提供驅動電流來驅動馬達。電流零點偵測器偵測流經各反相器中上臂電晶體與下臂電晶體之間一節點的電流，並產生電流偵測訊號。控制訊號產生電路根據電流偵測訊號調整脈寬調變訊號，避免驅動級電路之等效責任週期縮短，以維持驅動電流之波形的完整性，使驅動電流的波形不會失真。

Disclosed is a motor driving circuit including a driving stage circuit, a system control circuit, a control signal generation circuit and a plurality of zero-crossing point detectors, and the driving stage circuit includes a plurality of inverters. The system control circuit provides a duty cycle signal, and the control signal generation circuit generates PWM signals according to the duty cycle signal to control the turning on and off of an upper bridge transistor and a lower bridge transistor so that a driving current can be generated for driving a motor. The zero-crossing point detectors respectively detect a current flowing through a node between the upper bridge transistor and the lower bridge transistor of the inverters, and accordingly generate current detection signals. According to the current detection signals, the control signal generation circuit adjusts the PWM signals, such that the equivalent duty cycle of the driving stage circuit will not be shortened due to the dead time and the distortion of the waveform of the driving current can be reduced.

指定代表圖：

符號簡單說明：

12 · · · 驅動級電路

14 · · · 系統控制電路

16 · · · 控制訊號產生電路

18a、18b · · · 電流零點偵測器

x、y、u、v · · · 脈寬調變訊號

U、V · · · 上臂電晶體

X、Y · · · 下臂電晶體

INV1、INV2 · · · 反相器

U0、V0 · · · 節點

Iu、Iv · · · 電流偵測訊號

IU0、IV0 · · · 電流

PWM · · · 責任週期訊號

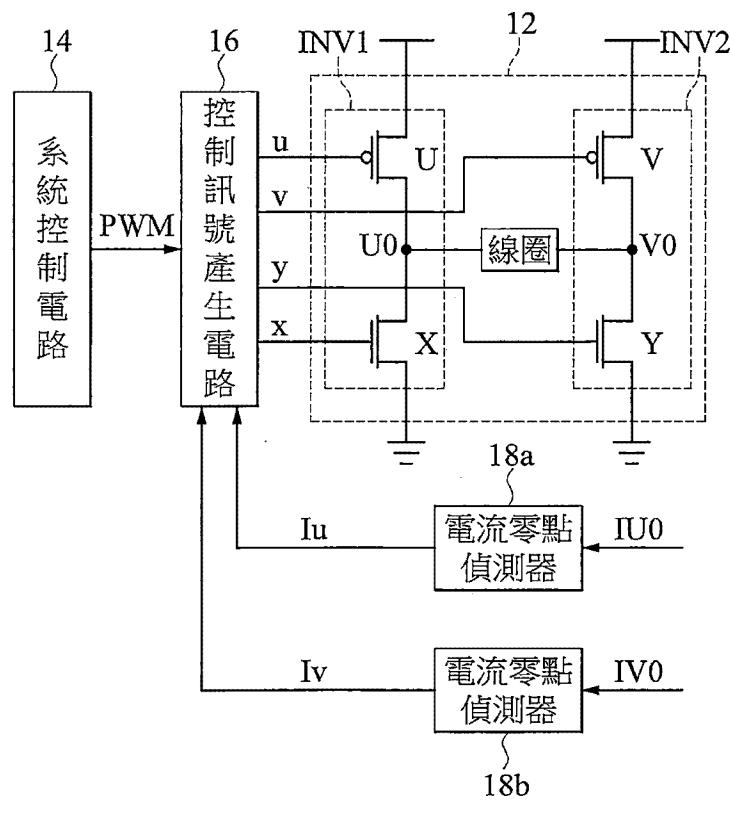


圖3

馬達驅動電路的停滯時間而縮短，以維持驅動電流之波形的完整性，使驅動電流的波形不會失真。

### 【圖式簡單說明】

圖1為一般馬達驅動電路之驅動級電路的示意圖。

圖2A與圖2B為圖1之驅動級電路中多個反相器之一中的上下臂電晶體U、X在馬達被驅動時的波形圖。

圖3為根據本發明一例示性實施例繪示之馬達驅動電路的方塊圖。

圖4A與圖4B為圖3之馬達驅動電路中多個反相器之一中的上下臂電晶體U、X在馬達被驅動時的波形圖。

圖5A與圖5B顯示了圖3之馬達驅動電路中控制訊號產生電路如何根據電流偵測訊號來調整其所產生出之脈寬調變訊號的上下緣。

圖6為根據本發明一例示性實施例繪示之馬達驅動電路運作時的波形圖。

圖7A為根據一般馬達驅動電路運作時電流IUO與電流偵測訊號Iu的模擬結果，且圖7B為根據本發明一例示性實施例繪示之馬達驅動電路運作時電流IUO與電流偵測訊號Iu的模擬結果。

### 【實施方式】

大體而言，本發明所提供之馬達驅動電路的特色在於，在利用停滯時間(或稱死區；Dead Time)避免驅動級電路中之上下臂電晶體同時導通的同時，驅動級電路的等效責任週期不會因為停滯時間而縮短，以維持驅動電流之波形的完整性，使驅動電流的波形不會失真。

在下文將參看隨附圖式更充分地描述各種例示性實施例，在隨附圖式中展示一些例示性實施例。然而，本發明概念可能以許

多不同形式來體現，且不應解釋為限於本文中所闡述之例示性實施例。確切而言，提供此等例示性實施例使得本發明將為詳盡且完整，且將向熟習此項技術者充分傳達本發明概念的範疇。在諸圖式中，類似數字始終指示類似元件。

將理解的是，雖然第一、第二、第三等用語可使用於本文中用來描述各種元件或組件，但這些元件或組件不應被這些用語所限制。這些用語僅用以區分一個元件或組件與另一元件或組件。因此，下述討論之第一元件或組件，在不脫離本發明之教示下，可被稱為第二元件或第二組件。

請參照圖3，圖3為根據本發明一例示性實施例繪示之馬達驅動電路的方塊圖。

如圖3所示，本實施例所提供之馬達驅動電路包括驅動級電路12、系統控制電路14、控制訊號產生電路16與複數個電流零點偵測器18a和18b。驅動級電路12包括複數個並聯之反相器INV1和INV2，反相器INV1由上臂電晶體U與下臂電晶體X組成，且和反相器INV2由上臂電晶體V與下臂電晶體Y組成。系統控制電路14用以提供責任週期訊號PWM。控制訊號產生電路16連接於該系統控制電路14與驅動級電路12之間，用以根據責任週期訊號PWM產生複數個脈寬調變訊號u、x、v和y來控制反相器INV1中上臂電晶體U與下臂電晶體X之導通與關閉，以及反相器INV2中上臂電晶體V與下臂電晶體Y之導通與關閉，進而提供驅動電流至線圈來驅動馬達。

須說明的是，本實施例所提供之馬達驅動電路可用以單相馬達或三相馬達。因此，雖然圖3中的驅動級電路12僅繪示有兩個反相器INV1和INV2，但本發明並不被限制適用於單相馬達。為便於理解，於本實施例中，馬達驅動電路所驅動的馬達是以單相馬達作為舉例，故控制訊號產生電路16會產生四個脈寬調變訊號u、x、v和y來控制兩個反相器INV1和INV2。於其他實施例中，馬達驅動

電路所驅動的馬達亦可為三相馬達，於此情況下，控制訊號產生電路16會產生六個脈寬調變訊號來控制三個反相器。

本實施例所提供之馬達驅動電路的工作原理大致如下。

電流零點偵測器18a和18b，分別連接於驅動級電路12與控制訊號產生電路16之間，用以分別偵測流經反相器INV1和INV2中上臂電晶體U、V與下臂電晶體X、Y之間一節點的電流IUO、IVO，並據以產生電流偵測訊號Iu、Iv。以反相器INV1來說，當電流零點偵測器18a所偵測到的電流IUO為正值時，即表示此時於電流零點偵測器18a所對應之反相器INV1中電流IUO流出節點UO，於是電流零點偵測器18a便會產生低電位之電流偵測訊號Iu。相反地，當電流零點偵測器18a所偵測到的電流IUO為負值時，即表示此時於電流零點偵測器18a所對應之反相器INV1中電流IUO流入節點UO，於是電流零點偵測器18a便會產生高電位之電流偵測訊號Iu。

接著，控制訊號產生電路16便會根據電流偵測訊號Iu來調整其所產生出的脈寬調變訊號u、x。控制訊號產生電路16根據電流偵測訊號Iu來調整其所產生出的脈寬調變訊號u、x之目的是在於要讓驅動級電路12的等效責任週期不會因為停滯時間而縮短，以維持驅動電流之波形的完整性，使驅動電流的波形不會失真。

於接下來的敘述中，將進一步說明於本實施例所提供之馬達驅動電路中，控制訊號產生電路16如何根據電流偵測訊號來調整其所產生出的脈寬調變訊號，使得驅動級電路12的等效責任週期不會因為停滯時間而縮短。為便於說明，於以下的敘述中，將僅針對反相器INV1作描述，本發明所屬領域中具有通常之知識者應可據以推知於馬達運轉期間其他反相器的運作情況。

圖4A與圖4B為圖3之馬達驅動電路中多個反相器之一中的上下臂電晶體U、X在馬達被驅動時的波形圖。

請同時參照圖2A與圖4A。於本實施例中，當電流零點偵測器18a產生低電位之電流偵測訊號Iu時，即表示此時於反相器INV1中

電流 $I_{UO}$ 流出節點 $U_O$ ，此時為了改善圖2A中驅動級電路的等效責任週期為 $(Ton-Td)/T$ 的情況，如圖4A所示，控制訊號產生電路16便會將提供給反相器INV1中之上臂電晶體U之脈寬調變訊號u的上緣與下臂電晶體X之脈寬調變訊號x的下緣各提前一時間段(即，相較於圖2A，圖4A中上臂電晶體U之脈寬調變訊號u的上緣與下臂電晶體X之脈寬調變訊號x的下緣都被提前了一個時間段)。如此一來，節點 $U_O$ 處於高電位的時間區段便會等於責任週期訊號PWM的導通時間 $Ton$ ，因此驅動級電路12的等效責任週期便會等於 $Ton/T$ ，而不會是 $(Ton-Td)/T$ 。

另一方面，當電流零點偵測器18a產生高電位之電流偵測訊號 $I_{u1}$ 時，即表示此時於反相器INV1中電流 $I_{UO}$ 流入節點 $U_O$ ，此時為了改善圖2B中驅動級電路的等效責任週期為 $(Ton+Td)/T$ 的情況，如圖4B所示，控制訊號產生電路16便會將提供給反相器INV1中之上臂電晶體U之脈寬調變訊號u的下緣與下臂電晶體X之脈寬調變訊號x的上緣各提前一時間段(即，相較於圖2B，圖4B中上臂電晶體U之脈寬調變訊號u的下緣與下臂電晶體X之脈寬調變訊號x的上緣都被提前了一個時間段)。如此一來，節點 $U_O$ 處於高電位的時間區段便會等於責任週期訊號PWM的導通時間 $Ton$ ，因此驅動級電路12的等效責任週期便會等於 $Ton/T$ ，而不會是 $(Ton+Td)/T$ 。

換句話說，經由前述對脈寬調變訊號u和x的調整，對於本實施例所提供之馬達驅動電路來說，驅動級電路12之等效責任週期與馬達驅動電路的停滯時間 $Td$ 沒有關係，驅動級電路12之等效責任週期不會因為停滯時間 $Td$ 的存在而縮短。

值得注意的是，於本實施例中，當電流零點偵測器18a產生低電位之電流偵測訊號 $I_{u2}$ 時，反相器INV1中之上臂電晶體U之脈寬調變訊號u的上緣與下臂電晶體X之脈寬調變訊號x的下緣被提前的時間段被設計等於馬達驅動電路的停滯時間 $Td$ 。另外，當電流零點偵測器18a產生高電位之電流偵測訊號 $I_{u1}$ 時，反相器INV1中之上

臂電晶體U之脈寬調變訊號u的下緣與下臂電晶體X之脈寬調變訊號x的上緣被提前的時間段被設計等於馬達驅動電路的停滯時間Td。如此一來，才能有效地消除停滯時間Td對驅動級電路12之等效責任週期的影響。

接下來，將說明本實施例所提供之馬達驅動電路中控制訊號產生電路16如何根據電流偵測訊號來調整其所產生出之脈寬調變訊號的上下緣。

於本實施例中，控制訊號產生電路16所提供之各反相器的脈寬調變訊號是根據系統控制電路14所提供之責任週期訊號PWM並利用一預設三角波所產生。

請參照圖5A，當電流零點偵測器18a所產生之電流偵測訊號Iu表示於反相器INV1中電流流出節點UO時，為了將提供給反相器INV1中之上臂電晶體U之脈寬調變訊號u的上緣與下臂電晶體X之脈寬調變訊號x的下緣各提前一個停滯時間Td，控制訊號產生電路16便會將預設三角波Tri向下調整一預設準位，以產生一個經調整之預設三角波TriL。於圖5A中，根據責任週期訊號PWM與預設三角波Tri所產生出的脈寬調變訊號u即為圖4A所示之脈寬調變訊號u，且根據責任週期訊號PWM與經調整之預設三角波TriL所產生出的脈寬調變訊號x即為圖4A所示之脈寬調變訊號x。如此一來，便得以將提供給反相器INV1中之上臂電晶體U之脈寬調變訊號u的上緣與下臂電晶體X之脈寬調變訊號x的下緣各提前一個停滯時間Td，使得驅動級電路12的等效責任週期等於Ton/T，而不會等於(Ton-Td)/T。

另一方面，請參照圖5B，當電流零點偵測器18a所產生之電流偵測訊號Iu表示於反相器INV1中電流流入節點UO時，為了將提供給反相器INV1中之上臂電晶體U之脈寬調變訊號u的下緣與下臂電晶體X之脈寬調變訊號x的上緣各提前一個停滯時間Td，控制訊號產生電路16便會將預設三角波Tri向上調整一預設準位，以產生

一個經調整之預設三角波 TriH。於圖 5B 中，根據責任週期訊號 PWM 與預設三角波 Tri 所產生出的脈寬調變訊號 x 即為圖 4B 所示之脈寬調變訊號 x，且根據責任週期訊號 PWM 與經調整之預設三角波 TriH 所產生出的脈寬調變訊號 u 即為圖 4B 所示之脈寬調變訊號 u。如此一來，便得以將提供給反相器 INV1 中之上臂電晶體 U 之脈寬調變訊號 u 的下緣與下臂電晶體 X 之脈寬調變訊號 x 的上緣各提前一個停滯時間 Td，使得驅動級電路 12 的等效責任週期等於 Ton/T，而不會等於 (Ton+Td)/T。

須說明的是，於前述對於預設三角波的調整機制中，所述預設準位相關於馬達驅動電路的停滯時間 Td，如此一來，才能有效地消除停滯時間 Td 對驅動級電路 12 之等效責任週期的影響。

總體來說，本實施例所提供之馬達驅動電路的運作機制可以參照圖 6，圖 6 為根據本發明一例示性實施例繪示之馬達驅動電路運作時的波形圖。由圖 6 可以總結出，當電流零點偵測器 18a 所偵測到的電流 IUO 為正值時，控制訊號產生電路 16 便會將預設三角波 Tri 向下調整一預設準位以獲得經調整之預設三角波 TriL。接著，再根據責任週期訊號 PWM、預設三角波 Tri 與經調整之預設三角波 TriL 分別產生出提供給反相器 INV1 之上臂電晶體 U 與下臂電晶體 X 的脈寬調變訊號 u 和 x。另一方面，當電流零點偵測器 18a 所偵測到的電流 IUO 為負值時，控制訊號產生電路 16 便會將預設三角波 Tri 向上調整一預設準位以獲得經調整之預設三角波 TriH。接著，再根據責任週期訊號 PWM、預設三角波 Tri 與經調整之預設三角波 TriH 分別產生出提供給反相器 INV1 之上臂電晶體 U 與下臂電晶體 X 的脈寬調變訊號 u 和 x。

### [實施例的可能功效]

根據前述說明，於本發明所提供之馬達驅動電路中，控制訊號產生電路會根據電流偵測訊號來調整其要提供給驅動級電路的該些脈寬調變訊號，避免驅動級電路 12 的等效責任週期因為停

滯時間而縮短。如此一來，便能維持驅動電流之波形的完整性，使驅動電流的波形不會失真。

正由於在本發明中，驅動級電路12的等效責任週期不會因為停滯時間而縮短，提供給線圈的驅動電流(如：電流IUO)其波形便不會有失真的情況。

請同時參照圖7A與圖7B，圖7A為根據一般馬達驅動電路運作時電流IUO與電流偵測訊號Iu的模擬結果，且圖7B為根據本發明一示性實施例繪示之馬達驅動電路運作時電流IUO與電流偵測訊號Iu的模擬結果。如圖7B所示，由於本發明之所提供之馬達驅動電路具有根據電流偵測訊號來調整其要提供給驅動級電路的該些脈寬調變訊號的機制，故當本發明之所提供之馬達驅動電路運作時，在電流IUO的零交越點處(即，電流偵測訊號由正值轉負值或由負值轉正值時)，電流IUO的波形的完整性可以被維持。相較之下，如圖7A所示，由於一般馬達驅動電路並不具有根據電流偵測訊號來調整其要提供給驅動級電路的該些脈寬調變訊號的機制，故於其運作時，在電流IUO的零交越點處(即，電流偵測訊號由正值轉負值或由負值轉正值時)，便無法電流IUO的波形的完整性。

最後須說明地是，於前述說明中，儘管已將本發明技術的概念以多個示性實施例具體地示出與闡述，然而在此項技術之領域中具有通常知識者將理解，在不背離由以下申請專利範圍所界定的本發明技術的概念之範圍的條件下，可對其作出形式及細節上的各種變化。

**【符號說明】**

- 12：驅動級電路
- 14：系統控制電路
- 16：控制訊號產生電路
- 18a、18b：電流零點偵測器
- x、y、u、v：脈寬調變訊號
- U、V：上臂電晶體
- X、Y：下臂電晶體
- INV1、INV2：反相器
- U0、V0：節點
- I<sub>u</sub>、I<sub>v</sub>：電流偵測訊號
- I<sub>U0</sub>、I<sub>V0</sub>：電流
- V<sub>U0</sub>：電壓
- PWM：責任週期訊號
- T：週期
- T<sub>on</sub>：導通時間
- T<sub>d</sub>：停滯時間
- V<sub>d</sub>：導通電壓
- V<sub>DD</sub>：供應電壓
- Tri：預設三角波
- TriL、TriH：經調整之預設三角波

I657656

## 發明摘要

### 【發明名稱】

馬達驅動電路 / MOTOR DRIVING CIRCUIT

### 【中文】

一種馬達驅動電路，包括驅動級電路、系統控制電路、控制訊號產生電路與多個電流零點偵測器。驅動級電路包括多個反相器。系統控制電路提供責任週期訊號。控制訊號產生電路根據責任週期訊號產生脈寬調變訊號來控制各反相器中上臂電晶體與下臂電晶體之導通與關閉，以提供驅動電流來驅動馬達。電流零點偵測器偵測流經各反相器中上臂電晶體與下臂電晶體之間一節點的電流，並產生電流偵測訊號。控制訊號產生電路根據電流偵測訊號調整脈寬調變訊號，避免驅動級電路之等效責任週期縮短，以維持驅動電流之波形的完整性，使驅動電流的波形不會失真。

**【英文】**

Disclosed is a motor driving circuit including a driving stage circuit, a system control circuit, a control signal generation circuit and a plurality of zero-crossing point detectors, and the driving stage circuit includes a plurality of inverters. The system control circuit provides a duty cycle signal, and the control signal generation circuit generates PWM signals according to the duty cycle signal to control the turning on and off of an upper bridge transistor and a lower bridge transistor so that a driving current can be generated for driving a motor. The zero-crossing point detectors respectively detect a current flowing through a node between the upper bridge transistor and the lower bridge transistor of the inverters, and accordingly generate current detection signals. According to the current detection signals, the control signal generation circuit adjusts the PWM signals, such that the equivalent duty cycle of the driving stage circuit will not be shorten due to the dead time and the distortion of the waveform of the driving current can be reduced.

I657656

圖式

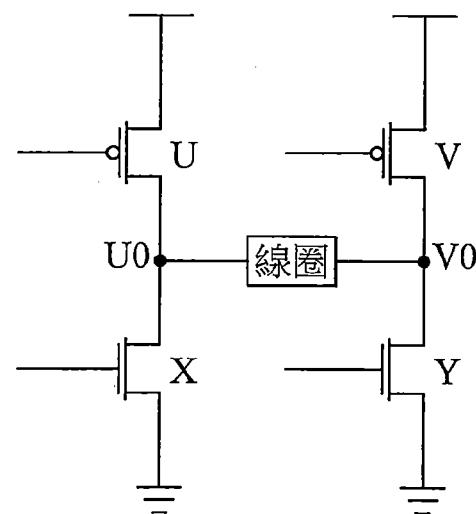


圖1

I657656

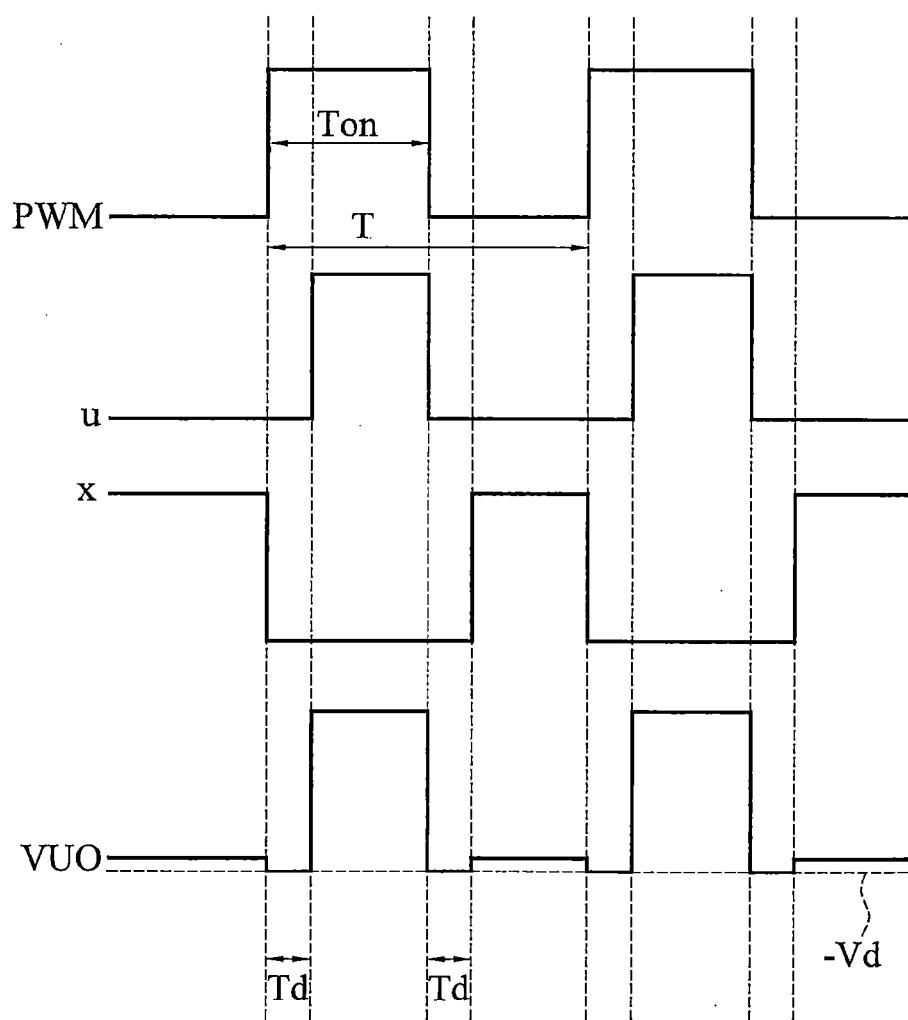


圖2A

I657656

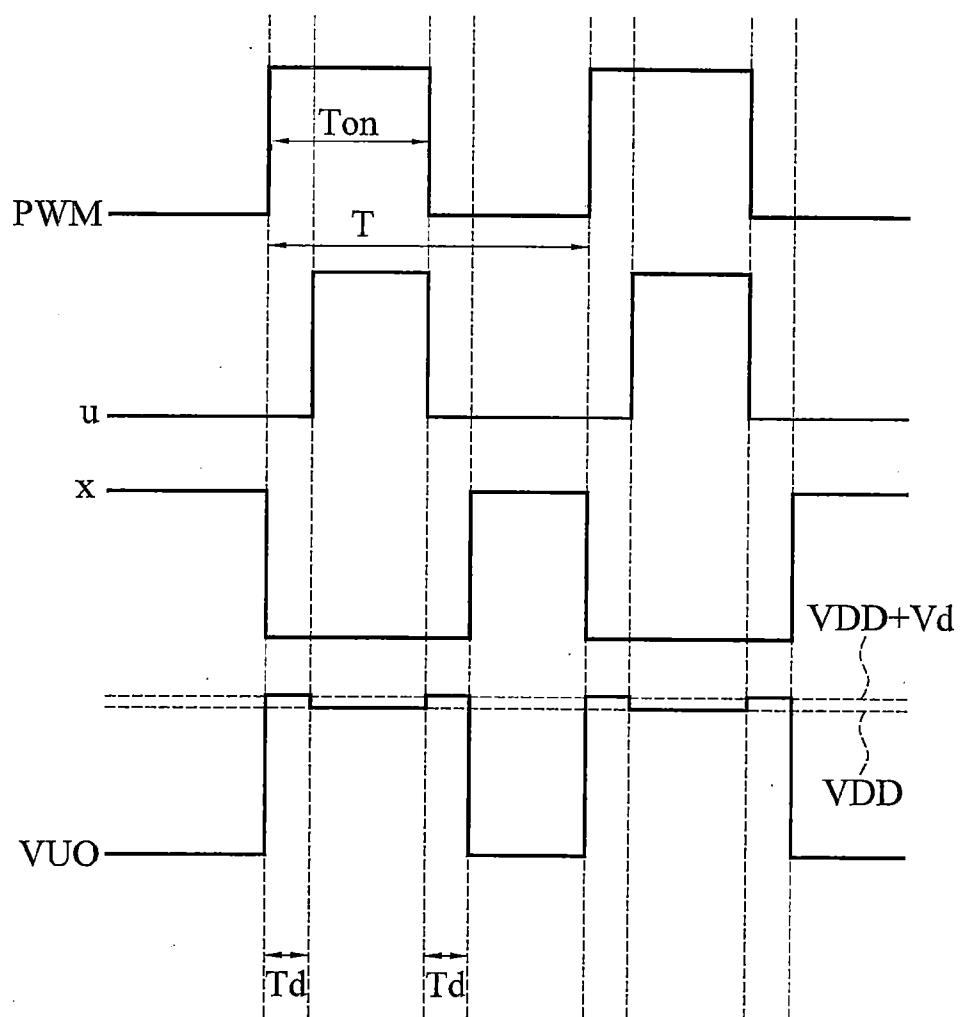


圖2B

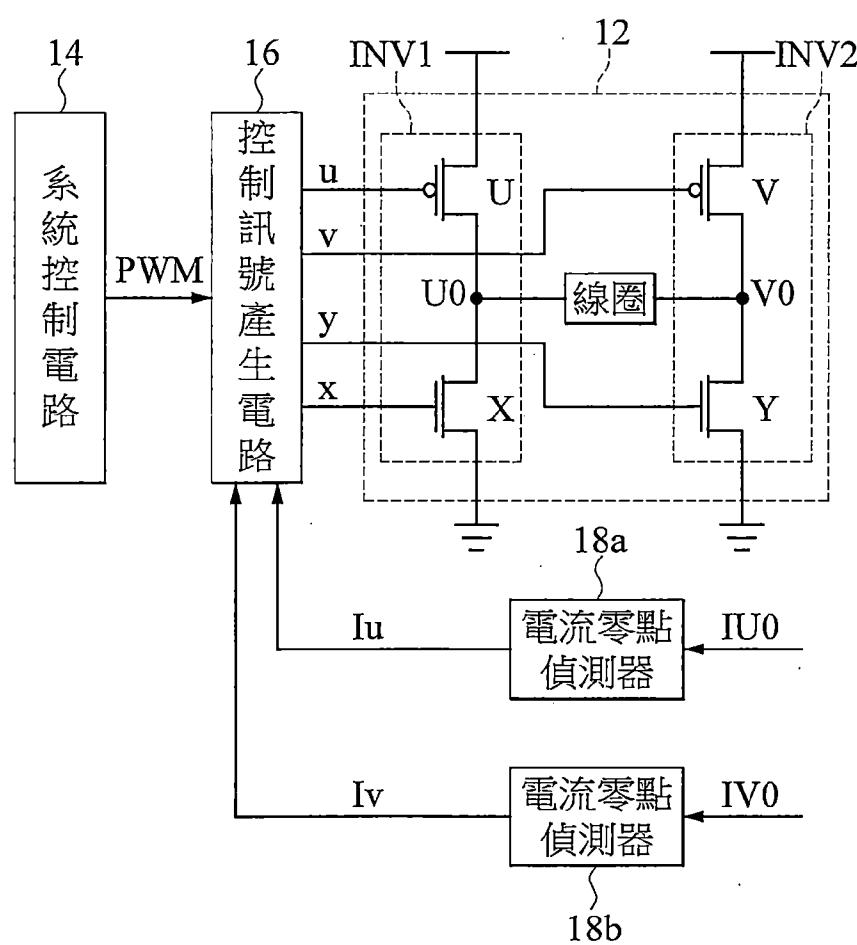


圖3

I657656

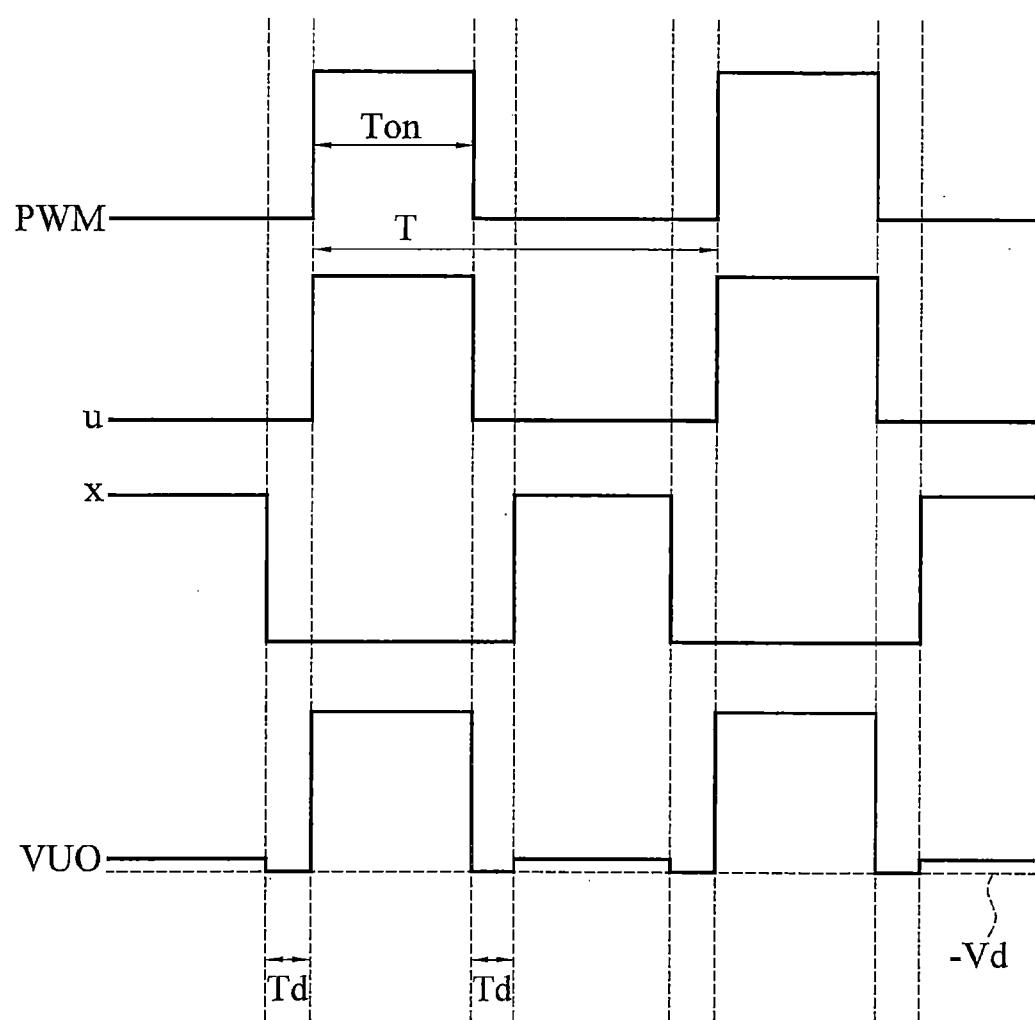


圖4A

I657656

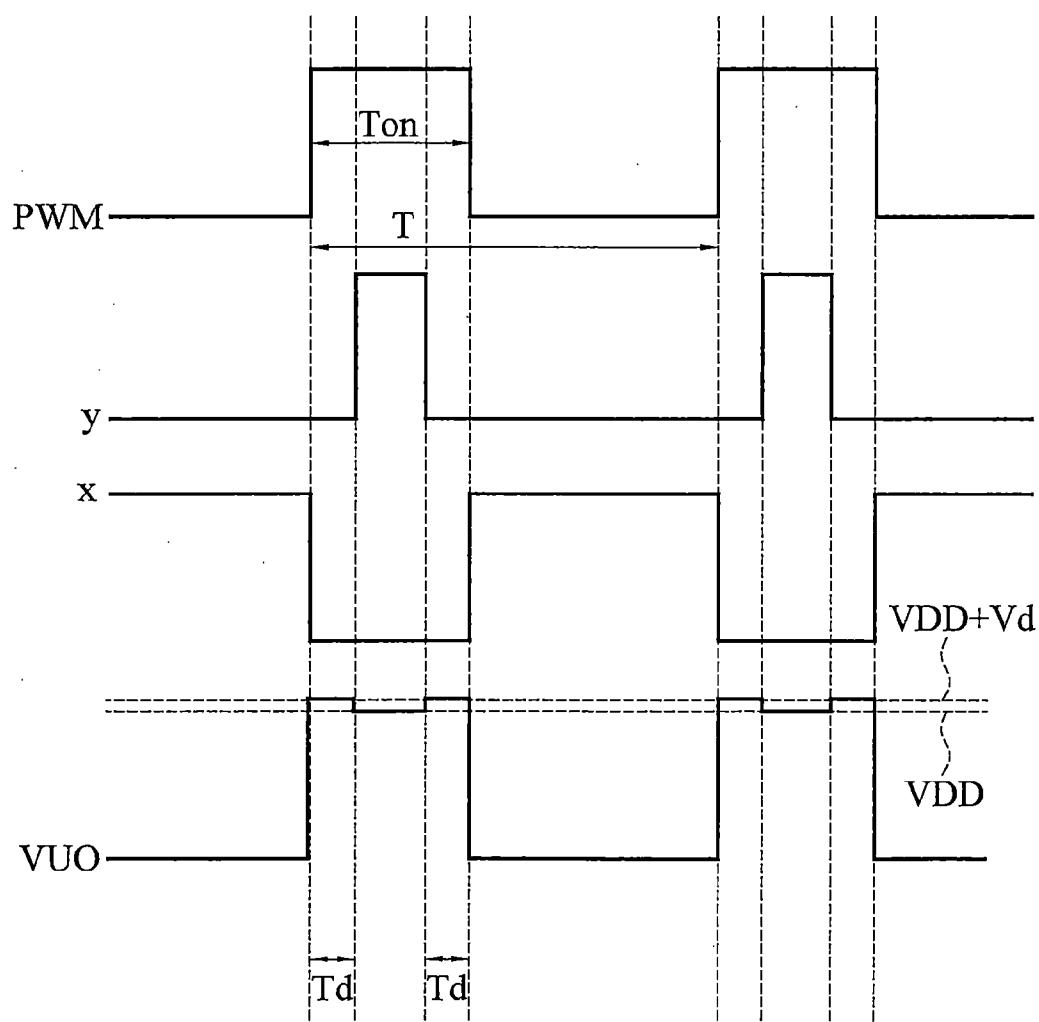
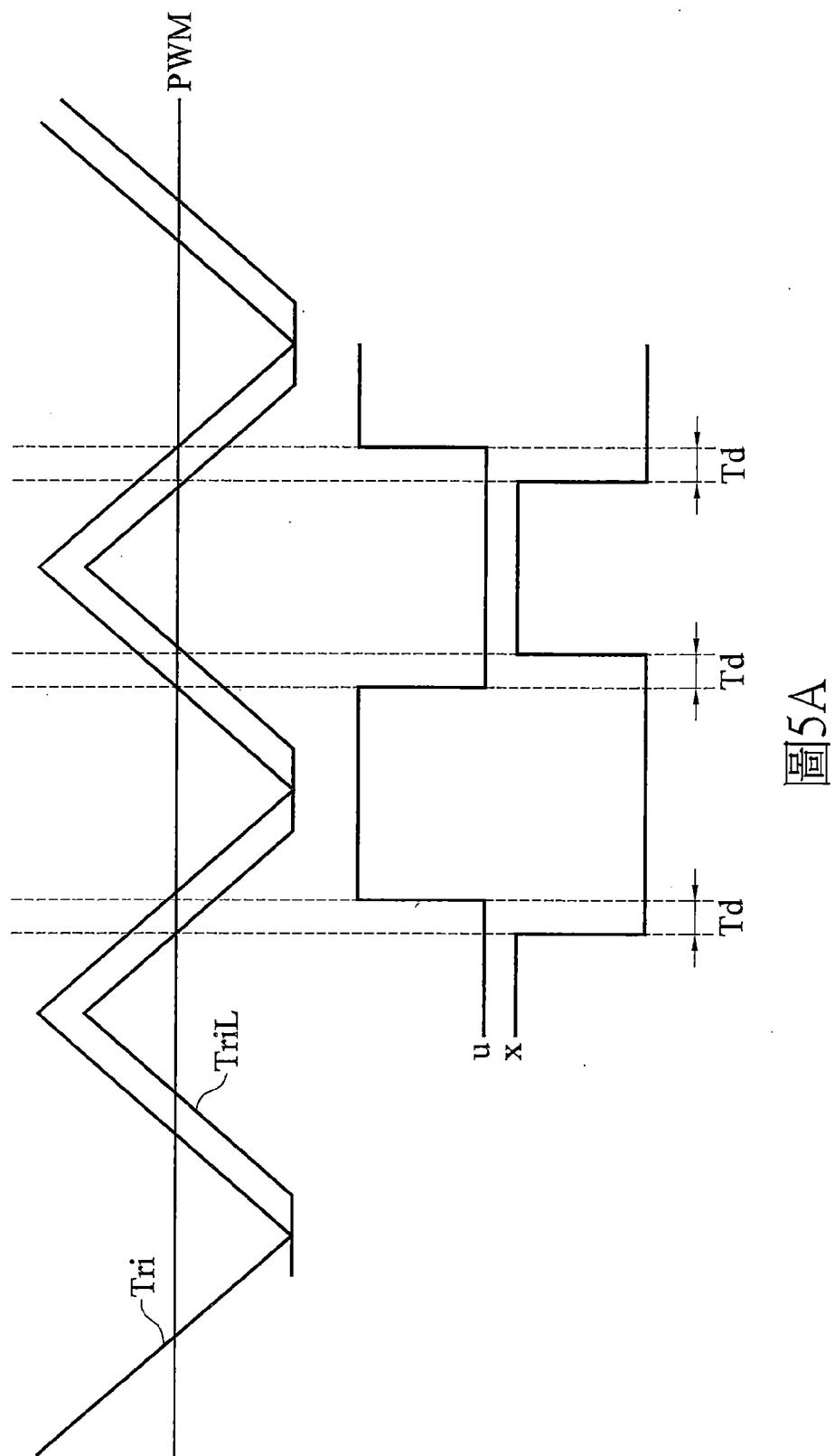


圖4B

107P000356TW

I657656



107P000356TW

I657656

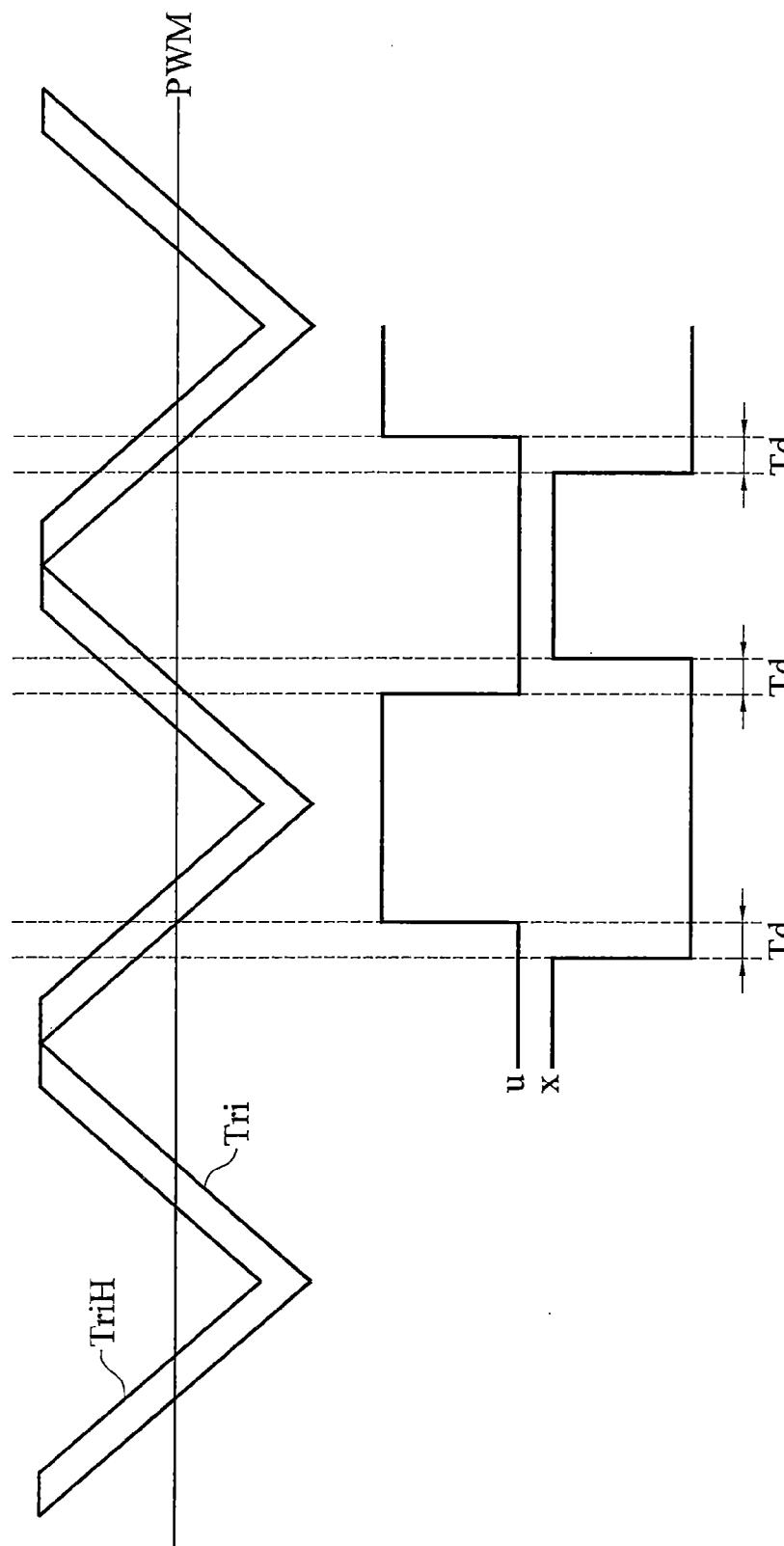


圖5B

107P000356TW

I657656

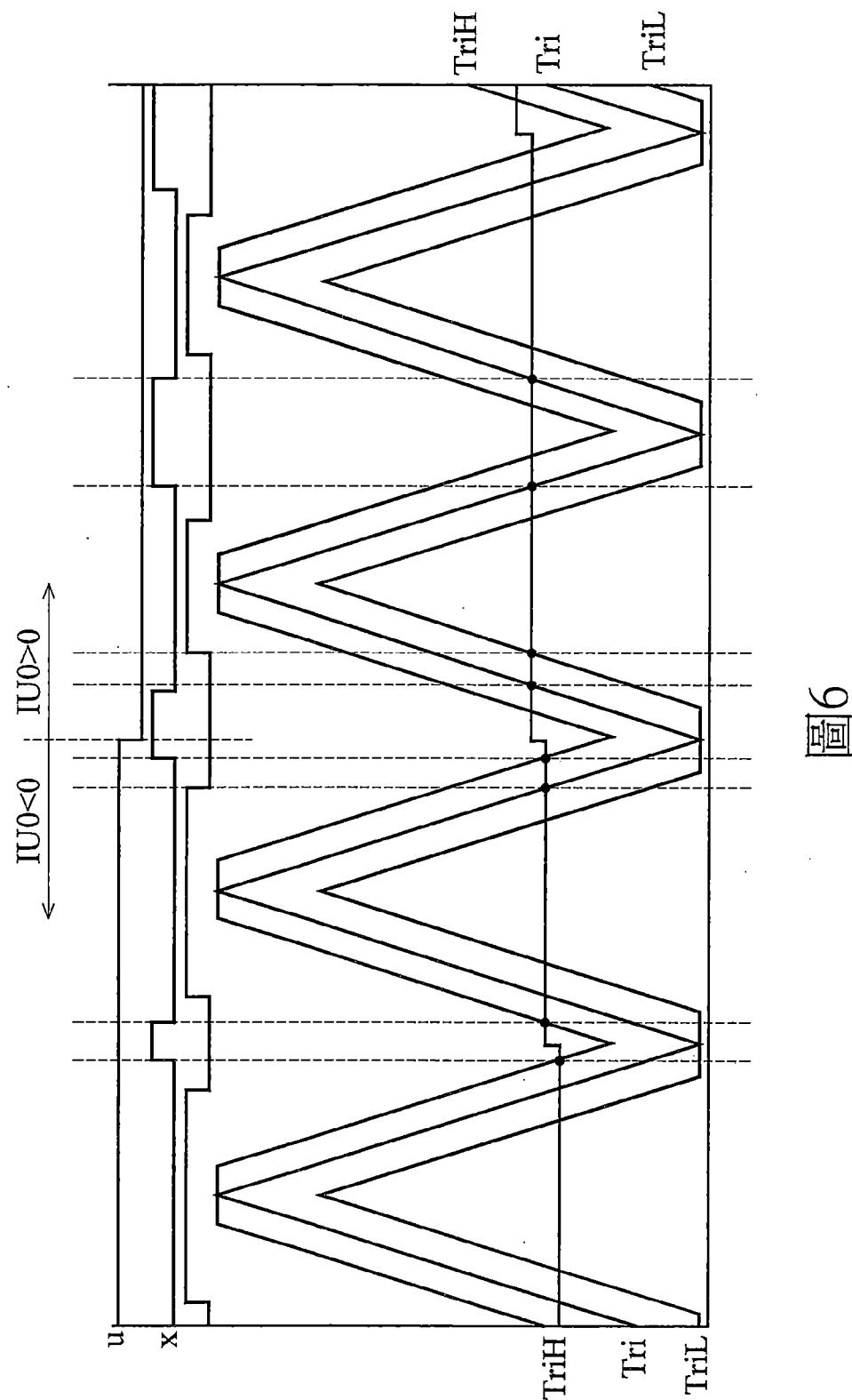
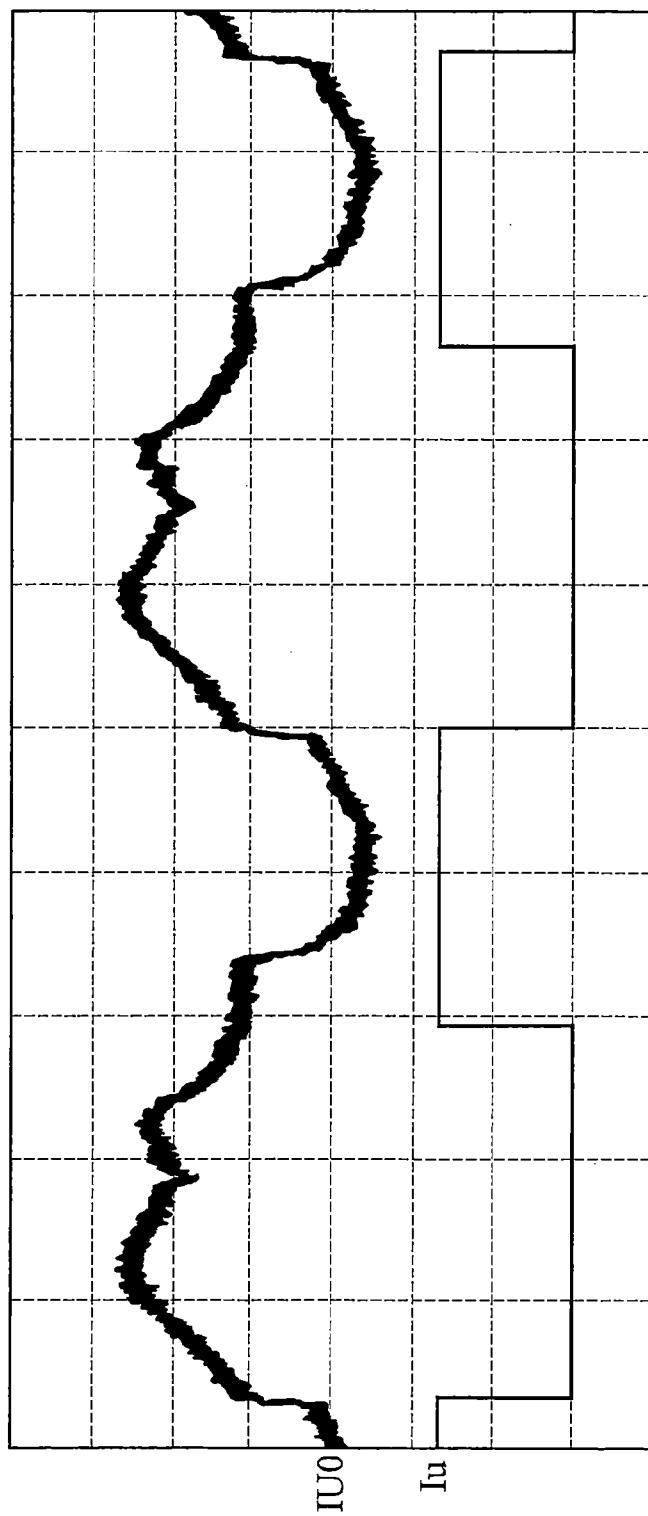


圖6

107P000356TW

I657656

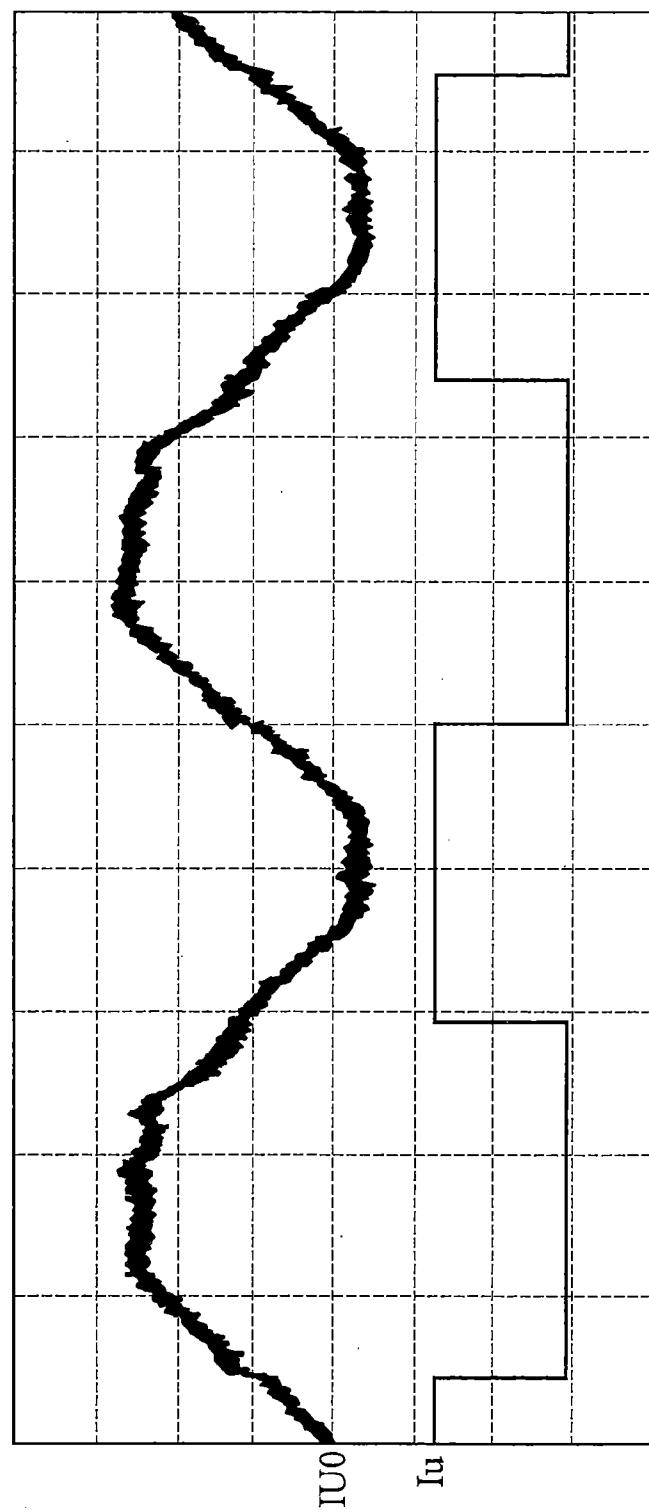
圖7A



107P000356TW

I657656

圖7B



107P000356TW

# 發明專利說明書

(本說明書格式、順序，請勿任意更動)

## 【發明名稱】(中文/英文)

馬達驅動電路 / MOTOR DRIVING CIRCUIT

## 【技術領域】

本發明乃是關於一種馬達驅動電路，特別是指一種能夠針對停滯時間(或稱死區；Dead Time)進行補償的馬達驅動電路。

## 【先前技術】

常見地，於馬達驅動電路中，系統控制電路會產生責任週期訊號PWM(通常為脈寬調變訊號)，接著由一控制訊號產生電路根據此脈寬調變訊號來產生控制訊號(通常亦為脈寬調變訊號)來控制驅動級電路中各反相器中之上下臂電晶體的導通與關閉。

請參照圖1，圖1可視為單相馬達之驅動級電路中的兩個反相器與或是三相馬達之驅動級電路中的其中兩個反相器。考量到電晶體由導通至關閉或由關閉至導通時會有一段轉換時間，為了避免圖1中各反相器中上下臂電晶體U、X與V、Y因同時導通而造成大電流燒毀電路的情況，控制訊號產生電路在產生用以控制該些電晶體U、X與V、Y之脈寬調變訊號時，會使提供給上下臂電晶體U、V與X、Y之脈寬調變訊號為互補訊號，且將上下臂電晶體U、V與X、Y之脈寬調變訊號的轉態緣延遲一段時間。一般來說，此段延遲時間稱為停滯時間(或稱死區；Dead Time)。

請參照圖2A與圖2B，圖2A與圖2B為圖1中該些反相器之一中的上下臂電晶體U、X在馬達被驅動時的波形圖。於圖2A與圖2B中，脈寬調變訊號u與x分別為提供給上臂電晶體U與下臂電晶體X的脈寬調變訊號。

如圖2A與圖2B所示，提供給上臂電晶體U與下臂電晶體X的脈寬調變訊號u與x其上緣均被延遲了一段停滯時間Td，以輪流導通上臂電晶體U與下臂電晶體X。當馬達被驅動時，在電流由節點UO流向線圈的期間，節點UO的電壓VUO即如圖2A所示，而在電流由線圈流向節點UO的期間，節點UO的電壓VUO即如圖2B所示。須說明的是，於圖2A中，Vd為下臂電晶體X之本體二極體的導通電壓，於圖2B中，Vd為上臂電晶體U之本體二極體的導通電壓，且於圖2A與圖2B中，VDD為該些反相器的供應電壓，於此不多加描述。

假設系統控制電路所產生的之責任週期訊號PWM的週期為T且其導通時間為Ton，則由圖2A中節點UO的電壓VUO可知，當馬達被驅動時，在電流由節點UO流向線圈的期間，驅動級電路的等效責任週期為 $(Ton-Td)/T$ ；另外，由圖2B中節點UO的電壓VUO可知，當馬達被驅動時，在電流由線圈流向節點UO的期間，驅動級電路的等效責任週期為 $(Ton+Td)/T$ 。

舉例來說，於圖1中，假設電流從由節點UO流向線圈，並通過線圈流入節點VO，且節點UO的責任週期為D1%、節點VO的責任週期為D2%，則此線圈電流是根據等效責任週期(D1-D2)%所產生。於此情形下，若停滯時間Td所造成的等效責任週期為Td%，則當馬達被驅動時，驅動級電路產生線圈電流的等效責任週期便為 $(D1\%-Td\%)-(D2\%+Td\%)$ ，即 $[(D1-D2)-2Td]\%$ 。

據此可知，將上下臂電晶體之脈寬調變訊號的轉態緣延遲一段停滯時間的作法雖然避免了各反相器中之上下臂電晶體同時導通的情況，但卻會使驅動級電路的等效責任週期因為該段停滯時間而與設計值有所落差，進而造成驅動電流波形失真。

## 【發明內容】

為了避免驅動級電路中之上下臂電晶體同時導通，並且維持驅動電流之波形的完整性，使驅動電流的波形不會失真，本發明提供了一種能讓驅動級電路之等效責任週期不會因為停滯時間而縮短的馬達驅動電路。

本發明所提供之馬達驅動電路用以提供驅動電流來驅動一馬達。此種馬達驅動電路包括驅動級電路、系統控制電路、控制訊號產生電路與複數個電流零點偵測器。驅動級電路包括複數個並聯之反相器，且該些反相器分別包括上臂電晶體與下臂電晶體。系統控制電路用以提供責任週期訊號。控制訊號產生電路連接於系統控制電路與驅動級電路之間，用以根據責任週期訊號產生複數個脈寬調變訊號來控制各反相器中上臂電晶體與下臂電晶體之導通與關閉，以提供驅動電流來驅動馬達。複數個電流零點偵測器分別連接於驅動級電路與控制訊號產生電路之間，用以分別偵測流經各反相器中上臂電晶體與下臂電晶體之間一節點的電流，並據以產生電流偵測訊號。

於本發明所提供之馬達驅動電路的一實施例中，若該些電流零點偵測器之一所產生之電流偵測訊號表示於電流零點偵測器所對應之反相器中電流流出其上臂電晶體與下臂電晶體之間的節點，則控制訊號產生電路將提供給反相器中之上臂電晶體之脈寬調變訊號的上緣與下臂電晶體之脈寬調變訊號的下緣各提前一時間段。另一方面，若該些電流零點偵測器之一所產生之電流偵測訊號表示於電流零點偵測器所對應之反相器中電流流入其上臂電晶體與下臂電晶體之間的節點，則控制訊號產生電路將提供給反相器中之上臂電晶體之脈寬調變訊號的下緣與下臂電晶體之脈寬調變訊號的上緣各提前一時間段。

總的來說，本發明所提供之馬達驅動電路的主要特色在於，控制訊號產生電路會根據該些電流偵測訊號來調整其所產生出的該些脈寬調變訊號，以使得驅動級電路之等效責任週期不會因為

**【代表圖】**

【本案指定代表圖】：圖3。

【本代表圖之符號簡單說明】：

12：驅動級電路

14：系統控制電路

16：控制訊號產生電路

18a、18b：電流零點偵測器

x、y、u、v：脈寬調變訊號

U、V：上臂電晶體

X、Y：下臂電晶體

INV1、INV2：反相器

U0、V0：節點

Iu、Iv：電流偵測訊號

IU0、IV0：電流

PWM：責任週期訊號

## 申請專利範圍

1. 一種馬達驅動電路，用以提供一驅動電流來驅動一馬達，包括：  
一驅動級電路，包括複數個並聯之反相器，其中該些反相器分別包括一上臂電晶體與一下臂電晶體；  
一系統控制電路，用以提供一責任週期訊號；  
一控制訊號產生電路，連接於該系統控制電路與該驅動級電路之間，用以根據該責任週期訊號與一預設三角波產生複數個脈寬調變訊號來控制各該反相器中該上臂電晶體與該下臂電晶體之導通與關閉，以提供該驅動電流來驅動該馬達；以及複數個電流零點偵測器，分別連接於該驅動級電路與該控制訊號產生電路之間，用以分別偵測流經各該反相器中該上臂電晶體與該下臂電晶體之間一節點的一電流，並產生一電流偵測訊號；  
其中，該控制訊號產生電路根據該些電流偵測訊號來調整其所產生出的該些脈寬調變訊號，以使得該驅動級電路之等效責任週期不相關於該馬達驅動電路的停滯時間，進而避免該驅動電流之波形失真。
2. 如請求項 1 所述之馬達驅動電路，其中若該些電流零點偵測器之一所產生之該電流偵測訊號表示於該電流零點偵測器所對應之該反相器中該電流流出該節點，則該控制訊號產生電路將提供給該反相器中之該上臂電晶體之該脈寬調變訊號的上緣與該下臂電晶體之該脈寬調變訊號的下緣各提前一時間段，且該時間段等於該馬達驅動電路的停滯時間。
3. 如請求項 1 所述之馬達驅動電路，其中若該些電流零點偵測器之一所產生之該電流偵測訊號表示於該電流零點偵測器所對應之該反相器中該電流流入該節點，則該控制訊號產生電路將提供給該反相器中之該上臂電晶體之該脈寬調變訊號的下緣

與該下臂電晶體之該脈寬調變訊號的上緣各提前一時間段，且該時間段等於該馬達驅動電路的停滯時間。

4. 如請求項 1 所述之馬達驅動電路，其中當該些電流零點偵測器之一所產生之該電流偵測訊號表示於該電流零點偵測器所對應之該反相器中該電流流出該節點時，該控制訊號產生電路將該預設三角波向下調整一預設準位後，根據該責任週期訊號與經調整之該預設三角波產生該脈寬調變訊號。
5. 如請求項 1 所述之馬達驅動電路，其中當該些電流零點偵測器之一所產生之該電流偵測訊號表示於該電流零點偵測器所對應之該反相器中該電流流入該節點時，該控制訊號產生電路將該預設三角波向上調整一預設準位後，根據該責任週期訊號與經調整之該預設三角波產生該脈寬調變訊號。
6. 如請求項 4 或請求項 5 所述之馬達驅動電路，其中該預設準位相關於該馬達驅動電路的停滯時間。
7. 如請求項 1 所述之馬達驅動電路，其中該馬達驅動電路所驅動之該馬達為單相馬達或三相馬達。
8. 如請求項 4 所述之馬達驅動電路，其中當該馬達驅動電路所驅動之該馬達為單相馬達時，該控制訊號產生電路產生四個脈寬調變訊號來控制兩個反相器。
9. 如請求項 4 所述之馬達驅動電路，其中當該馬達驅動電路所驅動之該馬達為三相馬達時，該控制訊號產生電路產生六個脈寬調變訊號來控制三個反相器。