

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁸
G09G 3/28 (2006.01)

(45) 공고일자 2006년02월13일
(11) 등록번호 10-0550983
(24) 등록일자 2006년02월03일

(21) 출원번호 10-2003-0084529
(22) 출원일자 2003년11월26일

(65) 공개번호 10-2005-0050879
(43) 공개일자 2005년06월01일

(73) 특허권자 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 김진성
충청남도 천안시 신방동 한라아파트106동2310호

정우준
충청남도 아산시 탕정면 호산1리 삼성SDI기숙사홍익아파트106동204호

채승훈
경기도 수원시 팔달구 영통동 청명마을4단지아파트408동601호

(74) 대리인 유미특허법인

심사관 : 김민수

(54) 플라즈마 표시 장치 및 플라즈마 표시 패널의 구동 방법

요약

유지 기간 동안 유지 전극을 0V로 바이어스한 상태에서 주사 전극에 유지방전 전압과 유지방전 전압의 음의 전압이 교대로 인가된다. 여기서, 유지방전 전압은 주사 전극의 제1단을 통하여 인가되고, 유지방전 전압의 음의 전압은 주사 전극의 제2단을 통하여 인가된다. 이와 같이 하면, 주사 전극이 뺀어 있는 방향을 따라서 발생할 수 있는 휘도 편차를 제거할 수 있다.

대표도

도 5

색인어

PDP, 주사 전극, 유지 전극, 유지방전, 휘도 편차

명세서

도면의 간단한 설명

도 1은 플라즈마 표시 장치의 패널의 일부 사시도이다.

도 2는 플라즈마 표시 패널의 전극 배열을 나타내는 도면이다.

도 3은 본 발명의 제1 실시예에 따른 플라즈마 표시 장치의 개략적인 개념도이다.

도 4는 본 발명의 제1 실시예에 따른 플라즈마 표시 장치의 유지 기간에서 주사 전극과 유지 전극에 인가되는 파형을 나타내는 도면이다.

도 5는 본 발명의 제2 실시예에 따른 플라즈마 표시 패널의 구동 회로를 나타내는 도면이다.

도 6은 도 5의 구동 회로의 동작 타이밍도이다.

도 7a 내지 도 7d는 도 5의 구동 회로의 각 모드에서의 전류 경로를 나타내는 도면이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 플라즈마 표시 패널의 구동 방법 및 플라즈마 표시 장치에 관한 것으로, 특히 유지 기간에서 주사 전극과 유지 전극에 유지방전 파형을 인가하는 방법에 관한 것이다.

플라즈마 표시 장치는 기체 방전에 의해 생성된 플라즈마를 이용하여 문자 또는 영상을 표시하는 평면 표시 장치로서, 그 크기에 따라 수십에서 수백 만개 이상의 화소(pixel)가 매트릭스 형태로 배열되어 있다.

도 1은 플라즈마 표시 장치의 패널의 일부 사시도이며, 도 2는 플라즈마 표시 패널의 전극 배열도를 나타낸다.

도 1에 도시한 바와 같이, 기관(1) 위에는 유전체층(2) 및 보호막(3)으로 덮인 주사 전극(4)과 유지 전극(5)이 쌍을 이루어 평행하게 설치된다. 기관(6) 위에는 절연체층(7)으로 덮인 복수의 어드레스 전극(8)이 설치된다. 어드레스 전극(8)들 사이에 있는 절연체층(7) 위에는 어드레스 전극(8)과 평행하게 격벽(9)이 형성되어 있다. 또한, 절연체층(7)의 표면 및 격벽(9)의 양측면에 형광체(10)가 형성되어 있다. 기관(1, 6)은 주사 전극(4)과 어드레스 전극(8) 및 유지 전극(5)과 어드레스 전극(8)이 직교하도록 방전 공간(11)을 사이에 두고 대향하여 배치되어 있다. 어드레스 전극(8)과, 쌍을 이루는 주사 전극(4)과 유지 전극(5)과의 교차부에 있는 방전 공간이 방전셀(12)을 형성한다.

도 2에 도시한 바와 같이, 플라즈마 표시 패널의 전극은 $n \times m$ 의 매트릭스 형태를 가지고 있으며, 구체적으로 열 방향으로 어드레스 전극($A_1 \sim A_m$)이 뻗어 있고 행 방향으로 주사 전극($Y_1 \sim Y_n$) 및 유지 전극($X_1 \sim X_n$)이 뻗어 있다. 도 2에 도시된 방전셀(12)은 도 1에 도시된 방전셀(12)에 대응한다.

이러한 플라즈마 표시 패널은 한 프레임이 복수의 서브필드로 분할되어 구동되며, 각 서브필드는 리셋 기간, 어드레스 기간, 유지 기간으로 이루어진다. 리셋 기간은 방전셀에 어드레싱 동작이 원활히 수행되도록 하기 위해 각 방전셀의 상태를 초기화시키는 기간이며, 어드레스 기간은 패널에서 켜지는 셀과 켜지지 않는 셀을 선택하여 켜지는 셀(어드레싱된 셀)에 벽전하를 쌓아두는 동작을 수행하는 기간이다. 유지 기간은 어드레싱된 셀에 실제로 화상을 표시하기 위한 방전을 수행하는 기간이다.

이러한 동작을 하기 위해서 유지 기간에서는 주사 전극과 유지 전극에 교대로 유지방전 파형이 인가되고, 리셋 기간과 어드레스 기간에서는 주사 전극에 리셋 파형과 주사 파형이 인가된다. 즉, 유지 전극을 구동하는 회로는 유지방전 파형만 출력하면 되지만 주사 전극을 구동하는 회로는 유지방전 파형 이외에 리셋 파형과 주사 파형을 추가로 출력하여야 하므로, 주사 전극 구동 회로에는 리셋 파형과 주사 파형을 출력하기 위한 회로가 추가된다. 따라서 주사 전극 구동 회로에서 유지방전 파형이 출력되는 경로가 유지 전극 구동 회로에 비해 길어지고, 또한 이 경로 상에 기생 성분이 유지 전극 구동 회로

에 비해 크게 존재한다. 이에 따라 주사 전극에 유지방전 파형이 인가되는 경로와 유지 전극에 유지방전 파형이 인가되는 경로의 임피던스가 달라서, 주사 전극과 유지 전극에 각각 유지방전 파형이 인가될 때의 광 파형이 동일하지 않다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 유지 기간에서의 광 파형을 균일하게 하기 위해 주사 전극과 유지 전극 중 하나의 전극에 유지방전 파형을 인가하는 플라즈마 표시 패널의 구동 회로를 제공하는 것이다. 그리고 하나의 전극에만 유지방전 파형이 인가되는 경우에 전극을 따라서 발생할 수 있는 휘도 편차를 방지할 수 있는 구동 회로를 제공하는 것이다.

발명의 구성 및 작용

이러한 과제를 해결하기 위해, 본 발명의 한 특징에 따른 플라즈마 표시 장치는, 일 방향으로 뻗어 있는 복수의 제1 전극과 복수의 제2 전극을 포함하며 제1 전극과 제2 전극에 의해 방전 셀이 형성되는 플라즈마 표시 패널, 제1 전극의 제1단에 전기적으로 연결되며 제1 전극의 제1단에 제1 전압을 인가하는 제1 구동부, 그리고 제1 전극의 제2단에 전기적으로 연결되며 제1 전극의 제2단에 제2 전압을 인가하는 제2 구동부를 포함한다. 유지 기간 동안 제2 전극이 제3 전압으로 바이어스된 상태에서, 제1 구동부와 제2 구동부가 제1 전극에 제1 전압과 제2 전압을 교대로 인가한다.

본 발명의 한 실시예에 따르면, 제1 구동부는 제1 전극의 제1단에 제1단이 전기적으로 연결되는 제1 인덕터를 포함하며, 제1 인덕터를 통하여 제1 전극의 전압을 제2 전압에서 제1 전압 근처로 변경한 후 제1 전극에 제1 전압을 인가한다. 그리고 제2 구동부는 제1 전극의 제2단에 제1단이 전기적으로 연결되는 제2 인덕터를 포함하며, 제1 인덕터를 통하여 제1 전극의 전압을 제1 전압에서 제2 전압 근처로 변경한 후 제1 전극에 제2 전압을 인가한다.

본 발명의 다른 실시예에 따르면, 제1 구동부는 제1 인덕터의 제2단과 제4 전압을 공급하는 제1 전원 사이에 전기적으로 연결되는 제1 스위칭 소자, 및 제1 전극의 제1단과 제1 전압을 공급하는 제2 전원 사이에 전기적으로 연결되는 제2 스위칭 소자를 더 포함한다. 그리고 제2 구동부는, 제2 인덕터의 제2단과 제1 전원 사이에 전기적으로 연결되는 제3 스위칭 소자, 및 제1 전극의 제2단과 제2 전압을 공급하는 제3 전원 사이에 전기적으로 연결되는 제4 스위칭 소자를 더 포함한다. 여기서, 제1 스위칭 소자가 턴온되어 제1 전극의 전압이 변경된 후 제2 스위칭 소자가 턴온되어 제1 전극에 제1 전압이 인가되고, 제3 스위칭 소자가 턴온되어 제1 전극의 전압이 변경된 후 제4 스위칭 소자가 턴온되어 제1 전극에 제2 전압이 인가된다.

본 발명의 또다른 실시예에 따르면, 제1 전원은 제1단이 제1 및 제2 인덕터의 제2단에 전기적으로 연결되는 커패시터이다. 여기서 커패시터의 제2단은 제3 전원에 전기적으로 연결될 수 있다.

본 발명의 또다른 실시예에 따르면, 제1 내지 제4 스위칭 소자는 바디 다이오드를 가지는 트랜지스터이다. 여기서, 제1 구동부는 제1 전극의 제1단, 제1 인덕터, 제1 스위칭 소자 및 제1 전원 사이의 경로 상에 제1 스위칭 소자의 바디 다이오드와 반대 방향으로 형성되는 제1 다이오드를 더 포함하고, 제2 구동부는 제1 전극의 제2단, 제2 인덕터, 제3 스위칭 소자 및 제1 전원 사이의 경로 상에 제3 스위칭 소자의 바디 다이오드와 반대 방향으로 형성되는 제2 다이오드를 더 포함할 수 있다.

본 발명의 또다른 실시예에 따르면, 제3 전압은 실질적으로 제1 전압과 제2 전압의 중간 전압이다.

본 발명의 또다른 실시예에 따르면, 제3 전압은 접지 전압이다.

본 발명의 또다른 실시예에 따르면, 제4 전압은 실질적으로 제1 전압과 제2 전압의 중간 전압이다.

본 발명의 다른 특징에 따르면, 일 방향으로 뻗어 있는 복수의 제1 전극과 복수의 제2 전극을 포함하며 제1 전극과 제2 전극에 의해 방전 셀이 형성되는 플라즈마 표시 패널을 구동하는 방법이 제공된다. 유지 기간 동안 제2 전극이 제1 전압으로 바이어스된 상태에서, 이 구동 방법은, 제1 전극의 제1단을 통하여 제1 전극에 제2 전압을 인가하는 단계, 그리고 제1 전극의 제2단을 통하여 제1 전극에 제3 전압을 인가하는 단계를 포함한다. 여기서, 제2 전압과 제1 전압의 차이 및 제1 전압과 제3 전압의 차이는 방전 셀에 방전이 일어날 정도의 전압이다.

본 발명의 한 실시예에 따르면, 이 구동 방법은, 제1 전극에 제2 전압을 인가하기 전에 제1 전극의 제1단을 통하여 제1 전극의 전압을 제2 전압 근처로 변경시키는 단계, 그리고 제1 전극에 제3 전압을 인가하기 전에 제1 전극의 제2단을 통하여 제1 전극의 전압을 제2 전압에서 제3 전압 근처로 변경시키는 단계를 더 포함한다.

본 발명의 또다른 특징에 따르면, 일 방향으로 뺀어 있는 복수의 제1 전극과 복수의 제2 전극을 포함하며 제1 전극과 제2 전극에 의해 방전 셀이 형성되는 플라즈마 표시 패널을 구동하는 방법이 제공된다. 유지 기간 동안 제2 전극이 제1 전압으로 바이어스된 상태에서, 이 구동 방법은, 제1 전극에 제1 방향으로 전류가 흐르도록 하여 제1 전극의 전압을 증가시키는 단계, 제1 전극에 제2 전압을 인가하는 단계, 제1 전극에 제1 방향으로 전류가 흐르도록 하여 제1 전극의 전압을 감소시키는 단계, 그리고 제1 전극에 제3 전압을 인가하는 단계를 포함한다.

본 발명의 한 실시예에 따르면, 제2 전압은 제1 전극의 제1단에 인가되며, 제3 전압은 제1 전극의 제2단에 인가된다.

아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어 있는 경우도 포함한다.

이제 본 발명의 실시예에 따른 플라즈마 표시 패널의 구동 장치와 구동 방법 및 플라즈마 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 3은 본 발명의 제1 실시예에 따른 플라즈마 표시 장치의 개략적인 개념도이며, 도 4는 본 발명의 제1 실시예에 따른 플라즈마 표시 장치의 유지 기간에서 주사 전극과 유지 전극에 인가되는 파형을 나타내는 도면이다.

도 3에 도시한 바와 같이, 본 발명의 제1 실시예에 따른 플라즈마 표시 장치는 플라즈마 표시 패널(100), 어드레스 구동부(200), 주사·유지 구동부(300) 및 제어부(400)를 포함한다.

플라즈마 표시 패널(100)은 열 방향으로 뺀어있는 복수의 어드레스 전극($A_1 \sim A_m$), 행 방향으로 서로 쌍을 이루면서 뺀어 있는 복수의 주사 전극(이하 "Y 전극"이라 함)($Y_1 \sim Y_n$) 및 유지 전극(이하 "X 전극"이라 함)($X_1 \sim X_n$)을 포함한다. 제어부(400)는 외부로부터 영상 신호를 수신하여 어드레스 구동 제어 신호와 유지방전 제어 신호를 생성하여 각각 어드레스 구동부(200)와 주사·유지 구동부(300)에 인가한다.

어드레스 구동부(200)는 제어부(400)로부터 어드레스 구동 제어 신호를 수신하여 표시하고자 하는 방전셀을 선택하기 위한 어드레스 신호를 각 어드레스 전극($A_1 \sim A_m$)에 인가한다. 주사·유지 구동부(300)는 제어부(400)로부터 유지 기간에서 유지방전 제어 신호를 수신하여 X 전극($X_1 \sim X_n$)을 0V로 유지한 상태에서 Y 전극($Y_1 \sim Y_n$)에 V_s 전압과 $-V_s$ 전압을 교대로 가지는 유지방전 파형을 인가한다. 여기서 V_s 전압은 유지 기간에서 Y 전극과 X 전극에 형성된 벽 전하와 함께 Y 전극과 X 전극 사이에서 유지방전을 일으킬 수 있는 전압(이하, "유지방전 전압"이라 함)이다.

도 4를 보면, 유지 기간에서 X 전극이 0V로 유지된 상태에서 Y 전극에 V_s 전압과 $-V_s$ 전압을 교대로 가지는 유지방전 파형이 인가된다. Y 전극과 X 전극에 각각 (+) 벽 전하와 (-) 벽 전하가 형성된 상태에서 Y 전극에 V_s 전압이 인가되면, Y 전극과 X 전극의 벽 전하에 의한 벽 전압과 Y 전극과 X 전극에 인가되는 전압의 차이(V_s)에 의해 유지방전이 일어나고 Y 전극과 X 전극에 각각 (-) 벽 전하와 (+) 벽 전하가 형성된다. 다음, Y 전극과 X 전극에 각각 (-) 벽 전하와 (+) 벽 전하가 형성된 상태에서 Y 전극에 $-V_s$ 전압이 인가되면, Y 전극과 X 전극의 벽 전하에 의한 벽 전압과 Y 전극과 X 전극에 인가되는 전압의 차이($-V_s$)에 의해 유지방전이 일어나고 Y 전극과 X 전극에 각각 (+) 벽 전하와 (-) 벽 전하가 형성된다. 이러한 동작이 반복되어서 유지 기간에서 유지방전이 수행된다. 그런데 Y 전극과 X 전극에 인가되는 전압의 차이를 V_s 전압 및 $-V_s$ 전압으로 하는 경우 모두 Y 전극에만 V_s 전압과 $-V_s$ 전압이 인가되므로 임피던스가 항상 일치하게 된다.

그런데, 도 4에 나타낸 바와 같이 본 발명의 제1 실시예에서는 Y 전극의 한 쪽에만 유지방전 파형이 인가되어서 Y 전극을 따라서 행 방향으로 전달된다. Y 전극에는 저항 성분이 존재하므로, 행 방향으로 뺀어 있는 Y 전극에서 유지방전 파형이

인가되는 쪽으로부터 멀리 떨어질수록 유지방전 과정에서 전압 강하가 일어난다. 즉, Y 전극에서 유지방전 과정이 인가되는 쪽에서 떨어질수록 유지방전 과정의 전압이 감소하여 유지방전에 의해 발생하는 광량이 작아질 수 있으며, 이에 따라 패널에서 행 방향으로 휘도 편차가 발생할 수 있다. 또한, Y 전극과 X 전극은 용량성 부하로 작용하므로 Y 전극의 전압을 $-V_s$ 전압에서 V_s 전압까지 증가시키는 경우의 전류의 방향과 Y 전극의 전압을 V_s 전압에서 $-V_s$ 전압까지 감소시키는 경우의 전류의 방향이 반대 방향으로 된다. 그러면 전류의 방향이 변경되는 경우에 노이즈가 발생할 수 있다.

아래에서는 이러한 휘도 편차와 노이즈를 제거할 수 있는 실시예에 대해서 도 5, 도 6, 도 7a 내지 도 7d를 참조하여 상세하게 설명한다.

도 5는 본 발명의 제2 실시예에 따른 플라즈마 표시 패널의 구동 회로를 나타내는 도면이다. 도 6은 도 5의 구동 회로의 동작 타이밍도이며, 도 7a 내지 도 7d는 도 5의 구동 회로의 각 모드에서의 전류 경로를 나타내는 도면이다.

도 5를 보면, 본 발명의 제2 실시예에 따른 플라즈마 표시 패널의 구동 회로는 Y 전극(Y)의 제1단(N_1)에 연결되는 제1 구동부(310), Y 전극의 제2단(N_2)에 연결되는 제2 구동부(320) 및 커패시터(C_1)를 포함한다. 그리고 X 전극(X)은 유지 기간에서 항상 0V로 유지된다. 제1 구동부(310)는 인덕터(L_1) 및 트랜지스터(Y_h, Y_r)를 포함하며, 제2 구동부(320)는 인덕터(L_2) 및 트랜지스터(Y_l, Y_f)를 포함한다. 도 5에서는 트랜지스터(Y_h, Y_l, Y_r, Y_f)를 전계 효과 트랜지스터로 도시하였으며, 이러한 전계 효과 트랜지스터에는 소스에서 드레인 방향으로 바디 다이오드가 형성된다. 그리고 트랜지스터(Y_h, Y_l, Y_r, Y_f)는 전계 효과 트랜지스터 대신에 이와 동일 또는 유사한 기능을 하는 다른 스위칭 소자를 사용하여도 된다.

트랜지스터(Y_h)는 드레인이 V_s 전압을 공급하는 전원(V_s)에 연결되고 소스가 Y 전극의 제1단(N_1)에 연결되어 있다. 그리고 인덕터(L_1)의 제1단은 Y 전극의 제1단(N_1)에 연결되고 인덕터(L_1)의 제2단은 트랜지스터(Y_r)의 소스에 연결되어 있다. 트랜지스터(Y_r)의 드레인은 커패시터(C_1)의 제1단에 연결되어 있으며, 커패시터(C_1)의 제2단은 $-V_s$ 전압을 공급하는 전원($-V_s$)에 연결되어 있다. 또한, 커패시터(C_1)의 제1단, 트랜지스터(Y_r) 및 인덕터(L_1)의 제2단 사이의 경로에는 트랜지스터(Y_f)의 바디 다이오드로 형성될 수 있는 전류 경로를 방지하기 위해 다이오드(D1)가 추가로 형성될 수 있다.

트랜지스터(Y_l)는 소스가 $-V_s$ 전압을 공급하는 전원($-V_s$)에 연결되고 드레인이 Y 전극의 제2단(N_2)에 연결되어 있다. 그리고 인덕터(L_2)의 제1단은 Y 전극의 제2단(N_2)에 연결되고 인덕터(L_2)의 제2단은 트랜지스터(Y_f)의 드레인에 연결되어 있다. 트랜지스터(Y_f)의 소스는 커패시터(C_1)의 제1단에 연결되어 있다. 또한, 인덕터(L_2)의 제2단, 트랜지스터(Y_f) 및 커패시터(C_1)의 제1단 사이의 경로에는 트랜지스터(Y_l)의 바디 다이오드로 형성될 수 있는 전류 경로를 방지하기 위해 다이오드(D2)가 추가로 형성될 수 있다.

다음, 도 6, 도 7a 내지 도 7d를 참조하여 도 5의 구동 회로의 시계열적 동작 변화에 대해서 설명한다. 여기서, 동작 변화는 4개의 모드(M1~M4)로 일순하며, 모드 변화는 스위치의 조작에 의해 생긴다. 그리고 유지방전 과정을 인가할 때 Y 전극과 X 전극은 용량성 부하로 작용하며, 이러한 용량성 부하를 아래에서는 패널 커패시터(C_p)로 나타낸다. 또한, 여기서 공진으로 칭하고 있는 현상은, 연속적 발진은 아니며 트랜지스터(Y_r, Y_f)의 턴온시에 생기는, 인덕터(L_1, L_2)와 패널 커패시터(C_p)의 조합에 의한 전압 및 전류의 변화 현상이다.

그리고 본 발명의 제2 실시예에서는 모드 1(M1)이 시작되기 전에 트랜지스터(Y_l)가 턴온되어 Y 전극이 $-V_s$ 전압으로 유지되어 있는 것으로 하며, 커패시터(C_1)에는 V_s 전압이 충전되어 커패시터(C_1)의 제1단은 0V의 전위로 되어 있는 것으로 가정한다.

도 6의 M1 및 도 7a를 보면, 모드 1(M1)에서는 트랜지스터(Y_l)가 턴오프되고 트랜지스터(Y_r)가 턴온되어 커패시터(C_1), 트랜지스터(Y_r), 인덕터(L_1) 및 패널 커패시터(C_p)를 통하여 인덕터(L_1)와 패널 커패시터(C_p) 사이에서 공진이 발생한다. 공진에 의해 공진 전류(I_{L1})가 인덕터(L_1)에서 Y 전극 방향으로 흐르며, 이 공진 전류(I_{L1})에 의해 Y 전극의 전압이 증가한다. 도 5의 구동 회로에 기생 성분이 존재하지 않으면 Y 전극의 전압은 V_s 전압까지 증가할 수 있지만, 회로의 기생 성분에 의해 실제로 V_s 전압까지 증가하지는 않는다.

도 6의 M2 및 도 7b를 보면, 모드 2(M2)에서는 Y 전극의 전압이 V_s 전압 근처로 되었을 때 트랜지스터(Y_h)가 턴온되어 Y 전극의 전압이 V_s 전압으로 되고, 트랜지스터(Y_p)는 턴오프된다.

도 6의 M3 및 도 7c를 보면, 모드 3(M3)에서는 트랜지스터(Y_h)가 턴오프되고 트랜지스터(Y_f)가 턴온되어 패널 커패시터(C_p), 인덕터(L_2), 트랜지스터(Y_f) 및 커패시터(C_1)의 경로를 통하여 인덕터(L)와 패널 커패시터(C_p) 사이에서 공진이 발생한다. 공진에 의해 공진 전류(I_{L2})가 패널 커패시터(C_p)에서 인덕터(L_2)로 흐르며, 이 공진 전류(I_{L2})에 의해 Y 전극의 전압이 감소한다. 도 5의 구동 회로에 기생 성분이 존재하지 않으면 Y 전극의 전압은 $-V_s$ 전압까지 감소할 수 있지만, 회로의 기생 성분에 의해 실제로 $-V_s$ 전압까지 감소하지는 않는다.

다음, 도 6의 M4 및 도 7d를 보면, 모드 4(M4)에서는 Y 전극의 전압이 $-V_s$ 전압 근처로 되었을 때 트랜지스터(Y_i)가 턴온되어 Y 전극의 전압이 $-V_s$ 전압으로 되고, 트랜지스터(Y_f)는 턴오프된다.

이와 같이 본 발명의 제2 실시예에 의하면 V_s 전압과 $-V_s$ 전압을 교대로 가지는 유지방전 파형을 Y 전극에 인가할 수 있다. 그리고 모드 1(M1)에서는 Y 전극의 제1단(N_1)을 통하여 Y 전극의 전압을 증가시키고 모드 2(M2)에서는 Y 전극의 제1단(N_1)을 통하여 Y 전극에 V_s 전압을 인가하므로, 모드 1과 2(M1, M2)에서는 Y 전극의 제1단(N_1)에서 제2단(N_2)으로 갈수록 Y 전극에 인가되는 전압의 크기가 줄어든다. 또한, 모드 3(M3)에서는 Y 전극의 제2단(N_2)을 통하여 Y 전극의 전압을 감소시키고 모드 4(M4)에서는 Y 전극의 제2단(N_2)을 통하여 Y 전극에 $-V_s$ 전압을 인가하므로, Y 전극의 제2단(N_2)에서 제1단(N_1)으로 갈수록 Y 전극에 인가되는 전압의 크기가 줄어든다.

즉, 유지방전을 위해 Y 전극에 V_s 전압이 인가되는 경우에는 Y 전극의 제1단(N_1)에서 제2단(N_2) 방향으로 갈수록 전압 강하가 발생하므로, Y 전극의 제1단(N_1)에서 제2단(N_2) 방향으로 갈수록 Y 전극과 X 전극 사이의 전압차가 감소하여 휘도가 떨어진다. 또한, 유지방전을 위해 Y 전극에 $-V_s$ 전압이 인가되는 경우에는 Y 전극의 제2단(N_2)에서 제1단(N_1) 방향으로 갈수록 전압 강하가 발생하므로, Y 전극의 제2단(N_2)에서 제1단(N_1) 방향으로 갈수록 Y 전극과 X 전극 사이의 전압차가 감소하여 휘도가 떨어진다. 이와 같이 V_s 전압과 $-V_s$ 전압의 인가시에 휘도가 낮은 영역을 이동시킴으로써 전체적으로 동일한 휘도가 유지되도록 할 수 있다.

또한, 도 7a 및 도 7c에 나타난 바와 같이 Y 전극의 전압을 증가시키는 공진 전류의 방향이 Y 전극의 제1단(N_1)에서 제2단(N_2) 방향이고, Y 전극의 전압을 감소시키는 전류의 방향도 Y 전극의 제1단(N_1)에서 제2단(N_2) 방향이다. 즉, Y 전극 전압의 상승 및 하강시에 공진 전류의 방향이 바뀌지 않으므로 공진 전류의 방향이 바뀌는 경우에 발생하는 노이즈를 제거할 수 있다.

이상, 본 발명의 제1 및 제2 실시예에서는 X 전극을 0V로 바이어스한 상태에서 Y 전극에 V_s 전압 및 $-V_s$ 전압을 인가하였지만, 이와는 달리 Y 전극을 0V로 유지한 상태에서 X 전극에 V_s 전압 및 $-V_s$ 전압을 인가할 수도 있다. 또한, X 전극을 0V가 아닌 다른 전압(V_x)으로 바이어스한 상태에서 Y 전극에 (V_s+V_x) 전압과 $(-V_s+V_x)$ 전압을 인가할 수도 있다.

그리고 본 발명의 제2 실시예에서는 커패시터(C_1)의 제2단이 $-V_s$ 전원에 연결되고 커패시터(C_1)에 V_s 전압이 충전되어 있는 것으로 하였지만, 커패시터(C_1)의 제1단이 V_s 전원과 $-V_s$ 전원의 중간 전위(0V)를 공급하는 형태라면 다르게 연결할 수도 있다. 또한, 트랜지스터(Y_p)의 드레인 및 트랜지스터(Y_f)의 소스에 커패시터(C_1) 대신에 V_s 전원과 $-V_s$ 전원의 중간 전위(0V)를 공급하는 다른 전원을 연결할 수도 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

이상에서 설명한 바와 같이 본 발명에 의하면, 유지방전을 위한 과형이 주사 전극(또는 유지 전극)에만 인가되므로 임피던스가 항상 일정하다. 또한, 유지방전 과형에서 높은 전압을 주사 전극의 한쪽 끝에 인가하고 낮은 전압을 주사 전극의 다른 쪽 끝에 인가하므로, 주사 전극이 뺀어 있는 방향으로 형성될 수 있는 휘도 편차를 줄일 수 있다. 그리고 유지 기간에서 주사 전극에 인가되는 공진 전류의 방향이 항상 일정하므로 공진 전류의 방향 변화에 의해 발생하는 노이즈를 제거할 수 있다.

(57) 청구의 범위

청구항 1.

일 방향으로 뺀어 있는 복수의 제1 전극과 복수의 제2 전극을 포함하는 플라즈마 표시 패널,

상기 제1 전극의 제1단에 전기적으로 연결되며 상기 제1 전극의 제1단에 제1 전압을 인가하는 제1 구동부, 그리고

상기 제1 전극의 제2단에 전기적으로 연결되며 상기 제1 전극의 제2단에 제2 전압을 인가하는 제2 구동부를 포함하며,

유지 기간 동안 상기 제2 전극이 제3 전압으로 바이어스된 상태에서, 상기 제1 구동부와 상기 제2 구동부가 상기 제1 전극에 상기 제1 전압과 상기 제2 전압을 교대로 인가하는 플라즈마 표시 장치.

청구항 2.

제1항에 있어서,

상기 제1 구동부는 상기 제1 전극의 제1단에 제1단이 전기적으로 연결되는 제1 인덕터를 포함하며, 상기 제1 인덕터를 통하여 상기 제1 전극의 전압을 상기 제2 전압에서 상기 제1 전압 근처로 변경한 후 상기 제1 전극에 상기 제1 전압을 인가하며,

상기 제2 구동부는 상기 제1 전극의 제2단에 제1단이 전기적으로 연결되는 제2 인덕터를 포함하며, 상기 제1 인덕터를 통하여 상기 제1 전극의 전압을 상기 제1 전압에서 상기 제2 전압 근처로 변경한 후 상기 제1 전극에 상기 제2 전압을 인가하는 플라즈마 표시 장치.

청구항 3.

제2항에 있어서,

상기 제1 구동부는, 상기 제1 인덕터의 제2단과 제4 전압을 공급하는 제1 전원 사이에 전기적으로 연결되는 제1 스위칭 소자, 그리고 상기 제1 전극의 제1단과 상기 제1 전압을 공급하는 제2 전원 사이에 전기적으로 연결되는 제2 스위칭 소자를 더 포함하며,

상기 제2 구동부는, 상기 제2 인덕터의 제2단과 상기 제1 전원 사이에 전기적으로 연결되는 제3 스위칭 소자, 그리고 상기 제1 전극의 제2단과 상기 제2 전압을 공급하는 제3 전원 사이에 전기적으로 연결되는 제4 스위칭 소자를 더 포함하며,

상기 제1 스위칭 소자가 턴온되어 상기 제1 전극의 전압이 변경된 후 상기 제2 스위칭 소자가 턴온되어 상기 제1 전극에 상기 제1 전압이 인가되고, 상기 제3 스위칭 소자가 턴온되어 상기 제1 전극의 전압이 변경된 후 상기 제4 스위칭 소자가 턴온되어 상기 제1 전극에 상기 제2 전압이 인가되는 플라즈마 표시 장치.

청구항 4.

제3항에 있어서,

상기 제1 전원은 제1단이 상기 제1 및 제2 인덕터의 제2단에 전기적으로 연결되는 커패시터인 플라즈마 표시 장치.

청구항 5.

제4항에 있어서,

상기 커패시터의 제2단은 상기 제3 전원에 전기적으로 연결되는 플라즈마 표시 장치.

청구항 6.

제3항에 있어서,

상기 제1 내지 제4 스위칭 소자는 바디 다이오드를 가지는 트랜지스터이며,

상기 제1 구동부는, 상기 제1 전극의 제1단, 상기 제1 인덕터, 상기 제1 스위칭 소자 및 상기 제1 전원 사이의 경로 상에 상기 제1 스위칭 소자의 바디 다이오드와 반대 방향으로 형성되는 제1 다이오드를 더 포함하며,

상기 제2 구동부는, 상기 제1 전극의 제2단, 상기 제2 인덕터, 상기 제3 스위칭 소자 및 상기 제1 전원 사이의 경로 상에 상기 제3 스위칭 소자의 바디 다이오드와 반대 방향으로 형성되는 제2 다이오드를 더 포함하는 플라즈마 표시 장치.

청구항 7.

제3항 내지 제6항 중 어느 한 항에 있어서,

상기 제4 전압은 실질적으로 상기 제1 전압과 상기 제2 전압의 중간 전압인 플라즈마 표시 장치.

청구항 8.

제7항에 있어서,

상기 제3 전압은 실질적으로 상기 제1 전압과 상기 제2 전압의 중간 전압인 플라즈마 표시 장치.

청구항 9.

제1항 내지 제6항 중 어느 한 항에 있어서,

상기 제3 전압은 실질적으로 상기 제1 전압과 상기 제2 전압의 중간 전압인 플라즈마 표시 장치.

청구항 10.

제9항에 있어서,

상기 제3 전압은 접지 전압인 플라즈마 표시 장치.

청구항 11.

일 방향으로 뻗어 있는 복수의 제1 전극과 복수의 제2 전극을 포함하며 상기 제1 전극과 제2 전극에 의해 방전 셀이 형성되는 플라즈마 표시 패널을 구동하는 방법에 있어서,

유지 기간 동안 상기 제2 전극이 제1 전압으로 바이어스된 상태에서,

상기 제1 전극의 제1단을 통하여 상기 제1 전극에 제2 전압을 인가하는 단계, 그리고

상기 제1 전극의 제2단을 통하여 상기 제1 전극에 제3 전압을 인가하는 단계를 포함하며,

상기 제2 전압과 상기 제1 전압의 차이 및 상기 제1 전압과 상기 제3 전압의 차이는 상기 방전 셀에 방전이 일어날 정도의 전압인 플라즈마 표시 패널의 구동 방법.

청구항 12.

제11항에 있어서,

상기 제1 전극에 상기 제2 전압을 인가하기 전에 상기 제1 전극의 제1단을 통하여 상기 제1 전극의 전압을 상기 제2 전압 근처로 변경시키는 단계, 그리고

상기 제1 전극에 상기 제3 전압을 인가하기 전에 상기 제1 전극의 제2단을 통하여 상기 제1 전극의 전압을 상기 제2 전압에서 상기 제3 전압 근처로 변경시키는 단계를 더 포함하는 플라즈마 표시 패널의 구동 방법.

청구항 13.

제11항에 있어서,

상기 제1 전극의 전압은 상기 제1 전극의 제1단에 전기적으로 연결된 제1 인덕터를 통하여 상기 제2 전압 근처로 변경되며,

상기 제1 전극의 전압은 상기 제1 전극의 제2단에 전기적으로 연결된 제2 인덕터를 통하여 상기 제3 전압 근처로 변경되는 플라즈마 표시 패널의 구동 방법.

청구항 14.

제11항 내지 제13항 중 어느 한 항에 있어서,

상기 제1 전압은 실질적으로 상기 제2 전압과 상기 제3 전압의 중간 전압인 플라즈마 표시 패널의 구동 방법.

청구항 15.

제14항에 있어서,

상기 제1 전압은 접지 전압인 플라즈마 표시 패널의 구동 방법.

청구항 16.

일 방향으로 뻗어 있는 복수의 제1 전극과 복수의 제2 전극을 포함하며 상기 제1 전극과 제2 전극에 의해 방전 셀이 형성되는 플라즈마 표시 패널을 구동하는 방법에 있어서,

유지 기간 동안 상기 제2 전극을 제1 전압으로 바이어스한 상태에서,

상기 제1 전극의 제1단을 통하여 상기 제1 전극에 제1 방향으로 전류가 흐르도록 하여 상기 제1 전극의 전압을 증가시키는 단계,

상기 제1 전극에 제2 전압을 인가하는 단계,

상기 제1 전극의 제2단을 통하여 상기 제1 전극에 상기 제1 방향으로 전류가 흐르도록 하여 상기 제1 전극의 전압을 감소시키는 단계, 그리고

상기 제1 전극에 제3 전압을 인가하는 단계를 포함하는 플라즈마 표시 패널의 구동 방법.

청구항 17.

제16항에 있어서,

상기 제2 전압은 상기 제1 전극의 제1단에 인가되며, 상기 제3 전압은 상기 제1 전극의 제2단에 인가되는 플라즈마 표시 패널의 구동 방법.

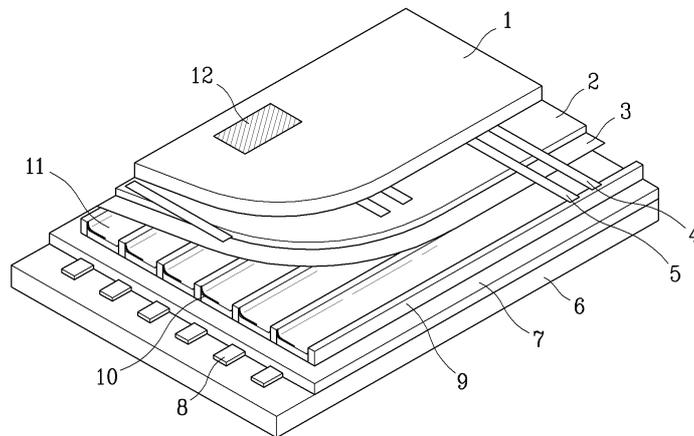
청구항 18.

제16항 또는 제17항에 있어서,

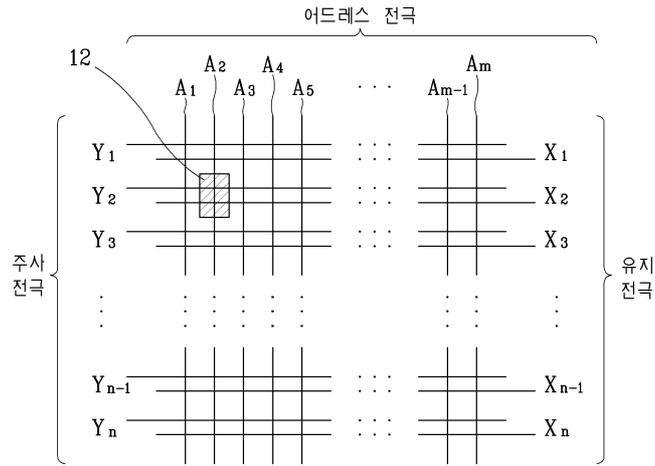
상기 제1 전압은 실질적으로 상기 제2 전압과 상기 제3 전압의 중간 전압인 플라즈마 표시 패널의 구동 방법.

도면

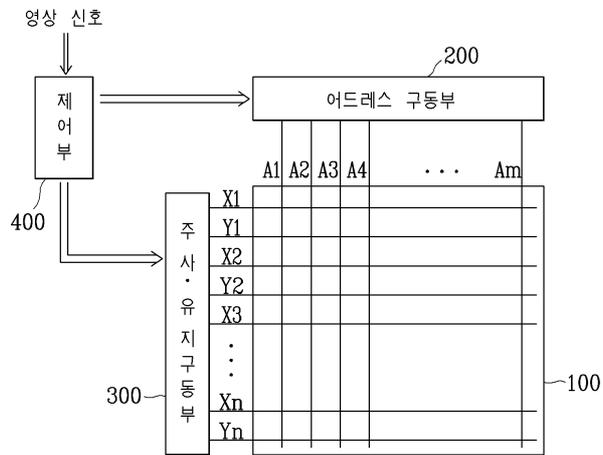
도면1



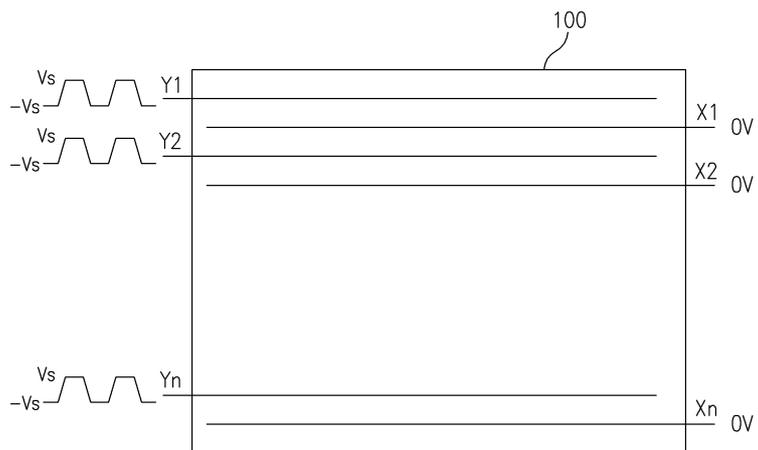
도면2



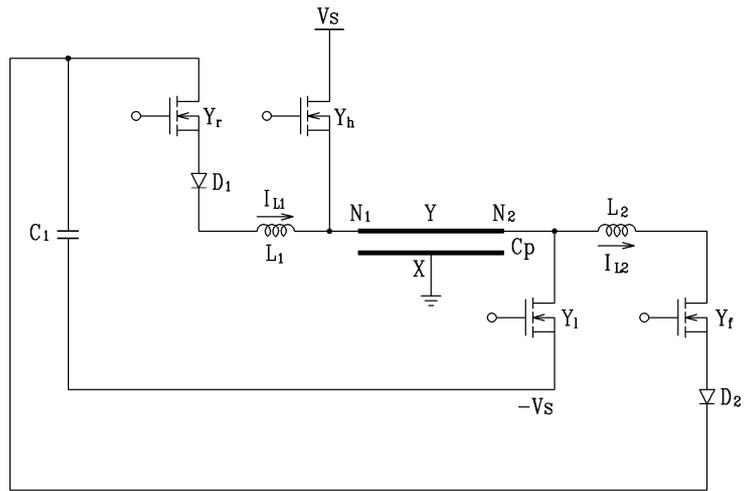
도면3



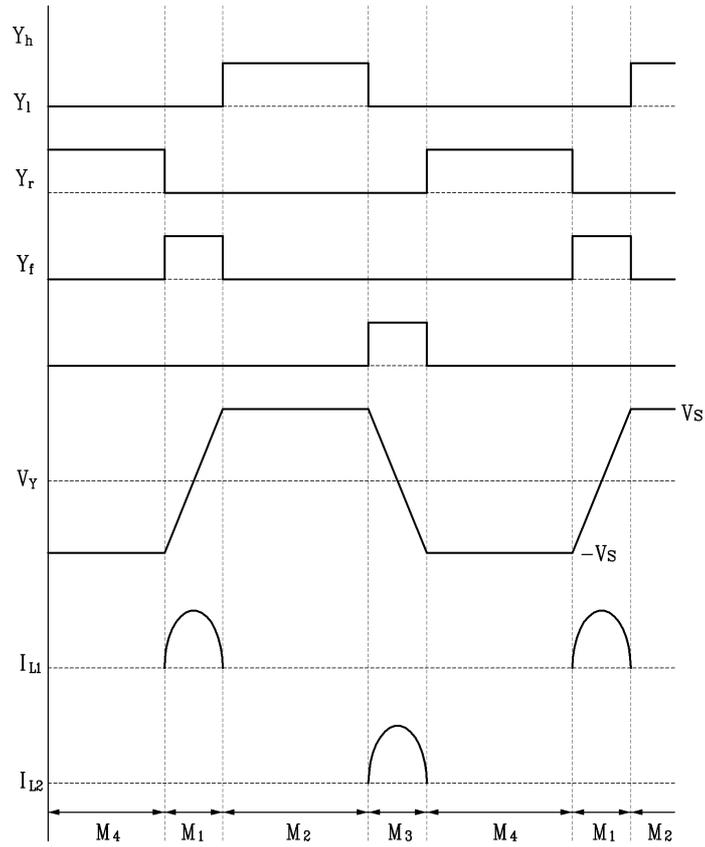
도면4



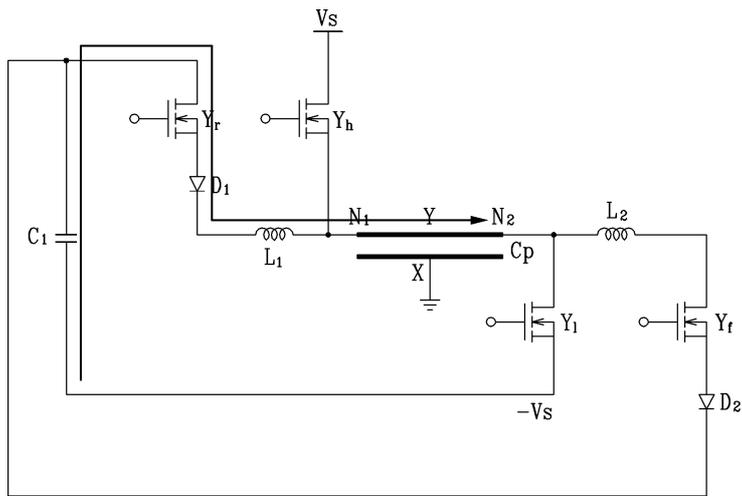
도면5



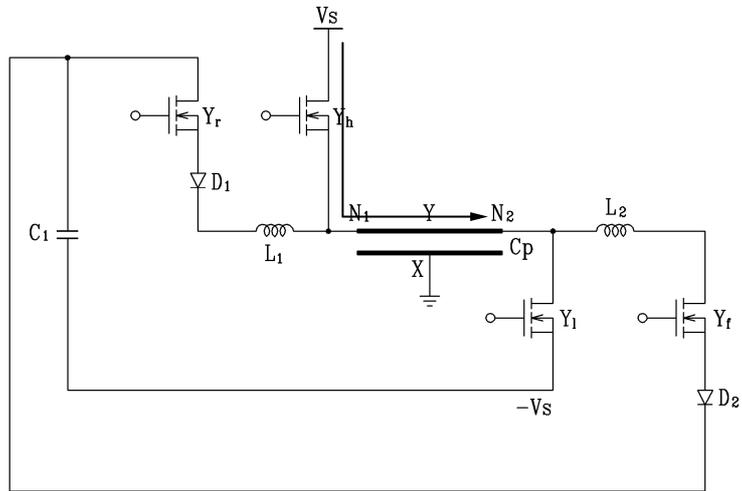
도면6



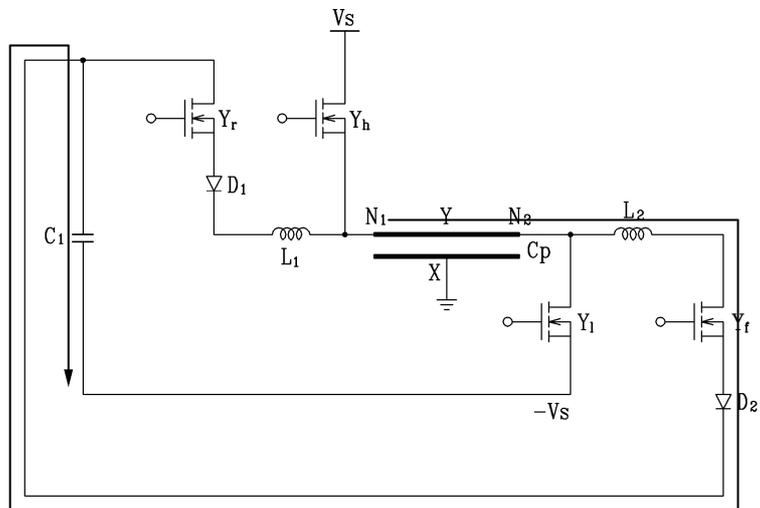
도면7a



도면7b



도면7c



도면7d

