

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年10月5日(05.10.2023)



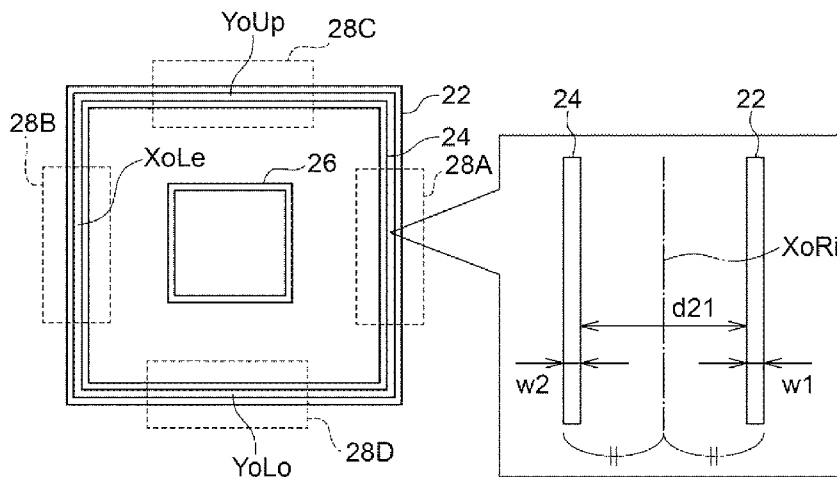
(10) 国際公開番号

WO 2023/190400 A1

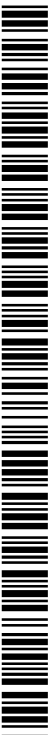
- (51) 国際特許分類:
G03F 9/00 (2006.01) G03F 7/20 (2006.01)
- (21) 国際出願番号: PCT/JP2023/012313
- (22) 国際出願日: 2023年3月27日(27.03.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2022-053394 2022年3月29日(29.03.2022) JP
- (71) 出願人: ラピスセミコンダクタ株式会社 (LAPIS SEMICONDUCTOR CO., LTD.) [JP/JP]; 〒2228575 神奈川県横浜市港北区新横浜二丁目4番地8 Kanagawa (JP).
- (72) 発明者: 星野 大子 (HOSHINO, Daigo); 〒2228575 神奈川県横浜市港北区新横浜二丁目4番8 ラピスセミコンダクタ株式会社内 Kanagawa (JP).
- (74) 代理人: 弁理士法人太陽国際特許事務所(TAIYO, NAKAJIMA & KATO); 〒1600022 東京都新宿区新宿4丁目3番17号 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG,

(54) Title: METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置の製造方法



(57) Abstract: The present invention forms a reference mark 22 formed in a first process of a photolithography process of semiconductor device manufacturing and a reference mark 24 formed in a second process following the first process as concentric double square frames, and sets, as a detection position XoRi, a middle point of the width of a signal waveform S representing a change in contrast of image data acquired by an imaging device provided to an optical microscope of an alignment measurement device and including the reference mark 22 and the reference mark 24 in a portion of an intersection between the signal waveform S and a predetermined threshold value Th, and the detection position XoRi is used as a reference for positioning of a layer relating to a third process following the second process.



WO 2023/190400 A1

ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告 (条約第21条(3))

(57) 要約：半導体装置製造のフォトリソグラフィ工程の第1工程で形成する基準マーク22と、第1工程に後続する第2工程で形成する基準マーク24とを、同心の二重の正方枠で形成し、合せ測定機の光学顕微鏡に備えられた撮像装置で取得した基準マーク22及び基準マーク24を含む画像データのコントラストの変化を示す信号波形Sと所定の閾値Thとが交差した部分の信号波形Sの幅の中点を検出位置XoRiとし、検出位置XoRiを、第2工程に後続する第3工程に係るレイヤの位置決め基準に用いる。

明 細 書

発明の名称：半導体装置の製造方法

技術分野

[0001] 本開示は、半導体装置の製造方法、特に半導体製造のリソグラフィ工程におけるレジストパターンの重ね合せの方法に関する。

背景技術

[0002] 半導体装置の製造工程では、被加工膜を形成する成膜工程、半導体回路をマスクとしたレジストパターンを基板上に形成するリソグラフィ工程、レジストパターンを基に被加工膜を加工するエッチング工程などを繰り返すことで素子回路を形成するが、リソグラフィ工程では前工程で形成した加工パターンに対して精度良くレジストパターンを重ね合わせる必要がある。

[0003] 例えば、第1工程である素子分離加工形成から、第2工程であるゲート加工形成、そして第3工程であるコンタクトホール加工形成に至る加工フローを想定する。かかる加工フローにおいては、図6に示したように、合せ対象となる前工程で加工形成された外側の正方枠である基準マーク32と、後工程のフォトリソグラフィ工程で形成した内側の正方枠であるフォトリソグラフィマーク34とが一对のマークとして構成され、基準マーク32に対してレジストマーク34の上下左右の相対的なずれを把握することで合せずれ量が求められる。

[0004] 具体的には、基準マーク32の右側のマーク検出エリア32Aで認識される光学像から変換された信号波形Sと所定の閾値Thとが交差した部分における信号波形Sの幅の中点を検出位置X_{oRi}とする。同様に基準マーク32、及びフォトリソグラフィマーク34の他のマーク検出エリア32B、32C、32D、34A、34B、34C、34Dで各々認識される検出位置X_{oLe}、Y_{oUp}、Y_{oLo}、X_{iRi}、X_{iLe}、Y_{iUp}、Y_{iLo}から、合せ測定時における基準マーク32の、X方向の検出位置X_o及びY方向の検出位置Y_o、並びに合せ測定時におけるフォトリソグラフィマーク

34の、X方向の検出位置 X_i 及びY方向の検出位置 Y_i が求められる。そして、検出位置 X_i と検出位置 X_o との差がX方向の合せずれ量 ΔX として、検出位置 Y_i と検出位置 Y_o との差がY方向の合せずれ量 ΔY として、各々下記のように導出される。

$$\Delta X = X_i - X_o$$

$$\Delta Y = Y_i - Y_o$$

[0005] 図7Aは第1工程に対する第2工程の合せずれの例を、図7Bは第1工程に対する第3工程の合せずれの例を、図7Cは第2工程に対する第3工程の合せずれの例を、各々示した概略図である。

[0006] 図7Aは、前工程である第1工程に係る基準マーク32に対応する第2工程のフォトリソグラフィマークの位置が、正規では真値36であるところ、実値38であった際に、真値36と実値38とのX方向及びY方向における差である合せずれ量 ΔX_{21} 、 ΔY_{21} が生じた場合を示している。

[0007] 図7Bは、前工程である第1工程に係る基準マーク32に対応する第3工程のフォトリソグラフィマークの位置が、正規では真値40であるところ、実値42であった際に、真値40と実値42とのX方向及びY方向における差である合せずれ量 $-\Delta X_{31}$ 、 $-\Delta Y_{31}$ が生じた場合を示している。

[0008] 図7Cは、図7A及び図7Bの合せずれ発生時における第2工程に対する第3工程の合せずれの例を示している。

[0009] 第2工程に対する第3工程の合せずれ量 ΔX_{32} 、 ΔY_{32} は、図7Cに示した真値40と実値48とのX方向及びY方向における差であるが、理論上は、下記のように、第1工程に対する第3工程の合せずれ量 $-\Delta X_{31}$ 、 $-\Delta Y_{31}$ と、第1工程に対する第2工程の合せずれ量 ΔX_{21} 、 ΔY_{21} との差に基づいて算出される。

$$-\Delta X_{32} = -\Delta X_{31} - \Delta X_{21}$$

$$-\Delta Y_{32} = -\Delta Y_{31} - \Delta Y_{21}$$

$$\therefore \Delta X_{32} = \Delta X_{31} + \Delta X_{21}$$

$$\Delta Y_{32} = \Delta Y_{31} + \Delta Y_{21}$$

- [0010] その結果、第2工程に対する第3工程の合せずれ量 ΔX_{32} 、 ΔY_{32} は、第1工程に対する第2工程の合せずれ量 ΔX_{32} 、 ΔY_{32} に第1工程に対する第3工程の合せずれ量 ΔX_{31} 、 ΔY_{31} が上乘せされる場合が生じ得る。
- [0011] 図8Aは、半導体基板10の上に第1工程による素子分離パターン12が形成された後、第2工程によるゲートパターン14が形成された状態を示した概略図である。図8Aでは、素子分離パターン12上に形成されたゲートパターン14には、第1工程に対する第2工程の合せずれ量 ΔX_{21} が生じている。
- [0012] 図8Bは、素子分離パターン12上に、第2工程によるゲートパターン14が形成された後、第3工程によるコンタクトホールパターン16が形成された場合を示した概略図である。図8Bでは、素子分離パターン12上に形成されたコンタクトホールパターン16には、第1工程に対する第3工程の合せずれ量 ΔX_{31} が生じている。
- [0013] その結果、合せずれ量 ΔX_{21} に合せずれ量 ΔX_{31} が上乘せされるようになり、第2工程で形成されるゲートパターン14と、第3工程で形成されるコンタクトホールパターン16とが接触し、リーク電流が発生する不具合が生じてしまう。
- [0014] 図8A、図8Bに示した場合は、第1工程を合せ対象工程の基準としたが、合せ対象工程を第2工程に変更することとも考えられる。しかしながら、合せ対象工程を第2工程にした場合も、第1工程で形成した素子分離パターン12に対してコンタクトホールパターン16がずれることにより、アクティブ領域との接地不良による抵抗増加や、フィールド領域へのリーク電流増加などの不具合が生じてしまう。
- [0015] 特許第5554906号公報には、下層工程をスキャナ型の露光装置で行い、上層工程を一括型露光装置で行うハイブリッド処理において、ショット形状歪みの直交成分、及び面内方向の倍率差を補正することにより、重ね合

せ精度の高い露光装置のアライメント方法の発明が開示されている。

[0016] 特開平7-142326号公報には、基準となる第1のレイヤと第2のレイヤとの誤差を測定し、各々のレイヤのずれ量を導出した後、各々のレイヤに対して平均化された中間位置に第3のレイヤの露光の位置決めを実施するマスク重ね合せ方法の発明が開示されている。

発明の概要

発明が解決しようとする課題

[0017] しかしながら、特許第5554906号公報に開示された発明では、上述のような、複数工程における各々の合せずれ量が重畳される場合がある。

[0018] 特開平7-142326号公報に開示された発明では、ずれ量の測定を複数回実施し、さらに測定値の平均値を算出するので、作業工数が増え、且つ煩雑な計算が必要となると共に、平均値の算出に係る各々のずれ量の分散が大きい場合は、ずれ量を平均化してもレイヤの位置決め精度が低下する。また、第3レイヤに対する、第1レイヤとのずれ量、第2レイヤとのずれ量は各々別個に測定する必要があるため、露光後の合わせ測定処理が複数回となることで処理時間が長くなる。

[0019] 本開示は、前工程に係るレイヤに対する後工程のレイヤの位置ずれを抑制できる半導体装置の製造方法を提供する。

課題を解決するための手段

[0020] 本開示の第1の態様は、半導体装置の製造方法であって、半導体装置製造のフォトリソグラフィ工程における複数のレイヤの重ね合せ位置の測定において、第1工程で形成する第1基準マークと、前記第1工程に後続する第2工程で形成する第2基準マークとを、同心の二重の正方枠で形成し、合せ測定機の光学顕微鏡に備えられた撮像装置で取得した前記第1基準マーク及び前記第2基準マークを含む画像データのコントラストの変化を示す信号波形と所定の閾値とが交差した部分の該信号波形の幅の中点を検出位置とし、前記検出位置を、前記第2工程に後続する第3工程に係るレイヤの位置決め基準に用いる。

発明の効果

[0021] 本開示の第1の態様は、第1基準マークと第2基準マークとを同心の二重の正方枠で形成し、前記第1基準マーク及び前記第2基準マークを含む画像データのコントラストの変化を示す信号波形と所定の閾値とが交差した部分の該信号波形の幅の中点を第3工程に係るレイヤの位置決め基準に用いることにより、前工程に係るレイヤに対する後工程のレイヤの位置ずれを抑制できる。

図面の簡単な説明

[0022] [図1]第1工程である素子分離加工形成から、第2工程であるゲート加工形成、そして第3工程であるコンタクトホール加工形成に至る加工フローを示したフローチャートである。

[図2A]半導体基板の上に第1工程による素子分離パターンが形成された後、第2工程によるゲートパターンが形成された状態を示した概略図である。

[図2B]素子分離パターン上に、第2工程によるゲートパターンが形成された後、第3工程によるコンタクトホールパターンが形成された場合を示した概略図である。

[図3A]一例として、第3工程で用いる合せずれ測定用の基準マークを示した説明図である。

[図3B]マーク検出エリアで認識される光学像から変換された信号波形の一例を示した説明図である。

[図4]第1工程の基準マークに対して第2工程の基準マークがX方向にずれた場合の説明図である。

[図5A]半導体基板の上に第1工程による素子分離パターンが形成された後、第2工程によるゲートパターンが形成された状態を示した概略図である。

[図5B]素子分離パターン上に、第2工程によるゲートパターンが形成された後、第3工程によるコンタクトホールパターンが形成された場合を示した概略図である。

[図6]従来行われてきたレジストマークの位置合わせの説明図である。

[図7A]第1工程に対する第2工程の合せずれの例を示した概略図である。

[図7B]第1工程に対する第3工程の合せずれの例を示した概略図である。

[図7C]図7A及び図7Bの合せずれ発生時における第2工程に対する第3工程の合せずれの例を示した概略図である。

[図8A]半導体基板の上に第1工程による素子分離パターンが形成された後、第2工程によるゲートパターンが形成された状態を示した概略図である。

[図8B]素子分離パターン上に、第2工程によるゲートパターンが形成された後、第3工程によるコンタクトホールパターンが形成された場合を示した概略図である。

発明を実施するための形態

[0023] 本例示的实施形態に係る技術は、半導体装置製造のフォトリソグラフィ工程における複数のレイヤの重ね合せ位置の測定に関する。図1は、第1工程である素子分離加工形成から、第2工程であるゲート加工形成、そして第3工程であるコンタクトホール加工形成に至る加工フローを示したフローチャートである。ステップS100では、第1工程である素子分離加工形成が行われ、図2Aに示したように、半導体基板10の上に素子分離パターン12が形成される。

[0024] ステップS102では、第2工程により、ゲートパターン14が、図2Aに示したように形成される。

[0025] ステップS104では、第3工程により、コンタクトホールパターン16が、図2Bに示したように形成される。

[0026] 図1に示した処理を実行するに際しては、前工程で形成した加工パターンに対して精度良くレジストパターンを重ね合わせる必要がある。

[0027] 図3Aは、一例として、第3工程で用いる合せずれ測定用の基準マーク22、24を示した説明図である。基準マーク22は第1工程で、基準マーク24は第2工程で、各々加工形成される。

[0028] 本例示的实施形態では、第1工程で加工形成される正方枠である基準マーク22と、第2工程で形成される正方枠である基準マーク24とを任意のマ

ーク間隔 d_{21} で二重に形成し、マーク検出エリア 28A、28B、28C、28D を基準マーク 22 と基準マーク 24 とで挟んで囲むように設定する。第3工程のレジストパターン 26 は、二重の正方枠を構成する基準マーク 22、24 と同心で、基準マーク 22、24 よりも小さい正方枠で設定する。

[0029] 第1工程による基準マーク 22 の幅が w_1 、第2工程による基準マーク 24 の幅が w_2 であれば、マーク検出エリア 28A、28B、28C、28D で各々認識される検出位置 X_{ORi} 、 X_{OLe} 、 Y_{Up} 、 Y_{Lo} の、基準マーク 22 及び基準マーク 24 を平均化した基準位置は下記の式 (1) ~ (4) のようになる。本例示的实施形態では、検出位置 X_{ORi} 、 X_{OLe} 、 Y_{Up} 、 Y_{Lo} の各々で定義される正方枠を、「第3工程のレジストパターン 26 の位置決めをするための基準枠」(以下、「基準枠」と略記)として扱う。

$$X_{ORi} = (w_1 + w_2 + d_{21}) / 2 \quad \dots (1)$$

$$X_{OLe} = (w_1 + w_2 + d_{21}) / 2 \quad \dots (2)$$

$$Y_{Up} = (w_1 + w_2 + d_{21}) / 2 \quad \dots (3)$$

$$Y_{Lo} = (w_1 + w_2 + d_{21}) / 2 \quad \dots (4)$$

[0030] 図3Bは、マーク検出エリア 28A で認識される光学像から変換された信号波形 S の一例を示した説明図である。本例示的实施形態では、可視光を光源とし、合せ測定機の光学顕微鏡に備えられた撮像装置で取得した画像データのコントラストを検出し、当該画像データのコントラストの変化を図3Bに示したような信号波形 S として認識する。

[0031] 本例示的实施形態では、マーク間隔 d_{21} を下記のように設定することで、二重の正方枠による信号波形の歪みを回避し、図6に示したような従来とほぼ同じような1つの頂点を備えた信号波形 S が得られるようにして、良好な合せ測定精度を得る。その結果、所定の閾値 T_h と交叉した部分の信号波形 S の幅の中点を検出位置 X_{ORi} とすることが可能となる。また、本例示的实施形態では、マーク間隔 d_{21} を下記のように設定すると共に、所定の

閾値 T_h 、基準マーク 22 の幅 w_1 、及び第 2 工程による基準マーク 24 の幅 w_2 の各々を、合せ測定機の光源の波長、及び当該波長における合せ測定機の光学顕微鏡の分離解像に基づいて決定する。換言すれば、基準マーク 22 と基準マーク 24 とを含む画像データのコントラストを検出した際に 1 つの頂点を備えた信号波形 S が得られ、且つ所定の閾値 T_h と信号波形 S とが交差する状態になるように、マーク間隔 d_{21} 、所定の閾値 T_h 、基準マーク 22 の幅 w_1 、及び第 2 工程による基準マーク 24 の幅 w_2 の各々を決定すればよい。

実際の合せずれの最大量 $\ll d_{21} <$ 合せ測定機の光学顕微鏡の分離解像

[0032] 図 4 は、第 2 工程の基準マーク 24 に対して第 2 工程の基準マーク（第 2 工程ホトリソ時に形成される）28 が X 方向に ΔX ずれた場合の説明図である。図 4 における基準マーク 28 の X 方向の合せずれを ΔX とすると、マーク検出エリア 28A、28B で各々認識される検出位置 $X_{ORi'}$ 、 $X_{OLe'}$ の各々の位置は下記の式（2）のようになる。 $X_{ORi'}$ は、マーク検出エリア 28A における合せずれ量 ΔX の影響を受けた検出位置であり、 $X_{OLe'}$ は、マーク検出エリア 28B における合せずれ量 ΔX の影響を受けた検出位置である。

$$X_{ORi'} = (w_1 + w_2 + d_{21} - \Delta X) / 2 \quad \dots (5)$$

$$X_{OLe'} = (w_1 + w_2 + d_{21} + \Delta X) / 2 \quad \dots (6)$$

[0033] 上記の式（1）と式（5）との差分、及び上記の式（2）と式（6）との差分は、各々、下記の式（7）と式（8）となる。

$$|X_{ORi'} - X_{ORi}| = \Delta X / 2 \quad \dots (7)$$

$$|X_{OLe'} - X_{OLe}| = \Delta X / 2 \quad \dots (8)$$

[0034] 合せずれがない場合の基準枠の位置を X_o とすると、合せずれ量 ΔX を考慮した新たな基準枠の位置 X_o' は、下記の式（9）のようになる。

$$X_o' = X_o + \Delta X / 2 \quad \dots (9)$$

[0035] 式（9）が示すように、第 2 工程による基準マーク 28 が、基準マーク 2

4 に対して X 方向に ΔX ずれた場合は、合せずれがない場合の基準枠を X 方向に $\Delta X / 2$ 移動させた位置が、新たな基準枠の位置となる。

[0036] 同様に、第 2 工程による基準マーク 2 8 が、基準マーク 2 4 に対して Y 方向に ΔX ずれた場合は、合せずれがない場合の基準枠を Y 方向に $\Delta Y / 2$ 移動させた位置を、新たな基準枠の位置とする。そして、合せずれがない場合の基準枠を、X 方向に $\Delta X / 2$ 、又は Y 方向に $\Delta Y / 2$ 移動させた正方枠が、新たな基準枠となる。

[0037] 上記の $\Delta X / 2$ 及び $\Delta Y / 2$ は、基準枠のずれがどの程度になるかを例示したものである。本例示的实施形態では、合せ測定機で検出した信号波形 S に基づく検出位置そのものが、 $\Delta X / 2$ 及び $\Delta Y / 2$ の要素を包含しているので、下地 2 層の相対ズレに対して平均位置を「自動かつ平易に」基準位置と認識することができる。

[0038] 本例示的实施形態では、上記の $\Delta X / 2$ 及び $\Delta Y / 2$ を意識して算出することを要しないが、 $\Delta X / 2$ 及び $\Delta Y / 2$ は、第 3 工程のレジストパターン 2 6 の位置決めの補正量として扱うこともできる。例えば、基準マーク 2 2 に対する第 3 工程のレジストパターン 2 6 の位置を、X 方向に $\Delta X / 2$ 、Y 方向に $\Delta Y / 2$ 、各々移動させることになり、適正化できる。

[0039] 図 5 A は、半導体基板 1 0 の上に第 1 工程による素子分離パターン 1 2 が形成された後、第 2 工程によるゲートパターン 1 4 が形成された状態を示した概略図である。図 5 A では、素子分離パターン 1 2 上に形成されたゲートパターン 1 4 には、第 1 工程に対する第 2 工程の合せずれ量 ΔX が生じている。

[0040] 図 5 B は、素子分離パターン 1 2 上に、第 2 工程によるゲートパターン 1 4 が形成された後、第 3 工程によるコンタクトホールパターン 1 6 が形成された場合を示した概略図である。本例示的实施形態では、式 (9) に示したように、第 1 工程と第 2 工程との合せずれ量 ΔX の $1 / 2$ 分ずれた位置を基準マークとして第 3 工程を合わせるため、第 3 工程で形成されるコンタクトホールパターン 1 6 の合せずれ量は $\Delta X / 2$ に抑制される。その結果、ゲート

パターン14とコンタクトホールパターン16との接触による不良を回避できる。さらに、本例示的实施形態によれば、1回の測定のみで適切な合せずれ量を含んだ基準位置を求めることができるため、従来行われていたような、合せずれ量の複数回測定、又は合せずれ補正量の複雑な計算等が不要となり、簡易迅速に半導体装置の製造工程を進めることが可能となる。

[0041] 以上説明したように、本例示的实施形態によれば、基準となる第1のレイヤの基準マークと第2のレイヤの基準マークとが任意の間隔で配設された2重の枠となるように形成し、後工程である第3のレイヤの位置決めの基準となるマークの検出エリアを、第1のレイヤの基準マークと第2のレイヤの基準マークとで挟んで囲むように設定する。その結果、第3のレイヤの基準となる位置が第1のレイヤと第2のレイヤとの合せずれ量を含んだ基準位置として検出されるため、ウェハ面内の測定点毎に第1のレイヤだけでなく、第2のレイヤと第3のレイヤとの位置関係が最適な合せずれ量となるような合せ精度を得ることが可能になるという効果を奏する。

[0042] 2022年3月29日出願の日本国特許出願2022-053394号の開示は、その全体が参照により本明細書に取り込まれる。

[0043] 本明細書に記載された全ての文献、特許出願、および技術規格は、個々の文献、特許出願、および技術規格が参照により取り込まれることが具体的かつ個々に記された場合と同程度に、本明細書中に参照により取り込まれる。

[0044] 以上の例示的实施形態に関し、さらに以下の付記項を開示する。

[付記項1]

半導体装置製造のフォトリソグラフィ工程における複数のレイヤの重ね合せ位置の測定において、

第1工程で形成する第1基準マークと、前記第1工程に後続する第2工程で形成する第2基準マークとを、同心の二重の正方枠で形成し、

合せ測定機の光学顕微鏡に備えられた撮像装置で取得した前記第1基準マーク及び前記第2基準マークを含む画像データのコントラストの変化を示す信号波形と所定の閾値とが交差した部分の該信号波形の幅の中点を検出位置

とし、

前記検出位置を、前記第2工程に後続する第3工程に係るレイヤの位置決め
の基準に用いる半導体装置の製造方法。

[付記項2]

前記第1基準マークと前記第2基準マークとの間隔を、実際の合せずれ最
大量より十分大きく、且つ前記合せ測定機の光学顕微鏡の分離解像より小さ
く設定する付記項1に記載の半導体装置の製造方法。

[付記項3]

前記第1基準マークの幅、前記第2基準マークの幅、及び前記所定の閾値
の各々を、前記合せ測定機の光源の波長、及び該波長における前記合せ測定
機の光学顕微鏡の分離解像に基づいて決定する付記項2に記載の半導体装置
の製造方法。

[付記項4]

前記第2基準マークの本来の位置に対して実際の前記第2基準マークの位
置の合せずれが生じた場合、前記第3工程に係るレイヤの位置決め
の基準は、前記第2基準マークの位置の合せずれが生じない場合の前記第3工程に係
るレイヤの位置決め
の基準を、前記第2基準マークの位置がずれた方向に前
記合せずれの量の1/2移動させた位置となる付記項1から付記項3のい
ずれか1項に記載の半導体装置の製造方法。

[付記項5]

前記第2基準マークの位置の合せずれが生じた場合、前記第1基準マーク
に対する前記第3工程に係るレイヤの位置を、前記第2基準マークの位置が
ずれた方向に前記合せずれの量の1/2移動させる付記項1から付記項3の
いずれか1項に記載の半導体装置の製造方法。

[付記項6]

前記合せずれの量の1/2は、前記第2基準マークの位置の合せずれが生
じた場合の前記信号波形における前記検出位置と、前記第2基準マークの位
置の合せずれが生じない場合の前記信号波形における前記検出位置との差分

である付記項 4 または付記項 5 に記載の半導体装置の製造方法。

請求の範囲

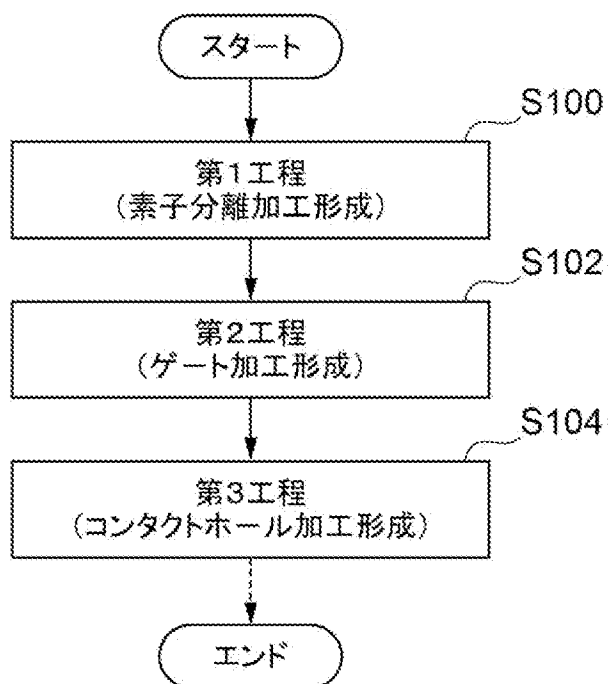
- [請求項1] 半導体装置製造のフォトリソグラフィ工程における複数のレイヤの重ね合せ位置の測定において、
- 第1工程で形成する第1基準マークと、前記第1工程に後続する第2工程で形成する第2基準マークとを、同心の二重の正方枠で形成し、
- 合せ測定機の光学顕微鏡に備えられた撮像装置で取得した前記第1基準マーク及び前記第2基準マークを含む画像データのコントラストの変化を示す信号波形と所定の閾値とが交差した部分の該信号波形の幅の中点を検出位置とし、
- 前記検出位置を、前記第2工程に後続する第3工程に係るレイヤの位置決め基準に用いる半導体装置の製造方法。
- [請求項2] 前記第1基準マークと前記第2基準マークとの間隔を、実際の合せずれ最大量より十分大きく、且つ前記合せ測定機の光学顕微鏡の分離解像より小さく設定する請求項1に記載の半導体装置の製造方法。
- [請求項3] 前記第1基準マークの幅、前記第2基準マークの幅、及び前記所定の閾値の各々を、前記合せ測定機の光源の波長、及び該波長における前記合せ測定機の光学顕微鏡の分離解像に基づいて決定する請求項2に記載の半導体装置の製造方法。
- [請求項4] 前記第2基準マークの本来の位置に対して実際の前記第2基準マークの位置の合せずれが生じた場合、前記第3工程に係るレイヤの位置決め基準は、前記第2基準マークの位置の合せずれが生じない場合の前記第3工程に係るレイヤの位置決め基準を、前記第2基準マークの位置がずれた方向に前記合せずれの量の $1/2$ 移動させた位置となる請求項1に記載の半導体装置の製造方法。
- [請求項5] 前記第2基準マークの位置の合せずれが生じた場合、前記第1基準マークに対する前記第3工程に係るレイヤの位置を、前記第2基準マークの位置がずれた方向に前記合せずれの量の $1/2$ 移動させる請求

項 1 に記載の半導体装置の製造方法。

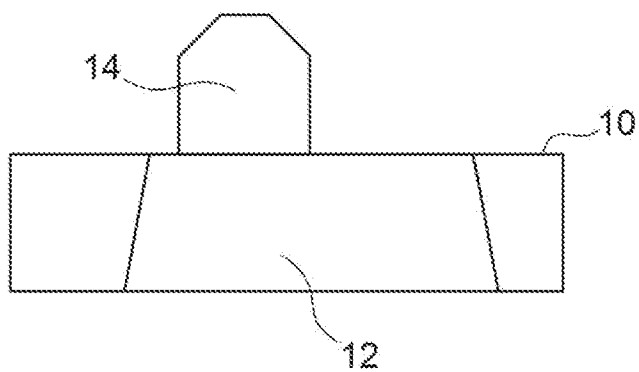
[請求項6] 前記合せずれの量の $1/2$ は、前記第 2 基準マークの位置の合せずれが生じた場合の前記信号波形における前記検出位置と、前記第 2 基準マークの位置の合せずれが生じない場合の前記信号波形における前記検出位置との差分である請求項 4 に記載の半導体装置の製造方法。

[請求項7] 前記合せずれの量の $1/2$ は、前記第 2 基準マークの位置の合せずれが生じた場合の前記信号波形における前記検出位置と、前記第 2 基準マークの位置の合せずれが生じない場合の前記信号波形における前記検出位置との差分である請求項 5 に記載の半導体装置の製造方法。

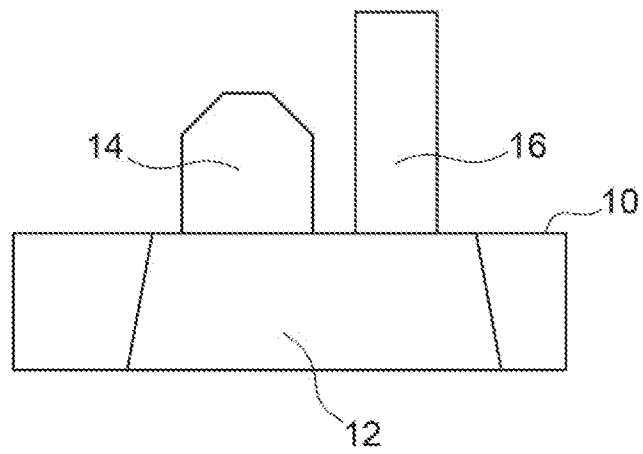
[図1]



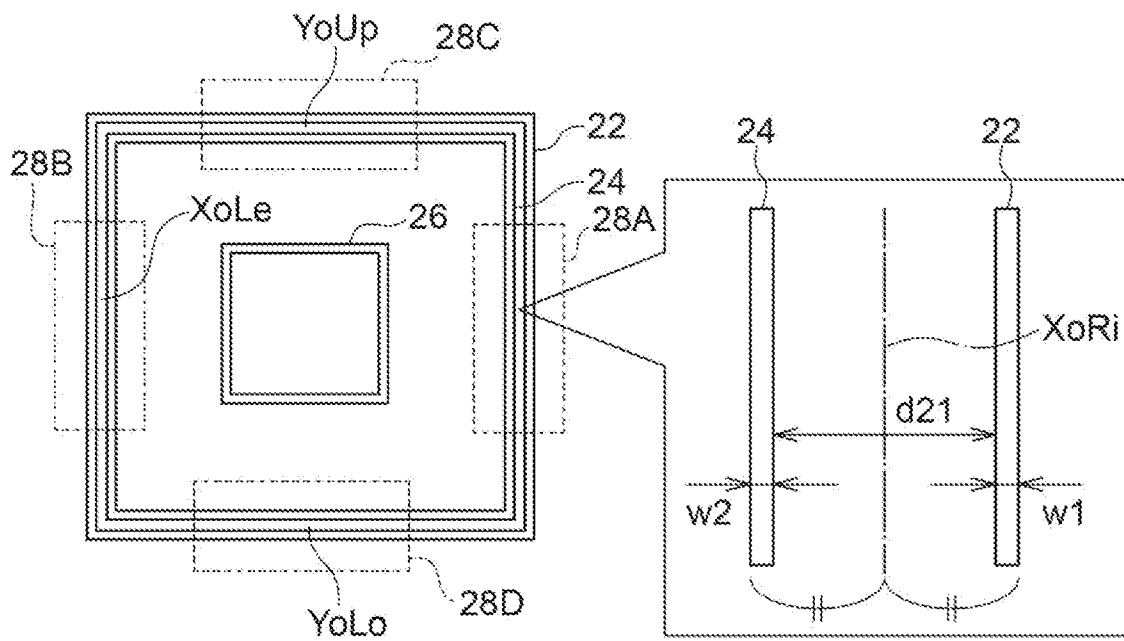
[図2A]



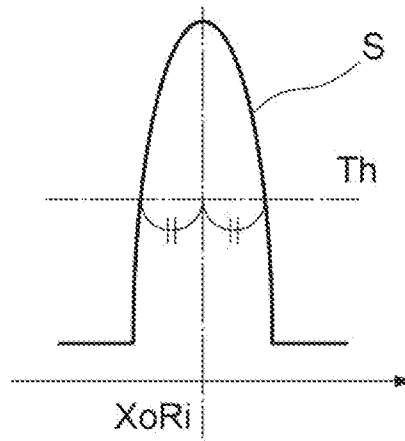
[図2B]



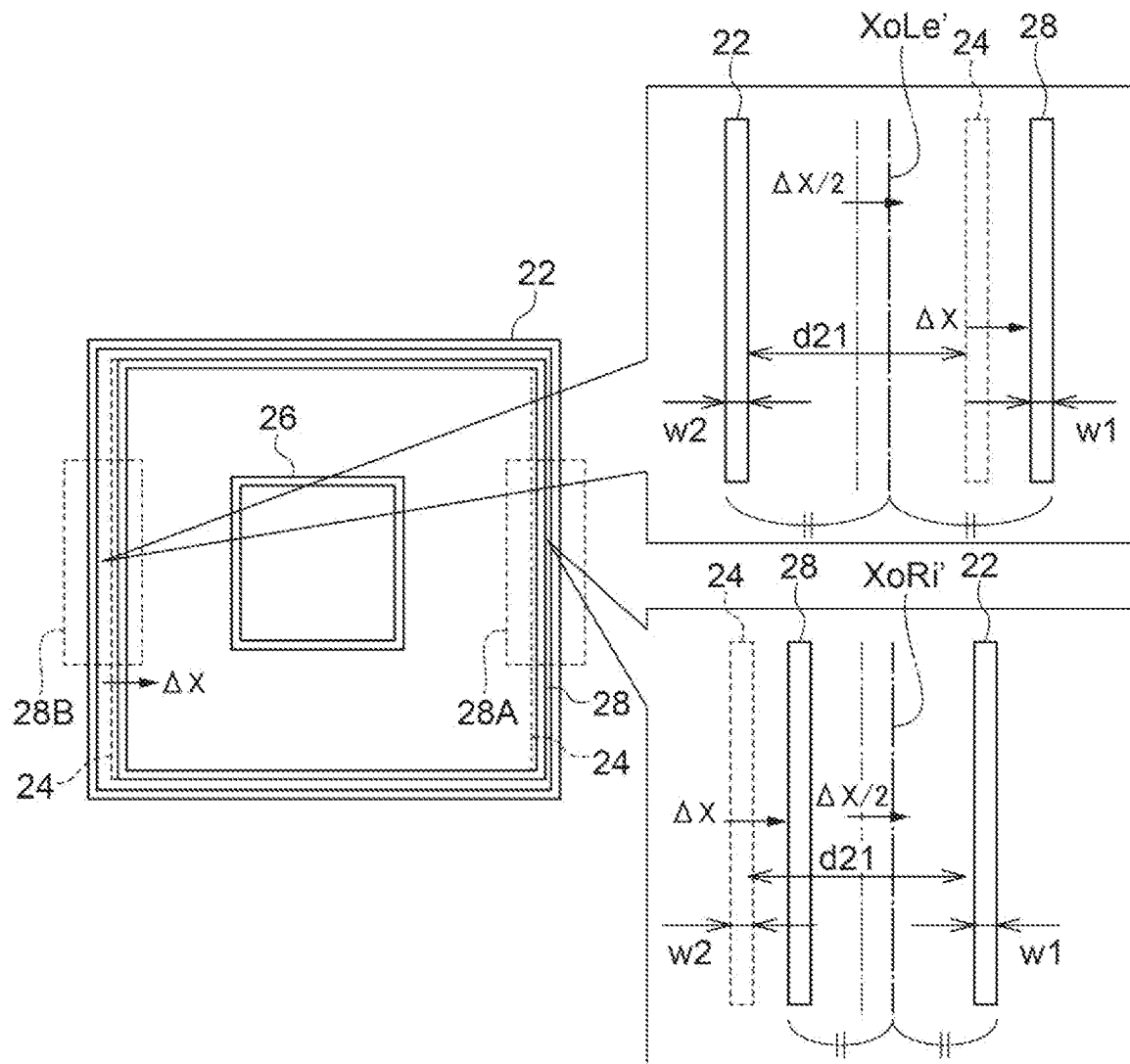
[図3A]



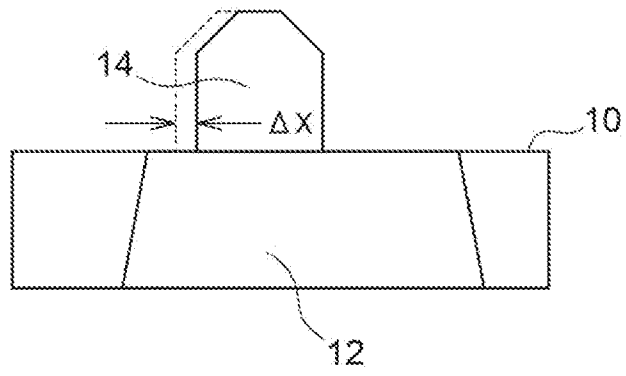
[図3B]



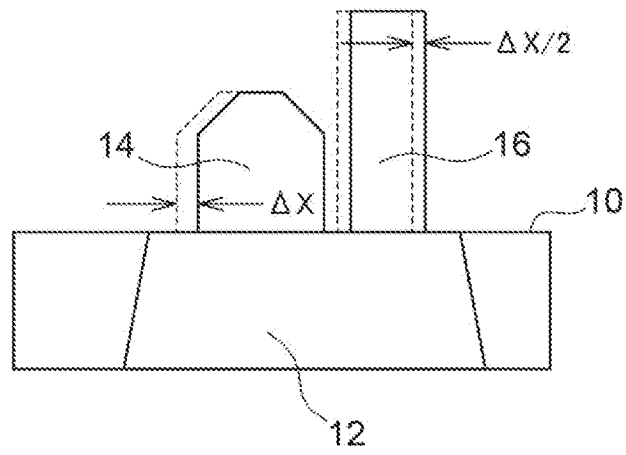
[図4]



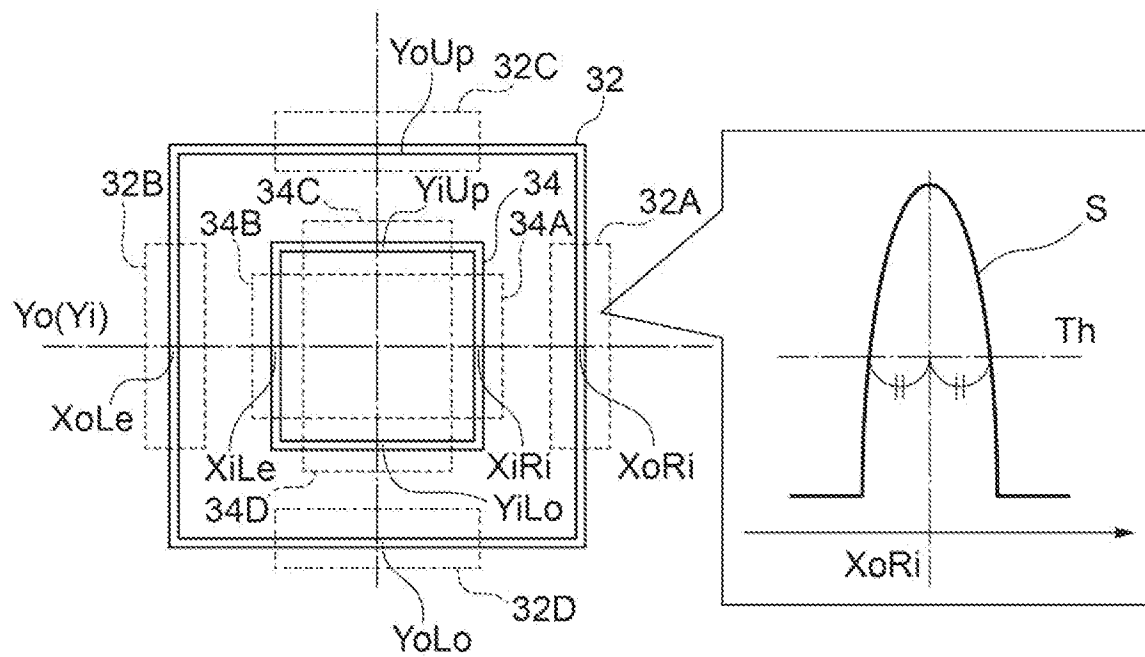
[図5A]



[図5B]

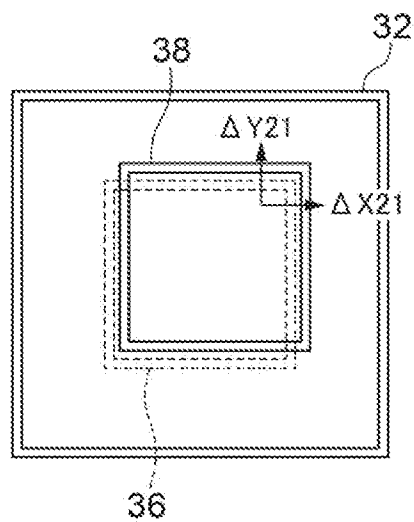


[図6]



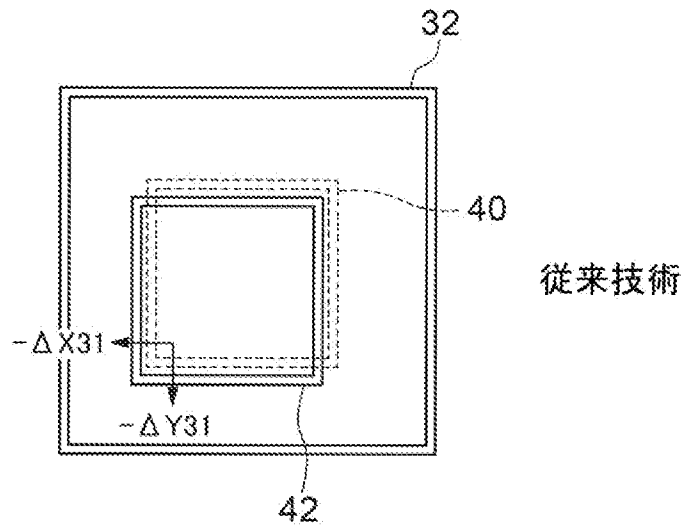
従来技術

[図7A]

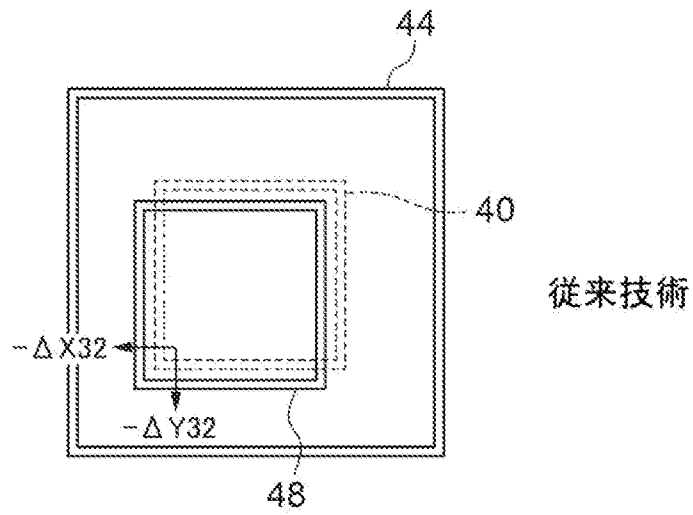


従来技術

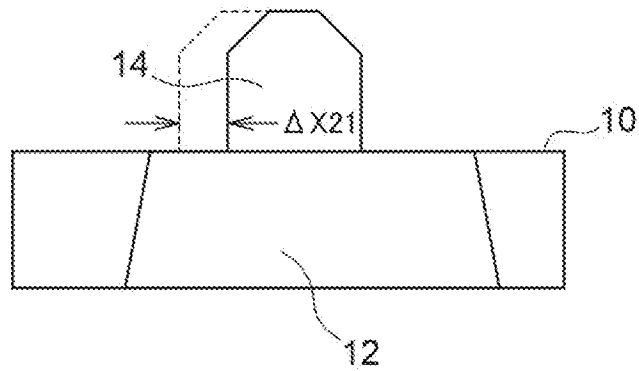
[図7B]



[図7C]

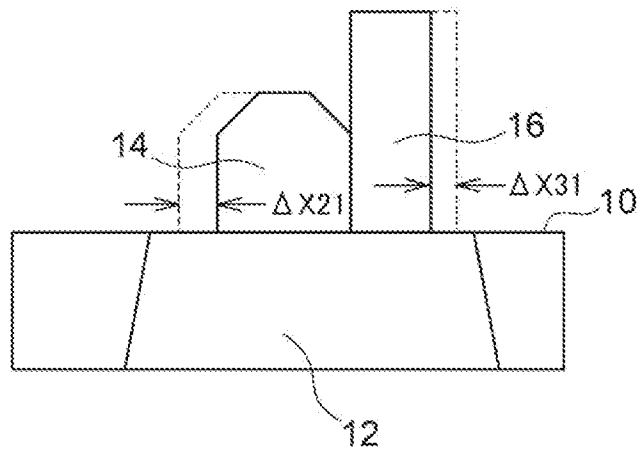


[図8A]



従来技術

[図8B]



従来技術

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/012313

A. CLASSIFICATION OF SUBJECT MATTER		
<i>G03F 9/00</i> (2006.01)i; <i>G03F 7/20</i> (2006.01)i FI: G03F7/20 521; G03F9/00 H		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G03F9/00; G03F7/20		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-224061 A (SONY CORP.) 08 August 2003 (2003-08-08) paragraphs [0005]-[0009], fig. 5-8	1, 4-7
Y	JP 2011-2737 A (TOPPAN PRINTING CO., LTD.) 06 January 2011 (2011-01-06) paragraphs [0080]-[0090], fig. 11, 12	1, 4-7
A	JP 2005-30776 A (NIKON CORP.) 03 February 2005 (2005-02-03) entire text, all drawings	1-7
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 19 April 2023		Date of mailing of the international search report 09 May 2023
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/012313

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2003-224061	A 08 August 2003	(Family: none)	
JP 2011-2737	A 06 January 2011	(Family: none)	
JP 2005-30776	A 03 February 2005	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） G03F 9/00(2006.01)i; G03F 7/20(2006.01)i FI: G03F7/20 521; G03F9/00 H		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G03F9/00; G03F7/20 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2003-224061 A (ソニー株式会社) 08.08.2003 (2003 - 08 - 08) 段落0005-0009, 図5-8	1, 4-7
Y	JP 2011-2737 A (凸版印刷株式会社) 06.01.2011 (2011 - 01 - 06) 段落0080-0090, 図11-12	1, 4-7
A	JP 2005-30776 A (株式会社ニコン) 03.02.2005 (2005 - 02 - 03) 全文・全図	1-7
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	19. 04. 2023	国際調査報告の発送日 09. 05. 2023
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 田中 秀直 2G 3409 電話番号 03-3581-1101 内線 3226	

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2023/012313

引用文献	公表日	パテントファミリー文献	公表日
JP 2003-224061 A	08.08.2003	(ファミリーなし)	
JP 2011-2737 A	06.01.2011	(ファミリーなし)	
JP 2005-30776 A	03.02.2005	(ファミリーなし)	