



(12) 发明专利

(10) 授权公告号 CN 103344660 B

(45) 授权公告日 2015. 07. 08

(21) 申请号 201310264774. 0

(22) 申请日 2013. 06. 27

(73) 专利权人 上海华力微电子有限公司

地址 201210 上海市浦东新区张江高科技园区高斯路 568 号

(72) 发明人 倪棋梁 陈宏璘 龙吟 王恺

(74) 专利代理机构 上海申新律师事务所 31272

代理人 竺路玲

(51) Int. Cl.

G01N 23/225(2006. 01)

H01L 21/66(2006. 01)

(56) 对比文件

CN 103018265 A, 2013. 04. 03,

CN 101183655 A, 2008. 05. 21,

CN 102435629 A, 2012. 05. 02,

US 20120300056 A1, 2012. 11. 29,

US 2013070078 A1, 2013. 03. 21,

JP 2003185592 A, 2003. 07. 03,

JP 2005283326 A, 2005. 10. 13,

JP 2012169571 A, 2012. 09. 06,

审查员 刘田

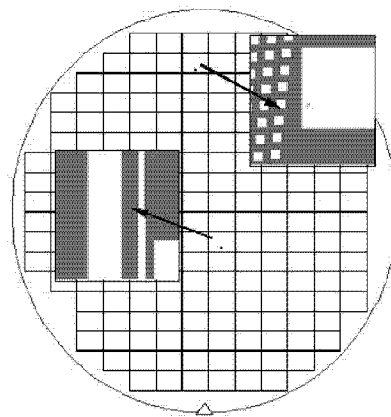
权利要求书1页 说明书4页 附图3页

(54) 发明名称

一种按照电路图形进行缺陷检测的电子显微镜分析方法

(57) 摘要

本发明公开了一种按照电路图形进行缺陷检测的电子显微镜分析方法,包括如下步骤:选取所述芯片设计电路图形中的特征电路图形;将缺陷检测设备扫描得到的缺陷位置文件输入到所述服务器中,所述服务器将所述缺陷位置文件转换为带有所述特征电路图形的缺陷文件;将所述缺陷文件导入到电子显微镜中;所述电子显微镜通过比对所述缺陷文件中的特征电路图形确定缺陷位置。利用本发明的技术,采用电子显微镜通过比对所述缺陷文件中的特征电路图形确定缺陷位置并进行拍照,节省了不断地在相邻芯片进行拍照的步骤,大大提高了设备的有效运作效率,同时也可以避免相邻芯片重复缺陷捕捉失败。



1. 一种按照电路图形进行缺陷检测的电子显微镜分析方法,应用于对晶圆的缺陷检测和分析过程中,所述晶圆中的芯片设计电路图形存放于一服务器中,其特征在于,包括如下步骤:

选取所述芯片设计电路图形中的特征电路图形,其中所述特征电路图形为所述芯片设计电路图形中无重复出现的具有明显特征的电路图形;

将缺陷检测设备扫描得到的缺陷位置文件输入到所述服务器中,所述服务器将所述缺陷位置文件转换为带有所述特征电路图形的缺陷文件;

将所述缺陷文件导入到电子显微镜中;

所述电子显微镜通过比对所述缺陷文件中的特征电路图形确定缺陷位置。

2. 根据权利要求 1 所述的按照电路图形进行缺陷检测的电子显微镜分析方法,其特征在于,选取所述芯片设计电路图形中的特征电路图形,具体为:

在所述服务器创建所述缺陷检测设备的缺陷检测程序时,将所述芯片设计电路图形按照坐标分布,然后选取所述特征电路图形的图形特征和坐标位置记录在所述缺陷检测程序中。

3. 根据权利要求 2 所述的按照电路图形进行缺陷检测的电子显微镜分析方法,其特征在于,将缺陷检测设备扫描得到的缺陷位置文件输入到所述服务器中,所述服务器将所述缺陷位置文件转换为带有所述特征电路图形的缺陷文件,具体为:

将缺陷检测设备扫描得到的缺陷位置文件输入到所述服务器中,其中,所述缺陷位置文件为所述缺陷检测设备在对所述晶圆进行缺陷扫描时得到的包含基于缺陷检测设备的缺陷坐标的文件;

所述服务器将所述缺陷位置文件转换为包含所述特征电路图形的图形特征和坐标位置,以及所述基于缺陷检测设备的缺陷坐标的缺陷文件。

4. 根据权利要求 3 所述的按照电路图形进行缺陷检测的电子显微镜分析方法,其特征在于,所述电子显微镜通过比对所述缺陷文件中的特征电路图形确定缺陷位置,具体为:

所述电子显微镜通过所述特征电路图形的图形特征和坐标位置找到所述特征电路图形,同时生成所述特征电路图形的基于电子显微镜的坐标位置;

比对所述特征电路图形的坐标位置和所述基于电子显微镜的坐标位置,得到坐标差值;

根据所述坐标差值修正所述基于缺陷检测设备的缺陷坐标,得到基于电子显微镜的缺陷坐标,以确定缺陷位置。

5. 根据权利要求 1 所述的按照电路图形进行缺陷检测的电子显微镜分析方法,其特征在于,所述特征电路图形选取 1~3 个。

6. 根据权利要求 1 所述的按照电路图形进行缺陷检测的电子显微镜分析方法,其特征在于,还包括:所述电子显微镜在所述缺陷位置进行拍照,以得到缺陷照片。

一种按照电路图形进行缺陷检测的电子显微镜分析方法

技术领域

[0001] 本发明涉及集成电路制造技术领域,尤其涉及对晶圆上缺陷进行电子显微镜分析的方法,具体地说是一种按照电路图形进行缺陷检测的电子显微镜分析方法。

背景技术

[0002] 集成电路的制造工艺十分的复杂,简单的说,就是在衬底材料(如硅衬底)上,运用各种方法形成不同“层”,并在选定的区域掺入离子,以改变半导体材料的导电性能,形成半导体器件的过程。这个过程需要许多的步骤才能完成,从晶圆片到集成电路成品大约需要经过数百道的工序,特别越是先进的工艺所涉及的工序就越多。通过这复杂的一道道工序,就能够在一块微小的芯片上集成成千上万个甚至上亿的晶体管,这就是集成电路制造过程。集成电路的制造工艺是由多种单项工艺组合而成的,简单来说主要的单项工艺通常包含三类:薄膜制备工艺、图形转移工艺和掺杂工艺。为了能够满足芯片复杂功能的运算的要求,芯片上电路图形的关键尺寸不断地缩小,先进的集成电路制造工艺光刻技术已经开始采用远紫外光光刻、电子束投影光刻和离子束投影光刻及 X 射线光刻等,特别是当电路图形关键尺寸进入到 20nm 一下技术节点,传统意义上的光学检测设备由于分辨率的限制比较难于捕捉到一些关键图形的细小缺陷,这对于各种新工艺的开发和芯片良率的提升是个巨大的难题。

[0003] 对于这些尺寸极小的缺陷都必须利用电子显微镜的观察才能将缺陷的形貌看清楚,而现有的电子显微镜的缺陷捕捉原理为,将在缺陷扫描设备中得到的缺陷位置文件导入到电子显微镜,如图 1 为缺陷在晶圆上的分布图,电子显微镜在缺陷的位置拍照并进行与相邻芯片上相同位置的图形比对,如果发现信号有差别,设备就判断为缺陷所在的位置并将有差异的点进行居中和拍照如图 2 所示,图 2 (b) 是带有缺陷的芯片,图 2 (a) 是图 2 (b) 的缺陷芯片的左边相邻的芯片,图 2 (c) 是图 2 (b) 的缺陷芯片的右边相邻的芯片。这种工作的原理由于在寻找缺陷的过程中设备需要不断的在晶圆上不同的芯片进行反复的拍照和比对,造成设备的有效运转效率低下,还有当相邻芯片也有重复的缺陷也将导致缺陷捕捉的失败。

[0004] 中国发明专利(公开号:CN102435629A)公开了一种扫描电子显微镜的检测方法,用于对其上具有多个芯片的晶圆进行缺陷检测,包括:导入缺陷晶圆的文件;将待测晶圆放置于扫描电子显微镜的承载台上;将待测晶圆上的某一芯片拐角设定为起始位置;对该待测晶圆进行位置校正;获得两种机型腔体中心位置的晶圆级别的偏差值;选择一待测芯片,利用晶圆级别的偏差值修正其芯片拐角在该缺陷扫描机台中得出的坐标,在放大图像的状态下使其芯片拐角移至显示器图像中心,获得两种机型腔体中心位置的芯片级别的偏差值;基于该晶圆级别的偏差值和该芯片级别的偏差值得到修正后的缺陷坐标;根据该修正后的缺陷坐标,使得待测缺陷位于该缺陷扫描机台的电子枪下方,从而快速精准地捕捉缺陷的形貌。

[0005] 中国发明专利(公开号:CN101022075)公开了一种扫描型电子显微镜,其中,施加

用于使一次电子束加速的正电压,并且在物镜的上部配置电场屏蔽板、或磁场屏蔽板、或电磁场屏蔽板。利用具有这样的构造的扫描型电子显微镜获得试样像。由此可提供具有获得试样表面的高分辨率且高对比度的凹凸像的特征的扫描型电子显微镜。

[0006] 上述两个发明专利均公开了采用电子显微镜对缺陷检测的方法,但与本发明的方法采用的技术手段均不同。

发明内容

[0007] 针对上述存在的问题,本发明公开一种按照电路图形进行缺陷检测的电子显微镜分析方法,以克服现有技术中电子显微镜对不同芯片反复拍照和对比,造成设备的有效运转效率低下,以及当相邻芯片也有重复的缺陷时将导致缺陷捕捉失败的问题。

[0008] 为了实现上述目的,本发明采用如下技术方案:

[0009] 一种按照电路图形进行缺陷检测的电子显微镜分析方法,应用于对晶圆的缺陷检测和分析过程中,所述晶圆中的芯片设计电路图形存放于一服务器中,其中,包括如下步骤:选取所述芯片设计电路图形中的特征电路图形;将缺陷检测设备扫描得到的缺陷位置文件输入到所述服务器中,所述服务器将所述缺陷位置文件转换为带有所述特征电路图形的缺陷文件;将所述缺陷文件导入到电子显微镜中;所述电子显微镜通过比对所述缺陷文件中的特征电路图形确定缺陷位置。

[0010] 上述的按照电路图形进行缺陷检测的电子显微镜分析方法,其中,选取所述芯片设计电路图形中的特征电路图形,具体为:在所述服务器创建所述缺陷检测设备的缺陷检测程序时,将所述芯片设计电路图形按照坐标分布,然后选取所述特征电路图形的图形特征和坐标位置记录在所述缺陷检测程序中。

[0011] 上述的按照电路图形进行缺陷检测的电子显微镜分析方法,其中,将缺陷检测设备扫描得到的缺陷位置文件输入到所述服务器中,所述服务器将所述缺陷位置文件转换为带有所述特征电路图形的缺陷文件,具体为:将缺陷检测设备扫描得到的缺陷位置文件输入到所述服务器中,其中,所述缺陷位置文件为所述缺陷检测设备在对所述晶圆进行缺陷扫描时得到的包含基于缺陷检测设备的缺陷坐标的文件;所述服务器将所述缺陷位置文件转换为包含所述特征电路图形的图形特征和坐标位置,以及所述基于缺陷检测设备的缺陷坐标的缺陷文件。

[0012] 上述的按照电路图形进行缺陷检测的电子显微镜分析方法,其中,所述电子显微镜通过比对所述缺陷文件中的特征电路图形确定缺陷位置,具体为:所述电子显微镜通过所述特征电路图形的图形特征和坐标位置找到所述特征电路图形,同时生成所述特征电路图形的基于电子显微镜的坐标位置;比对所述特征电路图形的坐标位置和所述基于电子显微镜的坐标位置,得到坐标差值;根据所述坐标差值修正所述基于缺陷检测设备的缺陷坐标,得到基于电子显微镜的缺陷坐标,以确定缺陷位置。

[0013] 上述的按照电路图形进行缺陷检测的电子显微镜分析方法,其中,所述特征电路图形为所述芯片设计电路图形中无重复出现的具有明显特征的电路图形。

[0014] 上述的按照电路图形进行缺陷检测的电子显微镜分析方法,其中,所述特征电路图形选取 1 ~ 3 个。

[0015] 上述的按照电路图形进行缺陷检测的电子显微镜分析方法,其中,还包括:所述电

子显微镜在所述缺陷位置进行拍照,以得到缺陷照片。

[0016] 本发明具有如下优点或者有益效果:

[0017] 利用本发明的技术,采用电子显微镜通过比对所述缺陷文件中的特征电路图形确定缺陷位置并进行拍照,节省了不断地在相邻芯片进行拍照的步骤,大大提高了设备的有效运作效率,同时也可以避免相邻芯片重复缺陷捕捉失败。

[0018] 具体附图说明

[0019] 图 1 是现有技术中缺陷在晶圆上的分布示意图;

[0020] 图 2 (a-c) 是现有技术中电子显微镜对相邻芯片比对并进行拍照的示意图;

[0021] 图 3 是本发明实施例中带有特征电路图形的缺陷文件的示意图;

[0022] 图 4 (a-d) 是本发明实施例中电子显微镜根据带有特征电路图形的缺陷文件比对后拍到的缺陷照片。

具体实施方式

[0023] 下面结合附图和具体的实施例对本发明作进一步的说明,但是不作为本发明的限定。

[0024] 在现有技术中,缺陷检查设备在对晶圆进行缺陷扫描时,会根据芯片比对的数据得到工艺过程中产生的缺陷的坐标如,第一颗缺陷: (x_1, y_1) ;第二颗缺陷: (x_2, y_2) 等等,但是,当这些缺陷的坐标传输到电子显微镜下进行观察时,由于两个设备的差异不能直接通过 (x_1, y_1) 和 (x_2, y_2) 的坐标位置直接找到缺陷。

[0025] 作为本发明的一个实施例,本实施例涉及一种按照电路图形进行缺陷检测的电子显微镜分析方法,应用于对晶圆的缺陷检测和分析过程中,晶圆中的芯片设计电路图形存放于一服务器中,包括如下步骤:

[0026] 步骤 S1,选取芯片设计电路图形中的特征电路图形,具体为:在服务器创建缺陷检测设备的缺陷检测程序时,将芯片设计电路图形按照坐标分布,然后选取特征电路图形的图形特征和坐标位置记录在缺陷检测程序中,这里假设特征电路图形的坐标位置为 $(n, 1)$ 。

[0027] 步骤 S2,将缺陷检测设备扫描得到的缺陷位置文件输入到服务器中,服务器将缺陷位置文件转换为带有特征电路图形的缺陷文件,如图 3 所示,具体为:将缺陷检测设备扫描得到的缺陷位置文件输入到服务器中,其中,缺陷位置文件为缺陷检测设备在对晶圆进行缺陷扫描时得到的包含基于缺陷检测设备的缺陷坐标的文件,这里假设基于缺陷检测设备的缺陷坐标为 (x_1, y_1) ;服务器将缺陷位置文件转换为包含特征电路图形的图形特征和坐标位置 $(n, 1)$,以及基于缺陷检测设备的缺陷坐标 (x_1, y_1) 的缺陷文件。

[0028] 步骤 S3,将缺陷文件导入到电子显微镜中。

[0029] 步骤 S4,电子显微镜通过比对缺陷文件中的特征电路图形确定缺陷位置,具体为:

[0030] 步骤 S401:电子显微镜通过特征电路图形的图形特征和坐标位置 $(n, 1)$ 找到特征电路图形,同时生成特征电路图形的基于电子显微镜的坐标位置 (a, s) 。

[0031] 步骤 S402:比对特征电路图形的坐标位置 $(n, 1)$ 和基于电子显微镜的坐标位置 (a, s) ,得到坐标差值 (δ_1, β_1) ,即 $\delta_1 = a - n$, $\beta_1 = s - 1$ 。

[0032] 步骤 S403:根据坐标差值($\delta 1, \beta 1$)修正基于缺陷检测设备的缺陷坐标($x1, y1$),得到基于电子显微镜的缺陷坐标($t1, z1$),即 $t1 = \delta 1 + x1, z1 = \beta 1 + y1$,此时确定了缺陷位置,电子显微镜通过这个修正后的坐标就可以直接观察到缺陷的形貌。

[0033] 步骤 S5,电子显微镜在缺陷位置进行拍照,以得到缺陷照片,在本实施例中,缺陷照片如图 4 所示,其中,图 4 (b) 是图 4 (a) 的缺陷位置的缺陷照片,图 4 (d) 是图 4 (c) 的缺陷位置的缺陷照片,从图 4 (b) 和图 4 (d) 中可以清晰地观察到缺陷位置的形貌。

[0034] 在本实施例中,特征电路图形为芯片设计电路图形中无重复出现的具有明显特征的电路图形。一般来说,特征电路图形选取 1~3 个,最好选取 2 个,通过 2 个特征电路图形计算得到两个坐标差值,再从得到的两个坐标差值中计算坐标差值的均值,将该均值作为后续步骤中用于修正基于缺陷检测设备的坐标差值,这样既可满足对于坐标差值的计算,不至于计算过程过于繁琐,又能保证坐标差值的精确度。

[0035] 通过上述实施例可以看出,本发明采用电子显微镜通过比对所述缺陷文件中的特征电路图形确定缺陷位置并进行拍照,节省了不断地在相邻芯片进行拍照的步骤,大大提高了设备的有效运作效率,同时也可以避免相邻芯片重复缺陷捕捉失败。

[0036] 本发明应用的技术节点为 $\geq 130\text{nm}, 90\text{nm}, 65/55\text{nm}, 45/40\text{nm}, 32/28\text{nm}$ 或者 $\leq 22\text{nm}$,应用的技术平台为 Logic, Memory, RF, HV, Analog/Power, MEMS, CIS, Flash, eFlash 或者 Package。

[0037] 本领域技术人员应该理解,本领域技术人员在结合现有技术以及上述实施例可以实现所述变化例,在此不做赘述。这样的变化例并不影响本发明的实质内容,在此不予赘述。

[0038] 以上对本发明的较佳实施例进行了描述。需要理解的是,本发明并不局限于上述特定实施方式,其中未尽详细描述的设备 and 结构应该理解为用本领域中的普通方式予以实施;任何熟悉本领域的技术人员,在不脱离本发明技术方案范围情况下,都可利用上述揭示的方法和技术内容对本发明技术方案作出许多可能的变动和修饰,或修改为等同变化的等效实施例,这并不影响本发明的实质内容。因此,凡是未脱离本发明技术方案的内容,依据本发明的技术实质对以上实施例所做的任何简单修改、等同变化及修饰,均仍属于本发明技术方案保护的范围内。

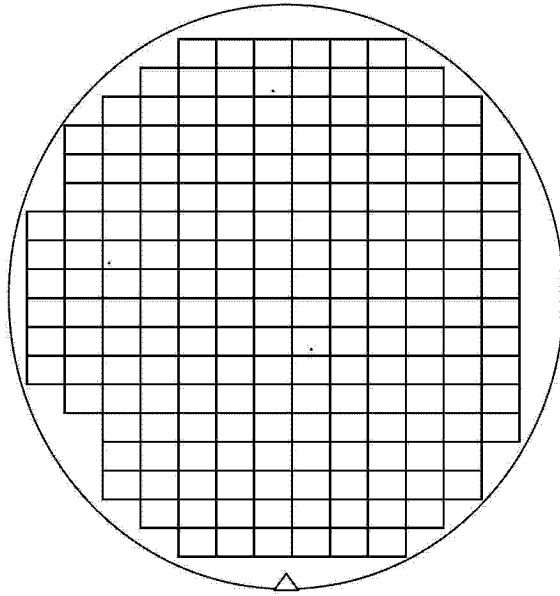
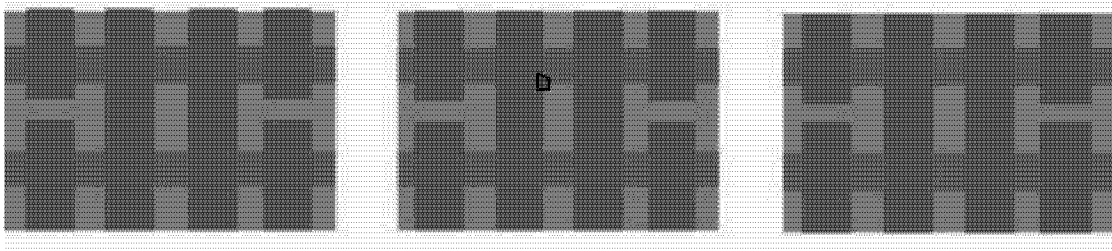


图 1



(a)

(b)

(c)

图 2

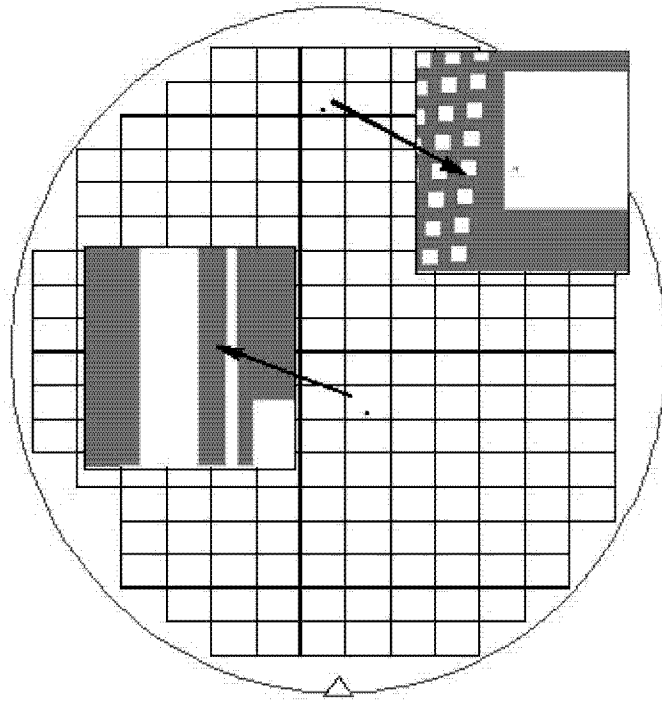
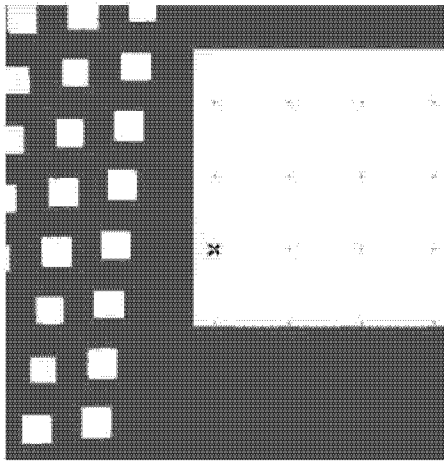
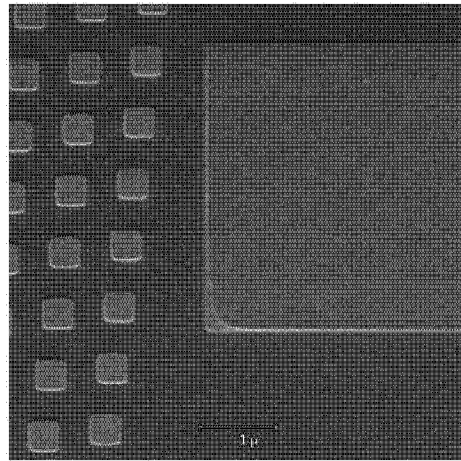


图 3



(a)



(b)

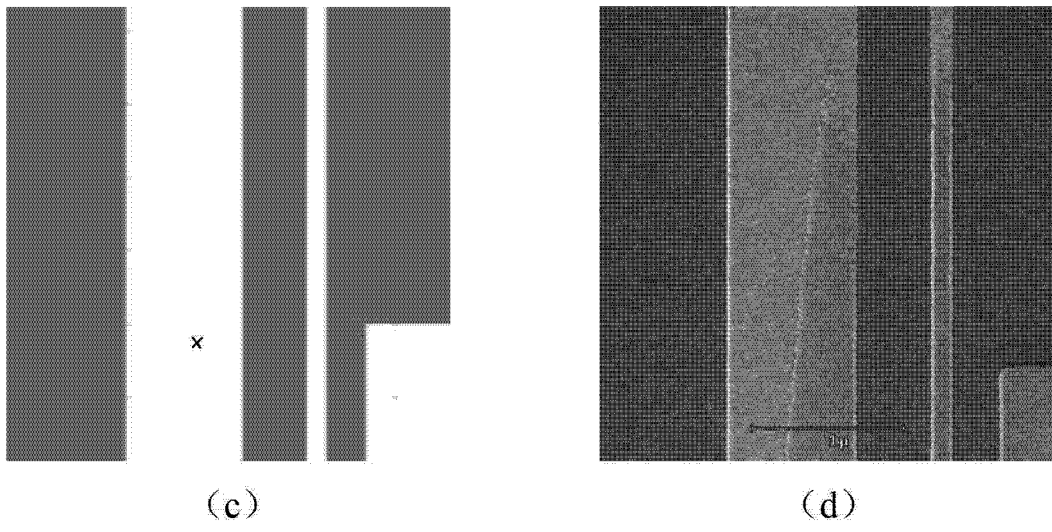


图 4