



## 【特許請求の範囲】

## 【請求項 1】

駆動電極と、高電位電極と、低電位電極と、前記駆動電極と前記高電位電極に挟まれた第 1 活性部と、前記駆動電極と前記低電位電極に挟まれた第 2 活性部とを有し、ノズルから液体を吐出させるための圧電素子と、

前記駆動電極と接続された第 1 電源回路と、

前記高電位電極に接続された第 2 電源回路と、

前記低電位電極に接続されたグラウンド線と、

前記第 1 電源回路と前記駆動電極との間の経路に設けられた第 1 スイッチと、

前記グラウンド線と前記駆動電極との間の経路に設けられた第 2 スイッチと、

前記第 2 電源回路と前記高電位電極との間に配置され、前記第 2 電源回路から前記高電位電極に向かう方向を順方向とするダイオードと、

一方の端子が前記ダイオードと前記高電位電極との間の経路と接続され、他方の端子が前記グラウンド線に繋がるコンデンサと、

を備えていることを特徴とする液体吐出装置。

10

## 【請求項 2】

前記コンデンサと並列に接続された他のコンデンサをさらに備えたことを特徴とする請求項 1 に記載の液体吐出装置。

## 【請求項 3】

前記第 1 活性部は、前記高電位電極から前記駆動電極に向かう方向に分極され、

前記第 2 電源回路の出力電圧は、前記第 1 電源回路の出力電圧よりも高いことを特徴とする請求項 1 又は 2 に記載の液体吐出装置。

20

## 【請求項 4】

前記第 2 電源回路と前記第 1 電源回路の出力電圧差は、前記ダイオードの順電圧以上であることを特徴とする請求項 3 に記載の液体吐出装置。

## 【請求項 5】

前記ダイオードは、ショットキーダイオードであることを特徴とする請求項 3 又は 4 に記載の液体吐出装置。

## 【請求項 6】

前記ダイオードの漏れ電流が、 $200 \mu A$  以下であることを特徴とする請求項 5 に記載の液体吐出装置。

30

## 【請求項 7】

前記高電位電極と前記ダイオードとの間の位置から分岐し、前記グラウンド線と接続される分岐経路を備え、

前記コンデンサの前記一方の端子から前記分岐経路を経由して前記他方の端子まで繋がる経路の抵抗値を  $R$  としたときに、 $1 k \leq R \leq 100 k$  であることを特徴とする請求項 6 に記載の液体吐出装置。

## 【請求項 8】

前記第 1 電源回路よりも高い電圧を出力する第 3 電源回路と、前記第 3 電源回路と前記駆動電極との間の経路に設けられた第 3 スイッチと、を備えていることを特徴とする請求項 1 ~ 7 の何れかに記載の液体吐出装置。

40

## 【請求項 9】

前記第 1 活性部は、前記高電位電極から前記駆動電極に向かう方向に分極され、

前記第 2 電源回路の出力電圧は、前記第 3 電源回路の出力電圧よりも高いことを特徴とする請求項 8 に記載の液体吐出装置。

## 【請求項 10】

前記第 2 電源回路と前記第 3 電源回路の出力電圧差は、前記ダイオードの順電圧以上であることを特徴とする請求項 9 に記載の液体吐出装置。

## 【請求項 11】

前記第 1 スイッチ及び前記第 2 スイッチを有する IC が実装され、前記圧電素子の端子

50

と接続された第 1 配線部材と、

前記第 1 配線部材と接続された第 2 配線部材と、を備え、

前記第 2 配線部材には、前記第 1 配線部材を介して前記高電位電極と接続される高電位端子が設けられ、

前記第 2 配線部材に、前記一方の端子が前記高電位端子に接続された前記コンデンサが設けられていることを特徴とする請求項 1 ~ 10 の何れかに記載の液体吐出装置。

【請求項 1 2】

前記第 2 配線部材には、前記 IC の前記第 2 スイッチを介して前記駆動電極に接続されるグランド端子が設けられ、

前記グランド線は、前記第 2 配線部材に設けられ、且つ、前記グランド端子に接続された配線部分を有し、

前記コンデンサの前記他方の端子が、前記グランド線の前記配線部分と接続されていることを特徴とする請求項 1 1 に記載の液体吐出装置。

【請求項 1 3】

それぞれが、駆動電極と、高電位電極と、低電位電極と、前記駆動電極と前記高電位電極に挟まれた第 1 活性部と、前記駆動電極と前記低電位電極に挟まれた第 2 活性部と、を有する複数の圧電素子と、

前記複数の圧電素子の前記駆動電極と接続された第 1 電源回路と、

前記複数の圧電素子の前記高電位電極に接続された第 2 電源回路と、

前記複数の圧電素子の前記低電位電極に接続されたグランド線と、

前記複数の圧電素子にそれぞれ対応して、前記第 1 電源回路と前記駆動電極との間の経路に設けられた、複数の第 1 スイッチと、

前記複数の圧電素子にそれぞれ対応して、前記グランド線と前記駆動電極との間の経路に設けられた、複数の第 2 スイッチと、

前記第 2 電源回路と前記複数の圧電素子の前記高電位電極との間に配置され、前記第 2 電源回路から前記高電位電極に向かう方向を順方向とするダイオードと、

一方の端子が前記ダイオードと前記複数の圧電素子の前記高電位電極との間の経路と接続され、他方の端子が前記グランド線に繋がるコンデンサと、

を備えていることを特徴とする液体吐出装置。

【請求項 1 4】

前記駆動電極は、各圧電素子に個別に設けられた電極であり、

前記複数の圧電素子の間で、前記高電位電極同士が互いに導通し、且つ、前記低電位電極同士が互いに導通していることを特徴とする請求項 1 3 に記載の液体吐出装置。

【請求項 1 5】

前記コンデンサの容量を C、1 つの前記圧電素子の前記駆動電極と前記高電位電極間の静電容量を  $C \times$ 、前記圧電素子の個数を n としたときに、

$C = 50 \times n \times C \times$  であることを特徴とする請求項 1 4 に記載の液体吐出装置。

【請求項 1 6】

前記コンデンサと並列接続された少なくとも 1 つ以上の他のコンデンサをさらに備え、

前記コンデンサと前記少なくとも 1 つ以上の他のコンデンサの合成容量を C、1 つの前記圧電素子の前記駆動電極と前記高電位電極間の静電容量を  $C \times$ 、前記圧電素子の個数を n としたときに、

$C = 50 \times n \times C \times$  であることを特徴とする請求項 1 4 に記載の液体吐出装置。

【請求項 1 7】

前記複数の第 1 スイッチ及び前記複数の第 2 スイッチを有する IC が実装され、前記複数の圧電素子の端子と接続された第 1 配線部材と、

前記第 1 配線部材と接続された第 2 配線部材と、を備え、

前記第 2 配線部材には、前記第 1 配線部材を介して前記複数の圧電素子の前記高電位電極と接続される高電位端子が設けられ、

前記第 2 配線部材に、前記一方の端子が前記高電位端子に接続された前記コンデンサが

10

20

30

40

50

設けられていることを特徴とする請求項 13 ~ 16 の何れかに記載の液体吐出装置。

【請求項 18】

前記第 1 配線部材には、前記第 1 スイッチと前記第 2 スイッチを有する IC として、IC \_\_ A と IC \_\_ B が距離を空けて実装され、

前記第 2 配線部材の前記第 1 配線部材との接続部には、前記第 1 配線部材と接続される端子群として、前記 IC \_\_ A 側に配置された端子群 A と前記 IC \_\_ B 側に配置された端子群 B が設けられ、

前記端子群 A は、前記第 2 電源回路に繋がる高電位端子 A と、前記グランド線に接続されたグランド端子 A を含み、

前記端子群 B は、前記第 2 電源回路に繋がる高電位端子 B と、前記グランド線に接続されたグランド端子 B を含み、

前記複数の圧電素子の一部は、前記端子群 B の前記高電位端子 B に接続され、

前記第 2 配線部材に、前記高電位端子 B に接続された前記コンデンサが設けられ、

前記グランド線は、前記第 2 配線部材に設けられ、且つ、前記グランド端子 A に接続された配線部分を有し、

前記高電位端子 B に接続された前記コンデンサは、前記グランド線の前記配線部分を介して前記グランド端子 A に繋がっていることを特徴とする請求項 17 に記載の液体吐出装置。

【請求項 19】

前記高電位端子 B に接続された前記コンデンサと、このコンデンサに並列接続された少なくとも 1 つ以上の他のコンデンサからなる、複数のコンデンサ C B と、

前記高電位端子 A に接続された少なくとも 1 つ以上のコンデンサ C A と、をさらに備え、

前記端子群 A を構成する複数の接続端子は、前記 IC \_\_ A と前記 IC \_\_ B の離間方向と直交する直交方向に配列され、前記高電位端子 A は、前記端子群 A 内の配列方向における一方側に配置され、

前記端子群 B を構成する複数の接続端子も前記配列方向に配列され、前記高電位端子 B は前記端子群 B 内の、前記配列方向における他方側に配置され、

前記第 2 配線部材は、前記第 1 配線部材との接続部分から前記配列方向における一方側に延び、

前記高電位端子 B に接続される前記コンデンサ C B の数が、前記高電位端子 A に接続される前記コンデンサ C A の数よりも多いことを特徴とする請求項 18 に記載の液体吐出装置。

【請求項 20】

前記高電位端子 B と接続される前記圧電素子の数が、前記高電位端子 A と接続される前記圧電素子の数よりも多いことを特徴とする請求項 19 に記載の液体吐出装置。

【請求項 21】

第 1 電極と、第 2 電極と、第 3 電極とを有する圧電素子と、

前記第 1 電極と接続された第 1 電源回路と、

前記第 2 電極に接続された第 2 電源回路と、

前記第 3 電極に接続されたグランド線と、

前記第 1 電源回路と前記第 1 電極との間の経路に設けられた第 1 スイッチと、

前記グランド線と前記第 1 電極との間の経路に設けられた第 2 スイッチと、

前記第 2 電源回路と前記第 2 電極との間に配置され、前記第 2 電源回路から前記第 2 電極に向かう方向を順方向とするダイオードと、

一方の端子が前記ダイオードと前記第 2 電極との間の経路と接続され、他方の端子が前記グランド線に繋がるコンデンサと、

を備えていることを特徴とする液体吐出装置。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

## 【0001】

本発明は、液体吐出装置に関する。

## 【背景技術】

## 【0002】

特許文献1の液体吐出ヘッドは、ノズルから液体を吐出させるための圧電アクチュエータと、この圧電アクチュエータと電源回路を電氣的に接続する配線構造を有する。具体的には、圧電アクチュエータの各圧電素子は、ドライバICが実装されたCOF、及び、FPCを介して電源回路と接続されている。

## 【0003】

圧電素子は、駆動電極（個別電極）、高電位電極、及び、低電位電極の3種類の電極を有する。また、圧電素子は、駆動電極と高電位電極に挟まれた第1活性部と、駆動電極と低電位電極に挟まれた第2活性部の、2つの活性部を有するものである。

10

## 【0004】

駆動電極は、ドライバIC内のスイッチを介して電源線と接続され、また、ドライバIC内の別のスイッチを介してグランド線とも接続されている。2つのスイッチのON/OFFの切り換えにより、駆動電極の電位が駆動電位とグランド電位との間で変化する。高電位電極は電源線と接続されており、高電位電極には上記駆動電位が常に印加される。低電位電極はグランド線に接続されており、その電位は常にグランド電位に維持されている。

## 【0005】

20

駆動電極に駆動電位が印加されると、駆動電極と高電位電極が等電位になるため、第1活性部には圧電変形が生じない。一方、駆動電極と低電位電極の間には電位差が生じ、第2活性部に圧電変形が生じる。逆に、駆動電極の電位がグランド電位になると、駆動電極と高電位電極との間に電位差が発生して、第1活性部に圧電変形が生じる。一方、駆動電極と低電位電極は等電位となり、第2活性部には圧電変形が生じない。このように、駆動電極の電位を変化させ、第1活性部と第2活性部に圧電変形を交互に生じさせることで、ノズル内のインクに圧力を発生させて液滴を吐出させる。

## 【0006】

尚、第1活性部と第2活性部は、共に、誘電体である圧電材料層が2つの電極に挟まれた構造を有する。そのため、2つの電極間の電位差が変化したときには、電荷の充放電が生じる。即ち、駆動電極の電位が駆動電位になると、駆動電極と高電位電極が等電位になり、第1活性部を挟む電極間に蓄えられていた電荷が放電される。このとき、駆動電極と低電位電極との間には電位差が生じるため、第2活性部を挟む電極間に電荷が充電される。これとは逆に、駆動電極の電位がグランド電位になる、第1活性部を挟む電極間に電荷が充電され、第2活性部を挟む電極間に電荷が放電される。

30

## 【0007】

尚、上記特許文献1の構成では、1つの電源回路の出力に繋がる電源線が、駆動電極だけでなく高電位電極にも接続されている。即ち、上記1つの電源回路が、駆動電極への駆動電位の印加と、高電位電極の駆動電位の維持を行っている。

## 【先行技術文献】

40

## 【特許文献】

## 【0008】

【特許文献1】特開2010-173275号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0009】

上記特許文献1では、駆動電極に接続される電源回路と高電位電極に接続される電源回路とが共通であるが、高電位電極用の電源回路を、駆動電極用の電源回路とは別にすることが望ましい場合がある。

## 【0010】

50

本発明の目的は、駆動電極用の電源回路とは別に、高電位電極専用の電源回路を備えた液体吐出装置を提供することである。

【課題を解決するための手段】

【0011】

本発明の液体吐出装置は、駆動電極と、高電位電極と、低電位電極と、前記駆動電極と前記高電位電極に挟まれた第1活性部と、前記駆動電極と前記低電位電極に挟まれた第2活性部とを有し、ノズルから液体を吐出させるための圧電素子と、前記駆動電極と接続された第1電源回路と、前記高電位電極に接続された第2電源回路と、前記低電位電極に接続されたグラウンド線と、前記第1電源回路と前記駆動電極との間の経路に設けられた第1スイッチと、前記グラウンド線と前記駆動電極との間の経路に設けられた第2スイッチと、前記第2電源回路と前記高電位電極との間に配置され、前記第2電源回路から前記高電位電極に向かう方向を順方向とするダイオードと、一方の端子が前記ダイオードと前記高電位電極との間の経路と接続され、他方の端子が前記グラウンド線に繋がるコンデンサと、を備えていることを特徴とするものである。

10

【0012】

本発明の液体吐出装置は、ノズル内の液体にエネルギーを与えて液体を吐出させるための圧電素子を有する。圧電素子は、駆動電極、高電位電極、低電位電極の3種類の電極と、駆動電極と高電位電極に挟まれた第1活性部、及び、駆動電極と低電位電極に挟まれた第2活性部を備える。駆動電極は、第1スイッチを介して第1電源回路と接続され、第2スイッチを介してグラウンド線と接続されている。高電位電極は第2電源回路と接続され、低電位電極はグラウンド線と接続されている。下記のように、第1スイッチ、第2スイッチのON/OFFを切り換えることにより、第1活性部を挟む駆動電極と高電位電極間の電荷の充放電と、第2活性部を挟む駆動電極と低電位電極間の電荷の充放電が交互に繰り返される。

20

【0013】

(第1スイッチON、第2スイッチOFF)

駆動電極は第1電源回路と接続されるため、駆動電極と高電位電極との電位差は小さくなり、これら2つの電極に蓄えられた電荷が放電される。一方、駆動電極と低電位電極との電位差は大きくなり、これら2つの電極間に電荷が充電される。

(第1スイッチOFF、第2スイッチON)

30

駆動電極がグラウンド線と接続されるため、駆動電極と高電位電極との電位差が大きくなり、これら2つの電極間に電荷が充電される。一方、駆動電極と低電位電極との電位差が小さくなり、これら2つの電極に蓄えられた電荷が放電される。

【0014】

上記構成では、高電位電極の電位を駆動電極の電位とは無関係に一定に維持することができる。さらに、本発明では、第2電源回路と高電位電極との間の経路にダイオードが配置されている。さらに、上記経路とグラウンド線との間にはコンデンサが配置されている。第1活性部からの放電時には、第1活性部から放電された電荷が第2電源回路へ流れることが、ダイオードによって抑えられる。また、その放電された電荷はどこへ流れるかという点、ダイオードと高電位電極との間の経路に接続されたコンデンサに一時的に蓄えられる。また、第1活性部を挟む駆動電極と高電位電極間への充電時には、コンデンサに蓄えられた電荷が、逆戻りするよう第1活性部へ流れる。

40

【0015】

つまり、最初に、第2電源回路から、第1活性部を挟む駆動電極と高電位電極間に充電が行われた後は、コンデンサと第1活性部との間で充放電が繰り返される。ここで、最初の第1活性部に対する充電は、圧電素子の駆動開始前に小さい電流で時間をかけて充電することが可能であり、第2電源回路は、出力電流の小さい回路とすることができる。従って、最初の充電時以外は、第2電源回路ではほとんど電流を必要としないため、第2電源回路を小型化することが可能となる。

【図面の簡単な説明】

50

【0016】

【図1】本実施形態に係るプリンタの概略的な平面図である。

【図2】プリンタの電氣的構成を概略的に示す図である。

【図3】インクジェットヘッドの斜視図である。

【図4】流路ユニット及び圧電アクチュエータの上面図である。

【図5】図4の一部拡大図である。

【図6】図5のVI-VI線断面図である。

【図7】図5のVII-VII線断面図である。

【図8】圧電素子の動作を示す図である。

【図9】最上層の圧電シートの上面図である。

10

【図10】中間層の圧電シートの上面図である。

【図11】最下層の圧電シートの上面図である。

【図12】2つのVDD電源回路、VCOM電源回路、2つのドライバIC、及び、圧電アクチュエータの複数の圧電素子の間の接続を概略的に示す回路図である。

【図13】圧電素子と2種類の電源回路との接続を示す電気回路図である。

【図14】2つのVDD電源回路に対応したドライバICの回路図である。

【図15】2種類の活性部にそれぞれ対応するC1、C2の充放電経路を示す図である。

【図16】駆動電極とVCOM電極とで電源回路を別にした、本実施形態に対する比較回路構成を示す図である。

【図17】COFとFPCの上面図である。

20

【図18】図17のFPCの先端部の拡大図である。

【図19】圧電アクチュエータとの電氣的接続を示すCOFの平面図である。

【図20】変更形態に係る圧電素子の断面図である。

【発明を実施するための形態】

【0017】

次に、本発明の実施の形態について説明する。図1は、本実施形態のインクジェットプリンタの概略構成図である。図2は、プリンタの電氣的構成を概略的に示す図である。尚、図1に示す前後左右の各方向をプリンタの「前」「後」「左」「右」と定義する。また、紙面手前側を「上」、紙面向こう側を「下」とそれぞれ定義する。以下では、前後左右上下の各方向語を適宜使用して説明する。

30

【0018】

[プリンタの概略構成]

図1、図2に示すように、インクジェットプリンタ1は、プラテン2と、キャリッジ3と、インクジェットヘッド4と、搬送部5と、制御基板6と、電源基板7等を備えている。

【0019】

プラテン2の上面には、被記録媒体である記録用紙100が載置される。キャリッジ3は、プラテン2と対向する領域において2本のガイドレール10、11に沿って走査方向に往復移動可能に構成されている。キャリッジ3には無端ベルト13が連結され、キャリッジ駆動モータ14によって無端ベルト13が駆動されることで、キャリッジ3は走査方向に往復移動する。

40

【0020】

インクジェットヘッド4はキャリッジ3に搭載されており、キャリッジ3とともに走査方向に往復移動する。インクジェットヘッド4は、インクカートリッジ16が装着されるカートリッジホルダ8と、チューブ15によって接続されている。インクジェットヘッド4は、その下面(図1の紙面向こう側の面)に形成された複数のノズル38(図4~図7参照)を有する。各ノズル38は、インクカートリッジ16から供給されたインクを、プラテン2上の記録用紙100に向けて吐出する。インクジェットヘッド4の詳細構成については、後で説明する。

【0021】

50

図 1 に示すように、搬送部 5 は、前後方向にプラテン 2 を挟むように配置された 2 つの搬送ローラ 18, 19 を有する。2 つの搬送ローラ 18, 19 は、図示しないモータによって同期して駆動され、プラテン 2 に載置された記録用紙 100 を、走査方向と直交する搬送方向に搬送する。

【 0022 】

図 2 に示すように、電源基板 7 は、FPC30、COF29 によってインクジェットヘッド 4 と接続されている。また、制御基板 6 も、電源基板 7 を経由してインクジェットヘッド 4 と接続されている。制御基板 6 は、CPU (Central Processing Unit) 23、ROM (Read Only Memory) 24、RAM (Random Access Memory) 25、各種制御回路を含む ASIC (Application Specific Integrated Circuit) 26 等を備える。

10

【 0023 】

ASIC26 は、記録用紙 100 への印刷処理など、プリンタ 1 の動作に関する各種処理を実行する。例えば、印刷処理においては、ASIC26 は、PC 等の外部装置から入力された印刷指令に基づいて、インクジェットヘッド 4、キャリッジ駆動モータ 14、搬送ローラ 18, 19 を駆動する搬送モータ等を制御して、記録用紙 100 に画像等を印刷させる。具体的には、キャリッジ 3 とともにインクジェットヘッド 4 を走査方向に移動させながらインクを吐出させるインク吐出動作と、搬送ローラ 18, 19 によって記録用紙 100 を搬送方向に所定量搬送する搬送動作とを、交互に行わせる。

【 0024 】

また、図 2 に示すように、プリンタ 1 は、2 つの VDD 電源回路 21 (211, 212) と VCOM 電源回路 22 とが実装された電源基板 7 を有する。尚、以下の説明において、2 つの VDD 電源回路 211, 212 を区別せずに総称する場合は、「VDD 電源回路 21」と呼ぶ。VDD 電源回路 21 及び VCOM 電源回路 22 は、それぞれ DC-DC コンバータを用いればよい。

20

【 0025 】

尚、後でも説明するが、2 つの VDD 電源回路 21 (211, 212) は、異なる電圧をそれぞれ出力する。具体的には、VDD 電源回路 212 の出力電圧は、VDD 電源回路の出力電圧よりも高い。また、VCOM 電源回路 22 は、VDD 電源回路 212 の出力電圧よりも、さらに高い電圧を出力する。VDD 電源回路 21 及び VCOM 電源回路 22 は、インクジェットヘッド 4 の圧電アクチュエータ 28 (後述) を駆動するためのものであるが、具体的な駆動手法については、後ほど詳述する。

30

【 0026 】

[ インクジェットヘッドの詳細構成 ]

次に、インクジェットヘッド 4 について説明する。図 3 は、インクジェットヘッド 4 の斜視図である。図 4 は、インクジェットヘッド 4 の流路ユニット 27 及び圧電アクチュエータ 28 の上面図である。図 5 は図 4 の一部拡大図、図 6 は図 5 の VI-VI 線断面図、図 7 は図 5 の VII-VII 線断面図である。

【 0027 】

図 3 に示すように、インクジェットヘッド 4 は、流路ユニット 27 と、圧電アクチュエータ 28 と、COF (Chip On Film) 29、FPC (Flexible Printed Circuit) 30 を備えている。流路ユニット 27 の上面には圧電アクチュエータ 28 が配置されている。圧電アクチュエータ 28 の上面には、2 つのドライバ IC 40 が実装された COF 29 が電氣的に接合されている。COF 29 の両端部は上方に折り返され、この COF 29 の両端部に FPC 30 が接続されている。FPC 30 は、プリンタ 1 の制御基板 6 及び電源基板 7 (図 2 参照) に接続される。

40

【 0028 】

なお、上記構成に関連して、特開 2013-159105 号公報にも、圧電アクチュエータ 28 に、2 種類の配線基板が接続された構成が開示されている。しかし、図 12、図 18 等で詳述する、本実施形態での FPC 30 の端子や配線の配置は上記文献とは異なる新規なものであり、また、コンデンサ Cvc についても上記文献には開示はない。

50



## 【 0 0 2 9 】

以下、流路ユニット 2 7、圧電アクチュエータ 2 8、COF 2 9、FPC 3 0 等のインクジェットヘッド 4 の主要構成について、順に説明する。

## 【 0 0 3 0 】

< 流路ユニット >

図 6 に示すように、流路ユニット 2 7 は、複数枚のプレート 3 1 ~ 3 7 の積層体である。複数枚のプレート 3 1 ~ 3 7 のうちの最下層のプレートは、ポリイミド等の合成樹脂からなるノズルプレート 3 7 である。ノズルプレート 3 7 には、搬送方向に配列された複数のノズル 3 8 が形成されている。図 4 に示すように、複数のノズル 3 8 は、1 2 列のノズル列を構成している。

10

## 【 0 0 3 1 】

流路ユニット 2 7 を構成する、ノズルプレート 3 7 以外の他のプレート 3 1 ~ 3 6 は、ステンレス鋼などの金属材料からなるプレートである。これらのプレート 3 1 ~ 3 6 には、上記の複数のノズル 3 8 に連通する、次述のマニホールド 4 2 や圧力室 4 3 等を含む、インク流路が形成されている。

## 【 0 0 3 2 】

図 3、図 4 に示すように、最上層のプレート 3 1 には、4 つのインク供給孔 4 1 が走査方向に並んで形成されている。各インク供給孔 4 1 には、ホルダ 8 のインクカートリッジ 1 6 (図 1 参照) からインクがそれぞれ供給される。また、図 6 において、上から 4 番目のプレート 3 4 と 5 番目のプレート 3 5 には、搬送方向に延在する合計 1 2 本のマニホールド 4 2 が形成されている。1 つのインク供給孔 4 1 と 3 本のマニホールド 4 2 が、プレート 3 1 ~ 3 3 に形成された連通孔 (図示省略) によって接続されている。

20

## 【 0 0 3 3 】

流路ユニット 2 7 の最上層のプレート 3 1 には、複数のノズル 3 8 にそれぞれ対応する複数の圧力室 4 3 が形成されている。各圧力室 4 3 は、走査方向に長い、略楕円の平面形状を有する。複数の圧力室 4 3 は、複数のノズル 3 8 に対応して搬送方向に配列され、1 2 列の圧力室列を構成している。

## 【 0 0 3 4 】

複数の圧力室 4 3 は、圧電アクチュエータ 2 8 のインク分離膜 4 6 によって覆われている。図 6 に示すように、上から 3 番目に位置するプレート 3 2 には、マニホールド 4 2 と圧力室 4 3 を接続する絞り流路 4 4 が形成されている。また、最上層のプレート 3 1 とノズルプレート 3 7 との間に位置する合計 5 枚のプレート 3 2 ~ 3 6 には、圧力室 4 3 とノズル 3 8 とを接続する連通流路 4 5 が形成されている。

30

## 【 0 0 3 5 】

以上より、インクカートリッジ 1 6 からインクが供給されるマニホールド 4 2 は、絞り流路 4 4、圧力室 4 3、及び、連通流路 4 5 を介して、その色のインクを吐出するノズル 3 8 と連通している。

## 【 0 0 3 6 】

< 圧電アクチュエータ >

圧電アクチュエータ 2 8 は、複数の圧力室 4 3 を覆うインク分離膜 4 6 と、複数の圧力室 4 3 にそれぞれ対応した複数の圧電素子 4 7 を備えている。

40

## 【 0 0 3 7 】

(インク分離膜)

インク分離膜 4 6 は、例えば、ステンレス鋼等の金属製の板部材である。図 6、図 7 に示すように、インク分離膜 4 6 は、流路ユニット 2 7 の最上層のプレート 3 1 の上面に接合され、複数の圧力室 4 3 を覆っている。

## 【 0 0 3 8 】

(圧電素子の構造)

圧電素子 4 7 は、圧力室 4 3 に対応して設けられ、圧力室 4 3 内のインクに圧力を付与してノズル 3 8 からインクを吐出させる。以下、1 つの圧電素子 4 7 の具体的な構造につ

50

いて、主に、図5～図7を参照して説明する。圧電素子47は、圧電層51、圧電層52、及び、圧電層53の3枚の圧電層と、駆動電極54、VCOM電極55、及び、グランド電極56の3種類の電極を有する。

【0039】

インク分離膜46の上には、圧電層51を構成する圧電シート71、圧電層52を構成する圧電シート72、圧電層53を構成する圧電シート73の、3枚の圧電シート71～73の積層体57が配置されている。3枚の圧電シート71～73は、それぞれ、チタン酸ジルコン酸鉛などの強誘電性の圧電材料によって形成されている。図4に示すように、圧電シート71～73の積層体57は、インク分離膜46の上面において、複数の圧力室43を共通に覆うように配置されている。尚、本実施形態では、圧電シート71、72、73のうちの一つの圧力室43を覆っている部分を、それぞれ、圧電層51、圧電層52、圧電層53とする。言い換えれば、複数の圧電素子47の間で3つの圧電層51～53が繋がった構造である。

10

【0040】

駆動電極54は、最上層の圧電層51の上面に設けられている。駆動電極54は、各圧電素子47に対して個別に設けられた、いわゆる個別電極である。駆動電極54は、圧力室43とほぼ同じ平面形状を有し、圧力室43のほぼ全域と対向している。駆動電極54は接続端子54aを有する。駆動電極54の圧力室43と対向する部分から、左方または右方へ接続端子54aが引き出されている。接続端子54aは、圧電アクチュエータ28を覆うように配置されたCOF29と、ポンプ50を介して電氣的に接続される。後で説明するが、駆動電極54の電位は、COF29に実装されたドライバIC40(図2、図3参照)によって、VDD電位とグランド電位の間で切り換えられる。

20

【0041】

VCOM電極55は、圧電層52の上面、即ち、圧電層51と圧電層52の間に配置されている。また、VCOM電極55は、圧力室43の前後方向における中央部と対向している。即ち、VCOM電極55は、圧電層51を挟んで駆動電極54の中央部と対向している。後でも説明するが、複数の圧電素子47の間で、VCOM電極55同士が導通している。

【0042】

グランド電極56は、圧電層53の上面、即ち、圧電層52と圧電層53の間に配置されている。グランド電極56は、圧力室43の前後方向における両端部とそれぞれ対向する2つの電極部分56a、56bを有する。即ち、グランド電極56は、圧電層52を挟んで駆動電極54の前後両端部と対向している。また、一つの圧電素子47のグランド電極56は、圧力室43の外側に位置する電極部分97を介して、隣接する他の圧電素子47のグランド電極56と導通している。

30

【0043】

尚、図4に示すように、最上層の圧電シート71の上面の、複数の駆動電極54を取り囲む縁部には、2つのVCOM接続端子58と2つのグランド接続端子59が形成されている。2つのVCOM接続端子58は、圧電シート71の後半部左端と前半部右端にそれぞれ形成されている。2つのグランド接続端子59は、圧電シート71の後半部右端と前半部左端にそれぞれ配置されている。後で詳しく説明するが、各圧電素子47のVCOM電極55はVCOM接続端子58と導通し、グランド電極56はグランド接続端子59と導通している。また、VCOM接続端子58とグランド接続端子59は、それぞれ、上方に配置されたCOF29と電氣的に接続される。これにより、印刷中には、VCOM電極55には、COF29から、VDD電位よりもやや高い定電位(VCOM電位)が印加される。また、グランド電極56はグランドと接続され、印刷中は、その電位はグランド電位に維持される。

40

【0044】

図7に示すように、圧電層51の圧力室43の中央部と重なる部分は、駆動電極54とVCOM電極55に挟まれており、この部分を活性部61と呼ぶ。また、圧電層52の、

50

圧力室 4 3 の前後方向両端部と重なる部分は、駆動電極 5 4 とグランド電極 5 6 に挟まれており、この部分を活性部 6 2 と呼ぶ。活性部 6 1 と活性部 6 2 はそれぞれ分極処理が施されている。図 7 に示すように、活性部 6 1 の分極方向は、V C O M 電極 5 5 から駆動電極 5 4 に向かう、上向きの方である。一方、活性部 6 2 の分極方向は、駆動電極 5 4 からグランド電極 5 6 に向かう、下向きの方である。

#### 【 0 0 4 5 】

( 圧電素子の動作 )

上記の圧電素子 4 7 の動作について図 8 を参照して説明する。ノズル 3 8 からインクを吐出しない待機状態においては、ドライバ I C 4 0 により、各圧電素子 4 7 の駆動電極 5 4 にはそれぞれグランド電位が付与されている。また、V C O M 電極 5 5 の電位は V C O M 電位、グランド電極 5 6 の電位はグランド電位である。従って、この待機状態では、駆動電極 5 4 と V C O M 電極 5 5 の間に電位差が発生し、活性部 6 1 にはその分極方向に等しい上向きの電界が作用する。これにより、図 8 ( a ) に示すように、活性部 6 1 が面方向に収縮して、積層体 5 7 が圧力室 4 3 側に凸となるように撓む。このとき、圧力室 4 3 は、積層体 5 7 がフラットな場合と比較して、容積が小さくなっている。

10

#### 【 0 0 4 6 】

上記の待機状態から、ドライバ I C 4 0 によって、駆動電極 5 4 の電位が V D D 電位に切り換えられたとする。このとき、駆動電極 5 4 と V C O M 電極 5 5 との間の電位差が小さくなって、活性部 6 1 の収縮が解消される。一方で、駆動電極 5 4 とグランド電極 5 6 との間に電位差が発生し、活性部 6 2 にはその分極方向に等しい下向きの電界が作用する。これにより、活性部 6 2 が面方向に収縮すると、図 8 ( b ) に示すように、積層体 5 7 の圧力室 4 3 の中央部と対向する部分が上方に引っ張られることとなり、積層体 5 7 は全体として圧力室 4 3 と反対側に凸となるように変形する。つまり、圧力室 4 3 の容積が増加する。

20

#### 【 0 0 4 7 】

その後、ドライバ I C 4 0 によって、駆動電極 5 4 の電位が再びグランド電位に戻されると、図 8 ( a ) のように活性部 6 2 の変形は元に戻る。同時に、活性部 6 1 が再び面方向に収縮して、積層体 5 7 が全体として圧力室 4 3 側に凸となる。このときに、圧力室 4 3 の容積が大きく減少するため、圧力室 4 3 内のインクの圧力が増加し、ノズル 3 8 からインクが吐出される。

30

#### 【 0 0 4 8 】

( 電極パターンの詳細 )

3 つの圧電層 5 1 ~ 5 3 をそれぞれ構成する 3 枚の圧電シート 7 1 ~ 7 3 には、複数の圧電素子 4 7 に関する電極パターンがそれぞれ形成されている。以下、3 枚の圧電シート 7 1 ~ 7 3 のそれぞれの電極パターンの詳細について説明する。図 9 は、最上層の圧電シート 7 1 の上面図、図 1 0 は、中間層の圧電シート 7 2 の上面図、図 1 1 は、最下層の圧電シート 7 3 の上面図である。

#### 【 0 0 4 9 】

( 1 ) 最上層の電極パターン

図 9 に示すように、圧電層 5 1 を構成する最上層の圧電シート 7 1 の上面には、複数の圧力室 4 3 に対応して駆動電極 5 4 が前後方向に配列されている。また、圧電シート 7 1 の左右の縁部には、2 つの V C O M 接続端子 5 8 ( 5 8 a , 5 8 b ) と 2 つのグランド接続端子 5 9 ( 5 9 a , 5 9 b ) が配置されている。2 つの V C O M 接続端子 5 8 は、V C O M 電極 5 5 に接続されるものであり、圧電シート 7 1 の後半部左端と前半部右端にそれぞれ配置されている。また、2 つのグランド接続端子 5 9 は、グランド電極 5 6 に接続されるものであり、圧電シート 7 1 の後半部右端と前半部左端にそれぞれ配置されている。

40

#### 【 0 0 5 0 】

( 2 ) 中間層の電極パターン

圧電層 5 2 を構成する中間層の圧電シート 7 2 の上面には、V C O M 電極 5 5 を含む電極パターンが形成されている。

50

## 【 0 0 5 1 】

図 1 0 に示すように、圧電シート 7 2 の上面には、複数の圧力室 4 3 の配列に対応して、複数の V C O M 電極 5 5 が前後方向に 1 2 列に配列されている。尚、先の圧電素子 4 7 の説明からも理解されるように、1 つの圧電素子 4 7 の V C O M 電極 5 5 は、図 1 0 に示される圧電シート 7 2 の上面の導電パターンの中の、1 つの駆動電極 5 4 の中央部と対向する導電部分のことである。

## 【 0 0 5 2 】

圧電シート 7 2 の後半部左端と前半部右端には、2 つの接続電極 6 0 ( 6 0 a , 6 0 b ) がそれぞれ形成されている。2 つの接続電極 6 0 は、圧電シート 7 1 の上面の 2 つの V C O M 接続端子 5 8 ( 図 9 参照 ) と、圧電シート 7 1 を貫通する導電部 6 3 を介して接続されている。一方で、前後方向に並ぶ複数の V C O M 電極 5 5 は、前後に延びる連結部 6 4 によって互いに導通している。さらに連結部 6 4 は、圧電シート 7 2 の前後の縁部において左右に延びる連結部 6 5 を介して、接続電極 6 0 に接続されている。尚、連結部 6 4 , 6 5、及び、接続電極 6 0 の境界を理解しやすくするため、図 1 0 には、連結部 6 4 と連結部 6 5 の境界線 a、接続電極 6 0 の連結部 6 4 及び連結部 6 5 と接続電極 6 0 との境界線 b が、それぞれ二点鎖線で示されている。これにより、複数の V C O M 電極 5 5 は、連結部 6 4、接続電極 6 0 を介して、圧電シート 7 1 の上面の V C O M 接続端子 5 8 と接続されている。

## 【 0 0 5 3 】

尚、上記の V C O M 電極 5 5 の電極パターンは、左右 2 系統に分離されている。即ち、1 2 列に配列された V C O M 電極 5 5 のうち、左側 5 列の V C O M 電極 5 5 は、後側の縁部に形成された連結部 6 5 を介して、左後方の接続電極 6 0 a に接続されている。一方、右側 7 列の V C O M 電極 5 5 は、前側の縁部に形成された連結部 6 5 を介して、右前方の接続電極 6 0 b に接続されている。

## 【 0 0 5 4 】

圧電シート 7 2 の後半部右端と前半部左端には、グランド電極 5 6 用の 2 つの接続電極 6 6 ( 6 6 a , 6 6 b ) が形成されている。これら 2 つの接続電極 6 6 は、圧電シート 7 1 の 2 つのグランド接続端子 5 9 ( 図 9 参照 ) と、圧電シート 7 1 を貫通する導電部 6 7 を介して導通している。

## 【 0 0 5 5 】

## ( 3 ) 最下層の電極パターン

圧電層 5 3 を構成する最下層の圧電シート 7 3 の上面には、グランド電極 5 6 を含む電極パターンが形成されている。

## 【 0 0 5 6 】

図 1 1 に示すように、圧電シート 7 3 の上面には、複数の圧力室 4 3 の配列に対応して、複数のグランド電極 5 6 が、前後方向に 1 2 列に配列されている。先の説明からも理解されるが、1 つのグランド電極 5 6 は、1 つの駆動電極 5 4 の前後方向両端部とそれぞれ対向する 2 つの電極部分 5 6 a , 5 6 b を有する。尚、図 1 1 では、複数の凸部 9 5 が前後に並んでいるが、1 つの凸部 9 5 は、前後に隣接する 2 つのグランド電極 5 6 の電極部分 5 6 a と電極部分 5 6 b と、電極部分 5 6 a , 5 6 b を繋ぐ電極部分 9 7 からなる ( 図 7 参照 ) 。

## 【 0 0 5 7 】

圧電シート 7 3 の後半部右端と前半部左端には、2 つの接続電極 6 8 ( 6 8 a , 6 8 b ) がそれぞれ配置されている。2 つの接続電極 6 8 は、圧電シート 7 2 の接続電極 6 6 ( 図 1 0 参照 ) と、圧電シート 7 2 を貫通する導電部 6 9 を介して導通し、さらに、圧電シート 7 1 のグランド接続端子 5 9 ( 図 9 参照 ) と導通している。

## 【 0 0 5 8 】

前後方向に並ぶ複数のグランド電極 5 6 は、前後に延びる連結部 7 0 によって互いに導通している。また、連結部 7 0 は、圧電シート 7 3 の前後の縁部において左右に延びる連結部 9 0 を介して、接続電極 6 8 に接続されている。尚、凸部 9 5、連結部 7 0 , 9 0、

10

20

30

40

50

及び、接続電極 6 8 の境界を理解しやすくするため、図 1 1 には、凸部 9 5 と連結部 7 0 の境界線 c、連結部 7 0 と連結部 9 0 の境界線 d、連結部 9 0 と接続電極 6 8 の境界線 e が、それぞれ二点鎖線で示されている。これにより、複数のグラウンド電極 5 6 は、連結部 7 0、接続電極 6 8、接続電極 6 6 (図 1 0 参照) を介して、圧電シート 7 1 の上面のグラウンド接続端子 5 9 (図 9 参照) と接続されている。

#### 【 0 0 5 9 】

また、グラウンド電極 5 6 のうち、左側 5 列のグラウンド電極 5 6 は、前側の縁部に形成された連結部 9 0 を介して、左前方の接続電極 6 8 b に接続されている。右側 7 列のグラウンド電極 5 6 は、後側の縁部に形成された連結部 9 0 を介して、右後方の接続電極 6 8 a に接続されている。さらに、2 つの接続電極 6 8 a、6 8 b は、左から 5 列目のグラウンド電極 5 6 と右から 7 列目のグラウンド電極 5 6 を繋ぐ連結部 7 0 によって接続されている

10

#### 【 0 0 6 0 】

< 圧電アクチュエータと基板の接続構造 >

次に、COF 2 9 及び FPC 3 0 による、圧電アクチュエータ 2 8 と制御基板 6 及び電源基板 7 の間の電氣的な接続について詳細に説明する。

#### 【 0 0 6 1 】

(概要)

図 3 に示すように、COF 2 9 は、圧電アクチュエータ 2 8 の上面を覆うように配置されている。COF 2 9 は、ポリイミドフィルム等の可撓性基材を主体とする配線部材であり、搬送方向に長い形状を有する。COF 2 9 の長手方向中央部には、圧電アクチュエータ 2 8 と接続される多数の端子 (図示省略) が形成されている。一方、図 3 及び後述の図 1 5、図 1 7 に示すように、COF 2 9 の長手方向両端部には、2 つのドライバ IC 4 0 がそれぞれ実装されている。COF 2 9 の長手方向両端部の、ドライバ IC 4 0 よりもさらに端側には、2 つのドライバ IC 4 0 に対応した 2 つの端子群 7 4 (図 1 7 参照) が設けられている。

20

#### 【 0 0 6 2 】

COF 2 9 の長手方向中央部は、圧電アクチュエータ 2 8 の上面の複数の駆動電極 5 4 の接続端子 5 4 a、2 つの VCOM 接続端子 5 8、及び、2 つのグラウンド接続端子 5 9 (図 4、図 9 参照) と接続される。また、COF 2 9 の長手方向両端部はそれぞれ上方へ折り返され、2 つのドライバ IC 4 0 と 2 つの端子群 7 4 は、圧電アクチュエータ 2 8 の上方に配置される。

30

#### 【 0 0 6 3 】

FPC 3 0 も、可撓性基材を主体とする細長い配線部材である。この FPC 3 0 の一端部は、上述した COF 2 9 の、上方へ折り返された長手方向両端部の 2 つの端子群 7 4 と電氣的に接続される。尚、図 3 に示すように、COF 2 9 の長手方向両端部と FPC 3 0 の端部は、その下側に配置された支え部材 7 5 によって支持されている。FPC 3 0 は、COF 2 9 と重なる位置から水平方向において左方に延び、FPC 3 0 の COF 2 9 と反対側の左端部は、制御基板 6 及び電源基板 7 (図 2 参照) と接続されている。

#### 【 0 0 6 4 】

以上の構成により、圧電アクチュエータ 2 8 は、COF 2 9 及び FPC 3 0 を介して、電源回路 2 1、2 2 を有する電源基板 7 (図 2 参照) と接続されている。VDD 電源回路 2 1 は、各圧電素子 4 7 の駆動電極 5 4 に VDD 電位を印加するための電源回路であり、VCOM 電源回路 2 2 は、各圧電素子 4 7 の VCOM 電極 5 5 に VCOM 電位を印加するための電源回路である。また、制御基板 6 は、FPC 3 0 を介して COF 2 9 のドライバ IC 4 0 と電氣的に接続されている。制御基板 6 の ASIC 2 6 は、ドライバ IC 4 0 を制御し、各圧電素子 4 7 の駆動電極 5 4 の電位を VDD 電位とグラウンド電位との間で切り換える。

40

#### 【 0 0 6 5 】

(電氣的接続の詳細)

圧電アクチュエータ 2 8 と電源基板 7 との接続について詳述する。図 1 2 は、2 つの V

50

DD電源回路21、VCOM電源回路22、2つのドライバIC40、及び、圧電アクチュエータ28の複数の圧電素子47の間の接続を概略的に示す回路図である。また、図12では、圧電アクチュエータ28の複数の圧電素子47を、まとめて「圧電素子群96」と総称している。

【0066】

2つのVDD電源回路211、212及びVCOM電源回路22と、圧電素子群96を構成する複数の圧電素子47の間の接続を説明する。複数の圧電素子47は、2つのVDD電源回路21(211、212)と、COF29のドライバIC40を介して並列的に接続されている。また、複数の圧電素子47は、VCOM電源回路22とも並列的に接続されている。

10

【0067】

2つのVDD電源回路21(211、212)は、COF29のドライバIC40と、VDD電源線76(761、762)によって接続されている。尚、電源線761は、VDD電源回路211とドライバIC40を接続する電源線76であり、電源線762は、VDD電源回路212とドライバIC40を接続する電源線76である。ドライバIC40にはグランド線77(VSS)も接続されている。

【0068】

ドライバIC40は、複数の圧電素子47の駆動電極54と、配線92により接続されている。後で説明するが、ドライバIC40は、個々の圧電素子47の個別電極54に対して、2つのVDD電源回路211、212の何れかのVDD電位を選択的に印加する。

20

【0069】

一方、VCOM電源回路22は、ドライバIC40を介さずに、VCOM電源線78によって複数の圧電素子47のVCOM電極55と直接接続されている。また、圧電素子47のグランド電極56にはグランド線79(COM)が接続されている。

【0070】

尚、図2、図12に示すように、FPC30のグランド線には、ドライバIC40に接続されるグランド線77(VSS)と、圧電素子47のグランド電極56に接続されるグランド線79(COM)とが存在する。ただ、何れも、図示しないフレームと接続されて、共にグランド電位に維持されている。また、上記フレームは接地されていてもよい。

【0071】

30

図13は、圧電素子47とVDD電源回路21及びVCOM電源回路22との接続を示す電気回路図である。図13では、図面の簡単化のため、図12の複数の圧電素子47のうちの一つの圧電素子47のみを抽出して示している。また、図13では、2つのVDD電源回路211、212のうち、出力電圧の高いVDD電源回路212と圧電素子47とが接続された状態が示されている。尚、図13において、Voutは駆動電極54の電位、V1はVCOM電極55の電位、V2はグランド電極56の電位を示している。

【0072】

図12、図13を参照して、圧電素子47と電源回路21、22との接続構成について、さらに詳細に説明する。上述したように、圧電素子47は、駆動電極54とVCOM電極55に挟まれた活性部61と、駆動電極54とグランド電極56に挟まれた活性部62を有する。駆動電極54の電位が切り換えられることにより、活性部61(62)を挟む上下2つの電極間に電位差が生じたときには、上記2つの電極間に電荷が蓄えられ(充電)、電位差が解消したときに蓄えられた電荷を放出する(放電)。そこで、本実施形態では、活性部61、及び、この活性部61を挟む駆動電極54とVCOM電極55からなる構成を一種のコンデンサと見なし、図13等ではC1という記号を付して説明する。同様に、活性部62、及び、この活性部62を挟む駆動電極54とグランド電極56からなる構成を一種のコンデンサとみなし、これにC2という記号を付して説明する。

40

【0073】

ドライバIC40は、駆動電極54の電位(Vout)を切り換えるためのスイッチSW1とスイッチSW2を有する。スイッチSW1及びスイッチSW2は、抵抗R1を介し

50

て圧電素子 47 の駆動電極 54 に接続されている。スイッチ SW1 は駆動電極 54 と VDD 電源回路 212 の間の経路である VDD 電源線 762 に設けられ、スイッチ SW2 は駆動電極 54 とグランド線 77 との間に設けられている。

#### 【0074】

スイッチ SW1 とスイッチ SW2 は、制御基板 6 の ASIC 26 (図 2 参照) からの信号に基づき、一方が ON となったときに他方が OFF になるように、それぞれの ON/OFF が切り換えられる。スイッチ SW1 が ON のときには駆動電極 54 の電位 (Vout) は VDD 電位となり、スイッチ SW2 が ON のときには駆動電極 54 の電位 (Vout) はグランドとなる。尚、VDD 電源線 76 とグランド線 77 (VSS) との間には、スイッチ SW1 の ON/OFF 時の、VDD 電位の変動を吸収するためのコンデンサ Cv が設けられている。

10

#### 【0075】

また、先にも触れたが、本実施形態のプリンタ 1 は、2つの VDD 電源回路 21 (211, 212) を備えている。2つの VDD 電源回路 21 はそれぞれ異なる電圧を出力する。具体的には、本実施形態では、VDD 電源回路 212 の出力電圧が、VDD 電源回路 211 の出力電圧よりも高くなっている。そして、ドライバ IC 40 は、圧電素子 47 毎に、2種類の VDD 電位から 1つを選択して印加する。これについて、図 14 を参照して説明する。図 14 は、2つの VDD 電源回路 21 に対応したドライバ IC 40 の回路図である。

#### 【0076】

図 14 に示すように、ドライバ IC 40 は、1つの圧電素子 47 の駆動電極 54 に対して、2つの VDD 電源回路 21 (211, 212) にそれぞれ繋がる 2つの第 1 スイッチ SW1 (SW1\_1, SW1\_2) を有する。駆動電極 54 に VDD 電位を印加する場合、制御基板 6 の ASIC 26 からの信号に基づいて、1つの圧電素子 47 に対して 2つのスイッチ SW1\_1, SW1\_2 の何れか一方が ON にされ、2つの VDD 電源回路 21 の一方と駆動電極 54 が接続される。これにより、駆動電極 54 には、接続された VDD 電源回路 21 の出力電圧に応じた、VDD 電位が印加される。上記の構成は、複数のノズル 38 の間で、吐出されるインクの液滴量や液滴速度がばらついている場合に、そのばらつきを抑えるため、駆動電極 54 に印加する VDD 電位を圧電素子 47 毎に異ならせる場合などに、特に有効である。

20

30

#### 【0077】

図 12、図 13 に示すように、圧電素子 47 の VCOM 電極 55 には、VCOM 電源線 78 によって VCOM 電源回路 22 が接続され、VCOM 電極 55 の電位 (V1) は VCOM 電位に維持される。尚、VCOM 電位は、VDD 電位よりも少し高い電位である。VCOM 電極 55 と VCOM 電源回路 22 との間には、ダイオード D が配置されている。ダイオード D は、複数の圧電素子 47 に対して共通に設けられている。具体的には、ダイオード D は、1つのインクジェットヘッド 4 に対して 1つ設けられている。このダイオード D の順方向は、VCOM 電源回路 22 から VCOM 電極 55 に向かう方向である。つまり、VCOM 電源回路 22 から VCOM 電極 55 へは電流が流れるが、逆方向へは、電流が流れにくくなっている。

40

#### 【0078】

また、VCOM 電源線 78 には 8 個のコンデンサ Cv c が設けられている。尚、説明の便宜上、図 12 にも示されているように、8 個のコンデンサ Cv c の合成容量を Cz とする。各コンデンサ Cv c の一方のコンデンサ端子 93 は、VCOM 電源線 78 のダイオード D と VCOM 電極 55 との経路に接続され、他方のコンデンサ端子 94 はグランド線 77 (VSS) に接続されている。尚、図 12 において、コンデンサ Cv c の一方の端子 93 が、圧電素子群 96 の複数の圧電素子 47 の VCOM 電極 55 に繋がる、VCOM 電源線 78 に接続されていることから分かるように、コンデンサ Cv c は、複数の圧電素子 47 に対して個別に設けられるものではない。

#### 【0079】

50

さらに、VCOM電源線78の、ダイオードDとVCOM電極55の間の経路から分岐経路80が分岐し、この分岐経路80には放電抵抗Rvcが設けられている。上記のダイオードD、コンデンサCvc、及び、抵抗Rvcが設けられている理由等については、後で詳しく述べる。

【0080】

圧電素子47のグランド電極56はグランド線79(COM)に接続され、グランド電極56の電位(V2)はグランド電位に維持される。

【0081】

(充放電経路)

次に、圧電素子47の駆動時における活性部61, C2の充放電について説明する。図15は、活性部61、62にそれぞれに対応するC1, C2の充放電経路を示す図である。尚、図15において、実線は活性部61に対応するC1の充放電経路を示し、破線は活性部62に対応するC2の充放電経路を示す。

10

【0082】

図8(a)に示される圧電素子47の待機状態では、スイッチSW1がOFF、スイッチSW2がONの状態であり、駆動電極54はグランド線77(VSS)に接続されている。このとき、駆動電極54とVCOM電極55の間では、電位差が(VCOM電位 - グランド電位)と大きく、C1には電荷が蓄えられる。一方、駆動電極54とグランド電極56の間では電位差がないために、C2には電荷は蓄えられていない。

【0083】

上記の待機状態から、図15(a)に示すように、スイッチSW1がON、第2スイッチがOFFに切り換えられたとする。駆動電極54はVDD電源回路21と接続され、駆動電極54にはVDD電位が印加される。これにより、駆動電極54とVCOM電極55の間の電位差は小さくなり、図中実線の矢印で示す経路に沿ってC1から電荷が放電される。一方、駆動電極54とグランド電極56の間の電位差は大きくなるため、破線の矢印で示す経路に沿って、VDD電源回路21からC2へ電荷が充電される。

20

【0084】

次に、図15(b)に示すように、スイッチSW1がOFF、スイッチSW2がONに切り換えられると、再び、駆動電極54はグランド線77(VSS)と接続される。このとき、駆動電極54とVCOM電極55の間の電位差は大きくなり、実線の矢印で示す経路に沿ってC1に電荷が充電される。一方、駆動電極54とグランド電極56の間の電位差は小さくなり、破線の矢印で示す経路に沿ってC2から電荷が放電される。

30

【0085】

ところで、本実施形態では、圧電素子47のVCOM電極55に対して、駆動電極54に接続されたVDD電源回路21とは別の、専用のVCOM電源回路22が設けられている。VCOM電源55の電位を、駆動電極54のVDD電位とは無関係に一定に維持することができる。

【0086】

但し、ただ単に、VCOM電極55に専用のVCOM電源回路を接続するのでは、VCOM電源回路の回路規模が大きなものになってしまう。これについて、図16を参照して説明する。図16は、駆動電極54とVCOM電極55とで電源回路を別にした、本実施形態に対する比較回路構成を示す図である。尚、図16では、先の図13と同様、電源回路と接続される圧電素子47が1つしか示されていないが、実際には、複数の圧電素子47が電源回路21, 122と並列に接続されている。

40

【0087】

圧電素子47の駆動電極54は、ドライバIC40のスイッチSW1を介してVDD電源回路21に接続され、スイッチSW2を介してグランド線(VSS)に接続されている。VCOM電極55は、VDD電源回路21とは別の、VCOM電源回路122と接続されている。

【0088】

50



図19(a)のように、スイッチSW1がON、スイッチSW2がOFFの場合には、VDD電源回路21と駆動電極54が接続されて、駆動電極54に駆動電位が印加される。このとき、C1においては、図16の実線で示すように、VCOM電源回路122を経由する経路で電荷が放電され、C2には、VDD電源回路21から破線の経路で電荷が充電される。逆に、図19(b)のように、スイッチSW1がOFF、スイッチSW2がONの場合には、駆動電極54はグランドに接続されて、駆動電極54の電位はグランド電位となる。このとき、C1には、VCOM電源回路122から実線の経路で充電が行われ、C2からは破線の経路で充電が行われる。

【0089】

図16の回路構成では、スイッチSW1がONのときに、C1の電荷が放電の際に消費される。そのため、その後に、スイッチSW1がOFFにされたときには、改めて、VCOM電源回路122からC1へ充電を行う必要がある。つまり、駆動電極54の電位を切り換えるたびに、VCOM電源回路122からC1へ繰り返し充電を行う必要がある。

10

【0090】

また、上記のC1への充電は、圧電素子47の高い駆動周波数(例えば、数十kHz)で行う必要がある。つまり、大きな電流によって短時間でC1を充電する必要があるため、VCOM電源回路122としては出力電流の大きいものが必要となる。また、VCOM電源回路122の出力平均電流も大きくなるため、電源回路の損失による熱発生も大きくなる。そのため、速やかな放熱を可能とするために電源回路の規模を大きくする必要がある。以上より、VCOM電源回路122は、駆動電極54用のVDD電源回路21と同程度に、回路構成が大きなものをならざるを得ない。

20

【0091】

この点、本実施形態では、図3、図12、図13等に示されるように、C1の充放電に関し、VCOM電源回路22と、複数の圧電素子47のVCOM電極55との間に、1つのダイオードDと8つのコンデンサCvcが設けられている。この場合、図15(a)のように、C1からの放電時には、C1からの電荷がVCOM電源回路22へ流れることが、ダイオードDによって抑えられる。では、その放電された電荷はどこへ流れるかという点、VCOM電源線78とグランド線79との間のコンデンサCvcに一時的に蓄えられる。そして、図15(b)のように、C1への充電時には、コンデンサCvcに蓄えられた電荷が、逆戻りするようC1へ流れ、C1が充電される。

30

【0092】

つまり、最初に、VCOM電源回路22からC1に充電が行われた後は、コンデンサCvcとC1との間で充放電が繰り返される。最初のC1への充電は、圧電素子47の駆動開始前に小さい電流で時間をかけて充電することが可能であり、VCOM電源回路22は、出力電流の小さい回路とすることができる。尚、C1から放電された電荷が全てコンデンサCvcに蓄えられるわけではなく、ダイオードDからの漏れや後述する分岐経路80への放電によって一部の電荷が放電されてしまうため、その放電分の電荷をVCOM電源回路22から補う必要はあるが、その量は微々たるものである。従って、最初の充電時以外は、VCOM電源回路22ではほとんど電流を必要としないため、VCOM電源回路22を小型化することが可能となる。

40

【0093】

尚、C1から放電された電荷がコンデンサCvcに蓄えられたときに、コンデンサCvcの電位差の分だけ、VCOM電位が上昇する。コンデンサの関係式 $Q = CV$ の関係から理解されるように、コンデンサCvcの容量が大きいほど、コンデンサCvcの両端電位差が小さくなり、VCOM電位の上昇は抑えられる。

【0094】

また、8つのコンデンサCvcは、1つのインクジェットヘッド4の全ての圧電素子47を充放電対象とする。そこで、全ての圧電素子47が同時に駆動され、複数のC1から同時に電荷が放電されたときでも、VCOM電位の上昇を一定以下に抑えられるように、8つのコンデンサCvcの容量が設定されることが好ましい。具体的には、8つのコンデ

50

ンサ $C_{vc}$ の合成容量を $C$ 、コンデンサ $C_1$ の静電容量を $C_x$ 、8つのコンデンサ $C_{vc}$ に繋がる圧電素子47の個数を $n$ としたときに、 $C = 50 \times n \times C_x$ 、即ち、 $C$ は、 $C_1$ からの最大放電電荷( $n \times C_1$ )の50倍以上であることが好ましい。また、部品の調達コストを下げる等の観点で、8つのコンデンサ $C_{vc}$ に全て同じ容量のコンデンサを使用する場合は、1つのコンデンサ $C_{vc}$ の静電容量は、 $((n \times C_1) / 8)$ の50倍以上とすればよい。

#### 【0095】

尚、先の図7で説明したが、 $C_1$ は、 $V_{COM}$ 電極55から駆動電極54に向けて分極されている。この構成において、駆動電極54の電位が $V_{COM}$ 電極55の電位よりも高い状況は発生すると、 $C_1$ に、その分極方向と逆方向の電界が生じて分極劣化が生じる虞がある。そこで、上記の分極劣化を防ぐため、 $V_{COM}$ 電極55に印加される $V_{COM}$ 電位は、常に、駆動電極54に印加される $V_{DD}$ 電位以上の電位であることが望まれる。そのためには、 $V_{COM}$ 電源回路22の出力電圧は、 $V_{DD}$ 電源回路21の出力電圧よりも高いことが好ましい。また、本実施形態のように、2つの $V_{DD}$ 電源回路21が存在する場合には、 $V_{COM}$ 電源回路22の出力電圧は、2つの $V_{DD}$ 電源回路21のうちの高い方の出力電圧、具体的には、 $V_{DD}$ 電源回路212の出力電圧よりも高いことが好ましい。

10

#### 【0096】

尚、 $V_{COM}$ 電源回路22と $V_{COM}$ 電極55との間の経路にはダイオード $D$ が設けられている。上記ダイオード $D$ における電圧降下のため、 $V_{COM}$ 電極55の $V_{COM}$ 電位は、 $V_{COM}$ 電源回路22の出力電圧と比べて、ダイオード $D$ の順電圧の分だけ低下する。そこで、 $V_{COM}$ 電源回路22と $V_{DD}$ 電源回路21の出力電圧差は、少なくとも、ダイオード $D$ の順電圧以上であることが好ましい。これにより、 $V_{COM}$ 電位が $V_{DD}$ 電位以上となる状態を確実に維持することができる。例えば、 $V_{DD}$ 電源回路21の最大出力電圧が3.1V、ダイオード $D$ の順電圧が1Vであるときに、 $V_{COM}$ 電源回路22の出力電圧は3.2V以上とすればよい。

20

#### 【0097】

また、ダイオード $D$ での電力損失を抑える観点から、順電圧が低いダイオードを使用することが好ましい。そのようなダイオードとしては、ショットキーダイオードが知られている。但し、ショットキーダイオードは、他の種類のダイオードと比べると漏れ電流が大きい。漏れ電流が大きいと $V_{COM}$ 電源回路22へ流れる電荷量も大きくなることから、その分、コンデンサ $C_{vc}$ に蓄えられる電荷が少なくなる。つまり、 $C_1$ への充電時に、 $V_{COM}$ 電源回路22からの補充電荷量が大きくなる。従って、ショットキーダイオードを用いる場合は、その中でも、漏れ電流が少ないショットキーダイオードとし、漏れ電流が200 $\mu$ A以下のダイオード $D$ を使用することが好ましい。

30

#### 【0098】

尚、プリンタ1の印刷動作が終了したときには、コンデンサ $C_{vc}$ に蓄えられている電荷は不要となることから、速やかに放電しておくことが好ましい。しかし、本実施形態では、コンデンサ $C_{vc}$ と $V_{COM}$ 電源回路22までの間にダイオード $D$ があるため、コンデンサ $C_{vc}$ の電荷の行き場がほとんどなく、放電時間が長くなる。そこで、コンデンサ $C_{vc}$ の電荷を速やかに放電させるため、図13では、 $V_{COM}$ 電源線78の、ダイオード $D$ と $V_{COM}$ 電極55の間の経路から分岐経路80が分岐している。尚、分岐経路80が設けられる場所は特に限定されないが、本実施形態では、分岐経路80は $V_{COM}$ 電源回路22に設けられている。上記構成では、コンデンサ $C_{vc}$ の一方のコンデンサ端子93から分岐経路80を経由して他方のコンデンサ端子94まで繋がる放電経路が形成されるため、コンデンサ $C_{vc}$ の放電時間が短くなる。

40

#### 【0099】

但し、上記放電経路の抵抗が小さいと、インクジェットヘッド4の駆動時に、 $C_1$ の充電を繰り返す間にも一部の電荷が放電されてしまうため、 $V_{COM}$ 電源回路22から $C_1$ への電荷の補充が増えてしまう。そこで、本実施形態では、分岐経路80には、抵抗 $R$

50

$v_s$  が設けられている。その上で、コンデンサ  $C_{vc}$  の一方のコンデンサ端子 93 から分岐経路 80 を経由して他方のコンデンサ端子 94 に至る、抵抗  $R_{vs}$  を含む放電経路全体の電気抵抗  $R$  が、適切に定められることが好ましい。

#### 【0100】

具体的には、上記放電経路の電気抵抗  $R$  の範囲は、以下のような考えに基づいて決定されることが好ましい。

(抵抗の下限値)

放電経路の抵抗  $R$  が小さいと、圧電素子 47 の駆動時に、上記放電経路からの電荷の放電が大きくなる。そこで、放電電流が一定以下に抑えられるように抵抗  $R$  の下限値を決定するとよい。例えば、 $V_{COM}$  電位が 32 V、放電電流の許容値  $I$  を 5 mA とすると、抵抗  $R = V_{COM} / I = 6.4 \text{ k}$  となる。

10

(抵抗の上限値)

放電経路の抵抗  $R$  が大きいと、インクジェットヘッド 4 の駆動を停止させてから、コンデンサ  $C_{vc}$  の放電が完了するまでの時間が長くなる。そこで、放電時間が所定時間以下に収まるように、抵抗  $R$  の上限値を決定するとよい。例えば、 $V_{COM}$  電位が 32 V、コンデンサの容量が 25  $\mu\text{F}$  であるときに、放電時間を 1 秒以下に抑えたとすると、下記式より、抵抗  $R$  は 40 k 以下とするとよい。

$$Q = C \times V = 25 \mu\text{F} \times 32 \text{ V}$$

$$\text{一方で、} Q = di / dt = i \quad (t = 1 \text{ 秒})$$

$$\text{従って、抵抗 } R = V / i = 32 \text{ V} / (25 \mu\text{F} \times 32 \text{ V}) = 40 \text{ k}$$

20

#### 【0101】

以上の考えに基づき、抵抗  $R$  は、例えば、1 k 以上 100 k 以下であることが好ましい。

#### 【0102】

次に、図 12、図 13 の電気回路図で示される電気的接続の、COF 29 及び FPC 30 による具体的な接続構造について説明する。図 17 は、COF 29 と FPC 30 の上面図である。尚、図 17 では、COF 29 及び FPC 30 の配置が理解されやすくなるように、COF 29 の下側に配置されている流路ユニット 27 を二点鎖線で示している。図 18 は、図 17 の FPC 30 の先端部の拡大図である。

#### 【0103】

30

(基板 FPC COF の接続)

まず、制御基板 6、電源基板 7 から、FPC 30 を経て、COF 29 までの電気接続について説明する。先にも述べたが、電源基板 7 に接続された FPC 30 は、細長い配線部材である。図 17、図 18 に示すように、FPC 30 の基板 6、7 とは反対側の先端部には、幅広の電気接続部 30a が形成されている。この FPC 30 の電気接続部 30a には、上方に折り返された COF 29 の両端部が重ね合わされて接合される。

#### 【0104】

図 18 に示すように、FPC 30 の電気接続部 30a の上面には、前後 2 つのドライバ IC 40 に対応して、前後に分かれて配置された 2 つの端子群 82 が設けられている。2 つの端子群 82 は、COF 29 の両端部に設けられた 2 つの端子群 74 (図 17 参照) と接続される。尚、以下の説明では、後側に位置するドライバ IC 40 を “IC\_\_A”、前側に位置するドライバ IC 40 を “IC\_\_B” と表記し、IC\_\_A、IC\_\_B にそれぞれ対応する端子群 82 を、端子群 82a、端子群 82b と表記する。

40

#### 【0105】

2 つの端子群 82 の各々は、左右方向、即ち、2 つのドライバ IC 40 の離間方向と直交する方向に並ぶ、複数の接続端子 83 からなる。複数の接続端子 83 には、VDD 電源回路 21 に接続される VDD 端子 (VDD\_\_1, VDD\_\_2)、VCOM 電源回路 22 に接続される VCOM 端子、グランド端子 (VSS、COM)、制御基板 6 から印字データが入力される信号入力端子 (SIN)、波形データが入力される波形入力端子 (FIRE)、クロックが転送されるクロック端子 (CLK) (図 18 では図示省略) 等が含まれる

50

。尚、図18では、端子群82aに含まれる接続端子83については“ A ”の記号を付け、端子群82bに含まれる接続端子には“ B ”の符号を付けている。例えば、“ VDD\_\_2B ”とは、端子群Bに含まれる、VDD電源回路212に接続される接続端子83のことである。

#### 【0106】

図18に示すように、端子群82aにおいては、左端から、VCOM端子(VCOM\_\_A)、グランド端子(VSS\_\_A)、VDD端子(VDD\_\_1A、VDD\_\_2A)が順に並んでいる。また、右端からは、グランド端子(COM\_\_A)、グランド端子(VSS\_\_A)、VDD端子(VDD\_\_1A、VDD\_\_2A)が順に並んでいる。また、端子群82aの中央部には、信号入力端子(SIN\_\_A)、波形入力端子(FIRE\_\_A)等の制御基板6と接続される入力端子が並んでいる。

10

#### 【0107】

一方、端子群82bは、端子群82aに対して点对称な端子配置となっている。即ち、右端から、VCOM端子(VCOM\_\_B)、グランド端子(VSS\_\_B)、VDD端子(VDD\_\_1B、VDD\_\_2B)が順に並んでいる。また、左端からは、グランド端子(COM\_\_B)、VSS端子(VSS\_\_B)、VDD端子(VDD\_\_1B、VDD\_\_2B)が順に並んでいる。さらに、端子群82aの中央部には、信号入力端子(SIN\_\_B)、波形入力端子(FIRE\_\_B)等の入力端子が並んでいる。

#### 【0108】

電源基板7に繋がる電源線76、78や、グランドに繋がるグランド線77は、左側から2つの端子群82a、82bの間に延び、さらに前後に分かれて、2つの端子群82a、82bのVDD端子、VCOM端子、グランド端子(VSS、COM)に接続されている。言い換えれば、FPC30の電気接続部30aの2つの端子群82a、82bの間には、これら2つの端子群82a、82b間で、VDD端子(VDD\_\_1、VDD\_\_2)同士を繋ぐ配線部分851、852、VCOM端子同士を繋ぐ配線部分86、グランド端子(VSS、COM)同士を繋ぐ配線部分84、87が形成されている。一方、制御基板6に繋がる信号線88、89は、2つの端子群82a、82bの前後外側から、信号入力端子(SIN)や波形入力端子(FIRE)に接続されている。

20

#### 【0109】

特に、グランド端子(VSS、COM)の接続については、まず、2つの端子群82a、82bの左側のVSS端子(VSS\_\_A、VSS\_\_B)が、左側の配線部分87によって接続されている。また、2つの端子群82a、82bの右側のVSS端子(VSS\_\_A、VSS\_\_B)が、右側の配線部分87によって接続されている。また、2本の配線部分87は、前後に延びる配線部分84によって接続されている。さらに、この配線部分84に、2つの端子群82a、82bのCOM端子(COM\_\_A、COM\_\_B)が接続されている。

30

#### 【0110】

端子群82aの左端に位置するVCOM端子(VCOM\_\_A)の近傍には、このVCOM端子とグランド端子(VSS\_\_A)との間に3つのコンデンサCvcが配置されている。一方、端子群82bの右端に位置するVCOM端子(VCOM\_\_B)の近傍には、このVCOM端子とグランド端子(VSS\_\_B)との間に5つのコンデンサCvcが配置されている。尚、端子群82aのVCOM端子と端子群82bのVCOM端子とで、近くに配置されているコンデンサCvcの数が異なっている理由については、後で説明する。

40

#### 【0111】

コンデンサCvcはVCOM電源線78に繋がっていればよく、その設置位置は限定されない。即ち、コンデンサCvcがVCOM端子のすぐ近くにある必要はない。さらには、FPC30上にある必要もなく、例えば、コンデンサCvcが電源基板7に設けられていてもよい。但し、各圧電素子47のC1とコンデンサCvcとの距離が遠くなると、C1の充放電に遅れが生じて挙動も安定しないため、コンデンサCvcはなるべくC1の近くに配置されることが好ましい。この観点から、本実施形態では、コンデンサCvcはF

50

P C 3 0 に配置されている。さらに、コンデンサ C v c は、F P C 3 0 の電気接続部 3 0 a において、圧電素子 4 7 の V C O M 電極 5 5 に繋がる V C O M 端子の近傍位置に配置されている。これにより、コンデンサ C v c と C 1 との距離が短くなることから、C 1 の充放電を、速やかに安定して行うことができる。

【 0 1 1 2 】

尚、F P C 3 0 のうち、C O F 2 9 から引き出された、電気接続部 3 0 a と繋がる引出部分 3 0 b は、インクジェットヘッド 4 の各部品の組付の制約などから、折れ曲げて配置できるように、電気接続部 3 0 a よりも剛性が低くなっている。具体的には、電気接続部 3 0 a と比べて、引出部分 3 0 b は、F P C 3 0 を構成する基材の積層数が少なくなっている。例えば、電気接続部 3 0 a が 4 層、引出部分 3 0 b は 2 層である。その上で、本実施形態では、コンデンサ C v c は、引出部分 3 0 b よりも V C O M 端子に近い、電気接続部 3 0 a に配置されている。

10

【 0 1 1 3 】

先の図 1 3、図 1 5 に示されるように、C 1 の充放電経路は以下の通りである。

< 充電 > ( 図 1 5 ( b ) 参照 )

コンデンサ C v c    C 1    第 2 スイッチ S W 2    スイッチ S W 2 接続のグランド端子 ( V S S )    C v c 接続グランド端子 ( V S S )    コンデンサ C v c

< 放電 > ( 図 1 5 ( a ) 参照 )

C 1    コンデンサ C v c    C v c 接続グランド端子 ( V S S )    V D D 電源回路 2 1 及び C v に接続のグランド端子 ( V S S )    V D D 電源回路 2 1 及びコンデンサ C v

20

【 0 1 1 4 】

ここで、C 1 の充放電を速やかに行うためには、充放電経路を短くすることが重要となる。まず、C 1 の充電に関しては、C 1 とコンデンサ C v c の間のグランド側の経路、即ち、図 1 3 に太い実線で示される、コンデンサ C v c のグランド側端子 9 4 と、スイッチ S W 2 接続のグランド端子 ( V S S ) の間の経路 a を短くすることが効果的である。また、C 1 の放電に関しては、コンデンサ C v c のグランド側端子 9 4 と、V D D 電源回路 2 1 及びコンデンサ C v に接続されたグランド端子 ( V S S ) の経路 b を短くすることが効果的である。

【 0 1 1 5 】

尚、C 2 についても、当然ながら充放電経路は短いことが好ましい。即ち、C 2 の充電に関しては、C 2 接続のグランド端子 ( C O M ) と、V D D 電源回路 2 1 及びコンデンサ C v に接続されたグランド端子 ( V S S ) との間の経路が短いことが好ましい。また、C 2 の放電に関しては、スイッチ S W 2 接続のグランド端子 ( V S S ) と、C 2 接続のグランド端子 ( C O M ) の間の経路が短いことが好ましい。

30

【 0 1 1 6 】

本実施形態では、図 1 8 に示すように、F P C 3 0 の電気接続部 3 0 a において、コンデンサ C v c のグランド側端子、及び、C O M 端子が、F P C 3 0 上の配線部分 8 4、あるいは、配線部分 8 7 を介して、V S S 端子と接続されている。即ち、図 1 8 の太線で示されるように、コンデンサ C v c \_ A のグランド側の端子は、配線部分 8 4 によって、V S S 端子と接続されている。また、コンデンサ C v c \_ B のグランド側の端子は、配線部分 8 7 によって、V S S 端子と接続されている。これにより、C 1 及び C 2 の充放電経路を短くすることができる。

40

【 0 1 1 7 】

( C O F、ドライバ I C    圧電アクチュエータの接続 )

次に、C O F 2 9 及びドライバ I C 4 0 と圧電アクチュエータ 2 8 との接続について説明する。図 1 9 は、圧電アクチュエータ 2 8 との電氣的接続を示す C O F 2 9 の平面図である。尚、図 1 9 では、本来、C O F 2 9 に隠れて見えない圧電アクチュエータ 2 8 を、あえて実線で示してある。

【 0 1 1 8 】

図 1 9 に示すように、C O F 2 9 には、2 つのドライバ I C 4 0 ( I C \_ A、I C \_ B

50

)にそれぞれ対応して端部に配置された2つの端子群74を有する。2つの端子群74は、前述のFPC30の2つの端子群82(図18参照)とそれぞれ接続される。それ故、COF29の端子群74も、FPC30の端子群82と同様、VDD端子、VCOM端子、グランド端子(VSS、COM)等の複数の接続端子91で構成されている。

【0119】

各端子群74のVDD端子(VDD\_\_1、VDD\_\_2)、グランド端子(VSS)、信号入力端子(SIN)、波形入力端子(FIRE)は、それぞれ対応するドライバIC40に接続されている。また、ドライバIC40は、COF29上の配線92を介して、圧電アクチュエータ28の複数の駆動電極54と接続されている。一方、各端子群74のVCOM端子は、圧電アクチュエータ28の上面のVCOM接続端子58と接続され、グランド端子(COM)は、圧電アクチュエータ28の上面のグランド接続端子59と接続されている。

10

【0120】

前後2つのドライバIC40及び前後2つの端子群74と、圧電アクチュエータ28の複数の圧電素子47とが、どのように接続されているかについて、より詳細に説明する。

【0121】

(ドライバICと圧電素子の接続)

複数の圧電素子47の駆動電極54は、図19の二点鎖線Bを境にして、前後何れのドライバIC40と接続されるかが分かれている。即ち、後側のIC\_\_Aは、後半分の圧電素子47の駆動電極54と接続され、前側のIC\_\_Bは、前半分の圧電素子47の駆動電極54と接続されている。

20

【0122】

(VCOM端子、COM端子と圧電素子の接続)

上記のように、複数の圧電素子47は、2つのドライバIC40との接続関係で言えば前後に分かれている。しかし、2つの端子群74に含まれるVCOM端子、グランド端子(COM)との関係では、複数の圧電素子47は左右に分かれている。

【0123】

まず、VCOM端子の接続について説明する。後側の端子群74aの左端に位置するVCOM端子(VCOM\_\_A)は、後半部左端に配置されたVCOM接続端子58aに接続されている。先に図10で説明したように、VCOM接続端子58aは、左側5列のVCOM電極55に接続されている。また、前側の端子群74bの右端に位置するVCOM端子(VCOM\_\_B)は、前半部右端に配置されたVCOM接続端子58bに接続されている。このVCOM接続端子58bは、右側7列のVCOM電極55に接続されている。

30

【0124】

つまり、後側の端子群74aのVCOM端子は、左側5列の圧電素子47のVCOM電極55に接続され、前側の端子群74bのVCOM端子は、右側7列の圧電素子47のVCOM電極55に接続されている。

【0125】

次に、COM端子の接続について説明する。後側の端子群74aの右端に位置するCOM端子(COM\_\_A)は、後半部右端に配置されたグランド接続端子59aに接続されている。図11で説明したように、グランド接続端子59aは、右側7列のグランド電極56に接続されている。前側の端子群74bの左端に位置するCOM端子(COM\_\_B)は、前半部左端に配置されたグランド接続端子59bに接続されている。グランド接続端子59bは、左側5列のグランド電極56に接続されている。尚、COM端子(COM\_\_A)に繋がる後側のグランド接続端子59aと、COM端子(COM\_\_B)に繋がる前側のグランド接続端子59bは、図11に示すように1つの連結部70によって接続されている。

40

【0126】

つまり、右側7列の圧電素子47のグランド電極56は、後側の端子群74aのCOM端子と、前側の端子群74bのCOM端子よりも近い距離で接続されている。また、左側

50

5列の圧電素子47のグランド電極56は、前側の端子群74bのCOM端子と、後側の端子群74aのCOM端子よりも近い距離で接続されている。

【0127】

以上をまとめると、図19において、複数の圧電素子47が配置された領域全体を4つの領域(A)~(D)に分けたときに、各領域の圧電素子47と、ドライバIC40、VCOM端子、及び、COM端子との接続関係は、次のようになる。

(領域A) IC\_\_A、VCOM\_\_A、COM\_\_B

(領域B) IC\_\_B、VCOM\_\_A、COM\_\_B

(領域C) IC\_\_A、VCOM\_\_B、COM\_\_A

(領域D) IC\_\_B、VCOM\_\_B、COM\_\_A

10

【0128】

図18のFPC30上で見ると、1つの圧電素子47のVCOM電極55が接続されるVCOM端子が属する端子群82と、駆動電極54及びグランド電極56が接続されるグランド端子(VSS、COM)が属する端子群82とが、異なっている。つまり、各圧電素子47について、VCOM電極55に繋がるコンデンサCvcと、駆動電極54と接続されるグランド端子(VSS)、及び、グランド電極56と近い距離で繋がるグランド端子(COM)の配置位置が、後方のA側と前方のB側とに分かれることとなる。

【0129】

この場合に、FPC30の2つの端子群82a, 82bの間で、グランド端子(VSS、COM)同士が繋がっていないと、C1、C2の充放電経路が長くなってしまふ。具体的には、一例として、領域Aの圧電素子47では、C1の充電時において、端子群82aのVCOM端子(VCOM\_\_A)に接続されたコンデンサCvcから、端子群82bに接続されたVSS端子(VSS\_\_B)経由で、遠く離れた電源基板7を回って、端子群82aのコンデンサCvcに接続されるグランド端子(VSS\_\_A)に至る、大変長い充放電回路となる。

20

【0130】

この点、本実施形態では、図18に示すように、FPC30の電気接続部30aに形成された左右2つの配線部分87と配線部分84によって、端子群82aのグランド端子(VSS\_\_A、COM\_\_A)と、端子群82bのグランド端子(VSS\_\_B、COM\_\_B)が接続されている。即ち、図18で太線で示されるように、端子群82aのVCOM端子(VCOM\_\_A)と接続されたコンデンサCvc\_\_Aは、FPC30上の左側の配線部分87を介して、端子群82bのグランド端子(COM\_\_B、VSS\_\_B)と接続されている。また、端子群82bのVCOM端子(VCOM\_\_B)と接続されたコンデンサCvc\_\_Bは、FPC30上の右側の配線部分87を介して、端子群82aのグランド端子(COM\_\_A、VSS\_\_A)と接続されている。これにより、各圧電素子47について、VCOM端子と、その圧電素子47と距離が近い位置にあるグランド端子(VSS、COM)とが、A側とB側の前後に分かれた構成であっても、C1、C2の充放電経路を短くすることができる。

30

【0131】

尚、図18に示すように、端子群82aのVCOM端子は、この端子群82aの中の左側位置に配置されており、VCOM端子に接続されるコンデンサCvc(Cvc\_\_A)は、VCOM端子の近く、即ち、電気接続部30aの左端部に配置されている。一方、端子群82bのVCOM端子はこの端子群82bの中の右側位置に配置され、VCOM端子に接続されるコンデンサCvc(Cvc\_\_B)は電気接続部30aの右端部に配置されている。

40

【0132】

ここで、右側に位置するコンデンサCvc\_\_Bの数は5個で、左側に位置するコンデンサCvc\_\_Aの3個よりも多い。また、FPC30上において、コンデンサCvcの配置数が多い側では、その分、制御基板6や電源基板7と接続される配線を配置するためのスペースが少なくなる。そこで、本実施形態では、FPC30は、COF29との接続部分

50

から左側に延びるように配置されている。図19から分かるように、FPC30が引き出される側である、電気接続部30aの左端部ではFPC30上の配線数が増えるが、左側に配置されているコンデンサの数は右側と比べて少ないため、配線を配置しやすくなる。

#### 【0133】

また、端子群82bのVCOM端子に接続されるコンデンサCvc\_\_Bは、右側7列のVCOM電極55に接続されるものであり、端子群82aの左側5列のVCOM端子に接続されるコンデンサCvc\_\_Aよりも、圧電素子47のVCOM電極55の接続数が多い。つまり、右側のコンデンサCvc\_\_Bによって充放電されるC1の数は、左側のコンデンサCvc\_\_Aよりも多いため、コンデンサCvc\_\_Bの容量は、コンデンサCvc\_\_Aの容量よりも大きくする必要はある。この観点から、端子群82bのVCOM端子に接続されるコンデンサCvc\_\_Bの数は、端子群82aのVCOM端子に接続されるコンデンサCvc\_\_Aよりも多くなっている。

10

#### 【0134】

以上説明した実施形態において、インクジェットヘッド4が、本発明の「液体吐出装置」に相当する。VDD電源回路21(211)が本発明の「第1電源回路」、VCOM電源回路22が本発明の「第2電源回路」、VDD電源回路21(212)が本発明の「第3電源回路」に相当する。駆動電極54が本発明の「駆動電極」「第1電極」、VCOM電極55が本発明の「高電位電極」「第2電極」、グランド電極56が本発明の「低電位電極」「第3電極」に相当する。活性部61が本発明の「第1活性部」、活性部62が本発明の「第2活性部」に相当する。スイッチSW1\_\_1が本発明の「第1スイッチ」、スイッチSW2が本発明の「第2スイッチ」、スイッチSW1\_\_2が本発明の「第3スイッチ」に相当する。COF29が本発明の「第1配線部材」、FPC30が本発明の「第2配線部材」に相当する。FPC30のVCOM端子が本発明の「高電位端子」に相当する。

20

#### 【0135】

次に、前記実施形態に種々の変更を加えた変更形態について説明する。但し、前記実施形態と同様の構成を有するものについては、同じ符号を付して適宜その説明を省略する。

#### 【0136】

1] 前記実施形態では、図19に示すように、各圧電素子47について、VCOM電極55が接続されるVCOM端子が属する端子群82と、グランド電極56が接続されるグランド端子(COM)が属する端子群82が異なっている。これに対して、各圧電素子47について、VCOM電極55とグランド電極56の接続先の端子群82が、同じであってもよい。

30

#### 【0137】

2] 前記実施形態では、複数の圧電素子47に対してコンデンサCvcが複数設けられている。例えば、左側の圧電素子47に対して3個のコンデンサCvc\_\_Aが設けられ、右側の圧電素子47に対して5個のCvc\_\_Bが設けられている。しかし、コンデンサCvcが複数であることは必須ではない。例えば、図18において、右側の5個のコンデンサCvc\_\_Bの総容量に等しい、1つのコンデンサが設けられてもよい。

40

#### 【0138】

また、8つのコンデンサCvcの総容量に等しい静電容量を有する、1つのコンデンサのみが設けられてもよい。この場合、このコンデンサの静電容量は、コンデンサCvcが8つある場合と同様に設定されるとよい。即ち、コンデンサC1の静電容量をCx、圧電素子の個数をnとしたときに、上記1つのコンデンサの容量Cは、 $C = 50 \times n \times Cx$ であることが好ましい。

#### 【0139】

3] 1つの圧電素子の3種類の電極の配置は、前記実施形態の構成に限られるものではない。例えば、図20(a)では、VCOM電極155が、圧力室43の前後方向における両側の縁部と重なるように配置されている。また、グランド電極156は、圧力室43の中央部と重なる領域にも配置されている。(特開2009-241550号公報参照)

50



## 【 0 1 4 0 】

図 2 0 ( b ) では、圧電層 5 1 と圧電層 5 2 の間に駆動電極 2 5 4、圧電層 5 1 の上面に V C O M 電極 2 5 5、圧電層 5 2 と圧電層 5 3 との間にグランド電極 2 5 5 が配置されている。(特開 2 0 1 5 - 3 0 1 3 4 号公報参照)

## 【 0 1 4 1 】

図 2 0 ( c ) では、2 枚の圧電層 3 5 1、3 5 2 が互いに積層されている。上層の圧電層 3 5 1 の上面には、圧力室 4 3 の全域と重なるように駆動電極 3 5 4 が配置されている。また、上層の圧電層 3 5 1 と下層の圧電層 3 5 2 の間には、V C O M 電極 3 5 5 とグランド電極 3 5 6 が同じ層に配置されている。V C O M 電極 3 5 5 は圧力室 4 3 の中央部と重なる位置に配置され、グランド電極 3 5 6 は圧力室 4 3 の縁部と重なる領域に配置されている。(特開 2 0 1 1 - 2 0 6 9 2 9 号公報参照)

10

## 【 0 1 4 2 】

4 ] 前記実施形態では、駆動電極 5 4 に接続される V D D 電源回路が 2 つある例を開示したが、V D D 電源回路が 3 つ以上あってもよい。

## 【 0 1 4 3 】

また、V C O M 電源回路を、V D D 電源回路の 1 つとして使用してもよい。具体的には、1 以上の V D D 電源回路と、V D D 電源回路よりも高い電圧を出力する V C O M 電源回路を有する構成において、一部の圧電素子 4 7 の駆動電極 5 4 に対して V C O M 電源回路の出力電圧を印加する。この場合、V C O M 電源回路は、最大の V D D 電位を駆動電極に印加する、V D D 電源回路の 1 つとして機能する。

20

## 【 0 1 4 4 】

5 ] 前記実施形態のインクジェットヘッド 4 は、キャリッジ 3 とともに走査方向に移動しながら、記録用紙 1 0 0 に対してインクを吐出する、いわゆるシリアルタイプのヘッドである。しかし、本発明の適用は上記シリアルヘッドには限られない。例えば、記録用紙の幅方向に配列された複数のノズルを有する、いわゆるラインヘッドに本発明を適用することも可能である。

## 【 0 1 4 5 】

以上説明した実施形態は、本発明を、記録用紙にインクを吐出して画像等を印刷するインクジェットヘッドに適用したものであるが、画像等の印刷以外の様々な用途で使用される液体吐出装置においても本発明は適用されうる。例えば、基板に導電性の液体を吐出して、基板表面に導電パターンを形成する液体吐出装置にも、本発明を適用することは可能である。

30

## 【 符号の説明 】

## 【 0 1 4 6 】

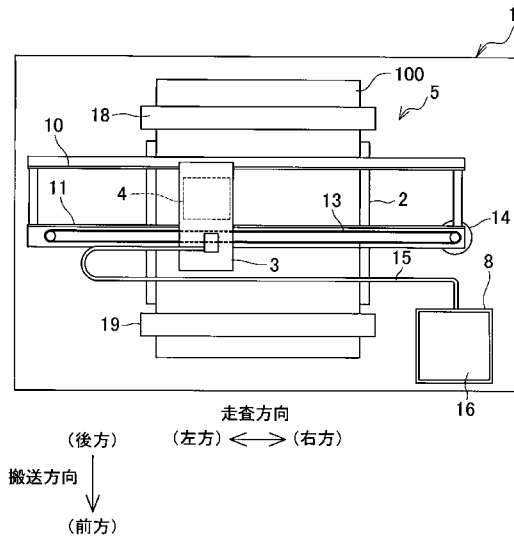
- 4 インクジェットヘッド
- 2 1 , 2 1 1 , 2 1 2 V D D 電源回路
- 2 1 V C O M 電源回路
- 3 8 ノズル
- 4 0 ドライバ I C
- 4 7 圧電素子
- 5 4 駆動電極
- 5 5 V C O M 電極
- 5 6 グランド電極
- 6 1 活性部
- 6 2 活性部
- 7 6 V D D 電源線
- 7 7 グランド線
- 7 8 V C O M 電源線
- 7 9 グランド線
- 8 0 分岐経路

40

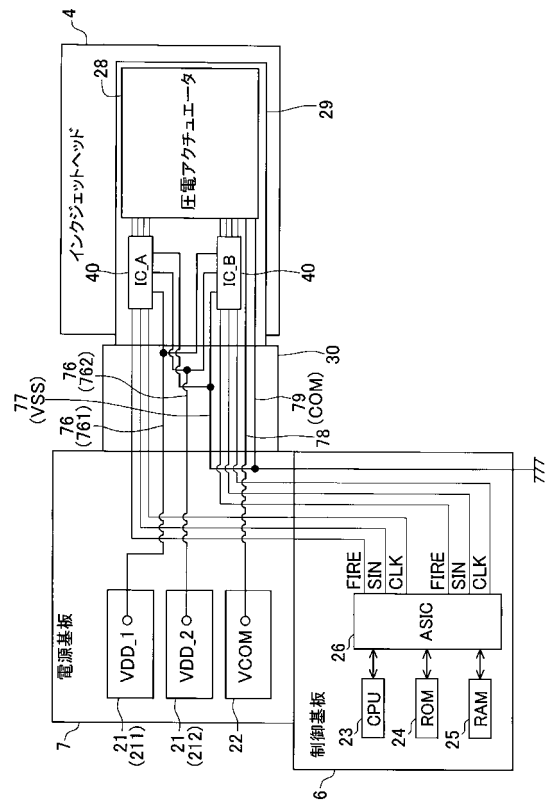
50

- 8 2 端子群
- 8 3 接続端子
- 8 7 配線部分
- 1 5 5 VCOM 電極
- 1 5 6 グランド電極
- 2 5 4 駆動電極
- 2 5 5 グランド電極
- 2 5 5 VCOM 電極
- 3 5 4 駆動電極
- 3 5 5 VCOM 電極
- 3 5 6 グランド電極
- C v c コンデンサ
- D ダイオード
- S W 1 スイッチ
- S W 2 スイッチ

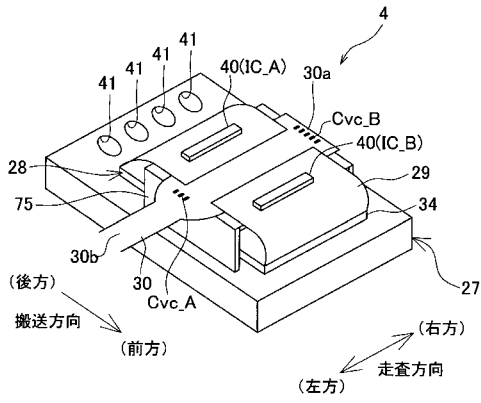
【 図 1 】



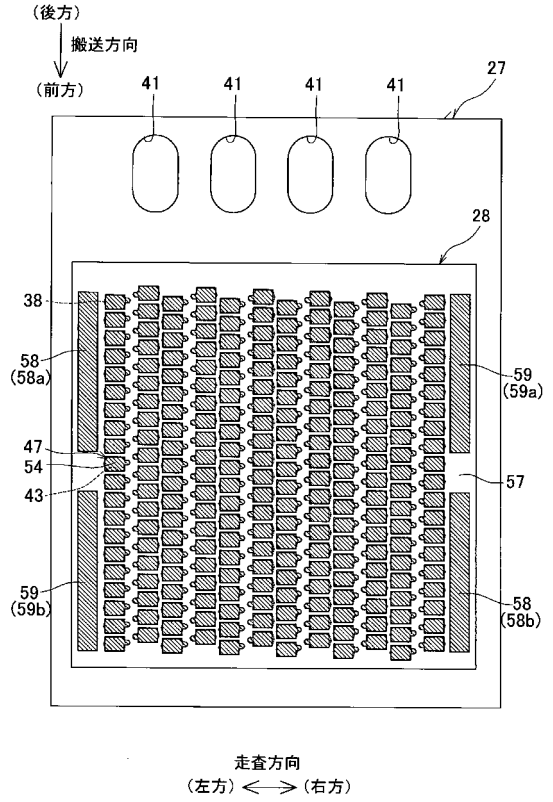
【 図 2 】



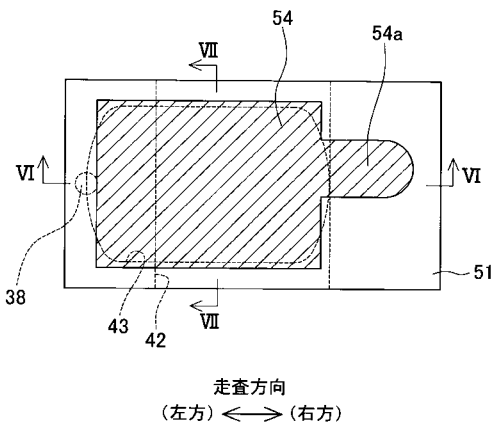
【 図 3 】



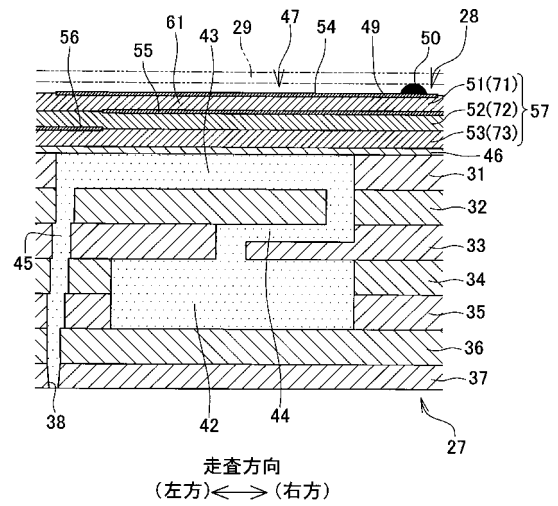
【 図 4 】



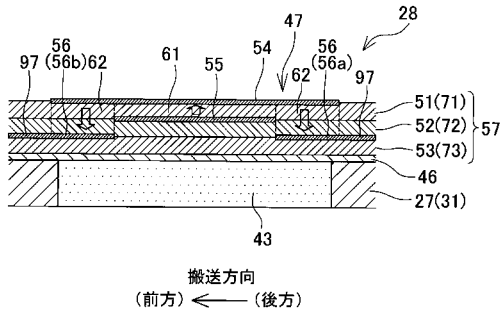
【 図 5 】



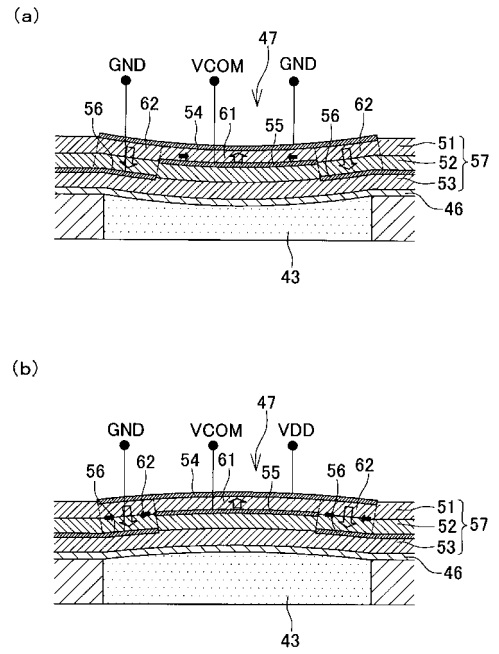
【 図 6 】



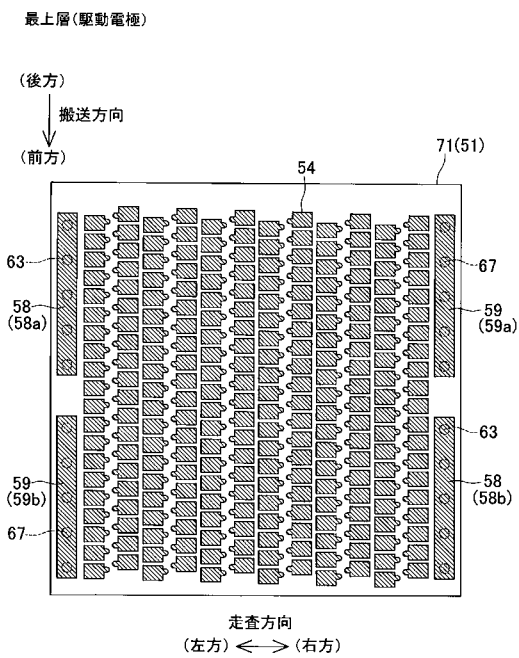
【 図 7 】



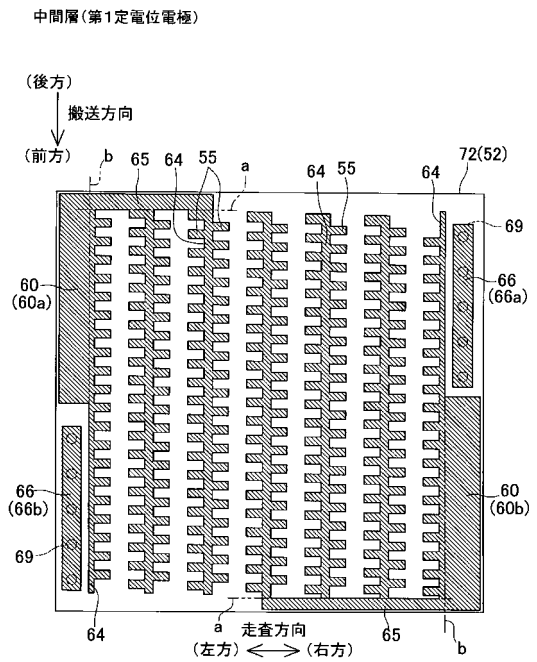
【 図 8 】



【 図 9 】

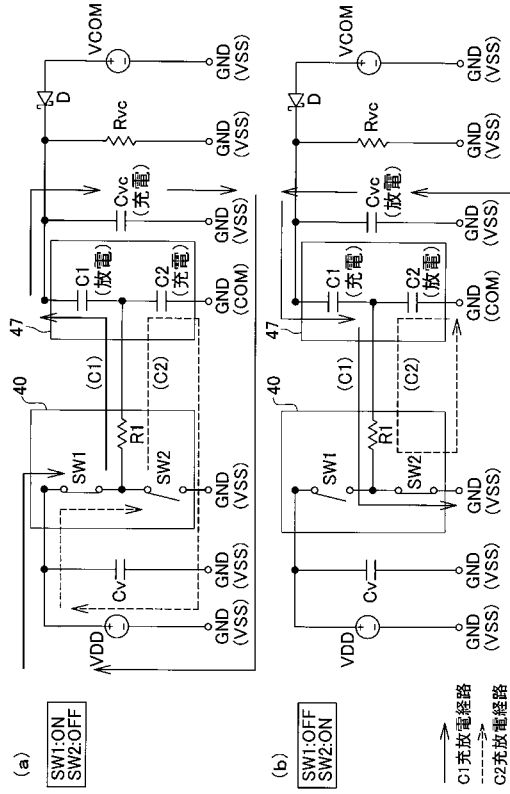


【 図 10 】

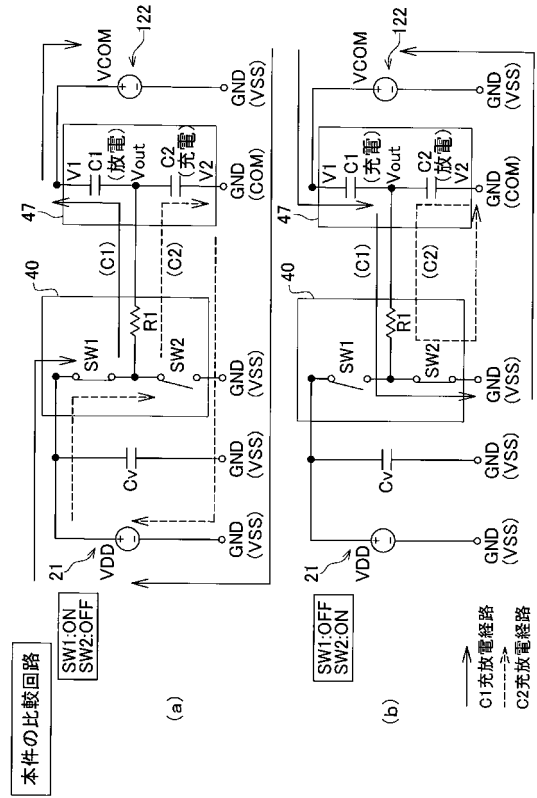




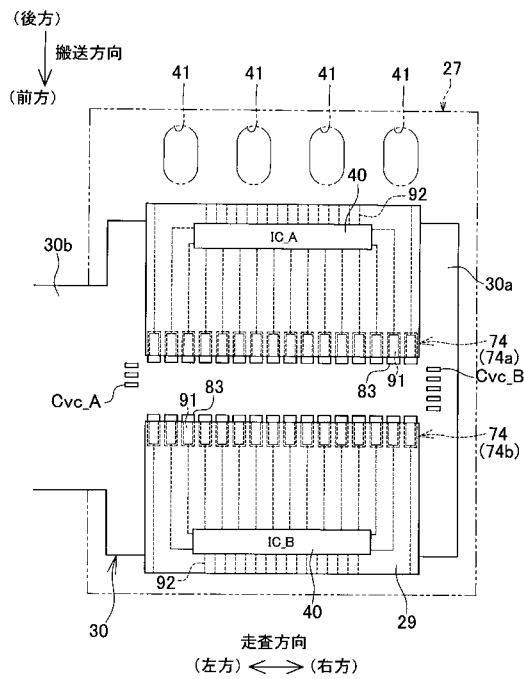
【図 15】



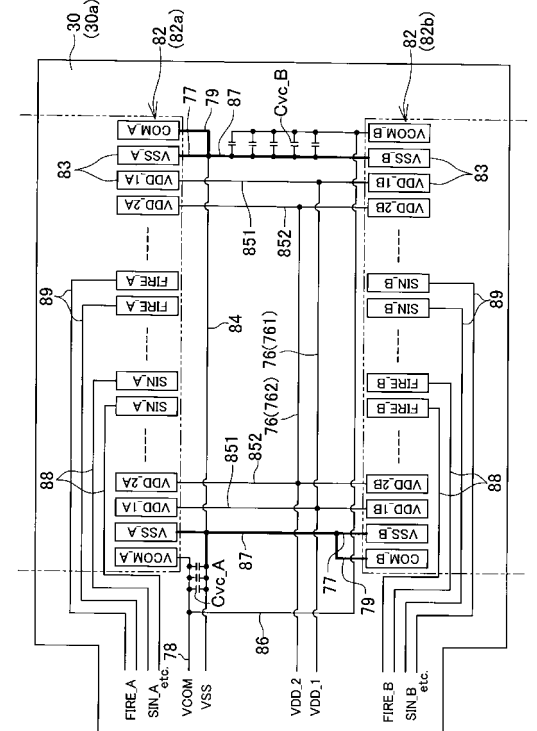
【図 16】



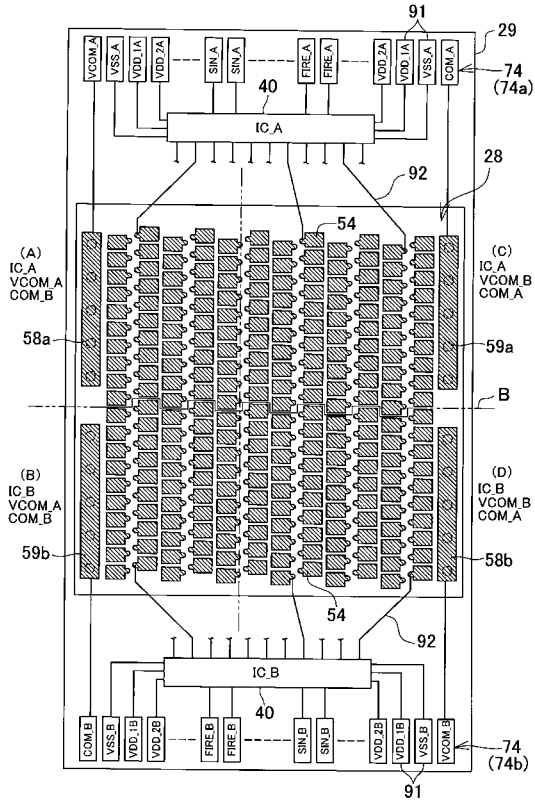
【図 17】



【図 18】



【 図 19 】



【 図 20 】

