

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2011-508249

(P2011-508249A)

(43) 公表日 平成23年3月10日 (2011.3.10)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/32 (2006.01)	G09G 3/32 A	5B069
G09G 3/20 (2006.01)	G09G 3/20 633H	5C080
G06F 3/14 (2006.01)	G09G 3/20 633Q	5C380
	G09G 3/20 680E	
	G09G 3/20 633C	

審査請求 未請求 予備審査請求 未請求 (全 19 頁) 最終頁に続く

(21) 出願番号 特願2010-538050 (P2010-538050)
 (86) (22) 出願日 平成20年12月3日 (2008.12.3)
 (85) 翻訳文提出日 平成22年8月11日 (2010.8.11)
 (86) 国際出願番号 PCT/US2008/085316
 (87) 国際公開番号 W02009/076114
 (87) 国際公開日 平成21年6月18日 (2009.6.18)
 (31) 優先権主張番号 12/001, 276
 (32) 優先日 平成19年12月11日 (2007.12.11)
 (33) 優先権主張国 米国 (US)

(71) 出願人 510163905
 アドバンス・ディスプレイ・テクノロジー
 ズ・インコーポレーテッド
 アメリカ合衆国コロラド州80112, セ
 ンテニアル, サウス・アルトン・ウェイ
 7334, ビルディング 14, スウィー
 ト エフ
 (74) 代理人 100140109
 弁理士 小野 新次郎
 (74) 代理人 100089705
 弁理士 社本 一夫
 (74) 代理人 100075270
 弁理士 小林 泰
 (74) 代理人 100080137
 弁理士 千葉 昭男

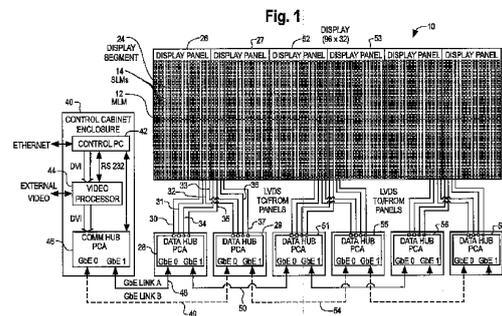
最終頁に続く

(54) 【発明の名称】 大規模ディスプレイ・システム

(57) 【要約】

システムは、多数のディスプレイ・パネルで形成された大規模LEDディスプレイにデータをロバストに配信する。このシステムは、複数のデータ・ハブを含み、各ディスプレイ・パネルが、当該パネルの画素毎に冗長データを受け取るために、少なくとも2つのデータ・ハブに接続されている。更に、各データ・ハブは、当該データ・ハブが接続されているパネルの画素毎に画素データを供給するために、ディスプレイの少なくとも2つのパネルに接続されている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

ディスプレイ・システムであって、

複数のディスプレイ・パネルであって、各パネルがLED画素モジュールの二次元アレイによって形成されており、各画素モジュールが、複数の多色LEDを支持する筐体と、受け取った画素データに应答して前記モジュールのLEDの彩度を制御するコントローラとを有する、ディスプレイ・パネルと、

複数のデータ・ハブであって、ディスプレイ・パネルが当該パネルの画素毎に画素データを、当該ディスプレイ・パネルが接続されているデータ・ハブの1つ以上から受け取ることを可能にするために、各データ・パネルが少なくとも2つのデータ・ハブに接続されており、各データ・ハブが前記パネルの異なる画素モジュールに接続されており、データ・ハブが、当該データ・ハブが接続されているパネルの画素毎に画素データを供給することを可能にするために、各データ・ハブが前記ディスプレイの少なくとも2つのパネルに接続されている、データ・ハブと、
を備えている、ディスプレイ・システム。

10

【請求項 2】

請求項1記載のディスプレイ・システムにおいて、各パネルの少なくとも4つの画素モジュールが当該パネルの画素毎に冗長画素データを直接受け取るように、各データ・ハブが各パネルの少なくとも2つの画素モジュールに接続されている、ディスプレイ・システム。

20

【請求項 3】

請求項2記載のディスプレイ・システムにおいて、前記データ・ハブから冗長データを直接受け取る前記ディスプレイの前記4つの画素モジュールの各々は、前記パネルの複数の他の画素モジュールに、受け取ったデータを配信する、ディスプレイ・システム。

【請求項 4】

請求項3記載のディスプレイ・システムにおいて、前記ディスプレイの複数の画素モジュールは、4つの他の画素モジュールのいずれの1つからでもデータを直接受け取ることができる、ディスプレイ・システム。

【請求項 5】

請求項1記載のディスプレイ・システムにおいて、前記ディスプレイの前記画素モジュールは、列単位に整列されており、各データ・ハブがデータをパネルに列毎に転送する、ディスプレイ・システム。

30

【請求項 6】

請求項1記載のディスプレイ・システムにおいて、データ・ハブによって供給される前記データは、前記ディスプレイの列を特定する列ヘッダと、これに続く、前記列の画素毎のデータとを含む、ディスプレイ・システム。

【請求項 7】

請求項6記載のディスプレイ・システムにおいて、前記データ・ハブによって供給されるデータは、前記列ヘッダに続くセグメント・ヘッダを含み、該セグメント・ヘッダは、前記特定した列における画素モジュールのセグメントを特定し、当該セグメントの画素モジュール毎のデータが前記セグメント・ヘッダの後に続く、ディスプレイ・システム。

40

【請求項 8】

請求項1記載のディスプレイ・システムであって、複数の電力ハブを含み、各電力ハブが前記ディスプレイの少なくとも1つのパネルに合わせてA・C・電力をD・C・電力に変換する、ディスプレイ・システム。

【請求項 9】

請求項1記載のディスプレイ・システムにおいて、各データ・ハブは電力ハブからD・C・電力を受電し、前記電力ハブから前記ディスプレイにD・C・電力を配電する、ディスプレイ・システム。

【請求項 10】

50

ディスプレイ・システムであって、

複数のディスプレイ・パネルであって、各パネルがLED画素モジュールの二次元アレイによって形成されており、各画素モジュールが、複数の多色LEDを支持する筐体と、受け取った画素データに応答して前記モジュールのLEDの彩度を制御するコントローラとを有する、ディスプレイ・パネルと、

複数のデータ・ハブであって、ディスプレイ・パネルが当該パネルの画素毎に画素データを、当該ディスプレイ・パネルが接続されているデータ・ハブの1つ以上から受け取ることを可能にするために、各データ・パネルが少なくとも2つのデータ・ハブに接続されており、各データ・ハブが前記パネルの異なる画素モジュールに接続されており、データ・ハブが、当該データ・ハブが接続されているパネルの画素毎に画素データを供給することを可能にするために、各データ・ハブが前記ディスプレイの少なくとも2つのパネルに接続されている、データ・ハブと、

複数の電力ハブであって、各電力ハブが前記ディスプレイの少なくとも1つのパネルに合わせてA.C.電力をD.C.電力に変換し、第1グループにおける複数の画素モジュールの各々が、第2グループにおける複数の画素モジュールに合わせて未調整電力を調整電力に変換する電圧レギュレータを含む、複数の電力ハブと、
を備えている、ディスプレイ・システム。

【請求項11】

請求項10記載のディスプレイ・システムにおいて、前記電圧レギュレータは、少なくとも1つのスイッチング電力レギュレータを含む、ディスプレイ・システム。

【請求項12】

請求項10記載のディスプレイ・システムにおいて、各パネルの少なくとも4つの画素モジュールが当該パネルの画素毎に冗長画素データを直接受け取るように、各データ・ハブが各パネルの少なくとも2つの画素モジュールに接続されている、ディスプレイ・システム。

【請求項13】

請求項12記載のディスプレイ・システムにおいて、前記データ・ハブから冗長データを直接受け取る前記ディスプレイの前記4つの画素モジュールの各々は、前記パネルの複数の他の画素モジュールに、受け取ったデータを配信する、ディスプレイ・システム。

【請求項14】

請求項10記載のディスプレイ・システムにおいて、前記ディスプレイの複数の画素モジュールは、4つの他の画素モジュールのいずれの1つからでもデータを直接受け取ることができる、ディスプレイ・システム。

【請求項15】

請求項10記載のディスプレイ・システムにおいて、前記ディスプレイの前記画素モジュールは、列単位に整列されており、各データ・ハブがデータをパネルに列毎に転送する、ディスプレイ・システム。

【請求項16】

請求項10記載のディスプレイ・システムにおいて、データ・ハブによって供給される前記データは、前記ディスプレイの列を特定する列ヘッダと、これに続く、前記列の画素毎のデータとを含む、ディスプレイ・システム。

【請求項17】

請求項10記載のディスプレイ・システムにおいて、前記データ・ハブによって供給されるデータは、前記列ヘッダに続くセグメント・ヘッダを含み、該セグメント・ヘッダは、前記特定した列における画素モジュールのセグメントを特定し、当該セグメントの画素モジュール毎のデータが前記セグメント・ヘッダの後に続く、ディスプレイ・システム。

【請求項18】

ディスプレイ・システムであって、

複数のディスプレイ・パネルであって、各パネルがLED画素モジュールの二次元アレイによって形成されており、各画素モジュールが、複数の多色LEDを支持する筐体と、

10

20

30

40

50

受け取った画素データに应答して前記モジュールのLEDの彩度を制御するコントローラとを有する、ディスプレイ・パネルと、

複数のデータ・ハブであって、ディスプレイ・パネルが当該パネルの画素毎に画素データを、当該ディスプレイ・パネルが接続されているデータ・ハブの1つ以上から受け取れることを可能にするために、各データ・パネルが少なくとも2つのデータ・ハブに接続されており、各データ・ハブが前記パネルの異なる画素モジュールに接続されており、データ・ハブが、当該データ・ハブが接続されているパネルの画素毎に画素データを供給することを可能にするために、各データ・ハブが前記ディスプレイの少なくとも2つのパネルに接続されており、第1ディスプレイ・パネルに接続されている第1データ・ハブが、当該第1データ・ハブが接続されていないディスプレイ・パネルに接続されている第2データ・ハブに、前記ディスプレイ全体のデータを供給する、複数のデータ・ハブと、
を備えている、ディスプレイ・システム。

10

【請求項19】

請求項18記載のディスプレイ・システムにおいて、第2ディスプレイ・パネルに接続されている第3データ・ハブが、第4データ・ハブに前記ディスプレイ全体のデータを供給する、ディスプレイ・システム。

【請求項20】

請求項19記載のディスプレイ・システムにおいて、前記第4データ・ハブは、前記第3データ・ハブが接続されていないディスプレイ・パネルに接続されている、ディスプレイ・システム。

20

【発明の詳細な説明】

【技術分野】

【0001】

関連出願に対する相互引用

本願は、"Data And Power Distribution System and Method For A Large Scale Display" (大規模ディスプレイ用データおよび電力配信システムおよび方法)と題する同時係属中の米国特許出願第12/001,277号、"Enumeration System and Method For A LED Display" (LEDディスプレイの位置指定システムおよび方法)と題する同時係属中の米国特許出願第12/001,312号、および"Large Scale LED Display" (大規模LEDディスプレイ)と題する同時係属中の米国特許出願第12/001,315号と
関連があり、各々、本願と同時に出願された。

30

【0002】

連邦の支援による研究または開発に関する宣告 適用なし(N/A)

【0003】

技術分野

本発明は、大規模LEDディスプレイ・システムに関し、更に特定すれば、データを大規模LEDディスプレイに配信するシステムに関するものである。

【従来技術】

【0004】

多数のLEDモジュールによって形成されたLEDディスプレイが知られており、各LEDモジュールはディスプレイの1つの画素に用いられる。LEDモジュールの各々は、多数の異なる色のLEDを有し、その強度を制御して異なる色の多数の画素を発生する。これら周知の形式のLEDディスプレイの例が、Pharesの米国特許第5,420,482号およびYoksza et al.の米国特許第5,410,328号に示されている。

40

【0005】

Pharesの米国特許第5,420,482号およびYoksza et al.の米国特許第5,410,328号の双方では、LEDモジュールが直列に—列にまたはダイジー・チェーン構成で接続されており、データ・ストリームが1つのLEDモジュールに入力され、このLEDモジュールはデータ・ストリームからそのモジュールのためのデータの部分集合を抽出し、データ・ストリームの残り部分またはデータ・ストリーム全体を連続して次のLED

50

Dモジュールに受け渡す。Lys et al.の米国特許第7,253,566号およびMueller et al.の米国特許第6,016,038号は、それぞれ、発光または照明用システムを開示し、このシステムはディジー・チェーン構成またはバイナリ・ツリー構成に接続されたLED発光ユニット即ちノードを含み、2つのノードが1つのノードの出力に接続されている。これら既知のシステムでは、1つのプロセッサがデータ・ストリームIをLEDモジュールまたはノードに供給し、次いでこのLEDモジュールまたはノードはこのデータ・ストリームを、チェーンにおける次のモジュールまたはノードに送る。プロセッサとLEDモジュールとの間における通信が途絶えると、システムは動作不能となる。

【発明の概要】

【発明が解決しようとする課題】

10

【0006】

本発明によれば、データをLEDディスプレイに配信する従来のシステムの欠点を克服する。本発明によれば、従来のシステムよりも遥かに堅牢な大規模LEDディスプレイにデータを供給するシステムおよび方法を提供する。

【課題を解決するための手段】

【0007】

本発明の特徴の1つによれば、ディスプレイ・システムは、複数のディスプレイ・パネルを含み、各パネルは、LED画素モジュールの二次元アレイで形成されており、各画素モジュールは、複数の多色LEDを支持する筐体と、受け取った画素データに应答して当該モジュールのLEDの彩度を制御するコントローラとを含む。また、本ディスプレイ・システムは、複数のデータ・ハブも含み、各ディスプレイ・パネルが、当該パネルの画素毎に冗長画素データを受け取るために、少なくとも2つのデータ・ハブに接続されており、各データ・ハブがパネルの異なる画素モジュールに接続されており、各データ・ハブが、当該データ・ハブが接続されているパネルの画素毎に画素データを供給するために、ディスプレイの少なくとも2つのパネルに接続されている。

20

【0008】

本発明の別の特徴によれば、各パネルの少なくとも4つの画素モジュールが、当該パネルの画素毎に冗長画素データを直接受け取るように、各データ・ハブが各パネルの少なくとも2つの画素モジュールに接続されている。

【0009】

30

本発明の更に別の特徴によれば、データ・ハブから冗長データを直接受け取るパネルの画素モジュールの各々は、パネルの複数の他の画素モジュールに、受け取ったデータを配信し、次いで、他の画素モジュールは、受け取ったデータを、パネルの複数の更に別の画素モジュールに配信する。このデータ配信は、パネルのデータ全てがパネルの画素モジュールの全てに配信されるまで継続する。

【0010】

本発明の更に別の特徴によれば、ディスプレイの複数の画素モジュールは、4つの他の画素モジュールの内任意の1つから直接データを受け取ることができる。

本発明のこれらおよびその他の利点ならびに新規な特徴、更にはその例示する実施形態の詳細は、以下の説明および図面から一層深く理解できよう。

40

【図面の簡単な説明】

【0011】

【図1】図1は、本発明の一実施形態によるLEDディスプレイ・システムを示すブロック図である。

【図2】図2は、図1に示したLEDディスプレイの一部の部分的正面図である。

【図3】図3は、図1のLEDディスプレイ・システムのデータ・ハブのブロック図である。

【図4A】図4Aは、図3のデータ・ハブのFPGAのブロック図である。

【図4B】図4Bは、図3のデータ・ハブのFPGAのブロック図である。

【図5】図5は、本発明によるマスタLEDモジュールのブロック図である。

50

【図 6 A】図 6 A は、図 5 のマスタ LED モジュールの F P G A のブロック図である。

【図 6 B】図 6 B は、図 5 のマスタ LED モジュールの F P G A のブロック図である。

【図 7】図 7 は、本発明によるスレーブ LED モジュールのブロック図である。

【図 8】図 8 は、マスタおよびスレーブ・モジュールの LED の強度を制御するパルス幅変調回路の模式図である。

【図 9】図 9 は、本発明の一実施形態による電力ハブのブロック図である。

【発明を実施するための形態】

【0012】

本発明による屋内および野外使用用大規模 LED ディスプレイ 10 は、その高さ×幅寸法が約 3 m × 6 m から 24 m × 32 m、または約 10 f t × 20 f t から 80 f t × 105 f t である。しかしながら、本発明は、これよりも大きなディスプレイおよび小さなディスプレイにも用いることができることは、認められてしかるべきである。約 24 m × 32 m のディスプレイは、480 画素 × 640 画素、即ち、合計で 307,200 画素を有する。このようなディスプレイ 10 は非常に大きいので、図 1 にはディスプレイの一部のみを示す。更に、そのサイズのために、堅牢なディスプレイが望まれる。以下で詳細に説明するが、本発明のデータおよび電力配信システムおよび方法はこのような堅牢なディスプレイを提供し、1つのコンポーネントの故障が、ディスプレイあるいはディスプレイの1つの行または列であっても、動作不能にすることはしない。

10

【0013】

ディスプレイ 10 の各画素は、図 2 に示すように、筐体 22 の中に装着されている2つの赤色 LED 16、2つの青色 LED 18、および2つの緑色 LED 20を有するモジュール 12 または 14 によって発生する。以下で説明するが、モジュール筐体 22 の内部にある回路が、多数の異なる色の画素を発生するために、赤色 LED、緑色 LED、および青色 LED の強度を制御する。これは、当技術分野では周知である。モジュール 12、14 の各々は、図 2 では、1対の赤色 LED、緑色 LED、および青色 LED を有するように示されているが、赤色 LED、緑色 LED、および青色 LED の数は、個々の LED の光束密度および/または個々のモジュール間の間隔に応じて、様々に変化する可能性がある。モジュール 12、14 およびディスプレイ 10 の支持構造の機械的および/または構造的特徴の詳細は、"Large Scale LED Display" (大規模 LED ディスプレイ) と題する同時係属中の米国特許出願第 _____ 号に開示されており、ここでこの出願を引用

20

30

【0014】

ディスプレイ 10 には、2種類の画素モジュール、マスタ LED モジュール 12 およびスレーブ LED モジュール 14 が採用されている。各マスタ・モジュールは、ディスプレイのセグメント 24 における1群のスレーブ・モジュールと関連付けられている。本発明の好ましい実施形態によれば、各セグメント 24 は、1つのマスタ・モジュールおよび15個のスレーブ・モジュールを有し、ディスプレイの16画素を発生する。しかしながら、スレーブ・モジュールの数は、用いられる本発明の態様に依りて、0からいずれの数までも変化することができる。好ましい実施形態では、ディスプレイ 10 のセグメント 24 は直線状であり、ディスプレイ 10 の列方向に延びている。しかしながら、これらのセグメントはディスプレイの行方向に延びることもできる。更に、これらのセグメントは直線状である必要はなく、少なくとも1つのマスタ LED モジュールを含む、モジュールのブロックで形成することができる。16画素の直線状セグメントを有する 480 × 640 ディスプレイでは、ディスプレイの各列に30個のセグメント 24 がある。これらのセグメント 24 は、各マスタ・モジュールがマスタ・モジュールの1つの行に入るように位置合わせすることが好ましい。したがって、480 × 640 ディスプレイには、30行のマスタ・モジュールがあり、これらの行の各々には640個のマスタ・モジュールがあり、マスタ・モジュールの行の各々の間には、15行のスレーブ・モジュールがある。

40

【0015】

各マスタ LED モジュール 12 は、その行において隣接するマスタ LED モジュールに

50

接続されており、それらの間における直接通信を可能にする。また、各マスタ・モジュールは、その列において隣接するセグメントのマスタ・モジュールにも接続されており、それらの間における直接通信を可能にする。したがって、マスタ・モジュールは、4つまでの他のマスタ・モジュール、およびマスタ・モジュール・セグメントにおける15個のスレーブ・モジュールの各々と直接通信することができる。

【0016】

ディスプレイ10は、展開を一層容易にするために、多数のパネル26、27で構成されている。本発明の好ましい実施形態によれば、各パネルは16列のLEDモジュールを有し、最大高さのパネルは480行のLEDモジュールを有するが、ディスプレイ・パネルの各々は、所望の高さおよび幅であればいずれでも有することができる。480×640ディスプレイが、16列のディスプレイ・パネルを有する場合、40枚のディスプレイ・パネルを用いる。各ディスプレイ・パネル26は、2つのデータ・ハブ、メイン・データ・ハブ28および冗長データ・ハブ29からのパネル26の画素全てを制御するために、冗長データを受け取ることができる。これらのデータ・ハブの各々は、2つのデータ・ストリーム、一方のデータ・ストリームをパネル26に供給し他方のデータ・ストリームをパネル27に供給することによって、2つの隣接するディスプレイ・パネル26および27の画素の全てについてのデータを供給する。更に、各データ・ハブは、2本のデータ・ケーブル上で、各ディスプレイ・パネルに冗長データを供給することができる。したがって、データ・ハブ28は、データ・ケーブル30上においてディスプレイ・パネル26の画素についてのデータ全てを供給し、データ・ケーブル31上においてパネル26につ

10

20

30

【0017】

4本のデータ・ケーブル30～33上においてディスプレイ・パネル26によって受け取られた冗長データ・ストリームは、4つのそれぞれのマスタLEDモジュールに入力される。しかしながら、好ましい実施形態では、1度に4つの冗長入力の内1つののみがアクティブとなって画素データを搬送する。既存の接続が不良となった場合、メイン・データ・ハブのみが冗長接続を可能にする。更に、メイン・データ・ハブがもはやパネルを駆動していないことを検出した場合、冗長データ・ハブのみがデータをパネルに送る。データ・ストリームを受け取るマスタ・モジュールの各々は、そのマスタ・モジュールおよびそのセグメントの中にある関連のあるスレーブ・モジュールに宛てられたデータを抽出する。次いで、データ・ストリームを受け取ったマスタ・モジュールの各々は、データ・ストリームをその行内において隣接するマスタ・モジュールおよび隣接するセグメント内におけるマスタ・モジュールに出力する。これについては、以下で詳しく論ずる。各マスタ・モジュールは、受け取ったデータ・ストリームから、そのセグメントのためのデータを抜き出して、データ・ストリームの残り部分のみを他のマスタ・モジュールに送ることもできる。しかしながら、好ましい実施形態では、各マスタ・モジュールは、そのデータをデータ・ストリームから抜き出さず、リピータとして作用して、データ・ストリームからそのセグメントのためのデータのコピーを抽出した後、受け取ったデータ・ストリーム全体を直接3つまでの他のマスタ・モジュールに受け渡す。このように、ディスプレイ・パネル26のデータ・ストリームは、マスタ・モジュール12の各々によって、パネル26

40

50

全域にわたって配信されることになる。マスタ・モジュール 12 は、4 つまでの他のマスタ・モジュール 12 からデータ・ストリームを受け取ることができるので、1 つまたは 2 つのマスタ・モジュールが故障しても、先行技術のシステムのように、ディスプレイが動作不能になることはなく、ディスプレイの列または行全体ですら動作不能になることもない。1 つのマスタ・モジュールが故障すると、480 × 640 画素ディスプレイ 10 の 307, 200 画素の内 16 個が影響を受けるだけである。1 つのスレーブ 14 モジュールが故障しても、ディスプレイ 10 の他のいずれのモジュールにも影響を及ぼすことはない。

【0018】

図 1 に示すようなディスプレイ 10 を制御するシステムは、メイン・コントローラ 40 を含む。メイン・コントローラ 40 は、中央演算装置 (CPU) 42 および関連するメモリを含み、ディスプレイ・システムの残りの部分を制御および監視する。また、メイン・コントローラ 40 は、ビデオ・プロセッサ 44 も含む。ビデオ・プロセッサ 44 は、未圧縮ビデオあるいは MPEG 4 または H. 264 等のようないずれかのフォーマットの圧縮ビデオを受け取ることができる。ビデオ・プロセッサ 44 は、このビデオをディスプレイ 10 のサイズに倍率調整 (scale) し、従来のラスタ・スキャン・フォーマットの未圧縮デジタル・ビデオを通信ハブ 46 に供給する。通信ハブ 46 は、SRAM のようなメモリとマイクロコントローラとを含む。ラスタ・スキャン・ビデオ・データは、通信ハブ 46 のメモリに格納される。通信ハブのメモリからのビデオ・データは、メモリから読み出されて、データ・ハブ 28 および 29 に 1 列ずつ逆の順序で転送され、最初の列の最下位にある画素のデータが最初にデータ・ハブに転送されるようになっている。一実施形態では、通信ハブ 46 によってデータ・ハブ 28 および 29 に送られるデータの各パケットは、当該パケットにおけるデータの列番号を識別する列ヘッダを含み、これに続いてセグメント・ヘッダがある。セグメント・ヘッダは、データと関連付けられているセグメント番号を含む。また、セグメント・ヘッダは、ステータス要求を識別する制御ワードと、セグメントにおける画素数を識別する画素カウントとを含むこともできる。画素カウントは、セグメントにおけるモジュール毎に、後に続く画素データのバイト数をカウントする。セグメント画素データは、セグメント・ヘッダに続き、画素のそれぞれの赤色 LED、緑色 LED、および青色 LED の強度を制御するために 3 バイトのデータが画素毎に送られる。代替実施形態では、通信ハブまたはデータ・ハブは異なるタイプのパケットをディスプレイ・パネルに送ることができ、この場合、パケットはパケット・タイプ識別子を含む。送出可能な異なるタイプのパケットは、マスタ・モジュール位置指定メッセージ、表示データおよび / または制御メッセージ、マスタ・モジュール・ステータス要求、ならびにスレーブ・モジュール・ステータス要求を含む。画素データを含むパケットは、マスタ・モジュールの列番号およびセグメント番号で形成されたマスタ・モジュール・アドレスと、少なくとも 1 つのスレーブ・モジュール・アドレスとを含み、スレーブ・モジュール・アドレスの後ろに、スレーブ・モジュールの LED データが続く。尚、各マスタ・モジュールは、当該マスタ・モジュールの LED を制御するためにスレーブ・モジュール・マイクロコントローラ回路を含むことを注記しておく。マスタ・モジュールにおけるスレーブ・モジュール・マイクロコントローラは、スレーブ・モジュール・アドレスを有する。したがって、マスタ・モジュールは、その LED マイクロコントローラのために、マスタ・モジュール・アドレスおよび関連スレーブ・アドレス (associate slave address) を有する。また、表示データ・パケットはコマンドも含む。このコマンドは、後続のデータを、個々のマスタまたはスレーブ・モジュールの表示データとして、またはモジュールのセグメントの表示データとして識別する。この代替パケット構造によって、柔軟性を高めることができるので、異なるパケット・タイプを種々のコマンドと共にディスプレイ・パネルに送ることが可能になる。

【0019】

通信ハブ 46 は、それぞれのデータ・ハブ 28 および 29 に接続されている 1 対の GbE リンク 48 および 49 上で、ディスプレイ 10 全体のデータを収容する冗長データ・ス

10

20

30

40

50

トリームを送る。各データ・ハブは、受け取ったデータ・ストリームに回答して、当該データ・ハブが制御する2つのパネルのデータの列を抽出する。データ・ハブは、残りの部分、または受け取ったままのデータ・ストリーム全体を別のデータ・ハブに受け渡す。このように、データ・ストリームは、ディスプレイ・システムにおけるデータ・ハブの全てについて、データ・ハブ間で次々に配信される。具体的には、データ・ハブ28は、ディスプレイ10全体のデータを収容するデータ・ストリームをGbEリンク48上で受け取る。データ・ハブ28は、ディスプレイ・パネル26に宛てる列1~16のデータ、およびディスプレイ・パネル27に宛てる列17~32のデータを抽出し、次いでデータ・ストリーム全体をデータ・ハブ51にGbEリンク50上で受け渡す。一方、データ・ハブ51は、次の1対のディスプレイ・パネル、即ち、ディスプレイ・パネル52および53に宛てるデータを順次抽出し、次いでデータ・ストリーム全体をデータ・ハブ56に受け渡す。同様に、データ・ハブ29は、ディスプレイ10全体のデータを収容するデータ・ストリームをGbEリンク49上で受け取る。データ・ハブ29は、ディスプレイ・パネル26に宛てる列1~16のデータ、およびディスプレイ・パネル27に宛てる列17~32のデータを抽出し、次いでデータ・ストリーム全体をデータ・ハブ55にGbEリンク54上で受け渡す。データ・ハブ55は、ディスプレイ・パネル52および53に宛てるデータを抽出し、データ・ストリーム全体をデータ・ハブ58に受け渡す。データ・ストリームの配信は、ディスプレイ・パネル10を制御するデータ・ハブの全てがそれらのビデオ・フレームのデータを受け取り終わるまで、1対のデータ・ハブ毎に続けられる。次いで、データの配信は、ビデオ・プレゼンテーションのフレーム全てについて継続する。

【0020】

各データ・ハブの構造を図3に示す。各データ・ハブは、デュアルGbEインターフェース60を含む。前述のように、デュアルGbEインターフェース60は、通信ハブ46またはアップストリーム・データ・ハブのいずれかに接続されており、更に、ダウンストリーム・データ・ハブに接続されている。受け取られたデータ・ストリームは、データ・ハブFPGA62によってSRAM64に格納される。データ・ハブFPGA62は、フラッシュ・メモリ68に格納されているソフトウェア/ファームウェアにしたがって、データをSRAM64に格納し、データをSRAM64から読み出す。データ・ハブは、LVDSケーブルに合わせて4つのデータ・ポート70~73を含む。LVDSケーブルは、データ・ハブを1対のディスプレイ・パネルに接続する。例えば、データ・ハブ28では、ポート70および71が、パネル26の2つのマスタLEDモジュールに向かうLVDSケーブル30および31に接続され、データ・ポート72および73は、ディスプレイ・パネル27の2つのマスタLEDモジュールに向かうLVDSケーブル34および35に接続されている。

【0021】

各データ・ハブは、その関連する1対のディスプレイ・パネルにビデオ・データを転送することに加えて、そのディスプレイ・パネルの診断も行う。図9に示すような、関連する電力ハブから、電力がデータ・ハブに供給される。データ・ハブは、その関連する電力ハブのステータスを監視し、その関連する電力ハブおよびその関連するディスプレイ・パネルのステータスをメイン・コントローラ40の通信ハブ46に伝達する。図4に詳細に示すように、データ・ハブFPGA62は、ディスプレイ・パネルおよびメイン・コントローラ40に宛てたビデオ・データおよびメッセージをSRAM64に転送しそしてSRAM64から転送するために、直接メモリ・アクセス(DMA)を有する共有メモリ・コントローラを含む。

【0022】

マスタLEDモジュール12の各々の構造を図5および図6に示す。各マスタ・モジュールは、マスタ・モジュール12の赤色LED82、緑色LED84、および青色LED86の強度を制御するために、図8に示すマイクロコントローラ80および関連する駆動回路を含む。マスタ・モジュール12のマイクロコントローラ80は、スレーブ・モジュ

ール14について以下で詳細に説明すると同様に、LEDを制御し、マイクロコントローラ80は、先に記したような、関連するスレーブ・モジュール・アドレスを有する。図8を参照して以下で説明するLED制御機能を実行することに加えて、マスタ・モジュール12のマイクロコントローラ80は、フラッシュ・メモリ88に格納されている設定情報にしたがって、マスタ・モジュールFPGAコントローラ90をプログラミングする。各マスタLEDモジュール12は、4つの双方向ポート、即ち、北側ポート91、東側ポート92、南側ポート93、および西側ポート94を含み、これらのポートはモジュールのFPGAコントローラ90に結合されている。マスタ・モジュールのコントローラ90は、それと関連のあるスレーブ・モジュールの各々と、北側ポート91に接続されている共通I2Cシリアル・バス92を通じて通信する。コントローラ90は、4つまでの他のマスタLEDモジュール12と、ポート91、92、93、および94に接続されているそれぞれのLVDSケーブルを通じて通信する。

10

【0023】

マスタLEDモジュール12の電力は、データ・ハブを通じて、図9に示すような電力ハブからモジュール12に結合されている電力ケーブルから受電される。マスタLEDモジュールが受電する電力は、調整されておらず、15～36ボルトD.C.の範囲である。モジュール12の中にあるスイッチング電圧レギュレータ96が、入力電圧を調整して9Vに落としていく。9Vのレール電圧は、北側ポート91を通して、マスタ・モジュールのセグメントの中にあるスレーブLEDモジュールに配電される。マスタ・モジュール12の中にあるブロック98は、9Vのレールを3.3Vに落とす別のスイッチング電圧レギュレータを含む。同様にブロック98の内部にある1対の線形電圧レギュレータが、3.3VをマスタLEDモジュールFPGAコントローラ90に合わせて2.5Vおよび1.2Vに落とす。

20

【0024】

FPGAコントローラ90は、図6に示すように、ダウンストリーム・パケット・マルチプレクサ100を含む。ダウンストリーム・パケット・マルチプレクサ100は、入力フィルタ非同期シリアル受信部およびデータ・デコーダ100～104ならびに入力フィルタ105～108を介して、それぞれのデータ・ポート91～94に結合されている。受信部およびデコーダ100～104は、それぞれのポートにおいてデータ・ストリームを受け取り復元する。各入力フィルタ105～108は、各入力ストリームをハブ・ストリーム、即ち、ダウンストリーム配信のためにデータ・ハブから発したデータとして、またはMLMストリーム、即ち、マスタ・モジュールから発してデータ・ハブに返送される、応答パケットまたは回答パケットのようなデータとして識別する。入力フィルタ105～108は、入力ストリームが有効な場合にのみ、パケットを先に転送する。ダウンストリーム・パケット・マルチプレクサ100は、4つの入力ポートの内1つをアップストリーム・ポートとして選択し、データ・ハブから発したパケットを、選択したアップストリーム・ポートに転送する。データ・ハブから発したパケットが位置指定パケット(enumeration packet)である場合、このパケットをマスタ・モジュール位置指定状態マシン、例えば、コントローラ/プロセッサ112に転送する。

30

【0025】

マスタ・モジュール位置指定状態マシン112は、位置指定プロセスを実行して、ディスプレイ・パネル26内におけるマスタLEDモジュールの位置、つまりマスタLEDモジュールのアドレスを判定し、ディスプレイの各画素を個別にアドレスしてそこにデータを届けられるようにする。状態マシン112によって実行される位置指定プロセスは、次の通りである。ディスプレイ10の電源を入れたとき、位置指定状態マシン112にマスタ・モジュールのセグメント番号および列番号を保持するマスタLEDモジュール・アドレス・レジスタは0である。最初に受け取られたマスタLEDモジュール位置指定メッセージは、データ・ハブによって発生され、単にそのハブのセグメント番号および列番号を収容するだけである。データ・ハブからの位置指定メッセージは1つのマスタLEDモジュールのみに送られる。そのマスタ・モジュールがデータ・ハブに応答しない場合、位置

40

50

指定メッセージは、データ・ハブに直接接続されている別のマスタLEDモジュールに送られる。マスタLEDモジュールが位置指定メッセージを受け取ると、次のようにしてディスプレイ内におけるそれ自体の位置、即ち、アドレスを決定する。メッセージがマスタ・モジュールの南側ポート93上において受け取られた場合、位置指定状態マシン112は、マスタ・モジュールのセグメント番号を、受け取ったメッセージにおけるセグメント番号を1だけインクリメントした値に等しく設定し、マスタ・モジュールの列番号を、受け取ったメッセージにおける列番号に等しく設定する。位置指定メッセージが、モジュール12の西側ポート94を通じて受け取られた場合、位置指定状態マシン112は、モジュールのセグメント番号を、受け取ったメッセージにおけるセグメント番号に等しく設定し、マスタ・モジュールの列番号を、受け取ったメッセージにおける列番号を1だけインクリメントした値に等しく設定する。位置指定メッセージが、モジュールの北側ポート91を通じて受け取られた場合、位置指定状態マシン112は、モジュールのセグメント番号を、受け取ったメッセージにおけるセグメント番号から1だけデクリメントした値に等しく設定し、列番号を、受け取ったメッセージにおける列番号に等しく設定する。最後に、位置指定メッセージが東側ポート92を通じて受け取られた場合、位置指定状態マシン112は、モジュールのセグメント番号を、受け取ったメッセージにおけるセグメント番号に等しく設定し、列番号を、受け取ったメッセージにおける列番号から1だけデクリメントした値に等しく設定する。マスタ・モジュールについて決定したセグメント番号および列番号は、モジュールのアドレス・レジスタに格納される。位置指定状態マシン112は、受け取った位置指定メッセージにおけるセグメント番号および列番号を、そのモジュールについて決定したセグメント番号および列番号で上書きする。次いで、位置指定状態マシン112は、この受け取った位置指定メッセージを、双方向ポート91～94の内3つ、即ち、位置指定メッセージを最初に受け取った1つのポート91～94以外のポートから、3つの他のマスタ・モジュールに転送する。

【0026】

先に注記したように、いずれの時点でも、データ・ハブからのディスプレイ・データおよびメッセージのソースとして、1つの入力ポート91～94が選択される、この選択された入力ポートがアップストリーム・ポートに指定される。ダウンストリーム・パケット・マルチプレクサ100は、関連する入力フィルタが最初に有効なハブ・ストリーム、即ち、データ・ハブから発するストリームを宣言または特定するポートを、アップストリーム・ポートとして選択する。残りの3つのポート91～94は、ダウンストリーム・ポートに指定される。アップストリーム・ポートは、ダウンストリーム・パケット・マルチプレクサ100において、どのハブ・ストリームに転送するか決定するために用いられ、更にアップストリーム・パケット・マルチプレクサ109において、どのポートを監視してアップストリーム・パケットを検出するのが決定するために用いられる。アップストリーム・パケット・マルチプレクサ109は、MLMストリームをデータ・ハブに向けて逆方向に転送する。アップストリーム・ポートの選択が有効であり、ストリームが有効なハブ・ストリームであれば、選択されたアップストリーム・ポートを通じて受け取られたハブ・ストリームは、マスタLEDモジュールから3つのダウンストリーム・ポートを通じて3つの他のマスタLEDモジュールに転送および出力される。逆方向では、アップストリーム・ポートの選択が有効であり、ストリームが有効なMLMストリームであれば、MLM回答メッセージが、3つのダウンストリーム・ポートのいずれかにおいて受け取られ、選択されたアップストリーム・ポートにおいてモジュール12から出力される。

【0027】

2つの条件が、ダウンストリーム・パケット・マルチプレクサ105に異なるアップストリーム・ポートを選択するきっかけとなる。即ち、初期アップストリーム・ポートと関連のあるデータ・デコーダからの同期が失われること、または現在のアップストリーム・ポートにおいて受け取られているストリームのタイプが有効MLMストリームに代わることである。これらの条件のいずれかが生じた場合、ダウンストリーム・パケット・マルチプレクサ100は1m秒待って、前述のようにアップストリーム・ポート選択プロセスを

10

20

30

40

50

実行する。

【0028】

マスタ・パケット・プロセッサ113は、マスタ・モジュールにアドレスされたデータ・ハブ・パケット、またはセグメントおよび列ヘッダ・フィールドが全てゼロであるデータ・ハブ・パケット、即ち、位置指定プロセスにおいて用いられるようなブロードキャスト・メッセージを処理する。ディスプレイ10に対する位置指定プロセスが完了し、マスタLEDモジュールの各々がその位置、即ち、ディスプレイにおけるセグメント番号および列番号を決定し、更にアップストリーム・ポートを選択し終えた後、マスタLEDモジュールのマスタ・パケット・プロセッサ113は、そのセグメントに宛てられたビデオ・データをデータ・ストリームから抽出することができる。マスタ・パケット・プロセッサ113のマスタLEDモジュールがそのセグメントに宛てられたビデオ・データを抽出するには、受け取ったデータ・パケットにおいてマスタ・モジュールのアドレスを検出し、マスタ・モジュールにアドレスされているデータ・パケットを処理する。抽出された画素データは、パケット・プロセッサ113によってメッセージFIFO108に書き込まれる。メッセージの終端にあるコマンド・バイトは、コマンドFIFO115に書き込まれる。また、コマンドFIFO115は、受け取られたメッセージがパケット指示の通常の終端で終わっていたか否かを示す情報、およびメッセージFIFO114の中にある受信されたメッセージのバイト数を示すメッセージ・バイト・カウントも保持する。I2Cコントローラ116は、コマンドFIFO115の中にあるコマンドに応答して、メッセージをメッセージFIFO114から読み出して処理する。コントローラは、有効なメッセージをI2Cバス92上に送り、メッセージがマスタ・モジュールのマイクロコントローラ80およびセグメントのスレーブ・モジュールの各々にブロードキャストされるようにする。加えて、コントローラ116は、スレーブLEDモジュール応答データまたはステータス回答メッセージをアップストリーム・プロセッサ117に送る。

10

20

【0029】

FPGAコントローラ90のアップストリーム・プロセッサ117は、受信機101～104の内4つ全てのステータスを含む、マスタLEDモジュール・ステータス情報を維持する。アップストリーム・プロセッサ117は、I2Cバス92上で受け取ったスレーブ・モジュール・ステータス情報を内部RAMにキャッシュする。アップストリーム・プロセッサ117は、パケット・プロセッサ113からのストロープに回答して、マスタ・モジュールおよびスレーブ・モジュール・ステータス回答メッセージを発生する。また、プロセッサ117は、他のマスタ・モジュールから受け取ったステータス回答メッセージを、ダウンストリーム・ポートおよびアップストリーム・パケット・マルチプレクサ109を経由して転送するので、1つのディスプレイ・パネルのモジュールの各々のステータスは、最終的に当該ディスプレイ・パネルのデータ・ハブに返送されることになる。ステータス・メッセージは、アップストリームFIFO119を通じて、アップストリーム・プロセッサ117からアップストリーム送信部エンコーダ118に結合され、アップストリーム送信部エンコーダ118は、選択されたアップストリーム・ポート91～94の送信部121～124に結合されている。同様に、状態マシン112は、マスタ・モジュールのアップストリーム・ポートを通じて受け取ったハブ・ストリームを、3つのダウンストリーム・ポート91～94と関連のある3つの指定されたダウンストリーム送信部121～124に、ダウンストリームFIFO125およびダウンストリーム送信部エンコーダ126を通じて結合する。

30

40

【0030】

尚、マスタLEDモジュール12は、メッシュ状に接続されており、ディスプレイ・パネル26の縁端に沿ったものを除いて、マスタ・モジュール12の各々は、4つの他のマスタLEDモジュール12に接続されていることは認められてしかるべきである。この組の中にあるマスタ・モジュール12の各々は、それが接続されている4つの他のマスタLEDモジュールのいずれからもデータを受け取ることができる。しかしながら、マスタ・モジュール12の各々は、そのアップストリーム・ポートに接続されている1つのマスタ

50

・モジュールからのデータ・ストリームに应答する。前述のように、所与のマスタ・モジュールは、そのアップストリーム・ポートに接続されているマスタ・モジュールからのデータ・ストリームに应答して、そこからデータを抽出し、受け取ったデータ・ストリームをその3つのダウンストリーム・ポートのそれぞれに接続されている3つの他のマスタLEDモジュールに送り出す。第1マスタ・モジュールが故障し、そのモジュールが所与のマスタ・モジュールのアップストリーム・ポートに接続されている場合、その所与のマスタ・モジュールのアップストリーム・ポートは、そのダウンストリーム・パケット・マルチプレクサ100によって、異なるポートに変更させられて、その所与のマスタLEDモジュールが、それが接続されている他の3つのマスタLEDモジュールの1つからデータ・ストリームを受け取ることができるようになる。各マスタLEDモジュールが4つまでの他のマスタ・モジュールからデータを受け取ることができるので、本発明のデータ配信方式は非常にロバスト性が高い。

【0031】

図7は、スレーブLEDモジュール14の構造を示す。スレーブLEDモジュール14の各々は、線形電圧レギュレータ131を含む。線形電圧レギュレータ131は、関連のあるマスタLEDモジュールからの9Vに应答して、そのレール電圧を3.3Vに落とす。また、各スレーブ・モジュール14は、赤色パルス幅変調(PWM)制御信号、緑色PWM制御信号、および青色PWM制御信号を発生する。これらの制御信号は、それぞれの駆動および検知回路132、133、および134に結合されている。駆動および検知回路132は、赤色LEDの彩度(intensity)を制御するために、スレーブ・モジュール14の1対の赤色LED136に結合されている。回路133は、スレーブ・モジュール14の1対の緑色LED138に結合されており、回路134は、スレーブ・モジュール14の1対の青色LED140に結合されており、それぞれの緑色および青色LEDの彩度を制御する。駆動および検知回路132、133、および134の各々は、図8に詳細に示されている。そこに図示されているように、マイクロコントローラ130は、MOSFET142のゲートを駆動するPWM制御信号を、直列制限抵抗器144を介して出力する。マイクロコントローラ130がMOSFET142のゲートをハイに駆動すると、MOSFET142はオンに切り替わり、電流をLED136に通過させる。一旦ソース抵抗器上の電圧が、トランジスタ146をバイアスできる程十分にハイに上昇すると、MOSFET142のゲートに接続されているトランジスタ148がオンになり、ソース抵抗器からの電圧がそれ以上上昇するのを抑制する。抵抗器150および152の値は同一である。更に、PWM制御信号の周波数は、10kHz程度であることが好ましい。尚、マスタLEDモジュールのマイクロコントローラ80は、図8に示す同じ駆動および検知回路によって、マスタ・モジュールのLEDを制御する。

【0032】

マスタおよびスレーブ・モジュールのマイクロコントローラ80および130は、赤色検知信号、緑色検知信号、および青色検知信号を受け取るためのアナログ入力を有する。マイクロコントローラは、これらの検知信号を監視して、それぞれのLEDがオンかまたはオフか判断する。この情報は、スレーブおよびマスタLEDモジュール14および12の各々についてのステータス情報に含まれる。また、マイクロコントローラ80および130の各々は、マスタ・モジュールまたはスレーブ・モジュールのいずれかの温度を検知する内蔵温度センサも含む。マイクロコントローラは、モジュールについて検知された温度が所定の限度を超過した場合、そのモジュールのLEDをオフにすることができる。

【0033】

図9は、本発明による電力ハブのブロック図である。480画素の高さを有するディスプレイ10では、16列の画素を有するディスプレイ・パネル毎に1つの電力ハブが設けられている。最大の高さの半分、即ち、240画素の高さを有するパネルでは、各々16列の画素を有する2つの隣接するディスプレイ・パネルに電力を供給するために、1つの電力ハブが設けられている。最大高さのパネルの1/4の高さ、即ち、120画素の高さを有するパネルでは、各々16列を有する4つの隣接するディスプレイ・パネルに電力を

供給するために、1つの電力ハブが設けられている。電力ハブ160の各々は、三相A・Cを約30Vの整流および濾波されたD・C電圧に変換する。調整電圧が電力ハブ160によって供給されることはない。ディスプレイ10に対する電圧調整は、ディスプレイのマスターLEDモジュールにおけるスイッチング電圧調整およびスレーブLEDモジュールにおける線形調整によって行われる。各電力ハブは、移相巻線および入力電圧選択タブを有することが好ましい変圧器162を含む。変圧器162は、三相A・C入力を三相ブレーカ164およびメイン・リレー166を通じて受け取る。ソフト・スタート動作では、変圧器162は、ソフト・スタート抵抗器168およびソフト・スタート・リレー169を介して三相ブレーカ164にも結合される。変圧器の出力は、1対の三相ブリッジ整流器170および171に結合されている。整流器170および171の出力は、それぞれ1対のクランプ・フィルタ・インダクタ172および173に結合されており、クランプ・フィルタ・インダクタ172および173の出力は、ダンプ出力キャパシタ174に結合されている。キャパシタ174は、64個のD・C回路ブレーカ178を介して、4つのD・C出力コネクタ176に結合されている。4つのD・C出力コネクタ176は、最大高さ、480画素ディスプレイ・パネルの16列の各々に、16個のD・C電力ドライブを備えている。

10

20

30

40

【0034】

また、電力ハブ160は、補助変圧器180も含む。補助変圧器180は、一相ブレーカ182を介してA・C入力の1つの相に結合されている。監視および制御ボード184は、電力ハブのセンサ全て、および補助変圧器180からの電圧を監視する。最初に、メイン・リレー166およびソフト・スタート・リレー169をオープンする。監視および制御ボード184が補助変圧器電圧180によって正しくない信号を検出した場合、起動を中断する。信号が正しい場合、コントローラ184は最初にソフト・スタート・リレー169、ファン186のリレー、およびストリップ・ヒータ(strip heater)のリレー188をクローズする。また、制御部184はこの時点において24Vを外部ロジックに印加させる。この段階では、キャパシタ174はゆっくりと充電することができる。電圧の傾斜上昇が速すぎる場合、または正しい出力電圧に達しない場合、制御部184はソフト・スタート・リレー169をオープンして、起動を中断する。正しい電圧に達した場合、メイン・リレー166をクローズして、ソフト・スタート・リレー169をオープンする。この時点において、ディスプレイ10に給電を開始することができる。

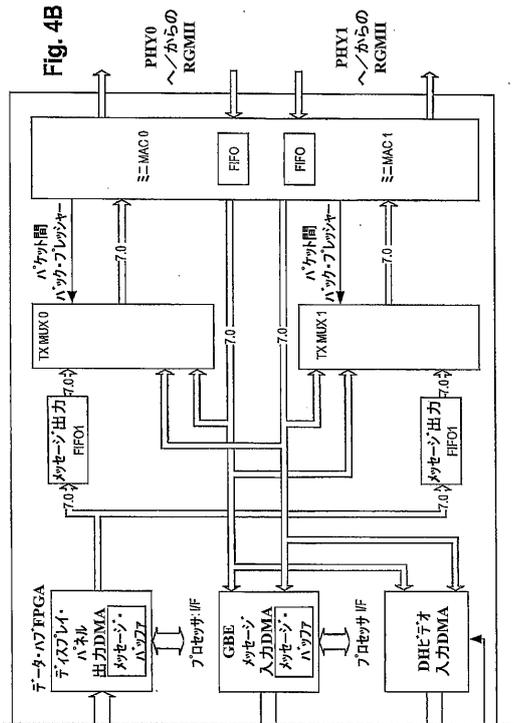
【0035】

尚、ストリップ・ヒータ188を採用するのは、湿度を駆除して、短絡または衝撃の危険に至る、望ましくない導通路を防止するためであることを注記しておく。これらのヒータは、必要なときにだけヒータ188をオンにするように、監視および制御ボード184によって制御されている。ファン186は、電力ハブ160を冷却するために設けられている。好ましい実施形態では、ファンは速度センサを有し、監視および制御ボード184はこれらの速度センサに応答して、ファンの故障を回避する警告を与える。電力ハブ160のヒート・シンクおよび磁気回路のために、サーモスタット190が設けられている。監視および制御ボード184は、過熱の早期指示を与えるように、温度センサを含む。電力ハブ160の温度が所定レベルを超過すると、監視および制御ボード184はメイン・リレー166をオフにして過熱を停止する。また、監視および制御ボード184は、電力ハブ160のD・C出力電圧も連続的に監視する。制御部184が、高すぎる出力電圧を検出した場合、制御部184はメイン・スイッチ166をオープンする。

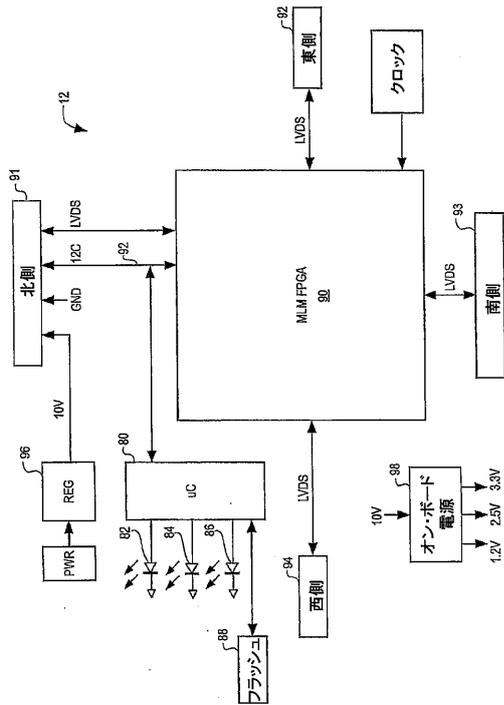
【0036】

以上の教示に基づいて、本発明の多くの変更および変形が可能である。したがって、添付する請求項の範囲内において、以上に説明した以外でも発明を実用化できることは言うまでもない。

【 図 4 B 】



【 図 5 】



【 図 6 A 】

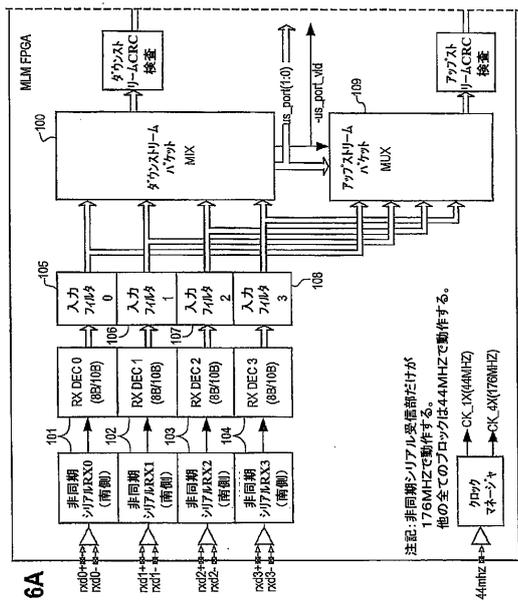


Fig. 6A

FIG. 6A

FIG. 6B

【 図 6 B 】

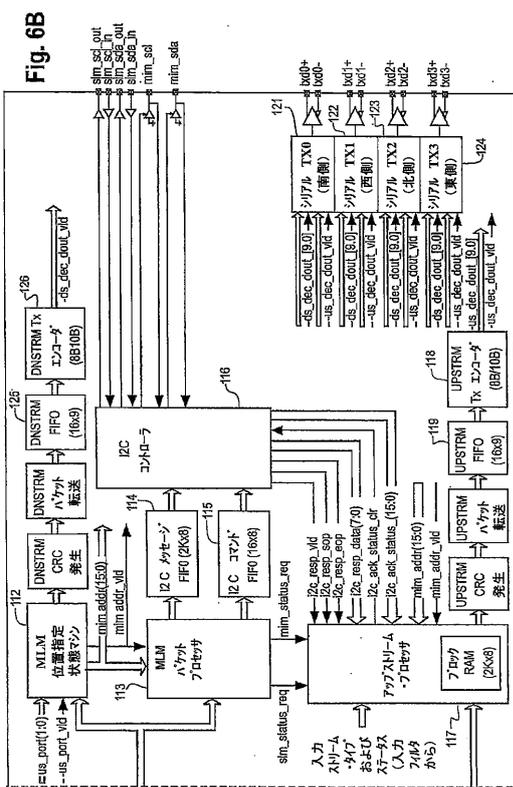
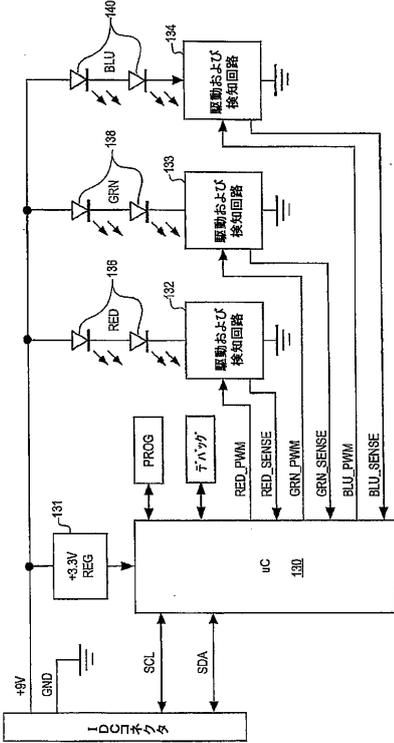


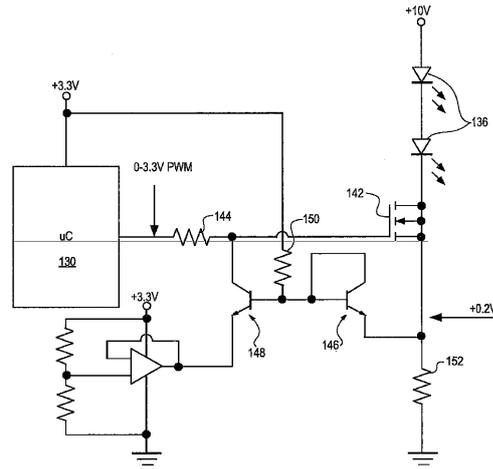
Fig. 6B

【 図 7 】

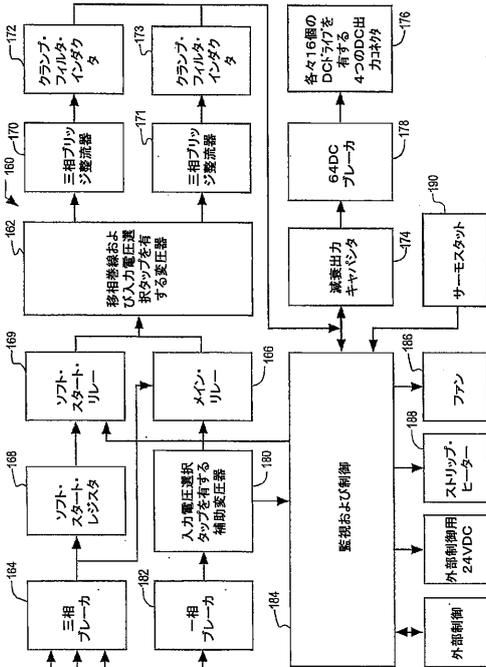


【 図 8 】

Fig. 8



【 図 9 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US 08/85316												
A. CLASSIFICATION OF SUBJECT MATTER IPC(8) - G09G 5/00 (2009.01) USPC - 345/1.3 According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) USPC: 345/1.3 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched USPC: 348/761, 758; 345/1.3; search terms below Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) PubWest (PGPB,USPT,USOC,EPAB,JPAB); Google Scholar; Google Patents; data hubs, led modules, streaming, video, series, parallel, redundant, pixel array, etc.														
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="width: 10%;">Category*</th> <th style="width: 70%;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="width: 20%;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td style="text-align: center;">Y</td> <td>US 5,523,769 A (Lauer et al.) 04 June 1996 (04.06.1996), abstract; col 1, ln 35-46; col 5, ln 4-22; col 12, ln 61-65.</td> <td style="text-align: center;">1-20</td> </tr> <tr> <td style="text-align: center;">Y</td> <td>US 7,071,620 B2 (Devos et al.) 04 July 2006 (04.07.2006), abstract; col 4, ln 19-29; col 5, ln 8-25.</td> <td style="text-align: center;">1-20</td> </tr> <tr> <td style="text-align: center;">Y</td> <td>US 6,104,414 A (Odynya et al.) 15 August 2000 (15.08.2000), abstract; fig 3; col 1, ln 64 to col 2, ln 14; col 5, ln 14-26.</td> <td style="text-align: center;">1-20</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	Y	US 5,523,769 A (Lauer et al.) 04 June 1996 (04.06.1996), abstract; col 1, ln 35-46; col 5, ln 4-22; col 12, ln 61-65.	1-20	Y	US 7,071,620 B2 (Devos et al.) 04 July 2006 (04.07.2006), abstract; col 4, ln 19-29; col 5, ln 8-25.	1-20	Y	US 6,104,414 A (Odynya et al.) 15 August 2000 (15.08.2000), abstract; fig 3; col 1, ln 64 to col 2, ln 14; col 5, ln 14-26.	1-20
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
Y	US 5,523,769 A (Lauer et al.) 04 June 1996 (04.06.1996), abstract; col 1, ln 35-46; col 5, ln 4-22; col 12, ln 61-65.	1-20												
Y	US 7,071,620 B2 (Devos et al.) 04 July 2006 (04.07.2006), abstract; col 4, ln 19-29; col 5, ln 8-25.	1-20												
Y	US 6,104,414 A (Odynya et al.) 15 August 2000 (15.08.2000), abstract; fig 3; col 1, ln 64 to col 2, ln 14; col 5, ln 14-26.	1-20												
<input type="checkbox"/> Further documents are listed in the continuation of Box C.														
<table style="width: 100%; border: none;"> <tr> <td style="width: 50%; border: none;"> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td style="width: 50%; border: none;"> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family										
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family													
Date of the actual completion of the international search 10 January 2009 (10.01.2009)		Date of mailing of the international search report 03 FEB 2009												
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US, Commissioner for Patents P.O. Box 1450, Alexandria, Virginia 22313-1450 Facsimile No. 571-273-3201		Authorized officer: Lee W. Young PCT Helpdesk: 571-272-4300 PCT OSP: 571-272-7774												

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 0 9 G	3/20	6 7 0 F
G 0 9 G	3/20	6 2 1 J
G 0 6 F	3/14	3 5 0 A

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(74)代理人 100096013

弁理士 富田 博行

(74)代理人 100153028

弁理士 上田 忠

(72)発明者 カーラティ, ハミッド

アメリカ合衆国カリフォルニア州 9 2 0 3 7, ラホーヤ, ハイブンハースト・ポイント 8 2 2

(72)発明者 セフトン, ロバート・ジェイ

アメリカ合衆国カリフォルニア州 9 2 1 2 9, サンディエゴ, ブラック・ヒルズ・ウェイ 9 3 0 9

(72)発明者 ブラック, シェルドン・リー

アメリカ合衆国カリフォルニア州 9 1 9 4 2, ラメサ, オデッサ・アベニュー 6 0 9 0

(72)発明者 クライン, ダニエル・エス

アメリカ合衆国カリフォルニア州 9 2 0 2 4, エンシニータス, ラメサ・アベニュー 3 5 5

(72)発明者 パーギニ, アンソニー・ディー

アメリカ合衆国カリフォルニア州 9 2 0 2 4, エンシニータス, サマー・ビュー・サークル 6 2 0

Fターム(参考) 5B069 BB10 BC02 CA13 KA02 LA12

5C080 AA07 BB06 CC03 CC06 CC07 DD04 DD09 DD16 DD18 DD20

EE01 EE17 EE21 EE25 EE29 EE30 FF03 FF13 GG02 GG11

GG14 GG15 GG17 JJ02 JJ03 KK33

5C380 AA03 AB04 AB15 AB32 AB34 AB40 AB46 AC15 BA14 BA27

BA31 BA42 CE03 CE08 CE13 CE15 CE16 CE21 CE22 CF02

CF05 CF06 CF18 CF27 CF41 CF43 CF45 CF52 CF56 CF57

CF61 CF62 CF64 CF66 CF67 DA05 DA07 DA22 DA23 DA33

DA34 DA50 DA55 DA56 DA57 EA13 FA02 GA11 GA12