

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7267623号
(P7267623)

(45)発行日 令和5年5月2日(2023.5.2)

(24)登録日 令和5年4月24日(2023.4.24)

(51)国際特許分類	F I		
H 0 1 L 29/82 (2006.01)	H 0 1 L 29/82	Z	
H 1 0 N 52/85 (2023.01)	H 1 0 N 52/85		
H 1 0 B 61/00 (2023.01)	H 1 0 B 61/00		
H 1 0 N 50/20 (2023.01)	H 1 0 N 50/20		
H 0 1 F 10/16 (2006.01)	H 0 1 F 10/16		

請求項の数 11 (全26頁) 最終頁に続く

(21)出願番号 特願2020-500517(P2020-500517)	(73)特許権者 504157024 国立大学法人東北大学 宮城県仙台市青葉区片平二丁目1番1号
(86)(22)出願日 平成31年2月13日(2019.2.13)	(74)代理人 110000626 弁理士法人英知国際特許商標事務所
(86)国際出願番号 PCT/JP2019/005091	(72)発明者 齋藤 好昭 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内
(87)国際公開番号 WO2019/159962	(72)発明者 池田 正二 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内
(87)国際公開日 令和1年8月22日(2019.8.22)	(72)発明者 佐藤 英夫 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内
審査請求日 令和4年2月14日(2022.2.14)	(72)発明者 遠藤 哲郎
(31)優先権主張番号 特願2018-23297(P2018-23297)	
(32)優先日 平成30年2月13日(2018.2.13)	
(33)優先権主張国・地域又は機関 日本国(JP) (出願人による申告)平成28年度、国立研究開発法人科学技術振興機構、研究成果展開事業 産学共創プラットフォーム共同研究推進プログラム、産業技術力強化法第19条の適用を受ける特許出願	

最終頁に続く

(54)【発明の名称】 磁気抵抗効果素子及び磁気メモリ

(57)【特許請求の範囲】

【請求項1】

チャンネル層(C)と、
前記チャンネル層(C)に隣接して設けられ、強磁性体を含む記録層(A1)と、
を備え、
前記チャンネル層(C)は、第1磁性層(3)及び非磁性スペーサー層(4)を含み、前記非磁性スペーサー層(4)は前記記録層(A1)に隣接して設けられ、前記第1磁性層(3)は前記非磁性スペーサー層(4)の前記記録層(A1)とは反対側に隣接して設けられ、
前記記録層(A1)は、膜面垂直方向に磁化容易軸を有し、
前記第1磁性層(3)は、磁化の向きが面内方向であり、
前記非磁性スペーサー層(4)は、少なくともIr、Pt、Pd、Os、Reのいずれかの元素を少なくとも1つ含み、前記記録層(A1)と前記第1磁性層(3)との間の層間交換結合強度を調整し、
前記チャンネル層(C)に前記第1磁性層(3)の磁化の向きと略平行方向又は略反平行方向の電流を導入することで、前記記録層(A1)の磁化方向が反転する、磁気抵抗効果素子。

10

【請求項2】

チャンネル層(C)と、
前記チャンネル層(C)に隣接して設けられ、強磁性体を含む記録層(A1)と、

20

を備え、

前記チャンネル層 (C) は、第 1 磁性層 (3) 及び非磁性スペーサー層 (4) を含み、前記非磁性スペーサー層 (4) は前記記録層 (A 1) に隣接して設けられ、前記第 1 磁性層 (3) は前記非磁性スペーサー層 (4) の前記記録層 (A 1) とは反対側に隣接して設けられ、

前記記録層 (A 1) は、膜面垂直方向に磁化容易軸を有し、

前記第 1 磁性層 (3) は、磁化の向きが面内方向であり、

前記チャンネル層 (C) に前記第 1 磁性層 (3) の磁化の向きと略平行方向又は略反平行方向の電流を導入することで、前記記録層 (A 1) の磁化方向が反転し、

前記チャンネル層 (C) を構成する前記第 1 磁性層 (3) は、第 1 分割磁性層 (3 a)、第 1 非磁性挿入層 (3 b)、第 2 分割磁性層 (3 c) を含み、

10

前記第 2 分割磁性層 (3 c) は、前記非磁性スペーサー層 (4) に隣接して設けられ、

前記第 1 非磁性挿入層 (3 b) は、前記第 2 分割磁性層 (3 c) の前記非磁性スペーサー層 (4) とは反対側に隣接して設けられ、

前記第 1 分割磁性層 (3 a) は、前記第 1 非磁性挿入層 (3 b) の前記第 2 分割磁性層 (3 c) とは反対側に隣接して設けられ、

前記第 1 分割磁性層 (3 a) 及び前記第 2 分割磁性層 (3 c) は、互いに反対方向の面内磁気異方性を有する、磁気抵抗効果素子。

【請求項 3】

チャンネル層 (C) と、

20

前記チャンネル層 (C) に隣接して設けられ、強磁性体を含む記録層 (A 1) と、

を備え、

前記チャンネル層 (C) は、第 1 磁性層 (3) 及び非磁性スペーサー層 (4) を含み、前記非磁性スペーサー層 (4) は前記記録層 (A 1) に隣接して設けられ、前記第 1 磁性層 (3) は前記非磁性スペーサー層 (4) の前記記録層 (A 1) とは反対側に隣接して設けられ、

前記記録層 (A 1) は、膜面垂直方向に磁化容易軸を有し、

前記第 1 磁性層 (3) は、磁化の向きが面内方向であり、

前記チャンネル層 (C) に前記第 1 磁性層 (3) の磁化の向きと略平行方向又は略反平行方向の電流を導入することで、前記記録層 (A 1) の磁化方向が反転し、

30

前記第 1 磁性層 (3) の前記非磁性スペーサー層 (4) とは反対側に隣接して反強磁性層 (2) が設けられた、磁気抵抗効果素子。

【請求項 4】

前記非磁性スペーサー層 (4) の膜厚は、

主たる元素として I r を含む場合は 1 . 2 n m ~ 5 . 0 n m であり、

主たる元素として P t を含む場合は 2 . 0 n m ~ 7 . 0 n m であり、

主たる元素として P d を含む場合は 1 . 0 n m ~ 5 . 0 n m であり、

主たる元素として O s を含む場合は 1 . 2 n m ~ 5 . 0 n m であり、

主たる元素として R e を含む場合は 0 . 5 n m ~ 5 . 0 n m である、請求項 1 ~ 3 いずれか一項に記載の磁気抵抗効果素子。

40

【請求項 5】

前記第 1 磁性層 (3) は、少なくとも C o 、 F e 、 N i のいずれかの元素を含む、請求項 1 ~ 4 いずれか一項に記載の磁気抵抗効果素子。

【請求項 6】

前記記録層 (A 1) は、第 2 磁性層 (5)、第 2 非磁性挿入層 (6)、及び、第 3 磁性層 (7) を含み、

前記第 2 磁性層 (5) は、前記非磁性スペーサー層 (4) に隣接して設けられ、

前記第 2 非磁性挿入層 (6) は、前記第 2 磁性層 (5) の前記非磁性スペーサー層 (4) とは反対側に隣接して設けられ、

前記第 3 磁性層 (7) は、前記第 2 非磁性挿入層 (6) の前記第 2 磁性層 (5) とは反

50

対側に隣接して設けられ、

前記第2磁性層(5)は、少なくともCoを含む多層膜、又は、合金膜から構成され、膜面に垂直方向に磁化容易軸を有する、請求項1～5いずれか一項に記載の磁気抵抗効果素子。

【請求項7】

前記チャンネル層(C)を構成する前記第1磁性層(3)は、第1分割磁性層(3a)、第1非磁性挿入層(3b)、第2分割磁性層(3c)を含み、

前記第2分割磁性層(3c)は、前記非磁性スペーサー層(4)に隣接して設けられ、

前記第1非磁性挿入層(3b)は、前記第2分割磁性層(3c)の前記非磁性スペーサー層(4)とは反対側に隣接して設けられ、

前記第1分割磁性層(3a)は、前記第1非磁性挿入層(3b)の前記第2分割磁性層(3c)とは反対側に隣接して設けられ、

前記第1分割磁性層(3a)及び前記第2分割磁性層(3c)は、互いに反対方向の面内磁気異方性を有する、請求項1、3～6いずれか一項に記載の磁気抵抗効果素子。

【請求項8】

前記第1磁性層(3)の前記非磁性スペーサー層(4)とは反対側に隣接して反強磁性層(2)が設けられた、請求項1～2、4～7いずれか一項に記載の磁気抵抗効果素子。

【請求項9】

前記反強磁性層(2)は、O又はMnを含む、請求項3又は8に記載の磁気抵抗効果素子。

【請求項10】

請求項1～9いずれか一項に記載の磁気抵抗効果素子に書き込みを行う際に、前記チャンネル層(C)に流す書き込みパルス電流よりも後に、磁気トンネル接合に流す書き込みパルス電流をOffにすることを特徴とする、磁気抵抗効果素子。

【請求項11】

請求項1～10いずれか一項に記載の磁気抵抗効果素子を備える、磁気メモリ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、磁気抵抗効果素子、及び、該磁気抵抗効果素子を備えた磁気メモリに関する。特に、スピン軌道トルク磁化反転素子に関する。

【背景技術】

【0002】

MRAM(Magnetic Random Access Memory; 磁気メモリ)は、MTJ(Magnetic Tunnel Junction; 磁気トンネル接合)を利用した不揮発性メモリである。

待機時に電力を消費せず、高速動作性及び高書き込み耐性を有し、また、セルサイズを微細化可能であるMRAMは、次世代の不揮発メモリ、論理集積回路用不揮発メモリとして注目されている。

【0003】

MRAMの磁性層(記録層)に記録されたビット情報は、障壁層を通りTMR(Tunnel Magnetoresistance; トンネル磁気抵抗)効果を用いて読み出される。

一方、磁性層(記録層)への書き込みには、磁場を用いる方法と電流を用いる方法があり、後者の書き込み方法を用いるMRAMには、スピン移行トルク(Spin-transfer torque; STT)を用いて磁性層(記録層)へビット情報を書き込む2端子型と、スピン軌道トルク(Spin-orbit torque; SOT)誘起磁化反転等を用いて磁性層(記録層)へビット情報を書き込む3端子型がある。2端子型STT-MRAMと比較し、書き込み電流と読み出し電流の経路が異なる3端子型SOT-MRAM(スピン軌道トルク磁化反転素子、SOT素子ともいう。)は、電圧動作マージン

10

20

30

40

50

を広くとれるために、特に高速動作が要求されるメモリにより適していることが知られている。

【0004】

SOT素子は、重金属等で形成されるチャネル層の上に磁気トンネル接合が形成された構造を有し、チャネル層に電流を流すことで磁気トンネル接合の記録層の磁化を反転させることで情報の書き込みを行う。読み出しに際しては、チャネル層の片側から磁気トンネル接合を通して読み出し用の電流を流す。

【0005】

さらにSOTを用いた3端子型MRAMには、磁化容易軸の方向によりYタイプ、Xタイプ、XYタイプ、Zタイプがある。

Yタイプの3端子型MRAMは、磁化が基板面内で電流と直交する方向（Y軸方向）を向くものであり、2012年に動作が実証された（特許文献2等参照）。Yタイプは、課題として、セル面積が大きくなる点、漏れ磁場の影響が大きくなる点、さらに高速領域では磁化反転に要する電流が著しく増大するという点が挙げられるものの、外部磁場が不要であり、低速領域では小さな電流で磁化を反転させられるメリットを有するものである。

Xタイプの3端子型SOT-MRAMは、磁化が電流と平行方向（X軸方向）を向くものであり、2014年に動作が実証された（非特許文献3、特許文献1等参照）。Xタイプは、課題として、セル面積が大きくなるという点、漏れ磁場の影響が大きくなる点、外部磁場が必要な点、書き込み電流が大きい点、さらに高電流域で反転した磁化が戻るエラーが起きる、反転挙動の異常観測が見られる点が挙げられるものの、1ナノ秒レベルでの高速な磁化反転を低電流で実現できるメリットを有するものである。

XYタイプの3端子型MRAMは、磁化が電流と平行方向（X軸方向）から直交する方向（Y軸方向）に対し、の角度を有する方向を向くものである。Yタイプと同様に外部磁場は不要であるメリットと、Xタイプと同様に1ナノ秒レベルでの高速な磁化反転を低電流で実現できるメリットの両方を有するものである。

Zタイプの3端子型MRAMは、磁化が基板垂直方向（Z軸方向）を向くものであり、2011年に動作が実証された（非特許文献1等参照）。Zタイプは、垂直磁化膜のためアスペクト比を1とすることができ、上記他のタイプよりもセル面積を小さくして大容量化及びコスト減が期待される構成を有する。さらに、1ナノ秒レベルでの高速な磁化反転を低電流で実現できるメリットや、漏れ磁場の影響が少ないというメリットも有する。一方で、Zタイプは、課題として（a）外部磁場が必要である点、（b）書き込み電流 I_C が大きい点、（c）高電流域で反転挙動の異常観測が見られる点が挙げられる。

【先行技術文献】

【非特許文献】

【0006】

【文献】Ioan Mihai Miron et. al., "Perpendicular switching of a single ferromagnetic layer induced by in-plane current injection", Nature 476, 189-193 (2011)
Luqiao Liu et. al., "Spin-Torque Switching with the Giant Spin Hall Effect of Tantalum", Science 336, 555-558 (2012)

S. Fukami, et. al., "A spin-orbit torque switching scheme with collinear magnetic easy axis and current configuration", Nature Nanotechnology 11, 621-625 (2016)

M. Takikawa et al., "In-plane current-induced magnetization switching in CoGa/MnGa/MgO films" Applied Physics Express, 10, 073004 (2017).

Guoqiang Yu et. al., "Switching of perpendicular magnetization by spin-orbit torques in the absence of external magnetic fields", Nature Nano. 9, 548-554 (2014)

Long You, et. al., "Switching of perpendicularly polarized nanomagnets with spin orbit torque without an external magnetic field by engineering a tilted anisotropy" Proc. Natl. Acad. Sci. 112, 10310-10315 (2015)

10

20

30

40

50

S. Fukami, et. al., " Magnetization switching by spin-orbit torque in an antiferromagnet-ferromagnet bilayer system " Nature Mater. 15, 535-541 (2016)

【特許文献】

【0007】

【文献】国際公開第2016/021468号公報

特表2013-541219号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

ところで、磁気抵抗効果素子であるMRAMで応用上重要となる特性は、(i)熱安定性指数が大きいこと、(ii)書き込み電流 I_C が小さいこと、(iii)磁気抵抗効果素子のトンネル磁気抵抗比(TMR比)が大きいこと、(iv)素子サイズが小さいことである。(i)は磁気メモリの不揮発性のため、(ii)は高速での書き込みに対応し、また消費電力を下げるため、(iii)は高速での読み出しに対応するため、(iv)はセル面積を小さくして大容量化するために要求される特性である。

10

【0009】

Zタイプの3端子型MRAMにおいては、上述したように、(iv)素子サイズが小さく、セル面積を小さくして大容量化することが可能である一方で、(a)外部磁場が必要であり、(b)書き込み電流 I_C が大きく、(c)高電流域で反転挙動の異常観測が見られるという課題があった。

20

【0010】

ここで(a)外部磁場が必要である点、非特許文献5には、参照層に面内磁化膜を積層して漏れ磁場を使用して外部磁場を不要とする、磁気トンネル接合が開示されている。しかしながら、セル間干渉が生じるので、メモリ技術としては使用できない。また、非特許文献6には、ウェハ内で素子ごとに記録層やトンネル接合層の膜厚に傾斜をつけ、外部磁場を不要とすることが開示されている。しかしながら、ウェハ内で素子ごとに膜厚の傾斜をつけて素子を製造することは困難であり、実質的にはメモリ応用は不可能である。さらに、非特許文献7には、チャンネル層を反強磁性重金属材料とし、記録層の磁性層とチャンネル層の反強磁性層の間の反強磁性交換結合を利用することが開示されている。しかしながら、チャンネル層の重金属材料に反強磁性体(PtMn等)を用いて、界面の磁気モーメントを面内に固着するため、長時間の情報放置(不揮発)に対して、磁化曲線のシフトが生じ、安定性指数が低下するとの懸念が生じている。

30

よって、上記外部磁場を不要とする公知技術はいずれも、Zタイプの3端子型MRAMに応用することは実質的に難しく、別の課題解決方法を鋭意検討することが必要であった。

【0011】

本発明は、上記実情に鑑み、(a)外部磁場が不要である垂直磁化タイプの3端子型SOT-MRAMを見出し、また、好ましくは同時に(b)書き込み電流 I_C が小さく、(c)高電流域で反転挙動の異常観測が見られない、垂直磁化タイプの3端子型SOT-MRAMを完成させるに至ったものである。

【課題を解決するための手段】

40

【0012】

上記課題を解決するために、本発明の磁気抵抗効果素子は、チャンネル層(C)と、前記チャンネル層(C)に隣接して設けられ、強磁性体を含む記録層(A1)と、を備え、前記チャンネル層(C)は、第1磁性層(3)及び非磁性スペーサー層(4)を含み、前記非磁性スペーサー層(4)は前記記録層(A1)に隣接して設けられ、前記第1磁性層(3)は前記非磁性スペーサー層(4)の前記記録層(A1)とは反対側に隣接して設けられ、前記記録層(A1)は、膜面垂直方向に磁化容易軸を有し、前記第1磁性層(3)は、磁化の向きが面内方向であり、前記チャンネル層(C)に前記第1磁性層(3)の磁化の向きと略平行方向又は略反平行方向の電流を導入することで、前記記録層(A1)の磁化方向が反転することを特徴とする。

50

【 0 0 1 3 】

前記非磁性スペーサー層(4)は、その膜厚により前記記録層(A1)と前記第1磁性層(3)との間の層間交換結合強度を調整する材料で構成されることが望ましい。

【 0 0 1 4 】

前記非磁性スペーサー層(4)は、少なくともIr、Pt、Pd、Os、Au、Reのいずれかの元素を少なくとも1つ含むことが望ましい。また、非磁性スペーサー層(4)の材料にRh、Ru等を多少混合し、合金化してもかまわない。

【 0 0 1 5 】

前記非磁性スペーサー層(4)の膜厚は、主たる元素としてIrを含む場合は1.2nm~5.0nmであり、主たる元素としてPtを含む場合は2.0nm~7.0nmであり、主たる元素としてPdを含む場合は1.0nm~5.0nmであり、主たる元素としてOsを含む場合は1.2nm~5.0nmであり、主たる元素としてAuを含む場合は0.5nm~5.0nmであり、主たる元素としてReを含む場合は0.5nm~5.0nmであることが望ましい。

10

【 0 0 1 6 】

前記第1磁性層(3)は、少なくともCo、Fe、Niのいずれかの元素を含んでもよい。

【 0 0 1 7 】

前記記録層(A1)は、第2磁性層(5)、第2非磁性挿入層(6)、及び、第3磁性層(7)を含み、前記第2磁性層(5)は、前記非磁性スペーサー層(4)に隣接して設けられ、前記第2非磁性挿入層(6)は、前記第2磁性層(5)の前記非磁性スペーサー層(4)とは反対側に隣接して設けられ、前記第3磁性層(7)は、前記第2非磁性挿入層(6)の前記第2磁性層(5)とは反対側に隣接して設けられ、前記第2磁性層(5)は、少なくともCoを含む多層膜、又は、合金膜から構成され、膜面に垂直方向に磁化容易軸を有することが望ましい。

20

【 0 0 1 8 】

前記チャネル層(C)を構成する前記第1磁性層(3)は、第1分割磁性層(3a)、第1非磁性挿入層(3b)、第2分割磁性層(3c)を含み、前記第2分割磁性層(3c)は、前記非磁性スペーサー層(4)に隣接して設けられ、前記第1非磁性挿入層(3b)は、前記第2分割磁性層(3c)の前記非磁性スペーサー層(4)とは反対側に隣接して設けられ、前記第1分割磁性層(3a)は、前記第1非磁性挿入層(3b)の前記第2分割磁性層(3c)とは反対側に隣接して設けられ、前記第1分割磁性層(3a)及び前記第2分割磁性層(3c)は、互いに反対方向の面内磁気異方性を有することが望ましい。

30

【 0 0 1 9 】

また、前記第1磁性層(3)の前記非磁性スペーサー層(4)とは反対側に隣接して反強磁性層(2)が設けられてもよい。反強磁性層(2)は、O又はMnを含んでもよい。

【 0 0 2 0 】

本発明の磁気抵抗効果素子は、書き込みを行う際に、前記チャネル層(C)に流す書き込みパルス電流よりも後に、磁気トンネル接合に流す書き込みパルス電流をOffにすることを特徴としてもよい。

40

【 0 0 2 1 】

また、本発明の磁気メモリは、上述の磁気抵抗効果素子を備える。

【 発明の効果 】

【 0 0 2 2 】

本発明によれば、垂直磁化膜のためセル面積を小さくして大容量化及びコスト減が可能な構成を有し、1ナノ秒レベルでの高速な磁化反転を低電流で実現できるメリットや、漏れ磁場の影響が少ないというメリットを有するZタイプの磁気抵抗効果素子において、さらに、(a)外部磁場が不要な磁気抵抗効果素子及び磁気メモリを提供することができる。

また、本発明の他の一例によれば、Zタイプの磁気抵抗効果素子において、(a)外部磁場が不要であることに加えて、(b)書き込み電流が小さく、(c)高電流域で反転挙

50

動の異常観測が見られない磁気抵抗効果素子及び磁気メモリを提供することができる。

【図面の簡単な説明】

【0023】

【図1】(a)及び(b)は、本発明の磁気抵抗効果素子の構成の一例を示す、縦断面図である。

【図2】本発明の磁気抵抗効果素子の構成の他の一例を示す、縦断面図である。

【図3】(a)及び(b)は、本発明の磁気抵抗効果素子の構成の他の一例を示す、縦断面図である。

【図4】本発明の磁気抵抗効果素子の構成の他の一例を示す、縦断面図である。

【図5】本発明の磁気抵抗効果素子の構成の他の一例を示す、縦断面図である。

10

【図6A】本発明の磁気抵抗効果素子の構成の他の一例を示す、縦断面図である。

【図6B】図6Aの斜視図である。

【図7】本発明の磁気抵抗効果素子の構成の他の一例を示す、縦断面図である。

【図8】本発明の磁気抵抗効果素子の構成の他の一例を示す、縦断面図である。

【図9】本発明の磁気抵抗効果素子の構成の他の一例を示す、縦断面図である。

【図10A】本発明の磁気抵抗効果素子の構成の他の一例を示す、縦断面図である。

【図10B】図10Aの斜視図である。

【図11】本発明の磁気抵抗効果素子の構成の他の一例を示す、縦断面図である。

【図12】本発明の磁気抵抗効果素子の構成の他の一例を示す、縦断面図である。

【図13】本発明の磁気抵抗効果素子の構成の他の一例を示す縦断面図に、STT電流からSOT電流を分流した例を示す。

20

【図14】本発明の磁気抵抗効果素子のパルスシーケンスの一例を示す。

【図15】本発明の磁気抵抗効果素子の構成の他の一例における、縦断面図(a)、及び、パルスシーケンスの例(b)~(d)を示す。

【図16A】本発明の磁気抵抗効果素子を用いた1ビットのメモリセルの回路構成の一例を示す。

【図16B】本発明の磁気抵抗効果素子を用いた1ビットのメモリセルの回路構成の他の一例を示す。

【図16C】本発明の磁気抵抗効果素子を用いた1ビットのメモリセルの回路構成の他の一例を示す。

30

【図16D】本発明の磁気抵抗効果素子を用いた1ビットのメモリセルの回路構成の他の一例を示す。

【図17】本発明の磁気抵抗効果素子を複数個配置した磁気メモリのブロック図の一例である。

【図18】Irの膜厚と層間交換結合力 J_{ex} の関係を示したグラフである。

【図19】Pt、Pdの膜厚と層間交換結合力 J_{ex} の関係を示したグラフである。

【図20】Osの膜厚と層間交換結合力 J_{ex} の関係を示したグラフである。

【図21】Auの膜厚と層間交換結合力 J_{ex} の関係を示したグラフである。

【図22】Reの膜厚と層間交換結合力 J_{ex} の関係を示したグラフである。

【発明を実施するための形態】

40

【0024】

以下、図面を参照しながら、本発明の磁気抵抗効果素子及び磁気メモリについて、詳細を説明する。

なお、図は一例に過ぎず、また、符号を付して説明するが、本発明を何ら限定するものではない。

【0025】

(実施の形態1)

図1(a)に、本発明の実施の形態1の基本構成を示す。該磁気抵抗効果素子の基本構成は、第1磁性層(3)/非磁性スペーサー層(4)/記録層(A1)が順に隣接して配置されたものであり、第1磁性層(3)/非磁性スペーサー層(4)はチャンネル層(C)

50

の一部を構成する。なお、図 1 (b) に示すように、チャンネル層 (C) 内に第 1 磁性層 (3) に隣接して反強磁性層 (2) や、該反強磁性層 (2) に隣接して下地層 (1) を任意に設けてもよい。

【 0 0 2 6 】

チャンネル層 (C) は、記録層 (A 1) と略平行方向の電流を導入したときに、磁気トンネル接合の記録層を反転させるのに十分なスピン流を発生させるだけの特性を備える材料の組み合わせで構成される。さらに、チャンネル層 (C) は、外部磁場がなくても、安定性指数 の低下等の問題が生じないような材料の組み合わせで構成される。チャンネル層 (C) に書き込み電流 I_C を導入するとスピン流が発生し、隣接する記録層 (A 1) の磁化方向が反転し、磁気抵抗効果素子への書き込みが行われる。

10

【 0 0 2 7 】

チャンネル層 (C) の形状は、書き込み電流 I_C を流せるものであり、かつ、記録層 (A 1) に対し効率的に磁化反転できる形状であれば特に限定されないが、記録層 (A 1) の磁化方向が膜面垂直方向であり、アスペクト比を 1 にしてセル面積を小さくすることができることから、上面視が円形の円柱形状が最も望ましく、正方形の直方体であってもよい。また、書き込み電流 I_C の方向に延伸された平面形状であってもよい。

【 0 0 2 8 】

上述したように、従来の Z タイプの 3 端子型磁気抵抗効果素子においては、磁化反転を行うためには基本的に外部磁場が必要である。そこで近年、電流パルスのみで外部磁場を使用せずに磁化反転を可能とするため、素子からの漏れ磁場、又は、反強磁性体 / 磁性体界面の交換相互作用を用いて磁化反転を行う検討がなされた。しかし、素子からの漏れ磁場の利用は書き込み電流の素子間のばらつきを生じさせ、反強磁性体 / 磁性体界面の交換相互作用を用いる方法は安定性指数 の低下をもたらす。この理由は、本発明者らの検討により、反強磁性層 (2) と記録層 (A 1) の磁性層が隣接して結合している場合、反強磁性層 (2) と記録層 (A 1) の磁性層の層間交換結合力 J_{ex} が強すぎるためであることが分かった。

20

上記層間交換結合力 J_{ex} を調整するため、記録層 (A 1) の磁性層に接して、非磁性スペーサー層 (4) を介して第 1 磁性層 (3) が挿入される。これにより、第 1 磁性層 (3) と記録層 (A 1) の磁性層の間の層間の交換結合力 J_{ex} が働き、非磁性スペーサー層 (4) 又は第 1 磁性層 (3) の膜厚を調整することにより、 J_{ex} の強度調整をすることが可能である。その際、第 1 磁性層 (3) の磁化の向きは面内方向で固定されており、書き込み時に非磁性スペーサー層 (4) に流す電流方向と略平行方向又は略反平行方向であることが好ましい。すなわち、チャンネル層 (C) に第 1 磁性層 (3) の磁化の向きと略平行方向又は略反平行方向の成分を有する電流を導入することで、記録層 (A 1) の磁化方向が反転することができる。

30

【 0 0 2 9 】

非磁性スペーサー層 (4) は、その膜厚により記録層 (A 1) とチャンネル層 (C) の第 1 磁性層 (3) との間の層間交換結合力 J_{ex} を調整する。膜厚により層間交換結合力 J_{ex} が変化する非磁性スペーサー層 (4) の材料の例としては、少なくとも Ir 、 Pt 、 Pd 、 Os 、 Au 、 Re のいずれかの元素を含む材料が挙げられる。

40

非磁性スペーサー層 (4) はまた、結晶構造を変えない程度の他の元素を含んでいてもよい。たとえば、 Ta 、 B 、 Nb 、 V 等が挙げられる。また、交換結合力 J_{ex} の強度は、非磁性スペーサー層 (4) の膜厚の他、第 1 磁性層 (3) の膜厚を変えたり、第 1 磁性層 (3) とスペーサー層材料を交互に多層膜とすることによっても調整することが可能である。理想的には、第 1 磁性層 (3) の磁性が消失しない膜厚の範囲では、第 1 磁性層 (3) を減少させると J_{ex} は逆比例して増大する。また、多層膜の積総数を増やすと J_{ex} の強度は増大する傾向にある。

【 0 0 3 0 】

非磁性スペーサー層 (4) の膜厚は、主たる元素として Ir を含む場合は $0.8 \text{ nm} \sim 1.0 \text{ nm}$ が好ましく、 $1.2 \text{ nm} \sim 5.0 \text{ nm}$ がより好ましく、 $2.25 \text{ nm} \sim 5.0 \text{ nm}$

50

mがさらに好ましい。

非磁性スペーサー層(4)の膜厚は、主たる元素としてPtを含む場合は2.0nm~10nmが好ましく、2.0nm~7.0nmがより好ましく、2.0nm~5.0nmがさらに好ましい。

非磁性スペーサー層(4)の膜厚は、主たる元素としてPdを含む場合は1nm~10nmが好ましく、1.0nm~5.0nmがより好ましく、1.0nm~4.0nmであることがさらに好ましい。

非磁性スペーサー層(4)の膜厚は、主たる元素としてOsを含む場合は0.9nm~8nmが好ましく、1.2nm~5.0nmがより好ましく、2.2nm~4.0nmであることがさらに好ましい。

10

非磁性スペーサー層(4)の膜厚は、主たる元素としてAuを含む場合は0.5nm~5nmが好ましく、2.0nm~4.0nmがより好ましい。

非磁性スペーサー層(4)の膜厚は、主たる元素としてReを含む場合は0.5nm~5nmが好ましく、2.0nm~4.0nmがより好ましい。

理由は後述する。

【0031】

チャンネル層(C)の第1磁性層(3)は、面内磁気異方性を有する磁性元素から構成される。少なくともCo、Fe、Niを含む合金が望ましい。

【0032】

チャンネル層(C)の第1磁性層(3)の膜厚は、1.0nm~10nmが望ましく、1.0nm~3.0nmがより望ましい。膜厚が厚いほど交換結合力 J_{ex} の強度を強くすることが可能である。その強度は第1磁性層(3)の膜厚に逆比例する。

20

【0033】

チャンネル層(C)の反強磁性層(2)は、O(酸素)又はMn(マンガン)を含むことが望ましく、絶縁性を有することがより望ましい。導入した電流がチャンネル層(C)のうち非磁性スペーサー層(4)側に多く流れ、非磁性スペーサー層(4)側でスピンホール効果及びRashba-Edelstein効果により、スピン流が十分に発生するような材料を用いることがさらに望ましい。たとえば、PtMn、IrMn、FeMn、NiMn等の合金や、NiO、FeO_x等の酸化物が挙げられ、NiO、FeO_xがより好ましい。

30

チャンネル層(C)の反強磁性層(2)はまた、上記Mn化合物、酸化物に、適宜遷移金属を添加した材料であってもよく、導電性材料等に上記Mn化合物、酸化物をドーブしたものでものでもよい。また、電気材料特性を改善する等の目的で、B、C、N、O、Al、Si、P、Ga、Ge等を添加してもよい。

【0034】

チャンネル層(C)の反強磁性層(2)の膜厚は、5nm~30nmが望ましく、7nm~15nmがより望ましい。

【0035】

記録層(A1)は、膜面垂直方向に磁化容易軸を有する材料、膜厚及び層構成からなる。少なくともCo、Fe、Ni等の磁性元素を含む磁性層を、少なくとも1つ含む。

40

【0036】

記録層(A1)の磁性層の膜厚の合計は、0.8nm~7.0nmが望ましく、1.0nm~3.5nmがより望ましい。

【0037】

記録層(A1)の形状は、セル面積を小さくするため、上面視円形の円筒状が望ましいが、楕円等、2回対称性を有していてもよい。

【0038】

なお、実際の磁気抵抗効果素子としては、実施の形態1の基本構成中の記録層(A1)のチャンネル層(C)とは反対側に障壁層を隣接して設け、障壁層の記録層(A1)とは反対側に参照層を隣接して設けた構成が例示される。

50

【 0 0 3 9 】

本実施の形態 1 において、反強磁性層 (2) と記録層 (A 1) の磁性層の層間交換結合
力 J_{ex} を調整するため、反強磁性層 (2) と記録層 (A 1) の磁性層の間に、第 1 磁性層
(3) 及び非磁性スペーサー層 (4) が挿入されるが、その理由を詳述する。

2 つの磁性層の層間交換結合力 J_{ex} は、該磁性層の間に非磁性層が存在すると、ある元
素に関しては、該非磁性層の膜厚により、R K K Y 相互作用により層間交換結合の振動が
もたらされるという特徴を有する。この振動現象の振動周期は、膜の成長方向のフェルミ
面のネスティング・ベクトルの波数で決定されており、2 つの磁性層の間の非磁性層内に
この波数の定在波が生じ、量子井戸状態が生成することによる。また、フェルミ面のネス
ティング・ベクトルが無い場合は、 J_{ex} の強度は振動せず、単調減少することになる。

10

【 0 0 4 0 】

図 1 8 に、I r の膜厚と磁性層の層間交換結合力 J_{ex} の関係を示した。図 1 8 に示した
C o 磁性層間の層間交換結合力 J_{ex} は、C o / I r / C o 3 層膜の I r の膜厚を変化させた
試料の磁気特性を測定し、磁化の飽和磁場 H_S から計算することが可能である。

図 1 8 より、I r の膜厚が 0 . 5 n m ~ 0 . 8 n m 、 1 . 3 n m ~ 1 . 8 n m 、 2 . 3
n m ~ 2 . 8 n m 周辺で層間交換結合力 J_{ex} が低い値の変曲点を有することが分かる。層
間交換結合力 J_{ex} の強度は減少しているため、層間交換結合力 J_{ex} の絶対値が 0 . 0 0 1
e r g / c m ² ~ 0 . 8 e r g / c m ² の間となる I r の膜厚が 0 . 8 n m 以上であること
、及び、膜厚が厚すぎると S O T の電流の反転効率が下がることも考慮すると、I r の膜
厚を、好ましくは 0 . 8 n m ~ 1 0 n m に、より好ましくは 1 . 2 n m ~ 5 . 0 n m に、
さらに好ましくは 2 . 2 5 n m ~ 5 . 0 n m に調整すれば、反強磁性層 (2) と記録層 (A 1) の磁性層の間の層間交換結合力 J_{ex} と反転電流の双方を効果的に下げることができ
る。

20

【 0 0 4 1 】

図 1 9 に、P t と P d の膜厚と磁性層の層間交換結合力 J_{ex} の関係を示した。

図 1 9 に示した C o 磁性層間の層間交換結合力 J_{ex} は、C o / P t / C o 3 層膜の強磁性
共鳴を測定し求めることが可能である。P t の場合は、層間交換結合力 J_{ex} の符号が正 (強
磁性的結合) で膜厚とともに単調減少することが分かる。つまり、層間交換結合力 J_{ex}
の絶対値が 0 . 0 0 1 e r g / c m ² ~ 0 . 8 e r g / c m ² の間となる P t の膜厚が 2 n
m 以上であること、及び、膜厚が厚すぎると S O T の電流の反転効率が下がることも考慮
すると、P t の膜厚を、好ましくは 2 n m ~ 1 0 n m に、より好ましくは 2 n m ~ 7 n m
に、さらに好ましくは 2 n m ~ 5 n m に調整すれば、反強磁性層 (2) と記録層 (A 1)
の磁性層の間の層間交換結合力 J_{ex} と反転電流の双方を効果的に下げることができる。

30

【 0 0 4 2 】

図 1 9 に示した F e 磁性層間の層間交換結合力 J_{ex} は、F e / P d / F e 3 層膜、あるい
は、F e / P d 多層膜の強磁性共鳴を測定し求めることが可能である。P d の場合も層間
交換結合力 J_{ex} の符号が正 (強磁性的結合) で膜厚とともに単調減少することが分かる。
つまり、層間交換結合力 J_{ex} の絶対値が 0 . 0 0 1 e r g / c m ² ~ 0 . 8 e r g / c m ²
の間となる P d の膜厚が 1 n m 以上であること、及び、膜厚が厚すぎると S O T の電流の
反転効率が下がることも考慮すると、P d の膜厚を、好ましくは 1 n m ~ 1 0 n m 、より
好ましくは 1 . 0 n m ~ 5 . 0 n m に、さらに好ましくは 1 . 0 n m ~ 4 . 0 n m に調整
すれば、反強磁性層 (2) と記録層 (A 1) の磁性層の間の層間交換結合力 J_{ex} と反転電
流の双方を効果的に下げることができる。

40

【 0 0 4 3 】

図 2 0 に、O s の膜厚と磁性層の層間交換結合力 J_{ex} の関係を示した。図 2 0 に示した
C o 磁性層間の層間交換結合力 J_{ex} は、C o / O s / C o 3 層膜の O s の膜厚を変化させた
試料の磁気特性を測定し、磁化の飽和磁場 H_S から計算することが可能である。O s の膜厚
が 0 . 6 n m ~ 1 . 1 n m 、 2 . 2 n m ~ 3 . 0 n m 周辺で層間交換結合力 J_{ex} が低い値
の変曲点を有することが分かる。層間交換結合力 J_{ex} の強度は減少しているため、層間交
換結合力 J_{ex} の絶対値が 0 . 0 0 1 e r g / c m ² ~ 0 . 8 e r g / c m ² の間となる O s

50

の膜厚が0.9 nm以上であること、及び、膜厚が厚すぎるとSOTの電流の反転効率が下がることも考慮すると、Osの膜厚を、好ましくは0.9 nm~8 nm、より好ましくは1.2 nm~5.0 nm、さらに好ましくは2.2 nm~4.0 nmに調整すれば、反強磁性層(2)と記録層(A1)の磁性層の間の層間交換結合力 J_{ex} と反転電流の双方を効果的に下げることができる。

【0044】

図21に、Auの膜厚と磁性層の層間交換結合力 J_{ex} の関係を示した。図21に示したCo磁性層間の層間交換結合力 J_{ex} は、Co/Au/Co3層膜のAuの膜厚を変化させた試料の磁気特性を測定し、磁化の飽和磁場 H_S から計算することが可能であり、NiFe磁性層間の層間交換結合力 J_{ex} は、NiFe/Au/NiFe3層膜のAuの膜厚を変化させた試料の磁気特性を測定し、磁化の飽和磁場 H_S から計算することが可能である。

10

Coが磁性体の場合は、Auの膜厚が1.1 nm~1.5 nm、2.0 nm~2.4 nm、3.1 nm~3.6 nm周辺で層間交換結合力 J_{ex} が低い値の変曲点を有することが分かる。NiFeを用いた場合、変曲点の位置は多少違うが、強度はほぼ同様の値を示している。層間交換結合力 J_{ex} の強度は減少しているため、層間交換結合力 J_{ex} の絶対値が $0.001 \text{ erg/cm}^2 \sim 0.8 \text{ erg/cm}^2$ の間となるAuの膜厚が0.5 nm以上であること、及び、膜厚が厚すぎるとSOTの電流の反転効率が下がることも考慮すると、Auの膜厚を、好ましくは0.5 nm~5 nmに、より好ましくは2.0 nm~4.0 nmに調整すれば、反強磁性層(2)と記録層(A1)の磁性層の間の層間交換結合力 J_{ex} と反転電流の双方を効果的に下げることができる。

20

【0045】

図22に、Reの膜厚と磁性層の層間交換結合力 J_{ex} の関係を示した。図22に示したCo磁性層間の層間交換結合力 J_{ex} は、Co/Re/Co3層膜のReの膜厚を変化させた試料の磁気特性を測定し、磁化の飽和磁場 H_S から計算することが可能である。Reの膜厚が0.4 nm~0.8 nm、1.4 nm~1.9 nm、2.5 nm~2.9 nm周辺で層間交換結合力 J_{ex} が低い値の変曲点を有することが分かる。層間交換結合力 J_{ex} の強度は減少しているため、層間交換結合力 J_{ex} の絶対値が $0.001 \text{ erg/cm}^2 \sim 0.8 \text{ erg/cm}^2$ の間となるReの膜厚が0.5 nm以上であること、及び、膜厚が厚すぎるとSOTの電流の反転効率が下がることも考慮すると、Reの膜厚を、好ましくは0.5 nm~5 nmに、より好ましくは2.0 nm~4.0 nmに調整すれば、反強磁性層(2)と記録層(A1)の磁性層の間の層間交換結合力 J_{ex} と反転電流の双方を効果的に下げることができる。

30

【0046】

(実施の形態2)

図2に、本発明の実施の形態2の基本構成を示す。該磁気抵抗効果素子の構成は、反強磁性層(2)/第1磁性層(3)/非磁性スペーサー層(4)/第2磁性層(5)/第2非磁性挿入層(6)/第3磁性層(7)が順に隣接して配置されたものであり、反強磁性層(2)/第1磁性層(3)/非磁性スペーサー層(4)はチャンネル層(C)の一部を構成し、第2磁性層(5)/第2非磁性挿入層(6)/第3磁性層(7)は記録層(A1)を構成する。実施の形態2の詳細は、以下の点を除き、実施の形態1と同様である。

40

【0047】

記録層(A1)の第2磁性層(5)は、膜面垂直方向に磁化容易軸を有し、少なくともCo、Fe、Niのいずれかを含む単体膜、合金膜又は多層膜から構成される。

【0048】

単体膜、合金膜の例としては、Co、Fe、Ni、CoFe、CoNi、FeNi、CoFeNi等が挙げられ、また、電気材料特性を改善する等の目的で、B、C、N、O、Al、Si、P、Ga、Ge等を添加してもよい。

単体膜、合金膜の膜厚は好ましくは0.5 nm~5 nm、より好ましくは0.5 nm~2.5 nmの範囲に設定される。

【0049】

50

記録層(A1)の第2磁性層(5)に強磁性/非磁性多層膜を用いる場合は、垂直磁気異方性定数 K_u とスピンホール角 θ_{SH} が大きいものが望ましく、たとえばCo/Pt、Co/Pd等が挙げられる。スピンホール角 θ_{SH} が大きいとSOTでの磁化反転効率が向上するため、垂直磁気異方性定数 K_u が大きな材料でも書き込み電流 I_C を小さくすることができる。なお、STTによる磁化反転はダンピング定数 α が大きいと書き込み電流 I_C も大きくなる関係にあるが、垂直磁化膜を有するMTJを用いた場合はSOTでの磁化反転はダンピング定数 α が大きくても書き込み電流 I_C とは無関係である。多層膜を用いた場合、熱安定性指数 $\Delta E/kT$ は積総数を増やすことによって向上させることが可能である。たとえば、Co0.4nm/Pt0.4nmの多層構造で、直径20nmの磁気抵抗効果素子において2回積層した場合の熱安定性指数 $\Delta E/kT$ は210、直径10nmの磁気抵抗効果素子において3回積層した場合の熱安定性指数 $\Delta E/kT$ は79であった。なお、近年、磁気抵抗効果素子に要求される熱安定性指数 $\Delta E/kT$ は60以上である。

10

また、チャンネル層(C)に書き込み電流(パルス電流、SOT電流)を流すとともに、磁気トンネル接合に(記録層の膜面垂直方向に)書き込み電流(パルス電流、STT電流)を流すことで、電流反転効率を向上させることができる。

【0050】

記録層(A1)の第2非磁性挿入層(6)は、W、Ta、Mo等の非磁性元素から構成される。第2非磁性挿入層(6)を挿入する目的の1つは、隣接する第3磁性層(7)をアモルファス状態にするためである。なお、第3磁性層(7)をアモルファス状態にする目的の1つは、記録層(A1)に隣接し積層する障壁層がMgOの場合にMgOを(100)に配向させ、トンネル磁気抵抗比(TMR比)を大きくするためである。

20

第2非磁性挿入層(6)の膜厚は好ましくは0.25nm~1.0nm、より好ましくは0.3nm~0.6nmの範囲に設定される。

【0051】

記録層(A1)の第3磁性層(7)は、少なくともCo、Ni、Feのいずれかを含む。また、電気材料特性を改善する等の目的で、B、C、N、O、Al、Si、P、Ga、Ge等を添加してもよい。好ましくは、Co、CoB、Ni、NiB、Fe、FeB、CoFe、CoNi、NiFe、CoFeB等であり、より好ましくはCoFeBである。

第3磁性層(7)の膜厚は好ましくは1.0nm~2.5nm、より好ましくは1.0nm~1.7nmの範囲に設定される。

30

【0052】

(実施の形態3)

図3(a)に、本発明の実施の形態3の基本構成を示す。該磁気抵抗効果素子の構成は、第1分割磁性層(3a)/第1非磁性挿入層(3b)/第2分割磁性層(3c)/非磁性スペーサー層(4)/記録層(A1)が順に隣接して配置されたものであり、第1分割磁性層(3a)/第1非磁性挿入層(3b)/第2分割磁性層(3c)/非磁性スペーサー層(4)はチャンネル層(C)の一部を構成する。なお、図3(b)に示すように、チャンネル層(C)内に第1分割磁性層(3a)に隣接して反強磁性層(2)や、該反強磁性層(2)に隣接して下地層(1)を任意に設けてもよい。実施の形態3の詳細は、以下の点を除き、実施の形態1と同様である。

40

【0053】

チャンネル層(C)の第1分割磁性層(3a)、第1非磁性挿入層(3b)及び第2分割磁性層(3c)は、実施の形態1における第1磁性層(3)に置き換わるものである。すなわち、反強磁性層(2)と記録層(A1)の磁性層の層間交換結合力 J_{ex} を調整するため、反強磁性層(2)と記録層(A1)の磁性層の間に、非磁性スペーサー層(4)とともに、第1分割磁性層(3a)、第1非磁性挿入層(3b)及び第2分割磁性層(3c)が挿入される。第1分割磁性層(3a)/第1非磁性挿入層(3b)/第2分割磁性層(3c)構造は、さらに積層膜を増やした(磁性層/非磁性挿入層) $\times n$ 層/磁性層構造としても良いが、あまり積総数を増やしすぎると、この層への電流分流が生じるためSOT反転電流が増大してしまう。第1非磁性挿入層(3b)を調整し、第1分割磁性層(3a

50

)と第2分割磁性層(3c)の間のスピンの方向は反平行結合とすると、下部スペーサー層(1)からの記録層(A1)への漏れ磁場の影響も無くすることができるため、より好ましい。

【0054】

チャンネル層(C)の第1分割磁性層(3a)及び第2分割磁性層(3c)は、面内磁気異方性を有する磁性元素から構成される。少なくともCo、Fe、Niを含む合金が望ましく、交換結合力の観点からBは含まれないほうがより望ましい。

【0055】

チャンネル層(C)の第1非磁性挿入層(3b)は、Ru、Ir、Rh、Os、Re又はこれら合金等の非磁性元素で構成される。

【0056】

実施の形態1におけるチャンネル層(C)の第1磁性層(3)を、第1分割磁性層(3a)、第1非磁性挿入層(3b)及び第2分割磁性層(3c)と置き換えた本実施の形態3の場合、第1分割磁性層(3a)と第2分割磁性層(3c)は互いに反対方向の面内磁気異方性を有する。第1非磁性挿入層(3b)を挿入した本実施の形態3の構成は、記録層(A1)の磁性層との層間交換結合力 J_{ex} の調整の観点、および、漏れ磁場低減の観点から望ましい。

第1分割磁性層(3a)及び第1非磁性挿入層(3b)の膜厚の合計は、0.5nm~3.0nmが望ましく、1.0nm~2.5nmがより望ましい。また、第1非磁性挿入層(3b)の膜厚は、Ruの場合は0.5nm~1.0nmが望ましく、Irの場合は0.5nm~0.7nmが、Rhの場合は0.7nm~1.0nm、Osの場合は0.75nm~1.2nm、Reの場合は0.5nm~0.95nmが望ましい。

【0057】

(実施の形態4)

図4に、本発明の実施の形態4の基本構成を示す。該磁気抵抗効果素子の構成は、反強磁性層(2)/第1分割磁性層(3a)/第1非磁性挿入層(3b)/第2分割磁性層(3c)/非磁性スペーサー層(4)/第2磁性層(5)/第2非磁性挿入層(6)/第3磁性層(7)が順に隣接して配置されたものであり、反強磁性層(2)/第1分割磁性層(3a)/第1非磁性挿入層(3b)/第2分割磁性層(3c)/非磁性スペーサー層(4)はチャンネル層(C)の一部を構成し、第2磁性層(5)/第2非磁性挿入層(6)/第3磁性層(7)は記録層(A1)を構成する。実施の形態4の詳細は、実施の形態2及び実施の形態3と同様である。

【0058】

(実施の形態5)

図5に、本発明の実施の形態5の基本構成を示す。該磁気抵抗効果素子の基本構成は、反強磁性層(2)/第1磁性層(3)/非磁性スペーサー層(4)/記録層(A1)/障壁層(8)/参照層(B1)が順に隣接して配置されたものであり、反強磁性層(2)/第1磁性層(3)/非磁性スペーサー層(4)はチャンネル層(C)の一部を構成する。実施の形態5の詳細は、以下の点を除き、実施の形態1と同様である。

【0059】

障壁層(8)は、少なくともOやNを含む。具体例としては、MgO、MgAlO、Al₂O₃、AlN等が挙げられる。

障壁層(8)の膜厚は、0.1nm~5nm、さらには0.5nm~2nmであることが望ましい。0.1nmより小さいと原子サイズとの関係で連続的な膜の形成が困難になる。一方、5nmより大きいと成膜時間が長くなるために、1枚のウェハを作製する時間が延びることで、コストが高くなる。

【0060】

参照層(B1)は、膜面垂直方向に磁化容易軸を有する材料、膜厚及び層構成であれば特に制限はないが、少なくともCo、Fe、Ni等の磁性元素を含む磁性層を、少なくとも1つ含む。また、垂直磁化の方向は固定されている。

10

20

30

40

50

【 0 0 6 1 】

(実施の形態 6)

図 6 A 及び 6 B に、本発明の実施の形態 6 の基本構成を示す。該磁気抵抗効果素子の基本構成は、反強磁性層 (2) / 第 1 磁性層 (3) / 非磁性スペーサー層 (4) / 記録層 (A 1) / 障壁層 (8) / 第 4 磁性層 (9) / 第 3 非磁性挿入層 (1 0) / 第 5 磁性層 (1 1) / 非磁性層 (1 2) / 第 6 磁性層 (1 3) が順に隣接して配置されたものであり、反強磁性層 (2) / 第 1 磁性層 (3) / 非磁性スペーサー層 (4) はチャンネル層 (C) の一部を構成し、第 4 磁性層 (9) / 第 3 非磁性挿入層 (1 0) / 第 5 磁性層 (1 1) / 非磁性層 (1 2) / 第 6 磁性層 (1 3) は参照層 (磁気固定層) (B 1) を構成する。実施の形態 6 の詳細は、以下の点を除き、実施の形態 5 と同様である。

10

【 0 0 6 2 】

参照層 (B 1) の第 4 磁性層 (9) は、少なくとも Co、Ni、Fe のいずれかを含む。また、電気材料特性を改善する等の目的で、B、C、N、O、Al、Si、P、Ga、Ge 等を添加してもよい。好ましくは、Co、CoB、Ni、NiB、Fe、FeB、CoFe、CoNi、NiFe、CoFeB 等であり、より好ましくは CoFeB である。

参照層 (B 1) の第 4 磁性層 (9) の膜厚は好ましくは 1 . 0 nm ~ 2 . 5 nm、より好ましくは 1 . 0 nm ~ 1 . 7 nm の範囲に設定される。

【 0 0 6 3 】

参照層 (B 1) の第 3 非磁性挿入層 (1 0) は、W、Ta、Mo 等の非磁性元素から構成される。第 3 非磁性挿入層 (1 0) を挿入する目的の 1 つは、隣接する第 4 磁性層 (9) をアモルファス状態にするためである。なお、第 4 磁性層 (9) をアモルファス状態にする目的の 1 つは、記録層に隣接する障壁層が MgO の場合に MgO を (1 0 0) に配向させ、トンネル磁気抵抗比 (TMR 比) を大きくするためである。

20

参照層 (B 1) の第 3 非磁性挿入層 (1 0) の膜厚は好ましくは 0 . 2 5 nm ~ 1 . 0 nm、より好ましくは 0 . 3 nm ~ 0 . 6 nm の範囲に設定される。

【 0 0 6 4 】

参照層 (B 1) の第 5 磁性層 (1 1) 及び第 6 磁性層 (1 3) は、膜面垂直方向に磁化容易軸を有し、少なくとも Co、Fe、Ni のいずれかを含む単体膜、合金膜又は多層膜から構成される。

【 0 0 6 5 】

参照層 (B 1) の第 5 磁性層 (1 1) 及び第 6 磁性層 (1 3) の単体膜、合金膜の例としては、Co、Fe、Ni、CoFe、CoNi、FeNi、CoFeNi 等が挙げられる。また、電氣的・磁氣的な材料特性を改善する等の目的で、Pt、Pd 等を添加し合金化してもよい。

30

上記単体膜、合金膜の膜厚は好ましくは 1 . 0 nm ~ 1 0 nm、より好ましくは 1 . 5 nm ~ 7 nm の範囲に設定される。

【 0 0 6 6 】

参照層 (B 1) の第 5 磁性層 (1 1) 及び第 6 磁性層 (1 3) の多層膜としては、熱安定性が良い組み合わせが好ましく、たとえば Co / Pt、Co / Pd 等が挙げられる。

上記多層膜の膜厚は積層 1 段あたり 0 . 2 nm ~ 0 . 6 nm、積層数 2 ~ 1 0 回、多層膜の合計の膜厚は好ましくは 1 . 0 nm ~ 1 2 nm、より好ましくは 1 . 5 nm ~ 7 nm の範囲に設定される。

40

【 0 0 6 7 】

参照層 (B 1) の非磁性層 (1 2) は、Ir、Ru、Rh、Os、Re 又はこれら合金等が例示される。

また非磁性層 (1 2) の膜厚は、Ru の場合は 0 . 5 nm ~ 1 . 0 nm、Ir の場合は 0 . 5 nm ~ 0 . 7 nm、Rh の場合は 0 . 7 nm ~ 1 . 0 nm、Os の場合は 0 . 7 5 nm ~ 1 . 2 nm、Re の場合は 0 . 5 nm ~ 0 . 9 5 nm の範囲に設定されることが望ましい。

【 0 0 6 8 】

50

(実施の形態 7)

図 7 に、本発明の実施の形態 7 の基本構成を示す。該磁気抵抗効果素子の構成は、反強磁性層 (2) / 第 1 磁性層 (3) / 非磁性スペーサー層 (4) / 第 2 磁性層 (5) / 第 2 非磁性挿入層 (6) / 第 3 磁性層 (7) / 障壁層 (8) / 参照層 (B 1) が順に隣接して配置されたものであり、反強磁性層 (2) / 第 1 磁性層 (3) / 非磁性スペーサー層 (4) はチャンネル層 (C) の一部を構成し、第 2 磁性層 (5) / 第 2 非磁性挿入層 (6) / 第 3 磁性層 (7) は記録層 (A 1) を構成する。実施の形態 7 の詳細は、実施の形態 2 及び実施の形態 5 と同様である。

【0069】

(実施の形態 8)

図 8 に、本発明の実施の形態 8 の基本構成を示す。該磁気抵抗効果素子の構成は、反強磁性層 (2) / 第 1 磁性層 (3) / 非磁性スペーサー層 (4) / 第 2 磁性層 (5) / 第 2 非磁性挿入層 (6) / 第 3 磁性層 (7) / 障壁層 (8) / 第 4 磁性層 (9) / 第 3 非磁性挿入層 (10) / 第 5 磁性層 (11) / 非磁性層 (12) / 第 6 磁性層 (13) が順に隣接して配置されたものであり、反強磁性層 (2) / 第 1 磁性層 (3) / 非磁性スペーサー層 (4) はチャンネル層 (C) の一部を構成し、第 2 磁性層 (5) / 第 2 非磁性挿入層 (6) / 第 3 磁性層 (7) は記録層 (A 1) を構成し、第 4 磁性層 (9) / 第 3 非磁性挿入層 (10) / 第 5 磁性層 (11) / 非磁性層 (12) / 第 6 磁性層 (13) は参照層 (B 1) を構成する。実施の形態 8 の詳細は、実施の形態 2 及び実施の形態 6 と同様である。

【0070】

(実施の形態 9)

図 9 に、本発明の実施の形態 9 の基本構成を示す。該磁気抵抗効果素子の構成は、反強磁性層 (2) / 第 1 分割磁性層 (3 a) / 第 1 非磁性挿入層 (3 b) / 第 2 分割磁性層 (3 c) / 非磁性スペーサー層 (4) / 記録層 (A 1) / 障壁層 (8) / 参照層 (B 1) が順に隣接して配置されたものであり、反強磁性層 (2) / 第 1 分割磁性層 (3 a) / 第 1 非磁性挿入層 (3 b) / 第 2 分割磁性層 (3 c) / 非磁性スペーサー層 (4) はチャンネル層 (C) の一部を構成する。実施の形態 9 の詳細は、実施の形態 3 及び実施の形態 5 と同様である。

【0071】

(実施の形態 10)

図 10 A 及び図 10 B に、本発明の実施の形態 10 の基本構成を示す。該磁気抵抗効果素子の構成は、反強磁性層 (2) / 第 1 分割磁性層 (3 a) / 第 1 非磁性挿入層 (3 b) / 第 2 分割磁性層 (3 c) / 非磁性スペーサー層 (4) / 記録層 (A 1) / 障壁層 (8) / 第 4 磁性層 (9) / 第 3 非磁性挿入層 (10) / 第 5 磁性層 (11) / 非磁性層 (12) / 第 6 磁性層 (13) が順に隣接して配置されたものであり、反強磁性層 (2) / 第 1 分割磁性層 (3 a) / 第 1 非磁性挿入層 (3 b) / 第 2 分割磁性層 (3 c) / 非磁性スペーサー層 (4) はチャンネル層 (C) の一部を構成し、第 4 磁性層 (9) / 第 3 非磁性挿入層 (10) / 第 5 磁性層 (11) / 非磁性層 (12) / 第 6 磁性層 (13) は参照層 (B 1) を構成する。実施の形態 10 の詳細は、実施の形態 3 及び実施の形態 6 と同様である。

【0072】

(実施の形態 11)

図 11 に、本発明の実施の形態 11 の基本構成を示す。該磁気抵抗効果素子の構成は、反強磁性層 (2) / 第 1 分割磁性層 (3 a) / 第 1 非磁性挿入層 (3 b) / 第 2 分割磁性層 (3 c) / 非磁性スペーサー層 (4) / 第 2 磁性層 (5) / 第 2 非磁性挿入層 (6) / 第 3 磁性層 (7) / 障壁層 (8) / 参照層 (B 1) が順に隣接して配置されたものであり、反強磁性層 (2) / 第 1 分割磁性層 (3 a) / 第 1 非磁性挿入層 (3 b) / 第 2 分割磁性層 (3 c) / 非磁性スペーサー層 (4) はチャンネル層 (C) の一部を構成し、第 2 磁性層 (5) / 第 2 非磁性挿入層 (6) / 第 3 磁性層 (7) は記録層 (A 1) を構成する。実施の形態 11 の詳細は、実施の形態 4 及び実施の形態 5 と同様である。

【0073】

10

20

30

40

50

(実施の形態 12)

図 12 に、本発明の実施の形態 12 の基本構成を示す。該磁気抵抗効果素子の構成は、反強磁性層 (2) / 第 1 分割磁性層 (3a) / 第 1 非磁性挿入層 (3b) / 第 2 分割磁性層 (3c) / 非磁性スペーサー層 (4) / 第 2 磁性層 (5) / 第 2 非磁性挿入層 (6) / 第 3 磁性層 (7) / 障壁層 (8) / 第 4 磁性層 (9) / 第 3 非磁性挿入層 (10) / 第 5 磁性層 (11) / 非磁性層 (12) / 第 6 磁性層 (13) が順に隣接して配置されたものであり、反強磁性層 (2) / 第 1 分割磁性層 (3a) / 第 1 非磁性挿入層 (3b) / 第 2 分割磁性層 (3c) / 非磁性スペーサー層 (4) はチャンネル層 (C) の一部を構成し、第 2 磁性層 (5) / 第 2 非磁性挿入層 (6) / 第 3 磁性層 (7) は記録層 (A1) を構成し、第 4 磁性層 (9) / 第 3 非磁性挿入層 (10) / 第 5 磁性層 (11) / 非磁性層 (12) / 第 6 磁性層 (13) は参照層 (B1) を構成する。実施の形態 12 の詳細は、実施の形態 4 及び実施の形態 6 と同様である。

10

【0074】

(実施の形態 13)

図 13 に、本発明の実施の形態 13 の構成を示す。該磁気抵抗効果素子の構成は、実施の形態 8 と同じであり、書き込み電流がチャンネル層 (C) に流れる様子 (SOT 電流) と、記録層 (A1) / 障壁層 (8) / 参照層 (B1) に向かって流れる様子 (STT 電流) を示したものである。

【0075】

実施の形態 2 で述べたように、記録層 (A1) の磁性層の一部をスピホール角 θ_{SH} が大きい多層膜にすることにより、SOT での磁化反転効率が向上するため、書き込み電流 I_C を小さくすることができる。なお、STT による磁化反転はダンピング定数 α が大きいと書き込み電流 I_C も大きくなる関係にあるが、SOT での磁化反転はダンピング定数 α が大きくても書き込み電流 I_C とは無関係である。

20

また、本発明の形態 13 の記録層 (A1) の第 2 磁性層 (5) の多層膜の構成で、熱安定性指数 $\Delta E/k_B T$ を向上させることができる。たとえば、Co 0.4 nm / Pt 0.4 nm の多層構造で、直径 20 nm の磁気抵抗効果素子において 2 回積層した場合の熱安定性指数は 210、直径 10 nm の磁気抵抗効果素子において 3 回積層した場合の熱安定性指数は 79 であった。なお、近年、磁気抵抗効果素子に要求される熱安定性指数は 60 以上である。また、チャンネル層 (C) に書き込み電流 (パルス電流、SOT 電流) を流すとともに、磁気トンネル接合に (記録層の膜面垂直方向に) 書き込み電流 (パルス電流、STT 電流) を併用して流すことで、電流反転効率を向上させることが可能である。

30

【0076】

(実施の形態 14)

図 14 に、本発明の実施の形態 14 のパルスシーケンス例を示す。

実施の形態 13 のように、チャンネル層 (C) に書き込み電流 (パルス電流、SOT 電流) を流すとともに、磁気トンネル接合に (記録層の膜面垂直方向に) 書き込み電流 (パルス電流、STT 電流) を併用して流すことで、電流反転効率を向上させることが可能である。

ここで、Z タイプの磁気抵抗効果素子において、高電流域での反転挙動の異常観測 (バックホッピング) が見られ、磁化反転後に元のスピン状態に戻ってしまうといった反転エラー率が上がるという問題がある。かかる問題も、SOT 電流の Off 後に STT 電流の Off することにより、STT 電流により反転後の磁化方向が安定化されるため同時に解決できる。

40

【0077】

(実施の形態 15)

図 15 に、本発明の実施の形態 15 の構成を (a) に、印加するパルスシーケンスの例を (b) ~ (d) に示す。

【0078】

磁気抵抗効果素子の構成は、以下のとおりである。

50

下地層(1): Ta(2nm)
 反強磁性層(2): NiO(10nm)
 第1分割磁性層(3a): Co(1.0nm)
 第1非磁性挿入層(3b): Ru(0.8nm)
 第2分割磁性層(3c): Co(1.0nm)
 非磁性スペーサー層(4): Ir(2.5nm)
 第2磁性層(5): (Co(0.4nm)/Pt(0.4nm))₁/Co(0.4nm)
 第2非磁性挿入層(6): W(0.5nm)
 第3磁性層(7): CoFeB(1.0nm)
 障壁層(8): MgO(1.0nm)
 第4磁性層(9): CoFeB(1.0nm)
 第3非磁性挿入層(10): W(0.5nm)
 第5磁性層(11): (Co(0.4nm)/Pt(0.4nm))₅/Co(0.4nm)
 非磁性層(12): Ru(0.8nm)
 第6磁性層(13): (Co(0.4nm)/Pt(0.4nm))₇

10

【0079】

印加するパルスシーケンスは、図15の(b)~(d)に示されるように、SOT電流のOff後にSTT電流をOffにすれば、高電流域での反転挙動の異常観測(バックホッピング)は生じない。

20

【0080】

(実施の形態16)

図16Aに、実施の形態16の一例として、1ビット分の磁気メモリセルの回路構成を示す。1ビット分の磁気メモリセル回路は、実施の形態8に示した磁気抵抗効果素子と、第1のビット線(BL1)、第2のビット線(BL2)、ワード線(WL)、グラウンド線(GND)、第1トランジスタ(Tr1)、第2トランジスタ(Tr2)、第1端子(T1)、第2端子(T2)、第3端子(T3)を備える。

【0081】

磁気メモリセル回路にデータを書き込む場合は、第1のビット線(BL1)と第2のビット線(BL2)のレベル設定に差を設ける。これにより、チャンネル層(1)に書き込み電流I_Cが導入され、記録層(A1)の磁化方向が反転してデータが書き込まれる。

30

【0082】

磁気メモリセル回路からデータを読み出す場合は、ワード線(WL)をアクティブレベルにしたあと、第1トランジスタ(Tr1)及び第2トランジスタ(Tr2)をONにし、第1のビット線(BL1)及び第2のビット線(BL2)の両方をHighレベルに設定するか、片方をHighレベルに設定にして他方を開放する。これにより、チャンネル層(C) 記録層(A1) 障壁層(8) 参照層(B1) 第3端子(T3) グラウンド線(GND)に読み出し電流が流れ、経路の抵抗値から記録データが読み出される。

【0083】

40

図16Bに、実施の形態16の他の一例を示す。第1端子(T1)はチャンネル層(C)の側部の一端に、第2端子(T2)はチャンネル層(C)の側部の他端部に接続され、参照層(B1)に接続される第3端子(T3)は基板とは反対側に設けられている。本構成を用いると反強磁性体に酸化物等の抵抗が高い層を用いてもチャンネル層(C)に電流を流すことができる。

【0084】

図16Cに、実施の形態16の他の一例を示す。チャンネル層(C)の一端部に接続される第1端子(T1)、他端部に接続される第2端子(T2)、及び、参照層(B1)に接続される第3端子(T3)のいずれもが基板側に設けられている。全ての端子を基板側に設けることによって、磁気抵抗効果素子の上部に配線が不要となり、セルサイズを小さく

50

することができるとともに、反強磁性層(2)にNiO、FeO_x等の酸化物を用いた場合好ましい例である。

【0085】

図16Dに、実施の形態16の他の一例を示す。第1端子(T1)及び第2端子(T2)は基板とは反対側に設けられ、第3端子(T3)は基板側に設けられている。入力信号が磁気抵抗効果素子の上部から供給される場合に、効率的にレイアウトすることができる。

【0086】

実施の形態16の磁気メモリセル回路構成は一例であり、書き込み時にはチャネル層に書き込み電流I_Cが導入され、読み出し時には障壁層(8)を挟む記録層(A1)と参照層(B1)の磁気抵抗を読み取る回路構成であればよい。

10

また、実施の形態13及び14のように、STT電流を併用する場合は、書き込み時にはチャネル層(C)に書き込み電流I_Cが導入されるとともに記録層(A1)/障壁層(8)/参照層(B1)にも書き込み電流I_Cが導入され、読み出し時には障壁層(8)を挟む記録層(A1)と参照層(B1)の磁気抵抗を読み取る回路構成であればよい。

【0087】

(実施の形態17)

図17に、実施の形態17として、実施の形態16の磁気メモリセルを複数個備える磁気メモリを示す。

磁気メモリは、メモリセルアレイ、Xドライバ、Yドライバ、コントローラを備える。メモリセルアレイは、アレイ状に配置された磁気メモリセルを有する。Xドライバは複数のワード線(WL)に接続され、Yドライバは複数のビット線(BL)に接続され、読み出し手段及び書き出し手段として機能する。

20

【0088】

なお、各実施の形態において示した層構成は順に隣接して配置していればよく、積層方法、積層順序、上下左右の向き等限定されない。

【符号の説明】

【0089】

- 1 下地層
- 2 反強磁性層
- 3 第1磁性層
- 3 a 第1分割磁性層
- 3 b 第1非磁性挿入層
- 3 c 第2分割磁性層
- 4 非磁性スペーサー層
- 5 第2磁性層
- 6 第2非磁性挿入層
- 7 第3磁性層
- 8 障壁層
- 9 第4磁性層
- 10 第3非磁性挿入層
- 11 第5磁性層
- 12 非磁性層
- 13 第6磁性層
- A1 記録層
- B1 参照層
- C チャネル層
- BL1 第1のビット線
- BL2 第2のビット線
- GND グラウンド線
- T1 第1端子

30

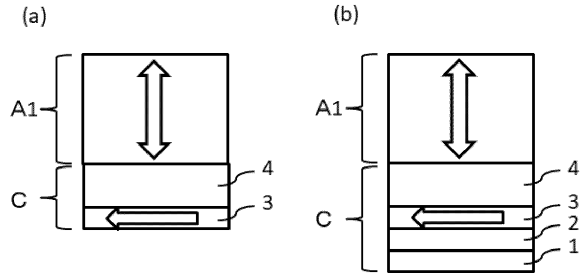
40

50

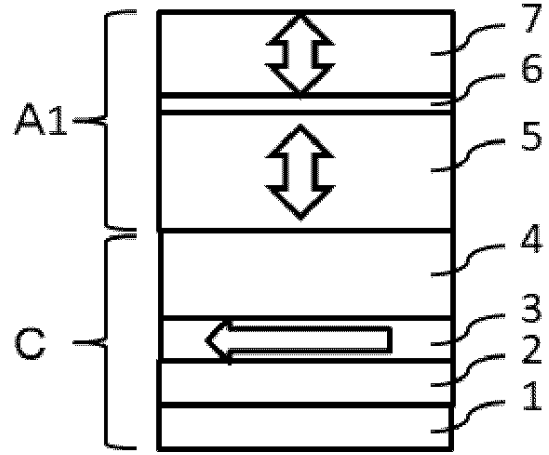
- T 2 第 2 端子
- T 3 第 3 端子
- T r 1 第 1 トランジスタ
- T r 2 第 2 トランジスタ
- W L ワード線

【 図 面 】

【 図 1 】



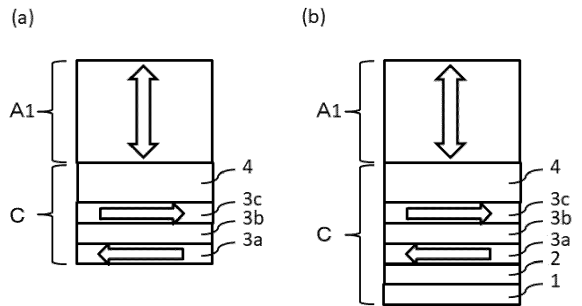
【 図 2 】



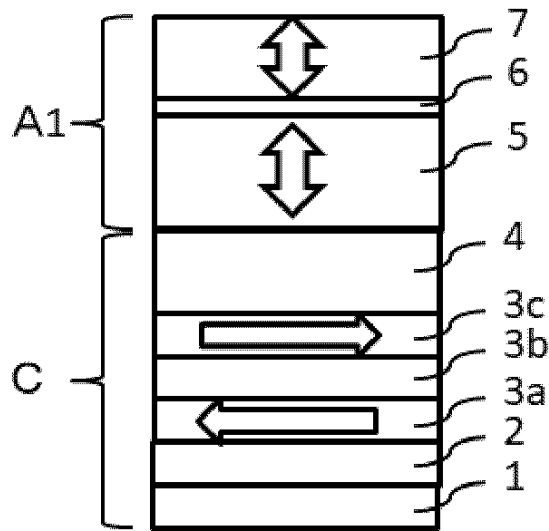
10

20

【 図 3 】



【 図 4 】

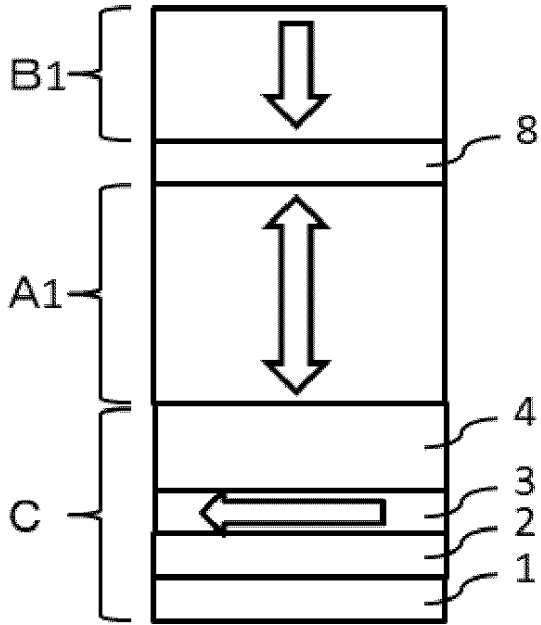


30

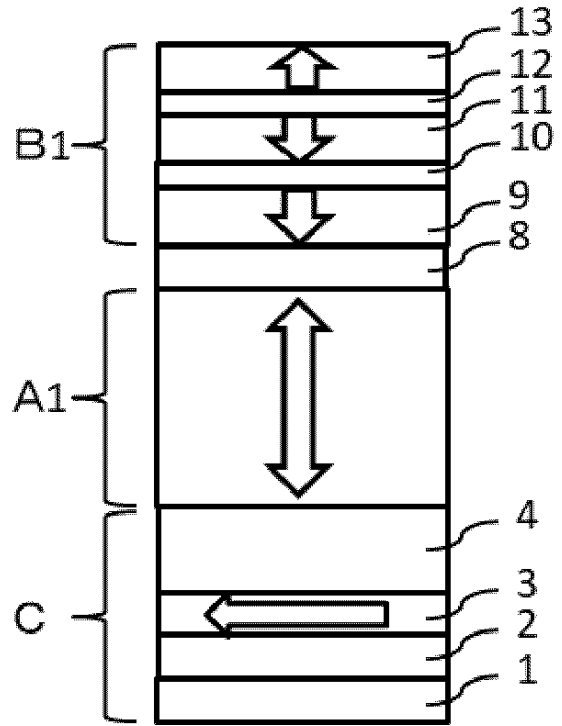
40

50

【図5】



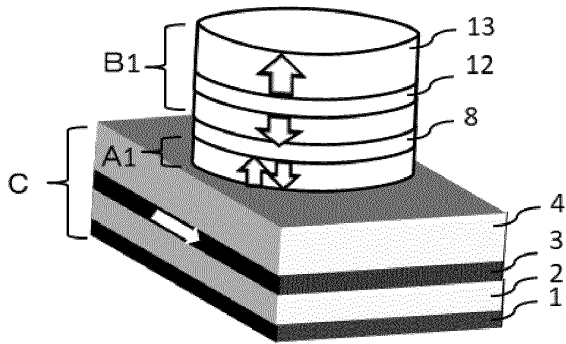
【図6A】



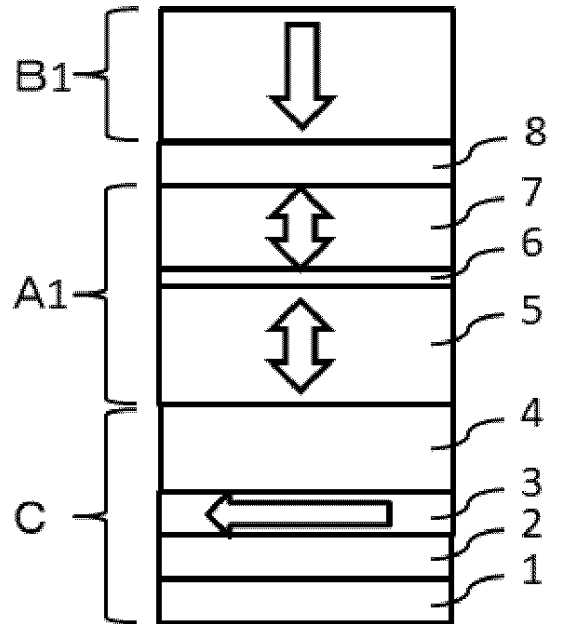
10

20

【図6B】



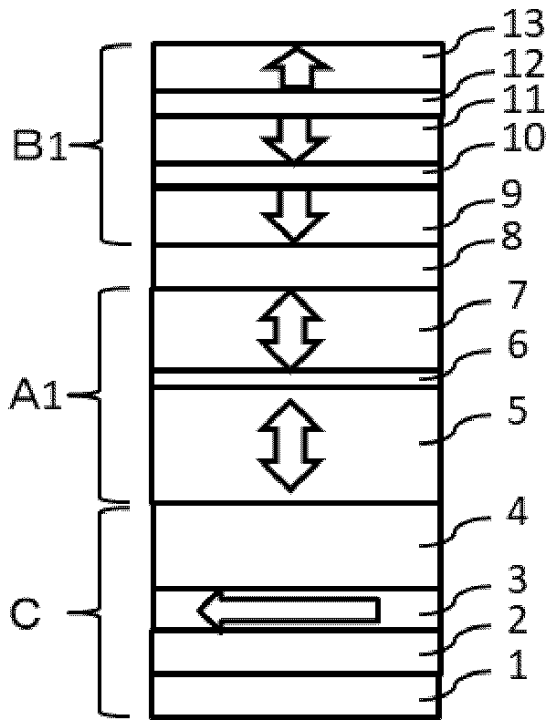
【図7】



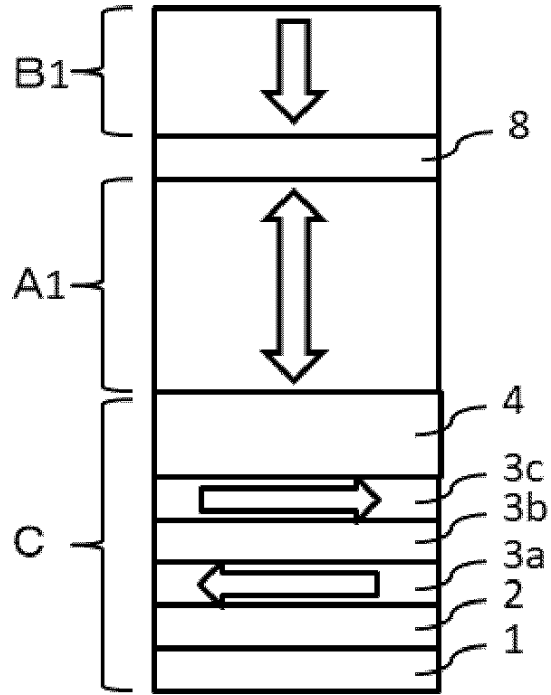
30

40

【図 8】



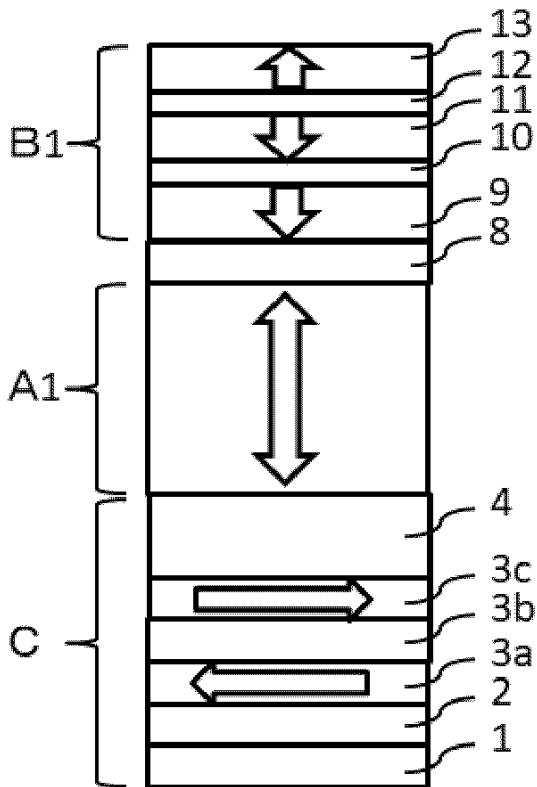
【図 9】



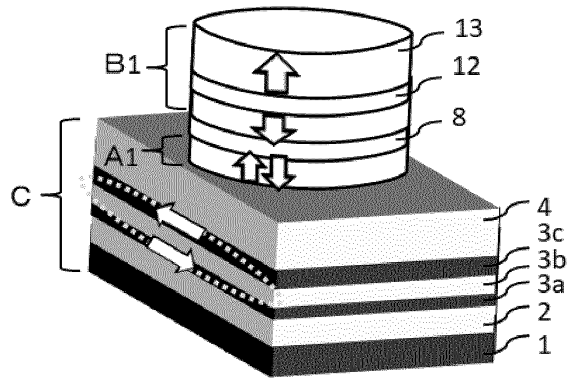
10

20

【図 10 A】



【図 10 B】

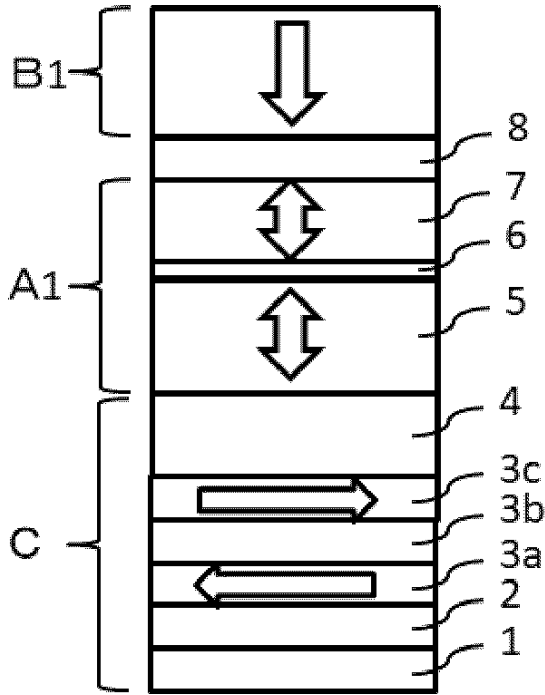


30

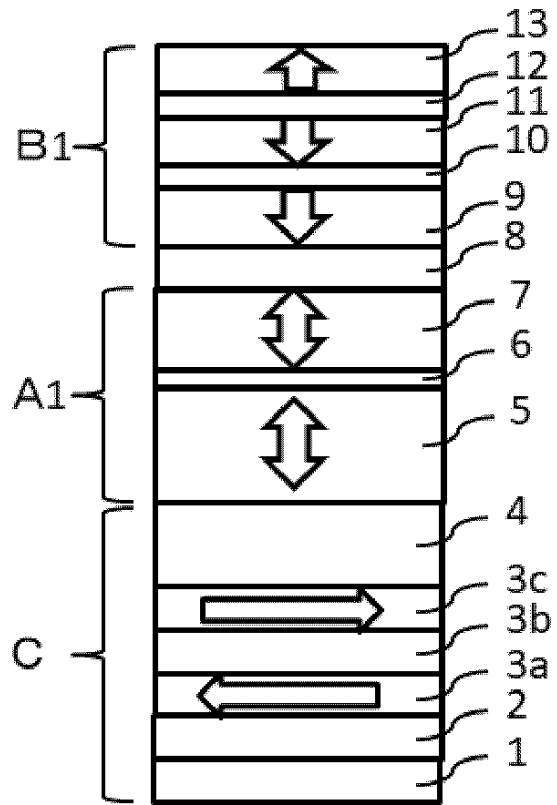
40

50

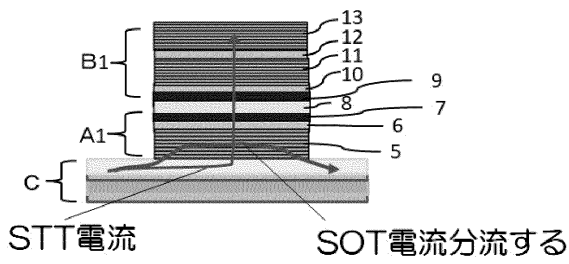
【図11】



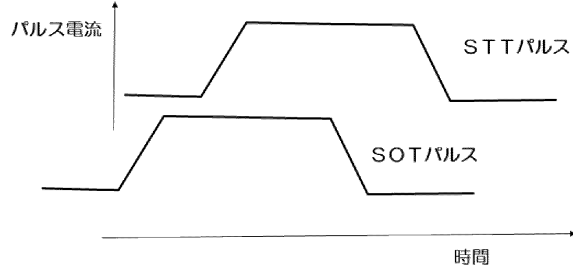
【図12】



【図13】



【図14】



10

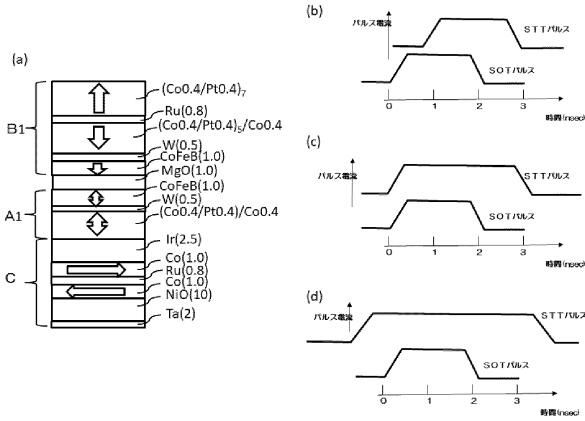
20

30

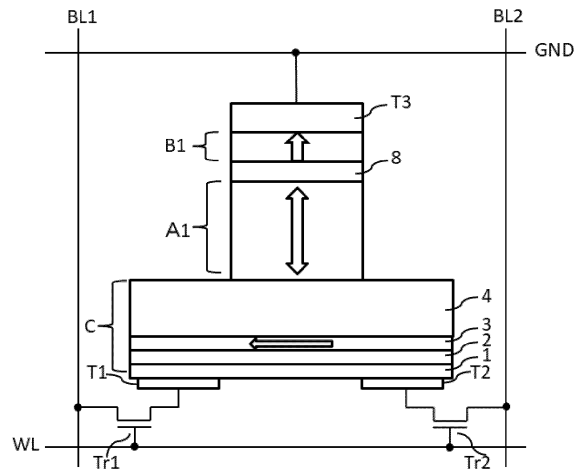
40

50

【図 15】

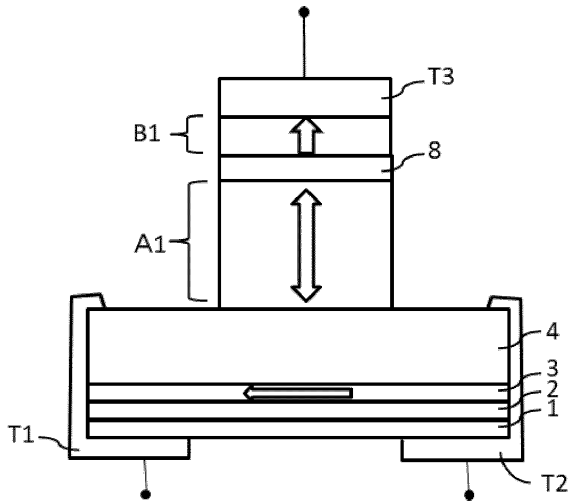


【図 16 A】

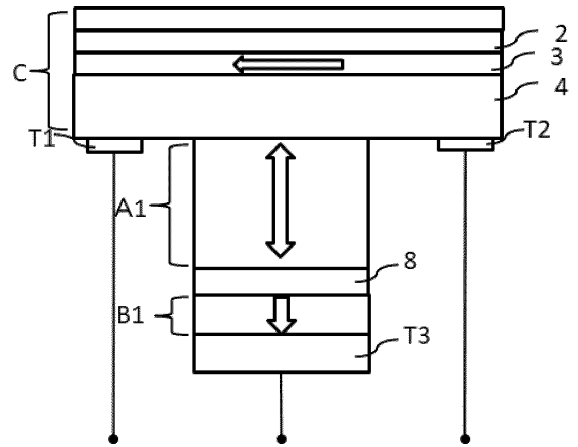


10

【図 16 B】



【図 16 C】



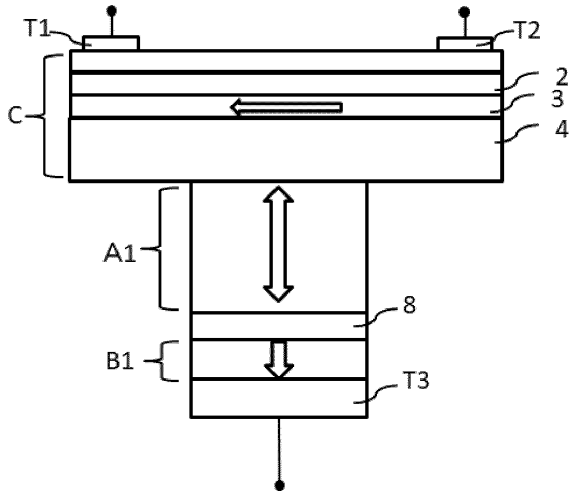
20

30

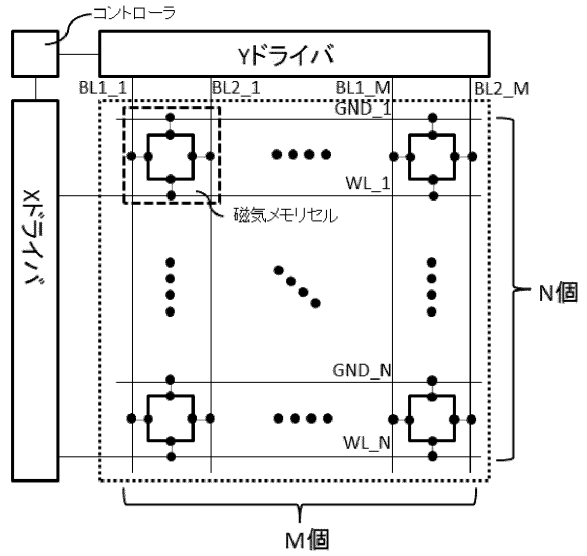
40

50

【図 16 D】

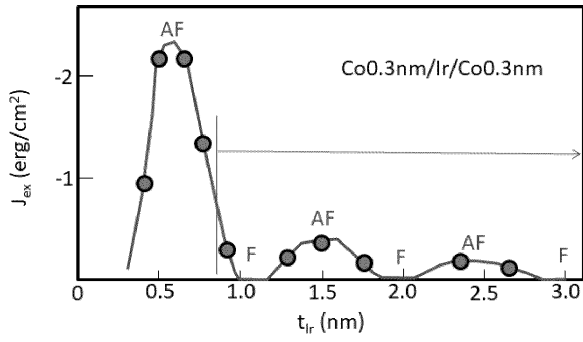


【図 17】

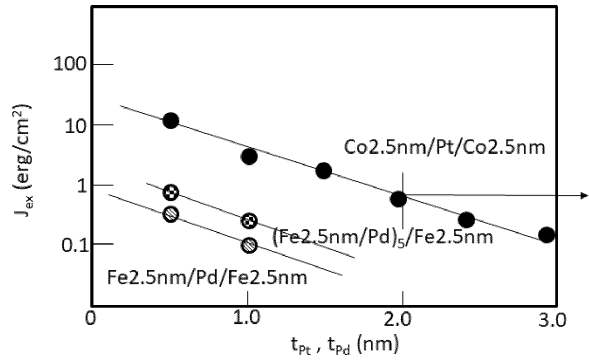


10

【図 18】



【図 19】



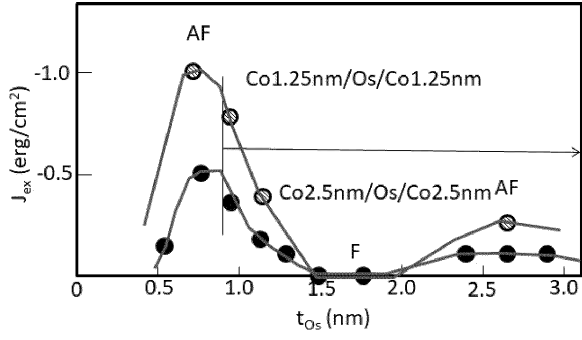
20

30

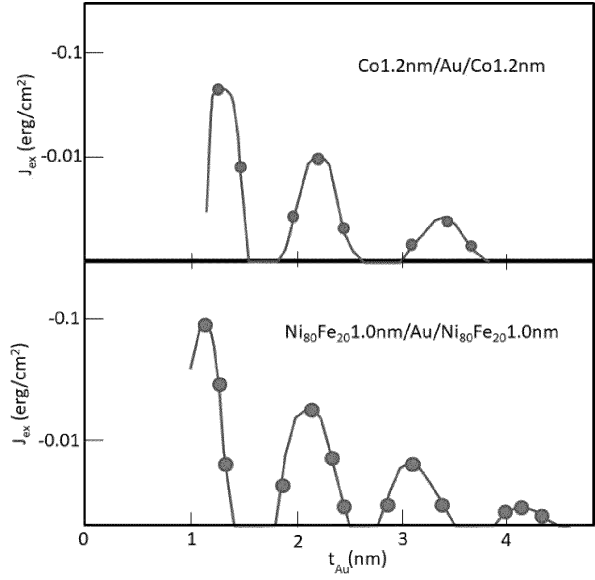
40

50

【 2 0 】

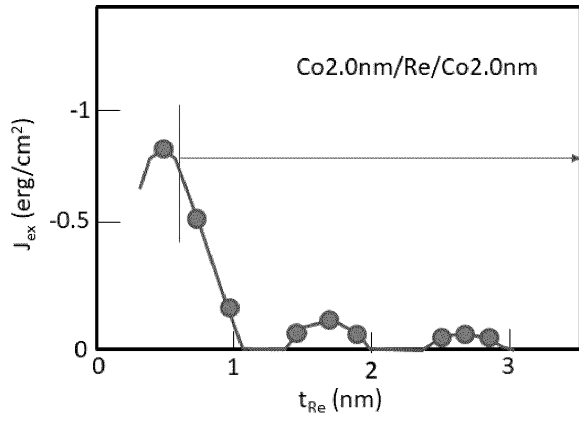


【 2 1 】



10

【 2 2 】



20

30

40

50

フロントページの続き

(51)国際特許分類

F I

H 0 1 F 10/14 (2006.01) H 0 1 F 10/14
H 0 1 F 10/26 (2006.01) H 0 1 F 10/26

宮城県仙台市青葉区片平二丁目 1 番 1 号 国立大学法人東北大学内

審査官 加藤 俊哉

(56)参考文献 米国特許出願公開第 2 0 1 5 / 0 0 4 1 9 3 4 (U S , A 1)

国際公開第 2 0 1 6 / 1 5 9 0 1 7 (W O , A 1)

国際公開第 2 0 1 7 / 2 0 8 8 8 0 (W O , A 1)

(58)調査した分野 (Int.Cl., D B 名)

H 0 1 L 2 9 / 8 2

H 1 0 N 5 2 / 8 5

H 1 0 B 6 1 / 0 0

H 1 0 N 5 0 / 2 0

H 0 1 F 1 0 / 1 6

H 0 1 F 1 0 / 1 4

H 0 1 F 1 0 / 2 6