



(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2022 108 445.0**

(22) Anmeldetag: **07.04.2022**

(43) Offenlegungstag: **03.08.2023**

(51) Int Cl.: **H05K 1/02 (2006.01)**

(30) Unionspriorität:
17/587,818 **28.01.2022** **US**

(71) Anmelder:
Hewlett Packard Enterprise Development LP,
Spring, TX, US

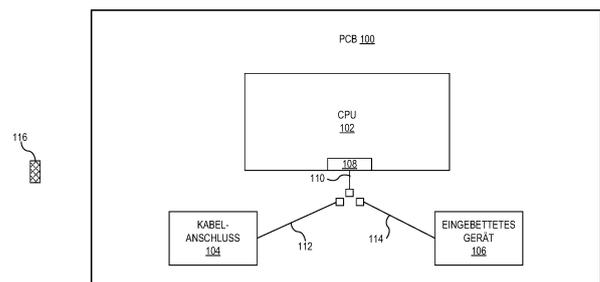
(74) Vertreter:
Fleuchaus & Gallo Partnerschaft mbB
Patentanwälte, 81369 München, DE

(72) Erfinder:
Danna, Paul, Ft. Collins, CO, US; Michna, Vincent
W., Ft. Collins, CO, US; Sides, Chi Kim, Ft. Collins,
CO, US

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **Lösung einer Zweipfad-Hochgeschwindigkeitsverbindungsleiterplattenanordnung**

(57) Zusammenfassung: Eine Signalverbindung mit zwei Pfaden ist vorgesehen. Die Verbindung kann eine erste Signalspur, erste und zweite Lötunkte, die oberhalb der ersten Signalspur angeordnet und mit dieser verbunden sind, und einen dritten Lötunkt umfassen. Die zweite Lötstelle trennt sich von der ersten Lötstelle. Das dritte Lötpad trennt sich von dem zweiten Lötpad und ist mit einer zweiten Signalspur verbunden. Die ersten und zweiten Löt pads sollen es ermöglichen, einen Stift eines Verbinders an die ersten und zweiten Löt pads zu löten, so dass, wenn der Stift des externen Verbinders gelötet wird, elektrische Hochgeschwindigkeitssignale von der ersten Signalspur zu dem Verbindler geleitet werden. Die zweiten und dritten Löt pads sollen das Anlöten eines Leiters an die zweiten und dritten Löt pads ermöglichen, so dass beim Anlöten des Leiters die elektrischen Hochgeschwindigkeitssignale zur zweiten Signalspur geleitet werden.



Beschreibung

HINTERGRUND

[0001] Diese Offenbarung bezieht sich allgemein auf das Design einer Leiterplatte (PCB). Genauer gesagt bezieht sich diese Offenbarung auf eine Zweipfad-Hochgeschwindigkeitssignalverbindung auf der Leiterplatte, die es ermöglicht, eine Hochgeschwindigkeitssignalspur mit zwei verschiedenen Arten von Geräteschnittstellen zu verbinden und dabei die Signalintegrität eines Hochgeschwindigkeitskanals zu erhalten.

Figurenliste

Abb. 1 zeigt ein Diagramm, das ein Szenario illustriert, das zwei Routing-Kanäle für dieselbe Hochgeschwindigkeitsschnittstelle erfordert.

Abb. 2A zeigt einen Standard-Footprint eines Kabelsteckers auf einer Leiterplatte gemäß dem Stand der Technik.

Abb. 2B zeigt eine modifizierte Grundfläche eines Kabelsteckerstifts gemäß einem Aspekt der vorliegenden Anwendung.

Abb. 3A zeigt ein erstes Signalarouting-Szenario, das einem Aspekt der vorliegenden Anwendung entspricht.

Abb. 3B zeigt ein zweites Signalarouting-Szenario, das einem Aspekt der vorliegenden Anwendung entspricht.

Abb. 4 zeigt eine Seitenansicht eines gelöteten Steckerstifts gemäß einem Aspekt der vorliegenden Anwendung.

Abb. 5A zeigt eine Zweipfad-Verbindung für Differenzsignale gemäß einem Aspekt der vorliegenden Anwendung.

Abb. 5B zeigt eine vergrößerte Ansicht der Lötflächen des Steckers und der Lötflächen des Widerstands, um eine Zweipfadführung von Differenzsignalen gemäß einem Aspekt der vorliegenden Anwendung zu ermöglichen.

Abb. 6A zeigt einen Steckverbinder-Fußabdruck zur Ermöglichung der Signalführung über zwei Pfade, gemäß einem Aspekt der vorliegenden Anwendung.

Abb. 6B zeigt eine Teilansicht der Leiterplatte von oben, die den Steckverbinder-Fußabdruck und die mit dem Steckverbinder-Fußabdruck verbundenen Leiterbahnen enthält, gemäß einem Aspekt der vorliegenden Anwendung.

Abb. 7 zeigt ein Flussdiagramm, das den Prozess des Entwurfs einer Leiterplatte mit Zweipfad-Verbindung gemäß einem Aspekt der vorliegenden Anwendung illustriert.

[0002] In den Abbildungen beziehen sich gleiche Ziffern auf die gleichen Elemente der Abbildung.

AUSFÜHRLICHE BESCHREIBUNG

[0003] Die folgende Beschreibung soll den Fachmann in die Lage versetzen, die Beispiele herzustellen und zu verwenden, und wird im Zusammenhang mit einer bestimmten Anwendung und deren Anforderungen gegeben. Verschiedene Modifikationen der gezeigten Beispiele sind für den Fachmann ohne weiteres ersichtlich, und die hierin definierten allgemeinen Grundsätze können auf andere Beispiele und Anwendungen angewandt werden, ohne von Geist und Umfang der vorliegenden Offenbarung abzuweichen. Daher ist der Anwendungsbereich der vorliegenden Offenbarung nicht auf die gezeigten Beispiele beschränkt, sondern soll den größtmöglichen Anwendungsbereich erhalten, der mit den hier offengelegten Grundsätzen und Merkmalen vereinbar ist.

[0004] Die Offenbarung bietet eine Lösung für die Bereitstellung von Routing-Pfaden auf einer Leiterplatte für Hochgeschwindigkeitsbusse, wie z.B. Peripheral Component Interconnect Express (PCIe) Busse. Genauer gesagt ermöglicht die vorgeschlagene Lösung die Koexistenz von Routing-Pfaden zu zwei verschiedenen Arten von Zielen (z. B. einem Kabelstecker und einer Leiterbahn) auf einer gemeinsamen Leiterplatte ohne Hinzufügen von Leiterbahnstummeln, wodurch die Kosten für die Entwicklung/Fertigung der Leiterplatte ohne Beeinträchtigung der Signalintegrität erheblich reduziert werden. Die Zweipfad-Hochgeschwindigkeitsverbindung umfasst ein Stecker-Lötpad zum Anschluss an einen Kabelstecker und ein Paar von Widerstands-Löt pads zum Anschluss an einen Null-Ohm-Widerstand. Das Verbinder-Löt pad und das eine Widerstands-Löt pad sind oberhalb einer ersten Hochgeschwindigkeitssignalspur positioniert und mit dieser verbunden, wobei zwischen dem Verbinder-Löt pad und dem Widerstands-Löt pad eine Lücke besteht, um die Bildung eines Stumpfes zu verhindern. Das andere Widerstands-Löt pad kann über einer zweiten Hochgeschwindigkeitssignalspur positioniert und mit dieser verbunden werden, so dass, wenn ein Null-Ohm-Widerstand auf das Paar von Widerstands-Löt pads gelötet wird, Hochgeschwindigkeitssignale von der ersten Hochgeschwindigkeitssignalspur zur zweiten Hochgeschwindigkeitssignalspur geleitet werden können. Wenn andererseits ein Kabelverbinder zusammen mit dem benachbarten Widerstands-Löt pad an das Verbinder-Löt pad gelötet wird, können Hochgeschwindigkeitssignale von der ersten Hochgeschwindigkeitssignalspur zu dem Kabelverbinder geleitet werden.

[0005] Hardware-Ingenieure stehen oft vor der Aufgabe, Leiterplatten zu entwerfen, die für mehrere

Zwecke verwendet werden können. Beispielsweise können Gerätehersteller Server mit einer ähnlichen Spezifikation herstellen, die jedoch in unterschiedlichen Umgebungen eingesetzt werden können (z. B. in verschiedenen Arten von Gehäusen). Aufgrund der unterschiedlichen Schnittstellenanforderungen der verschiedenen Gehäuse muss eine bestimmte Signalspur auf der Hauptplatine des Servers möglicherweise zu verschiedenen Zielen geleitet werden. So kann beispielsweise bei einem Server, der in einem Chassis-Typ verwendet wird, ein PCIe-Bus von der CPU zu einem eingebetteten Gerät (z. B. einem eingebetteten Speichercontroller) auf dem Chassis geleitet werden, während bei einem Server, der in einem anderen Chassis-Typ verwendet wird, derselbe PCIe-Bus zu einem Kabelanschluss (z. B. einem Anschluss für die Verbindung mit einem externen Speicher) auf einem anderen Chassis-Typ geleitet werden kann. Um die Kosten zu senken, ist es wünschenswert, dass die beiden Servertypen dasselbe PCB-Design für ihre Hauptplatine verwenden und die Option des BOM-Stuffing nutzen, um zwischen den beiden Leiterplatten (PCAs) oder zwei Signalrouting-Optionen zu wählen. Ein einfacher Ansatz besteht darin, zwei Schaltungen (z. B. zwei Routing-Kanäle) für die beiden unterschiedlichen Zwecke an verschiedenen Stellen auf derselben Leiterplatte zu platzieren und Null-Ohm-Widerstände als BOM-Optionen hinzuzufügen, um zwischen den beiden Routing-Kanälen zu wählen. Ein solcher Ansatz verbraucht jedoch nicht nur wertvollen Platz auf der Leiterplatte, sondern kann auch für Hochgeschwindigkeitssignale problematisch sein. Insbesondere kann die Verwendung von Null-Ohm-Widerständen zur Auswahl zwischen den beiden verschiedenen Routing-Kanälen dazu führen, dass der PCIe-Schnittstelle erhebliche Stichleitungen hinzugefügt werden, was sich insbesondere bei Hochgeschwindigkeitssignalen (z. B. > 5 Gbps) negativ auf die Signalintegrität auswirken würde. Beachten Sie, dass sich die Stichleitung auf eine Übertragungsleitung bezieht, bei der ein Ende mit anderen Schaltkreisen verbunden ist und das andere Ende offen bleibt. In der oben beschriebenen Situation kann der unbesetzte Routing-Kanal unerwünschte Stichleitungen erzeugen, die zu einer Signalverschlechterung führen können.

[0006] Abb. 1 zeigt ein Diagramm, das ein Szenario illustriert, das zwei Routing-Kanäle für dieselbe Hochgeschwindigkeitsschnittstelle erfordert. In **Abb. 1** kann eine Leiterplatte 100 eine CPU 102, einen Kabelanschluss 104 und ein eingebettetes Gerät 106 enthalten. Die CPU 102 kann eine PCIe-Schnittstelle 108 enthalten, die entweder zum Kabelanschluss 104 oder zum eingebetteten Gerät 106 geführt werden kann. **Abb. 1** zeigt auch, dass die Leiterbahnen 110, 112 und 114 jeweils mit der PCIe-Schnittstelle 108, dem Kabelstecker 104 und dem eingebetteten Gerät 106 verbunden sind,

wobei jede Leiterbahn an ihrem Ende ein Lötpad aufweist.

[0007] Abb. 1 zeigt auch einen Null-Ohm-Widerstand 116, der zur Kopplung von Leiterbahn 110 und Leiterbahn 112 oder zur Kopplung von Leiterbahn 110 und Leiterbahn 114 verwendet werden kann. Wenn der Null-Ohm-Widerstand 116 die Leiterbahn 110 und die Leiterbahn 112 koppelt, können Signale von der PCIe-Schnittstelle 108 zum Kabelanschluss 104 und dann zu einem externen Gerät (z. B. einem externen Speichergerät) geleitet werden, das in den Kabelanschluss 104 eingesteckt ist. In ähnlicher Weise können Signale von der PCIe-Schnittstelle 108 zu einem eingebetteten Gerät (z. B. einem eingebetteten Speichercontroller) 106 geleitet werden, wenn der Null-Ohm-Widerstand 116 die Leiterbahn 110 mit der Leiterbahn 114 verbindet. Der Null-Ohm-Widerstand 116 kann im Wesentlichen als Schalter fungieren, um zu bestimmen, welcher Schaltkreis in der endgültigen PCA aktiviert werden soll. Für Signale mit niedriger Geschwindigkeit ist dieser Ansatz einfach und leicht zu implementieren. Die Lötunkte und/oder Leiterbahnen, die die beiden Routing-Kanäle bilden, fügen jedoch häufig Stichleitungen hinzu, was zu einer Verschlechterung der Signalqualität führen kann. Darüber hinaus erfordert dieser Ansatz mehrere Paare von Löt pads, die den Platzbedarf der Signalverbindung erhöhen, was diesen Ansatz für Leiterplatten mit hoher Dichte weniger praktisch macht. In Anbetracht der Tatsache, dass möglicherweise mehrere Leiterbahnen von der PCIe-Schnittstelle 108 zum Kabelanschluss 104 und zum eingebetteten Gerät 106 geführt werden müssen, kann die erhöhte Anzahl der Lötunkte die Gesamtgrundfläche der Signalverbindung erheblich vergrößern.

[0008] Um eine Hochgeschwindigkeitsverbindung mit zwei Routing-Optionen ohne die oben genannten Probleme bereitzustellen, kann gemäß einem Aspekt der vorliegenden Anwendung die Zweifadverbindung durch Modifizierung der Standardgrundfläche des Kabelsteckers erreicht werden, um Lötunkte für den Null-Ohm-Widerstand als Teil der Grundfläche des Kabelsteckers zu integrieren. Bei diesem Ansatz werden keine Stummel hinzugefügt.

[0009] Abb. 2A zeigt einen Standardfußabdruck eines Kabelsteckerstifts auf einer Leiterplatte gemäß dem Stand der Technik. **Abb. 2A** zeigt, dass eine Leiterbahn 202 auf der Oberseite einer Leiterplatte 200 angeordnet ist. Genauer gesagt, kann die Leiterbahn 202 eine Mikrostreifenübertragungsleitung sein. In einem Beispiel kann die Leiterbahn 202 verwendet werden, um einen Pin der PCIe-Schnittstelle einer CPU mit einem Pin eines Kabelsteckers zu verbinden. Da **Abb. 2A** nur eine Teilsicht der Leiterplatte 200 zeigt, sind die PCIe-Schnitt-

stelle und der Teil der Leiterbahn 202, der sich zur PCIe-Schnittstelle erstreckt, nicht dargestellt.

[0010] Abb. 2A zeigt auch ein Verbinder-Löt- pad 204, das oben auf der Leiterbahn 202 positioniert ist. Bei dem Stecker-Löt- Pad 204 kann es sich um ein oberflächenmontierbares Pad handeln, das es ermöglicht, ein oberflächenmontierbares Bauteil (z. B. einen Kabelstecker) elektrisch (z. B. durch Löten) mit einer Leiterbahn auf der Leiterplatte zu verbinden. Beispielsweise kann ein Stift eines Kabelsteckers (in **Abb. 2A** nicht dargestellt) an das Stecker-Löt- pad 204 gelötet werden, wodurch eine elektrische Verbindung zwischen dem Steckerstift und der Leiterbahn 202 hergestellt wird. Die Lötstelle 204 des Steckers kann auch als Fußabdruck des Steckerstifts bezeichnet werden. Um den Teil der Leiterbahn 202 unterhalb des Verbinder-Löt- pads 204 zu zeigen, wird das Verbinder-Löt- pad 204 als transparent dargestellt, obwohl es eigentlich undurchsichtig ist. In dem in **Abb. 2A** gezeigten Beispiel befindet sich entlang der Länge des Verbinder-Löt- pads 204 nur ein Teil des Verbinder-Löt- pads 204 über der Leiterbahn 202, während der restliche Teil des Verbinder-Löt- pads 204 auf der blanken Leiterplatte liegt. Wenn die Leiterbahn 202 elektrisch mit einem Pin der PCIe-Schnittstelle verbunden ist, können die Signale von diesem Pin zu dem am Stecker-Löt- pad 204 angelöteten Kabelstecker-Pin geleitet werden. Dies ist die Standard-Signalverbindung mit Single-Path-Signalrouting.

[0011] Abb. 2B zeigt eine modifizierte Grundfläche eines Kabelsteckerstifts gemäß einem Aspekt der vorliegenden Anwendung. In **Abb. 2B** ist eine Leiterbahn 212 auf der Oberseite der Leiterplatte 210 angeordnet. Wie die Leiterbahn 202 kann auch die Leiterbahn 212 ein Mikrostreifen sein, der einen Pin der PCIe-Schnittstelle einer CPU mit einem Pin eines Kabelsteckers verbindet. Im Vergleich zur Leiterbahn 202 erstreckt sich die Leiterbahn 212 weiter.

[0012] Abb. 2B zeigt auch ein Verbinder-Löt- pad 214, das oben auf der Leiterbahn 212 angeordnet ist. Verglichen mit dem in **Abb. 2A** gezeigten Verbinder-Löt- pad 204 hat das Verbinder-Löt- pad 214 eine geringere Größe. Insbesondere ist die Länge des Verbinder-Löt- punkts 214 reduziert. Da die Leiterbahn 212 verlängert ist, befindet sich die gesamte Länge des Verbinder-Löt- pads 214 auf der Leiterbahn 212. Darüber hinaus erstreckt sich die Leiterbahn 212 über den Rand des Verbinder-Löt- pads 214 hinaus, so dass ein erstes Widerstands-Löt- pad 216 über dem Ende der Leiterbahn 212 gebildet werden kann. Gemäß einem Aspekt kann das erste Widerstands-löt- pad 216 ein Standardlöt- pad zum Löten eines oberflächenmontierten Widerstands sein, und die Größe des ersten Widerstands-löt- pads 216 kann deutlich kleiner sein als die des Verbinder-löt- pads 204. Beachten Sie, dass zwischen dem ersten

Widerstands-löt- pad 216 und dem Stecker-löt- pad 214 ein Spalt besteht, so dass sie sich nicht berühren.

[0013] Zusätzlich zum ersten Widerstands-löt- punkt 216 umfasst die modifizierte Grundfläche des Anschlussstifts auch einen zweiten Widerstands-löt- punkt 218, der dem ersten Widerstands-löt- punkt 216 entspricht. Die Größe des zweiten Widerstands-löt- punkts 218 kann ähnlich wie die des ersten Widerstands-löt- punkts 216 sein. Die ersten und zweiten Widerstands-löt- punkte 216 und 218 bilden ein Widerstands-löt- punkt- paar, das die Montage eines oberflächenmontierbaren Widerstands auf der Leiterplatte 210 ermöglicht. Darüber hinaus ist das zweite Widerstands-löt- pad 218 so angeordnet, dass es über dem Ende einer Leiterbahn 220 liegt. Die Leiterbahn 220 kann der Leiterbahn 212 ähnlich sein und kann eine Mikrostreifenübertragungsleitung sein. Gemäß einem Aspekt kann die Leiterbahn 220 mit einem anderen Bauelement (z. B. einem oberflächenmontierten Bauelement) auf der Leiterplatte 210 verbunden werden. Das andere Bauelement ist in **Abb. 2B** nicht dargestellt.

[0014] Die Abmessungen der verschiedenen Komponenten auf der Leiterplatte 210, einschließlich der Leiterbahnen 212 und 220 und der Löt- punkte 214, 216 und 218, können nach praktischen Erfordernissen (z. B. Platzbeschränkung auf der Leiterplatte, Übertragungsverluste, Größe des oberflächenmontierten Widerstands usw.) festgelegt werden. Der Umfang dieser Offenbarung ist nicht auf die tatsächlichen Abmessungen der Leiterbahnen und der Löt- punkte beschränkt. Die Zeichnungen (einschließlich der **Abb. 2A** und **Abb. 2B**) dienen nur der Veranschaulichung und sind nicht im tatsächlichen Maßstab der Bauteile gezeichnet. In einem Beispiel kann die Breite der Leiterbahnen 212 und 220 etwa 5 mil (oder 0,13 mm) betragen. Der Abstand zwischen den Löt- augen 214 und 216 kann mit der Breite der Leiterbahnen vergleichbar sein (z. B. zwischen 5 mil und 10 mil). Der Abstand zwischen dem Ende des Löt- pads 214 und dem Ende der Leiterbahn 212 kann etwa 0,3 mm betragen. Die Größe der Widerstands-löt- punkte 216 und 218 und der Abstand zwischen ihnen kann auf der Grundlage der Abmessungen des zu lötenen Widerstands bestimmt werden. In einem Beispiel kann der oberflächenmontierte Widerstand eine Abmessung von 0,6 mmx 0,3 mm haben.

[0015] Aus **Abb. 2B** ist ersichtlich, dass die Leiterbahn 220 von der Leiterbahn 212 isoliert ist, wenn die ersten und zweiten Widerstands-löt- pads 216 und 218 voneinander isoliert sind (z.B. wenn kein Widerstand an diese Pads gelötet ist). In diesem Fall können die Signale von der Leiterbahn 212 zu einem Kabelstecker geleitet werden, indem der Stift des Kabelsteckers an das Stecker-Löt- pad 214 gelötet wird. Andererseits, wenn der Kabelstecker nicht auf der

Leiterplatte 210 bestückt ist (oder nicht mit dem Stecker-Löt-pad 214 verlötet ist) und wenn ein Widerstand mit niedrigem Widerstand (z.B. ein Null-Ohm-Widerstand) auf die ersten und zweiten Widerstands-Löt-pads 216 und 218 gelötet ist, wird die Leiterbahn 220 elektrisch mit der Leiterbahn 212 verbunden, damit Signale von der Leiterbahn 212 zur Leiterbahn 220 geleitet werden können. Über die Leiterbahn 220 können die Signale dann an ein mit der Leiterbahn 220 verbundenes Gerät geleitet werden.

[0016] Abb. 3A zeigt ein erstes Signalführungsszenario gemäß einem Aspekt der vorliegenden Anwendung. In **Abb. 3A** enthält die Leiterplatte 300 eine erste Leiterbahn 302 und eine zweite Leiterbahn 310, die den in **Abb. 2B** gezeigten Leiterbahnen 212 und 220 ähnlich sein können. Die Leiterplatte 300 enthält auch eine Anschlusslötfläche 304 und Widerstandslötflächen 306 und 308, die der Anschlusslötfläche 214 bzw. den Widerstandslötflächen 216 und 218 ähneln. In dem in **Abb. 3A** gezeigten Beispiel ist ein Steckerstift 312 sowohl an das Stecker-Lötauge 304 als auch an das Widerstands-Lötauge 306 gelötet, um eine verbesserte Verbindung zwischen dem Steckerstift 312 und der Leiterplatte 300 herzustellen. Aus **Abb. 3A** ist ersichtlich, dass die Signale von der Leiterbahn 302 zum Steckerstift 312 geleitet werden. Gemäß einem Aspekt kann der Steckerstift 312 Teil eines Kabelsteckers sein, damit Signale von der Leiterbahn 302 zu einem steckbaren Gerät geleitet werden können, das mit dem Kabelstecker verbunden ist. Man beachte, dass in dem in **Abb. 3A** gezeigten Beispiel kein Widerstand zwischen den Widerstandslötflächen 306 und 308 eingelötet ist, so dass sie voneinander isoliert bleiben. Folglich wird kein Signal an die Leiterbahn 310 weitergeleitet.

[0017] Abb. 3B zeigt ein zweites Szenario für die Signalführung gemäß einem Aspekt der vorliegenden Anwendung. Beachten Sie, dass die in **Abb. 3A** gezeigte Leiterplatte 300 und die in **Abb. 3B** gezeigte Leiterplatte 320 das gleiche Leiterplattendesign haben können, aber mit unterschiedlichen Bauteilen bestückt sein können. Wie die Leiterplatte 300 kann auch die Leiterplatte 320 eine erste Leiterbahn 322 und eine zweite Leiterbahn 330 aufweisen, die den in **Abb. 3A** gezeigten Leiterbahnen 302 und 310 ähnlich sein können. Die Leiterplatte 320 kann auch eine Anschlusslötfläche 324 und Widerstandslötflächen 326 und 328 enthalten, die den in **Abb. 3A** gezeigten Anschlusslötflächen 304 und Widerstandslötflächen 306 bzw. 308 ähnlich sind. Im Gegensatz zu dem in **Abb. 3A** gezeigten Beispiel ist in **Abb. 3B** kein Steckerstift an das Steckerpad 324 gelötet, da der entsprechende Kabelstecker nicht auf der Leiterplatte 320 bestückt ist. Stattdessen wird ein Null-Ohm-Widerstand 332 gleichzeitig an die Widerstandslöt-punkte 326 und 328 gelötet, wodurch eine elektrische Verbindung

zwischen den Leiterbahnen 322 und 330 hergestellt wird. Folglich werden die Signale von der Leiterbahn 322 zur Leiterbahn 330 geleitet. Gemäß einem Aspekt kann die Leiterbahn 330 mit einem eingebetteten Gerät (in **Abb. 3B** nicht dargestellt) auf der PCB 320 verbunden werden. Es ist zu beachten, dass sich die eingebettete Vorrichtung auf derselben Seite der Leiterplatte 320 wie die Leiterbahn 322 oder auf einer gegenüberliegenden Seite befinden kann. Gemäß einem alternativen Aspekt kann die Leiterbahn 330 mit einem Steckverbinder an einer anderen Stelle auf der Leiterplatte 320 verbunden werden, damit Signale von der Leiterbahn 322 zum Steckverbinder geleitet werden können.

[0018] Aus Fig. 3A-3B ist zu erkennen, dass die Signalverbindung, die aus dem Steckverbinder-Löt-pad und dem Paar von Widerstands-Löt-pads auf der Leiterplatte besteht, zwei verschiedene Routingpfade bieten kann, und die Auswahl zwischen diesen beiden Pfaden kann über die BOM-Stuffing-Option erreicht werden. Wenn der Kabelstecker bestückt ist, führt der Routing-Pfad von der ersten Leiterbahn zum Kabelstecker; wenn der Null-Ohm-Widerstand bestückt ist, führt der Routing-Pfad von der ersten Leiterbahn zu einer zweiten Leiterbahn. Dieser Ansatz ist kompakt (z. B. erfordert er nur eine relativ kleine Änderung der Grundfläche des Kabelsteckers), und es gibt keine zusätzliche Stichleitung in der Schaltung, wodurch die Signalintegrität erhalten bleibt.

[0019] Abb. 4 zeigt eine Seitenansicht eines gelöteten Steckerstifts gemäß einem Aspekt der vorliegenden Anwendung. Genauer gesagt zeigt **Abb. 4** einen Verbinderstift 400, der sowohl an das Verbinder-Löt-pad 402 als auch an das Widerstands-Löt-pad 404 gelötet ist. Obwohl zwischen dem Steckerlöt-pad 402 und dem Widerstandslöt-pad 404 ein Spalt vorhanden ist, kann der Steckerstift 400 durch Auftragen einer ausreichenden Menge an Lot auf beide Pads gelötet werden. Es ist zu beachten, dass die Lötmittemenge sorgfältig kontrolliert werden muss, um zu vermeiden, dass zu viel Lötmedium einen unerwünschten Kontakt verursacht. Zum Beispiel sollte das Lot keinen Kontakt zwischen den Widerstandslötflächen 404 und 406 herstellen, wie in **Abb. 4** gezeigt. Die Kuppel auf der Oberseite der Widerstandslötstelle 406 besteht aus Lot, das die Stelle 406 vor Oxidation schützt. **Abb. 4** zeigt, dass beim Löten des Steckerstifts 400 kein Stummel entsteht. Insbesondere ist der Fersenbereich (gekennzeichnet durch ein gestricheltes Kästchen 408) des Steckverbinderstifts 400 mit Lot gefüllt, wodurch die Bildung eines Stummels vermieden wird. In ähnlicher Weise kann man sich vorstellen, dass keine Stummel gebildet werden, wenn ein Null-Ohm-Widerstand auf die Pads 404 und 406 gelötet wird. Daher kann diese Lösung zur Herstellung einer Zweifad-Verbindung eine Null-Stummel-

Lösung sein, was sie ideal für Hochgeschwindigkeitssignale macht.

[0020] Fig. 3A-3B zeigen eine einzelne Leiterbahn zur Übertragung von Single-Ended-Signalen. In vielen Situationen können jedoch auch Differenzsignale erforderlich sein. Die vorgeschlagene Zweifad-Verbindungslösung kann auch für Differenzsignale verwendet werden. **Abb. 5A** zeigt eine Zweifad-Verbindung für Differenzsignale gemäß einem Aspekt der vorliegenden Anwendung. In **Abb. 5A** kann die Leiterplatte 500 ein Paar von Leiterbahnen 502 und 504 enthalten, die Differenzsignale übertragen. Die Leiterbahnen 502 und 504 können mit einer Hochgeschwindigkeitsschnittstelle eines Geräts auf der Leiterplatte 500 verbunden werden. Beispielsweise können die Leiterbahnen 502 und 504 mit einer PCIe-Schnittstelle einer auf der Leiterplatte 500 montierten CPU verbunden sein. Wie die in **Abb. 2B** gezeigte Leiterbahn 212 können die Leiterbahnen 502 und 504 jeweils mit einem Stecker-Löt-pad und einem Widerstands-Löt-pad verbunden werden. So sind beispielsweise das Anschlusslöt-pad 506 und das Widerstandslöt-pad 508 so dargestellt, dass sie oben auf der Leiterbahn 502 liegen und somit elektrisch mit der Leiterbahn 502 verbunden sind; das Anschlusslöt-pad 510 und das Widerstandslöt-pad 512 sind so dargestellt, dass sie oben auf der Leiterbahn 504 liegen und somit elektrisch mit der Leiterbahn 504 verbunden sind. **Abb. 5A** zeigt auch ein weiteres Paar von Leiterbahnen (z.B. 514 und 516) und Löt-pads 518 und 520, die jeweils über den Leiterbahnen 514 und 516 angeordnet sind. Wie in den **Fig. 3A** und **Fig. 3B** gezeigt, können, wenn ein Paar von Verbinderstiften mit den Verbinder-Löt-pads und den Widerstands-Löt-pads auf dem Paar von Leiterbahnen 502 und 504 verlötet wird, Differenzsignale, die von den Leiterbahnen 502 und 504 getragen werden, zum Verbinder geleitet werden. Wenn andererseits ein Paar von Null-Ohm-Widerständen an die Widerstandslötflächen 508 und 518 und die Widerstandslötflächen 512 und 520 gelötet wird, können die von den Leiterbahnen 502 und 504 übertragenen Differenzsignale zu den Leiterbahnen 514 und 516 geleitet werden.

[0021] Zum Vergleich zeigt **Abb. 5A** auch die Standardlöt-punkte 522 und 524 des Steckers. Das Verbinder-Löt-pad 522 befindet sich über einer Leiterbahn 526. In diesem Beispiel besteht keine Notwendigkeit, doppelte Leitungswege zur Leiterbahn 526 vorzusehen (z. B. führt die Leiterbahn 526 ein Signal mit geringer Geschwindigkeit, das über andere Mechanismen geleitet werden kann). Daher kann das Stecker-Löt-pad 522 ein Standard-Löt-pad zum Löten eines Steckerstifts sein. Andererseits ist die Lötstelle 524 des Steckers eine Massefläche, die auch eine Standardlötstelle sein kann. Aus **Abb. 5A** ist ersichtlich, dass, wenn eine Leiterbahn zwei Leitungswege haben muss, das mit der Leiterbahn ver-

bundene Anschlusslöt-pad modifiziert (z. B. in der Länge reduziert) werden kann, damit ein Widerstandslöt-pad an dieselbe Leiterbahn angeschlossen werden kann. Die Leiterbahn selbst muss möglicherweise ebenfalls verlängert werden, um den Kontakt mit dem zusätzlichen Widerstandslöt-punkt zu gewährleisten. Dieses zusätzliche Widerstands- und Löt-pad stellt einen Überbrückungspunkt zu einer anderen Leiterbahn dar.

[0022] Abb. 5B zeigt eine vergrößerte Ansicht der Löt-pads des Steckers und der Löt-pads des Widerstands, um eine Zweifadführung von Differenzsignalen gemäß einem Aspekt der vorliegenden Anwendung zu ermöglichen. Beispielhafte Abmessungen der verschiedenen Löt-pads, einschließlich der Größe des Spalts zwischen benachbarten Pads, sind ebenfalls in **Abb. 5B** dargestellt.

[0023] Ein typischer Steckverbinder kann viele Stifte umfassen, und nicht alle Signale müssen die Option der Zweifadführung haben. Wie in **Abb. 5A** gezeigt, müssen Signale mit niedriger Geschwindigkeit (z. B. weniger als 1 Gbit/s) und Erdungssignale diesen Ansatz nicht verwenden. Daher werden nicht alle Pin-Pads des Steckverbinders geändert. **Abb. 6A** illustriert einen Steckverbinder-Footprint zur Ermöglichung von Dual-Path-Signalführung gemäß einem Aspekt der vorliegenden Anwendung. Ein Steckverbinder-Footprint 600 kann eine Vielzahl von Steckverbinder-Löt-pads zum Anlöten eines Steckverbinders an die Leiterplatte und zum Herstellen elektrischer Verbindungen zwischen dem Steckverbinder und den zu diesen Steckverbinder-Löt-pads führenden Leiterbahnen umfassen. Einige der Verbinder-Löt-pads sind Pads mit einer Standardgröße, wie die Pads 602 und 604. Es ist zu beachten, dass alle Löt-pads eines herkömmlichen Steckverbinders Standardpads mit einer einheitlichen Abmessung sind. Zusätzlich zu den Standard-Stecker-Löt-pads kann der Steckverbinder-Footprint 600 modifizierte Stecker-Löt-pads (z. B. die Pads 606 und 608) und entsprechende Widerstands-Löt-pads enthalten, um eine Signalführung über zwei Pfade zu ermöglichen.

[0024] Ein modifiziertes Stecker-Löt-Pad hat eine geringere Länge als das Standard-Stecker-Löt-Pad, und jedes modifizierte Stecker-Löt-Pad wird von einem Paar von Widerstands-Löt-Pads begleitet. So wird beispielsweise das modifizierte Verbinder-Löt-pad 606 von einem Paar Widerstands-Löt-pads begleitet, das neben und entlang der Längsachse des Verbinder-Löt-pads 606 angeordnet ist. Durch die Anordnung des begleitenden Widerstandslöt-punktpaares soll sichergestellt werden, dass der unmittelbar an den modifizierten Steckverbinder-Löt-punkt angrenzende Widerstandslöt-punkt elektrisch mit der Leiterbahn verbunden werden kann, die die zum Steckverbinder zu leitenden Signale führt.

[0025] Abb. 6B zeigt eine Teilansicht der Leiterplatte von oben, einschließlich des Steckverbinder-Footprints und der Leiterbahnen, die mit dem Steckverbinder-Footprint verbunden sind, gemäß einem Aspekt der vorliegenden Anwendung. Der modifizierte Verbinderfußabdruck (wie durch den gestrichelten Kasten angedeutet) kann dem in **Abb. 6A** gezeigten Verbinderfußabdruck 600 ähnlich sein und kann sowohl Standardverbinder-Löt pads als auch modifizierte Verbinder-Löt pads enthalten. Insbesondere werden Bereiche mit modifizierten Verbinder-Löt pads durch zwei durchgehende rechteckige Kästen gekennzeichnet. Das linke Kästchen enthält ein Paar modifizierter Steckverbinder-Löt pads, die mit einem Paar differentieller Leiterbahnen verbunden sind. In einem Beispiel kann dieses Paar differentieller Leiterbahnen ein PCIe-Taktsignal bereitstellen, das entweder an den Steckverbinder oder an ein eingebettetes Gerät weitergeleitet werden kann. Das rechte Kästchen enthält im oberen Bereich vier Paare modifizierter Steckverbinder-Löt pads. In einem Beispiel führen die vier Paare differentieller Leiterbahnen (markiert durch die Ellipse oberhalb des rechteckigen Kastens), die mit diesen modifizierten Leiterplatten verbunden sind, Hochgeschwindigkeitssignale, die von der PCIe-Schnittstelle übertragen werden. Das rechte rechteckige Kästchen enthält in seinem unteren Bereich ebenfalls vier Paare modifizierter Anschlusslötlflächen, die mit vier Paaren differentieller Leiterbahnen (durch die Ellipse unterhalb des rechteckigen Kästchens gekennzeichnet) verbunden sind. In einem Beispiel führen diese unterschiedlichen Leiterbahnen Hochgeschwindigkeitssignale einer PCIe-Schnittstelle. Beachten Sie, dass mit den modifizierten Anschluss-Lötlflächen und den entsprechenden Widerstands-Lötlflächen, wenn der Anschluss nicht bestückt ist und die Null-Ohm-Widerstände auf der Leiterplatte bestückt sind, Hochgeschwindigkeitssignale von und zur PCIe-Schnittstelle über die Null-Ohm-Widerstände zu einem eingebetteten Gerät (z. B. einem eingebetteten Speichergerät) geleitet werden können.

[0026] In dem in den **Fig. 6A** und **Fig. 6B** dargestellt ist, hat der Kabelstecker 74 Stifte. In der Praxis kann die vorgeschlagene Lösung für jede Art von Steckern implementiert werden, unabhängig von der Anzahl der Stifte oder der Abmessung der einzelnen Stecker-Löt punkte. Gemäß einem Aspekt können die Arten von Steckverbindern Folgendes umfassen, sind aber nicht darauf beschränkt: PCIe-Steckverbinder, Universal Serial Bus (USB)-Steckverbinder (die auch verschiedene Arten von USB-Steckverbindern umfassen können), Ethernet-Steckverbinder, usw.

[0027] Abb. 7 zeigt ein Flussdiagramm, das den Prozess des Entwurfs einer Leiterplatte mit Zweipfad-Verbindung gemäß einem Aspekt der vorliegenden Anwendung illustriert. Während des Vorgangs

kann ein anfängliches PCB-Design für eine Routing-Option erstellt werden (Vorgang 702). Der anfängliche PCB-Entwurf kann zum Beispiel davon ausgehen, dass ein externes steckbares Gerät verwendet wird und eine PCIe-Schnittstelle einer CPU mit einem Kabelanschluss verbunden wird. Der anfängliche Entwurf der Leiterplatte kann einen Standard-Footprint für den Kabelstecker enthalten, wobei alle Stecker-Löt punkte eine Standardgröße haben.

[0028] Anschließend kann man unter allen Steckverbinder-Lötlflächen eine Reihe von Flächen identifizieren, die mit Hochgeschwindigkeitssignalwegen verbunden sind (Vorgang 704). Die Hochgeschwindigkeitssignalfade können PCIe-Taktsignale, PCIe-Sendepfade und PCIe-Empfangspfade usw. umfassen. Jedes identifizierte Steckverbinder-Löt pad kann dann modifiziert werden (Vorgang 706). Genauer gesagt, kann das modifizierte Stecker-Löt auge kürzer sein. Zusätzlich zur Modifizierung des Verbinder-Löt pads können auch die Hochgeschwindigkeits-Leiterbahnen, die mit dem modifizierten Verbinder-Löt pad verbunden sind, verlängert werden (Vorgang 708). Mit den verlängerten Leiterbahnen und den verkürzten Verbinder-Löt pads können entsprechende Widerstands-Löt pads zu jedem modifizierten Verbinder-Löt pad hinzugefügt werden (Vorgang 710).

[0029] Zusätzliche Leiterbahnen können hinzugefügt werden, um die Widerstands-Löt punkte mit einem eingebetteten Gerät zu verbinden (Vorgang 712). Das Layout der zusätzlichen Leiterbahnen kann auf der Grundlage der Abmessungen des eingebetteten Geräts und des verfügbaren Platzes auf der Leiterplatte bestimmt werden. Die Leiterplatte kann dann auf der Grundlage des Entwurfs hergestellt werden (Vorgang 714). Sobald die Leiterplatte hergestellt ist, kann sie für verschiedene Anwendungen verwendet werden, entweder für die Anwendung mit einer externen steckbaren Komponente oder für die Anwendung mit dem eingebetteten Gerät. Wenn die Leiterplatte in der Anwendung mit dem steckbaren Bauteil verwendet wird, kann die Stückliste der Leiterplatte das steckbare Bauteil und einen Kabelstecker enthalten, der auf die Stecker pads gelötet wird. Wird die Leiterplatte hingegen in der Anwendung mit dem eingebetteten Bauelement verwendet, enthält die Stückliste der Leiterplatte nicht den Kabelstecker, sondern das eingebettete Bauelement und eine entsprechende Anzahl von Null-Ohm-Widerständen, die auf die Löt punkte für die Widerstände zu löten sind.

[0030] Im Allgemeinen bietet diese Offenlegung eine Lösung für das Problem, die Signalführung über zwei Wege auf einer Leiterplatte zu ermöglichen, ohne dass ein Stummel hinzugefügt wird. Insbesondere in Situationen, in denen Hochgeschwin-

digkeitssignale wahlweise zu einem steckbaren Gerät (z. B. über einen Kabelstecker) oder zu einem eingebetteten Gerät (z. B. über Leiterbahnen) geführt werden müssen, kann die Grundfläche des Kabelsteckers so modifiziert werden, dass eine Signalführung über zwei Pfade möglich ist. Einem Aspekt zufolge kann ein Standard-Stecker-Löt看pad verkürzt werden, damit das verkürzte Stecker-Löt看pad und ein Widerstands-Löt看pad beide an eine Leiterbahn angeschlossen werden können, die Hochgeschwindigkeitssignale führt. Das verkürzte Löt看pad des Steckers und das Löt看pad des Widerstands sollten durch einen Spalt getrennt sein, der bei der Installation des Widerstands notwendig ist, um überschüssiges Lot und Grabsteine zu vermeiden. Ein entsprechendes Widerstandslöt看pad und eine zusätzliche Leiterbahn, die mit dem entsprechenden Widerstandslöt看pad verbunden ist, können ebenfalls als Teil der Zweifad-Hochgeschwindigkeitssignalverbindung vorgesehen werden. Wenn ein Kabelsteckverbinder an den Kabelsteckverbinder-Footprint gelötet wird, werden sowohl das verkürzte Steckverbinder-Löt看pad als auch das benachbarte Widerstands-Löt看pad an einen Steckverbinderstift gelötet, so dass Hochgeschwindigkeitssignale von der Leiterbahn zum Kabelsteckverbinder geleitet werden können. Wird dagegen ein Null-Ohm-Widerstand auf das Paar von Widerstandslötflächen gelötet, werden Hochgeschwindigkeitssignale von der Leiterbahn auf die zusätzliche Leiterbahn geleitet. Auf diese Weise kann die Auswahl zwischen den beiden Leiterbahnen mit Hilfe der BOM-Stuffing-Optionen der Leiterplatte getroffen werden. Dieser Ansatz fügt dem Signalpfad keine Stichleitungen hinzu und ist daher für Hochgeschwindigkeitssignale geeignet.

[0031] Ein Aspekt der vorliegenden Anwendung sieht eine Zweiwege-Signalverbindung auf einer gedruckten Schaltung (PCB) vor. Die Verbindung kann eine erste Signalspur zur Übertragung von elektrischen Hochgeschwindigkeitssignalen, ein erstes Löt看pad mit einer ersten Größe, das oberhalb der ersten Signalspur positioniert und elektrisch mit dieser verbunden ist, ein zweites Löt看pad mit einer zweiten Größe, das oberhalb der ersten Signalspur positioniert und elektrisch mit dieser verbunden ist, und ein drittes Löt看pad mit einer dritten Größe umfassen. Das zweite Löt看pad ist von dem ersten Löt看pad durch einen ersten Spalt getrennt. Das dritte Löt看pad ist durch einen zweiten Spalt vom zweiten Löt看pad getrennt und elektrisch mit einer zweiten Signalspur verbunden. Die erste und die zweite Lötstelle dienen dazu, einen Stift eines externen Steckverbinders gleichzeitig an die erste und die zweite Lötstelle anzulöten, so dass beim Anlöten des Stifts des externen Steckverbinders die elektrischen Hochgeschwindigkeitssignale an den externen Steckverbinder weitergeleitet werden. Die zweiten und dritten Löt看pads ermöglichen das gleichzeitige Löten eines Leiters an die zweiten und dritten Löt看pads, so dass

die elektrischen Hochgeschwindigkeitssignale zur zweiten Signalspur geleitet werden, wenn der Leiter gelötet wird.

[0032] In einer Variante dieses Aspekts besteht der Leiter aus einem oberflächenmontierten Null-Ohm-Widerstand.

[0033] In einer Variante dieses Aspekts ist die erste Größe größer als die zweite Größe.

[0034] In einer Variante dieses Aspekts sind die zweite Größe und die dritte Größe im Wesentlichen gleich.

[0035] In einer Variante dieses Aspekts wird kein Stummel gebildet, wenn der Stift des externen Verbinders gleichzeitig an die erste und zweite Lötstelle gelötet wird oder wenn der Leiter gleichzeitig an die zweite und dritte Lötstelle gelötet wird.

[0036] In einer Variante dieses Aspekts ist die erste Signalspur mit einer Peripheral Component Interconnect Express (PCIe) Schnittstelle eines Prozessors verbunden.

[0037] In einer Variante dieses Aspekts umfasst der externe Anschluss einen der folgenden Anschlüsse: einen PCIe-Anschluss (Peripheral Component Interconnect Express), einen USB-Anschluss (Universal Serial Bus) und einen Ethernet-Anschluss.

[0038] In einer Variante dieses Aspekts handelt es sich bei den elektrischen Hochgeschwindigkeitssignalen um Differenzsignale, und die erste Signalspur umfasst ein Paar von Differenzsignalspuren.

[0039] Ein Aspekt der vorliegenden Anwendung sieht eine Leiterplatte (PCB) vor. Die Leiterplatte kann eine Vielzahl von Signalspuren und einen mit der Vielzahl von Signalspuren verbundenen Verbinderausdruck aufweisen. Eine oder mehrere Signalleitbahnen und ein Teil der Verbinderausdruckfläche bilden eine Zweifadensignalverbindung. Die Zweifadensignalverbindung kann eine erste Signalspur zur Übertragung von elektrischen Hochgeschwindigkeitssignalen, ein erstes Löt看pad mit einer ersten Größe, das über der ersten Signalspur angeordnet und mit dieser verbunden ist, ein zweites Löt看pad mit einer zweiten Größe, das über der ersten Signalspur angeordnet und mit dieser verbunden ist, und ein drittes Löt看pad mit einer dritten Größe umfassen. Das zweite Löt看pad ist von dem ersten Löt看pad durch einen ersten Spalt getrennt. Das dritte Löt看pad ist durch einen zweiten Spalt vom zweiten Löt看pad getrennt und mit einer zweiten Signalspur verbunden. Die ersten und zweiten Löt看pads sollen es ermöglichen, dass ein Stift eines externen Verbinders gleichzeitig an die ersten und zweiten Löt看pads gelötet werden kann, so dass, wenn der Stift des externen Verbinders gelötet ist, die

elektrischen Hochgeschwindigkeitssignale zu dem externen Verbinder geleitet werden; und die zweiten und dritten Löt pads sollen es ermöglichen, dass ein Leiter gleichzeitig an die zweiten und dritten Löt pads gelötet werden kann, so dass, wenn der Leiter gelötet ist, die elektrischen Hochgeschwindigkeitssignale zu der zweiten Signalspur geleitet werden.

[0040] Ein Aspekt der vorliegenden Anwendung stellt eine Verbindergrundfläche für die Montage eines externen Verbinders auf einer Leiterplatte (PCB) bereit. Der Verbinderfußabdruck kann einen ersten Satz von Verbinder-Lötflächen, einen zweiten Satz von Verbinder-Lötflächen und einen Satz von Widerstands-Lötflächen umfassen. Ein erstes Verbinder-Löt pad innerhalb des ersten Satzes ist ein Standard-Löt pad zur Kopplung eines ersten Pins des externen Verbinders mit einer Signalbahn auf der Leiterplatte. Ein zweites Verbinder-Löt pad innerhalb des zweiten Satzes und ein entsprechendes Paar von Widerstands-Löt pads, die neben dem zweiten Verbinder-Löt pad positioniert sind, bilden eine Zweipfad-Signalverbindung, die in der Lage ist, ein Signal von einer ersten Signalspur, die mit dem zweiten Verbinder-Löt pad verbunden ist, zu einem zweiten Pin des externen Verbinders oder zu einer zweiten Signalspur zu leiten, die mit einem distalen Widerstands-Löt pad des entsprechenden Paares von Widerstands-Löt pads verbunden ist. Das zweite Leiter-Löt-Pad und ein proximales Widerstands-Löt-Pad des entsprechenden Paares von Widerstands-Löt-Pads sollen ermöglichen, dass der zweite Stift gleichzeitig an das zweite Leiter-Löt-Pad und das proximale Widerstands-Löt-Pad gelötet wird, so dass, wenn der externe Verbinder gelötet wird, das Signal von der ersten Signalspur zu dem zweiten Stift des externen Verbinders geleitet wird; und die proximalen und distalen Widerstands-Lötflächen dazu dienen, dass ein Leiter gleichzeitig an die proximalen und distalen Widerstands-Lötflächen gelötet werden kann, so dass, wenn der Leiter gelötet wird, das Signal von der ersten Signalspur zu der zweiten Signalspur geleitet wird.

[0041] Die im Abschnitt „Detaillierte Beschreibung“ beschriebenen Methoden und Prozesse können als Code und/oder Daten verkörpert werden, die wie oben beschrieben in einem computerlesbaren Speichermedium gespeichert werden können. Wenn ein Computersystem den Code und/oder die Daten, die auf dem computerlesbaren Speichermedium gespeichert sind, liest und ausführt, führt das Computersystem die Methoden und Prozesse aus, die als Datenstrukturen und Code verkörpert und in dem computerlesbaren Speichermedium gespeichert sind.

[0042] Darüber hinaus können die oben beschriebenen Methoden und Prozesse in Hardwaremodule oder -geräte integriert werden. Zu den Hardware-

Modulen oder -Vorrichtungen können unter anderem anwendungsspezifische integrierte Schaltungen (ASIC-Chips), feldprogrammierbare Gate-Arrays (FPGAs), dedizierte oder gemeinsam genutzte Prozessoren, die ein bestimmtes Softwaremodul oder ein Stück Code zu einem bestimmten Zeitpunkt ausführen, sowie andere heute bekannte oder später entwickelte programmierbare Logikvorrichtungen gehören. Wenn die Hardware-Module oder -Geräte aktiviert werden, führen sie die in ihnen enthaltenen Methoden und Prozesse aus.

[0043] Die vorstehenden Beschreibungen dienen lediglich der Veranschaulichung und Beschreibung. Sie erheben keinen Anspruch auf Vollständigkeit und beschränken den Anwendungsbereich dieser Offenbarung nicht auf die offengelegten Formen. Dementsprechend werden viele Modifikationen und Variationen für Fachleute auf dem Gebiet der Technik offensichtlich sein.

Patentansprüche

1. Eine Zweipfad-Signalverbindung auf einer gedruckten Schaltungsplatte (PCB), umfassend: eine erste Signalspur zur Übertragung von elektrischen Hochgeschwindigkeitssignalen; eine erste Lötstelle mit einer ersten Größe, die über der ersten Signalspur angeordnet und mit dieser verbunden ist; eine zweite Lötstelle mit einer zweiten Größe, die oberhalb der ersten Signalbahn angeordnet und mit dieser verbunden ist, wobei die zweite Lötstelle von der ersten Lötstelle durch einen ersten Spalt getrennt ist; und eine dritte Lötstelle mit einer dritten Größe, wobei die dritte Lötstelle von der zweiten Lötstelle durch einen zweiten Spalt getrennt und mit einer zweiten Signalbahn verbunden ist; wobei die ersten und zweiten Löt pads dazu dienen, das gleichzeitige Löten eines Stifts eines externen Verbinders an die ersten und zweiten Löt pads zu ermöglichen, so dass, wenn der Stift des externen Verbinders gelötet wird, die elektrischen Hochgeschwindigkeitssignale zu dem externen Verbinder geleitet werden; und wobei die zweiten und dritten Löt pads dazu dienen, das gleichzeitige Löten eines Leiters an die zweiten und dritten Löt pads zu ermöglichen, so dass, wenn der Leiter gelötet wird, die elektrischen Hochgeschwindigkeitssignale zu der zweiten Signalbahn geleitet werden.

2. Die Zweipfad-Signalverbindung nach Anspruch 1, wobei der Leiter einen 22 oberflächenmontierten Null-Ohm-Widerstand umfasst.

3. Die Zweipfad-Signalverbindung nach Anspruch 1, wobei die erste Größe größer als die zweite Größe ist.

4. Die Zweipfad-Signalverbindung nach Anspruch 1, wobei die zweite Größe und die dritte Größe im Wesentlichen ähnlich sind.

5. Die Zweipfad-Signalverbindung nach Anspruch 1, wobei kein Stummel gebildet wird, wenn der Stift des externen Verbinders gleichzeitig an die erste und zweite Lötstelle gelötet wird oder wenn der Leiter gleichzeitig an die zweite und dritte Lötstelle gelötet wird.

6. Die Doppelpfad-Signalverbindung nach Anspruch 1, wobei die erste Signalspur mit einer Peripheral Component Interconnect Express (PCIe) Schnittstelle eines Prozessors verbunden ist.

7. Die Zweipfad-Signalverbindung nach Anspruch 1, wobei der externe Anschluss einen der folgenden Anschlüsse umfasst: einen PCIe-Anschluss (Peripheral Component Interconnect Express), einen USB-Anschluss (Universal Serial Bus) und einen Ethernet-Anschluss.

8. Zweipfad-Signalverbindung nach Anspruch 1, wobei die zweite Signalspur mit einem oberflächenmontierten Bauelement verbunden ist.

9. Zweipfad-Signalverbindung nach Anspruch 1, wobei die elektrischen Hochgeschwindigkeitssignale Differenzsignale sind und wobei die erste Signalspur ein Paar Differenzsignalspuren umfasst.

10. Eine gedruckte Leiterplatte (PCB), umfassend:
eine Vielzahl von Signalspuren; und
einen Verbinderausdruck, der mit der Vielzahl von Signalbahnen verbunden ist;
wobei eine oder mehrere Signalbahnen und ein Teil des Verbinderausdrucks eine Zweipfadsignalverbindung bilden; und
wobei die Zweipfadsignalverbindung umfasst:
eine erste Signalspur zur Übertragung von elektrischen Hochgeschwindigkeitssignalen;
ein erstes Lötpad mit einer ersten Größe, das über der ersten Signalspur angeordnet und mit dieser verbunden ist;
ein zweites Lötpad mit einer zweiten Größe, das oberhalb der ersten Signalbahn angeordnet und mit dieser verbunden ist, wobei das zweite Lötpad von dem ersten Lötpad durch einen ersten Spalt getrennt ist; und
ein drittes Lötpad mit einer dritten Größe, wobei das dritte Lötpad von dem zweiten Lötpad durch einen zweiten Spalt getrennt und elektrisch mit einer zweiten Signalbahn verbunden ist;
wobei die ersten und zweiten Löt pads dazu dienen,

dass ein Stift eines externen Verbinders gleichzeitig an die ersten und zweiten Löt pads gelötet werden kann, so dass, wenn der Stift des externen Verbinders gelötet ist, die elektrischen Hochgeschwindigkeitssignale zu dem externen Verbinders geleitet werden; und
wobei die zweiten und dritten Löt pads dazu dienen, dass ein Leiter gleichzeitig an die zweiten und dritten Löt pads gelötet werden kann, so dass, wenn der Leiter gelötet ist, die elektrischen Hochgeschwindigkeitssignale zu der zweiten Signalbahn geleitet werden.

11. Die Leiterplatte nach Anspruch 10, wobei der Leiter einen oberflächenmontierten Null-Ohm-Widerstand umfasst.

12. Die Leiterplatte nach Anspruch 10, , wobei die erste Größe größer ist als die zweite Größe.

13. Die Leiterplatte nach Anspruch 10, wobei die zweite Größe und die dritte Größe im Wesentlichen gleich sind.

14. Die Leiterplatte nach Anspruch 10, wobei kein Stummel gebildet wird, wenn der Stift des externen Verbinders gleichzeitig an die erste und zweite Lötstelle gelötet wird oder wenn der Leiter gleichzeitig an die zweite und dritte Lötstelle gelötet wird.

15. Die Leiterplatte nach Anspruch 10, wobei die erste Signalspur mit einer Peripheral Component Interconnect Express (PCIe) Schnittstelle eines Prozessors verbunden ist.

16. Die Leiterplatte nach Anspruch 10, wobei der externe Anschluss einen der folgenden Anschlüsse umfasst:
einen Peripheral Component Interconnect Express (PCIe)-Anschluss,
einen Universal Serial Bus (USB)-Anschluss und
einen Ethernet-Anschluss.

17. Die Leiterplatte nach Anspruch 10, wobei die zweite Signalspur mit einer oberflächenmontierten Vorrichtung verbunden ist.

18. Die Leiterplatte nach Anspruch 10, wobei die elektrischen Hochgeschwindigkeitssignale Differenzsignale sind und die erste Signalspur ein Paar Differenzsignalspuren umfasst.

19. Eine Verbinderausdruck zur Montage eines externen Verbinders auf einer gedruckten Schaltungsplatte (PCB), umfassend
einen ersten Satz von Stecker-Lötflächen;
einen zweiten Satz von Stecker-Lötflächen; und
einen Satz von Widerstandslötflächen;

wobei ein erstes Verbinder-Löt-pad innerhalb des ersten Satzes ein Standard-Löt-pad zum Verbinden eines ersten Pins des externen Verbinders mit einer Signalbahn auf der Leiterplatte ist;

wobei ein zweites Verbinder-Löt-pad innerhalb des zweiten Satzes und ein entsprechendes Paar von Widerstands-Löt-pads, die angrenzend an das zweite Verbinder-Löt-pad positioniert sind, eine Zweipfad-Signalverbindung bilden, die in der Lage ist, ein Signal von einer ersten Signalspur, die mit dem zweiten Verbinder-Löt-pad verbunden ist, zu einem zweiten Stift des externen Verbinders oder zu einer zweiten Signalspur zu leiten, die mit einem distalen Widerstands-Löt-pad des entsprechenden Paares von Widerstands-Löt-pads verbunden ist;

wobei das zweite Leiter-Löt-Pad und ein proximales Widerstands-Löt-Pad des entsprechenden Paares von Widerstands-Löt-Pads so beschaffen sind, dass der zweite Stift gleichzeitig an das zweite Leiter-Löt-Pad und das proximale Widerstands-Löt-Pad gelötet werden kann, so dass, wenn der externe Verbinder gelötet wird, das Signal von der ersten Signalspur zu dem zweiten Stift des externen Verbinders geleitet wird; und

wobei die proximalen und distalen Widerstands-löt-pads so beschaffen sind, dass ein Leiter gleichzeitig an die proximalen und distalen Widerstands-löt-pads gelötet werden kann, so dass, wenn der Leiter gelötet wird, das Signal von der ersten Signalspur zu der zweiten Signalspur geleitet wird.

20. Die Verbindergrundfläche nach Anspruch 19, wobei der externe Steckverbinder eines der folgenden Elemente umfasst:

- einen PCIe-Steckverbinder (Peripheral Component Interconnect Express);
- einen USB-Steckverbinder (Universal Serial Bus);
- und einen Ethernet-Steckverbinder.

Es folgen 9 Seiten Zeichnungen

Anhängende Zeichnungen

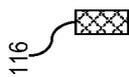
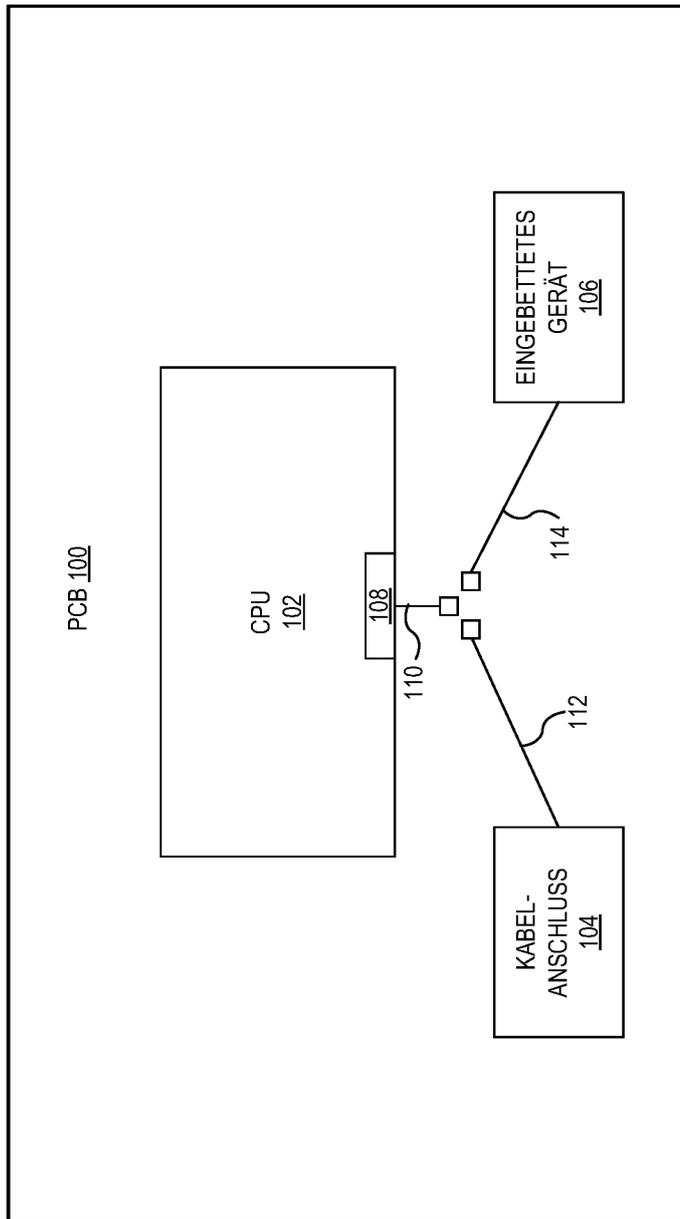


ABB. 1

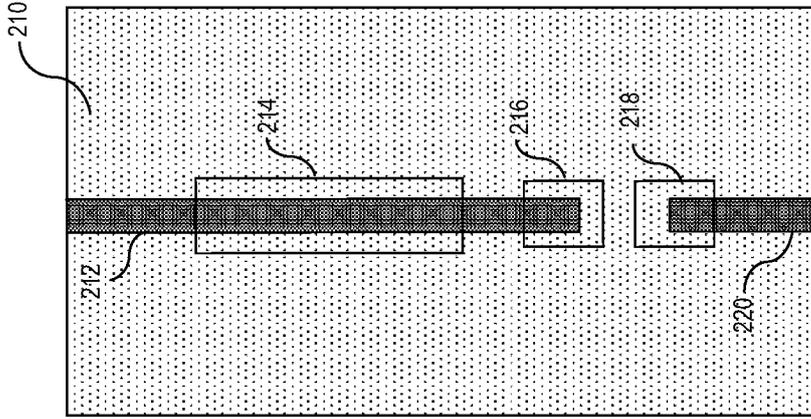


ABB. 2B

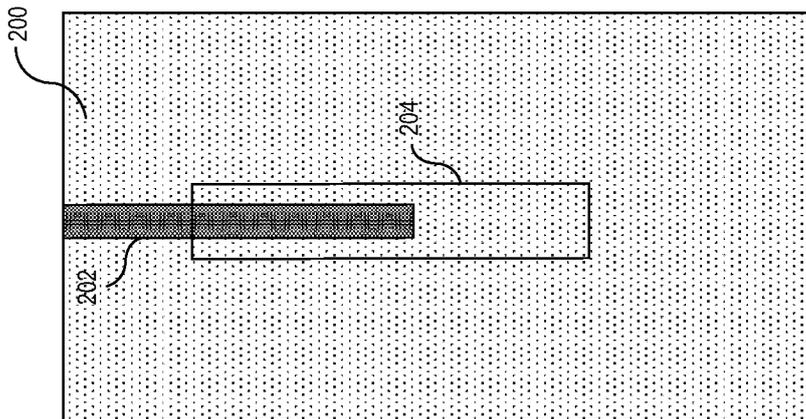


ABB. 2A
(STAND DER TECHNIK)

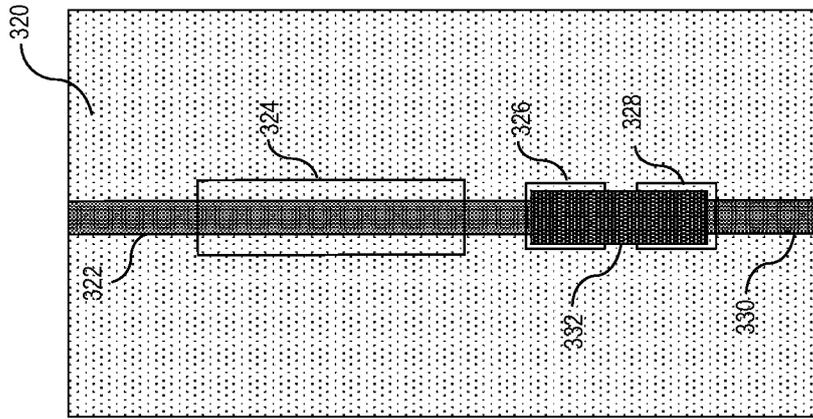


ABB. 3B

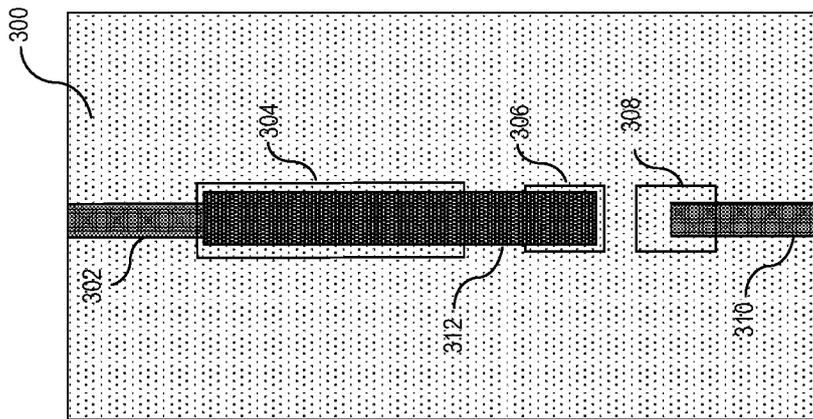


ABB. 3A

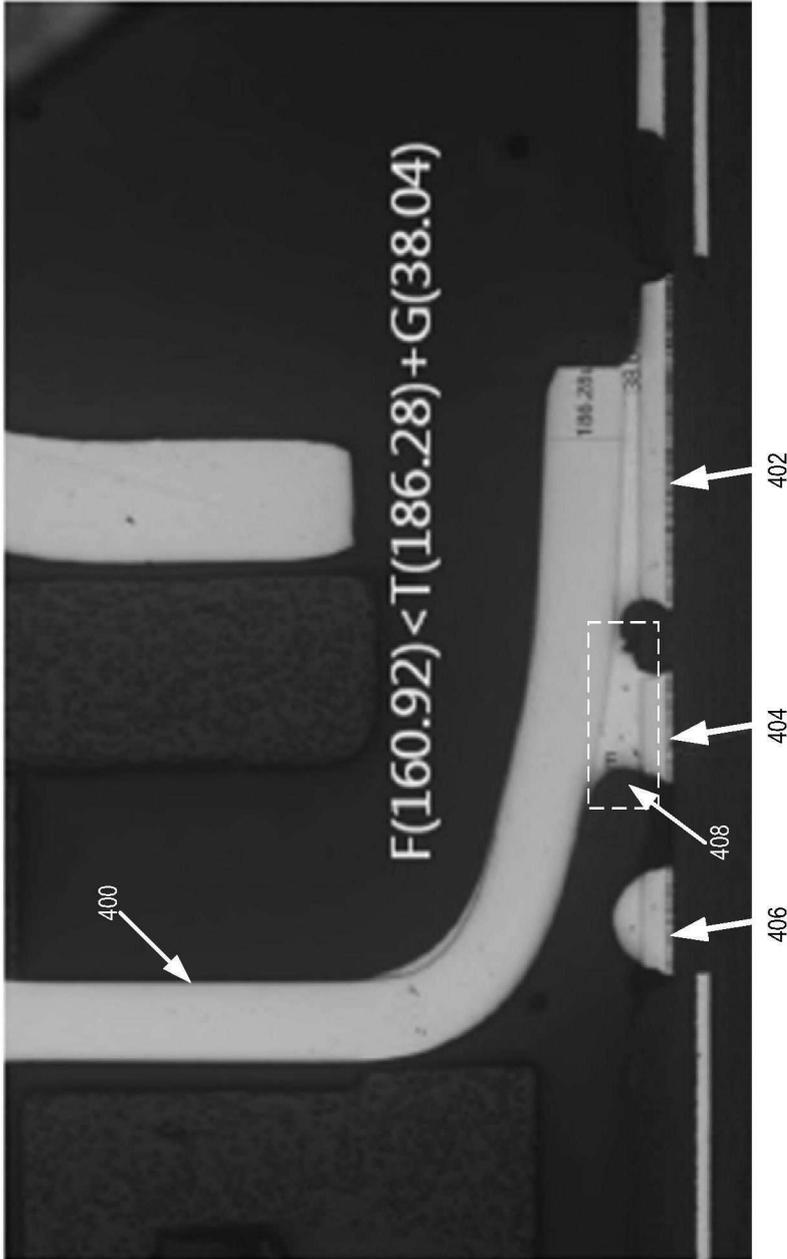


ABB. 4

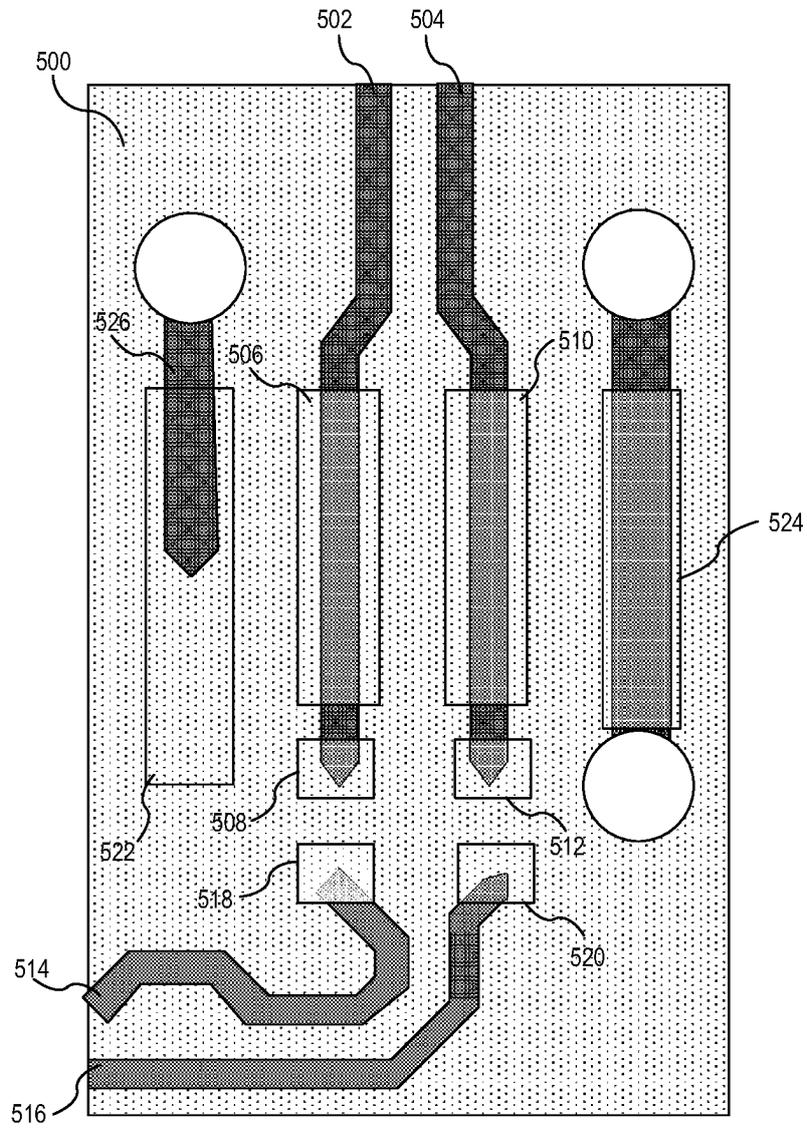


ABB. 5A

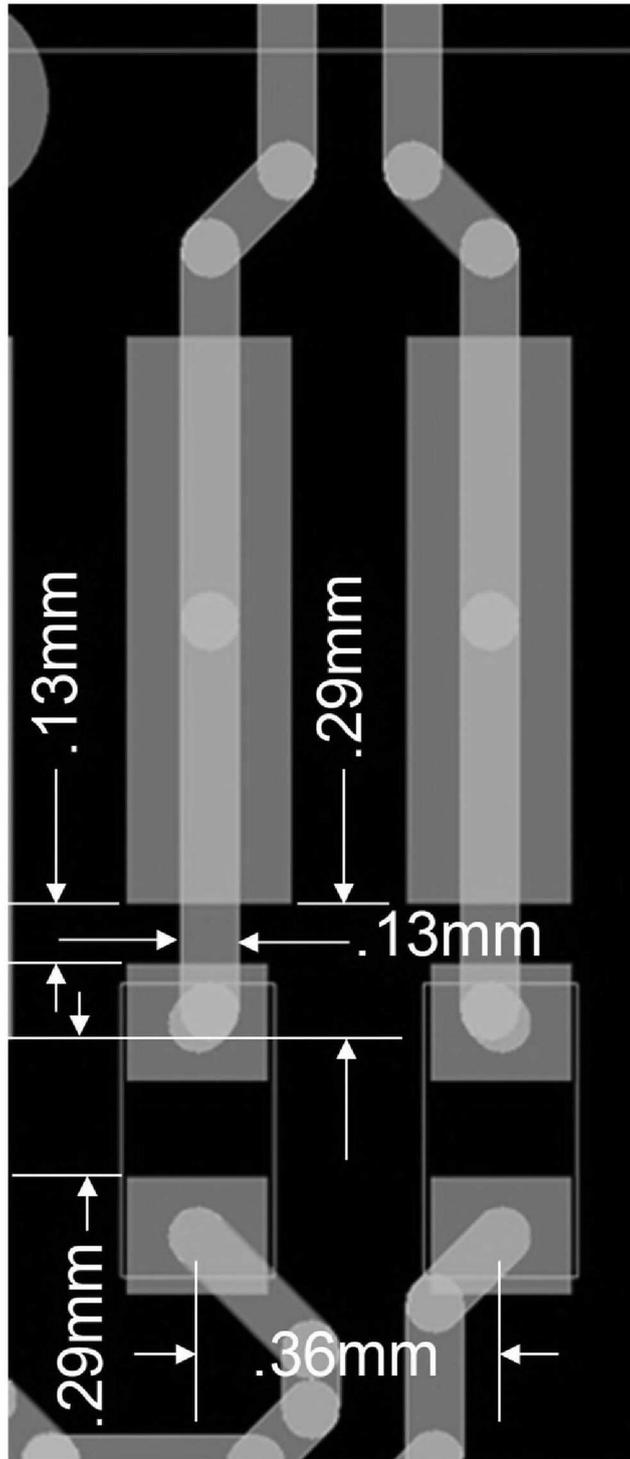


ABB. 5B

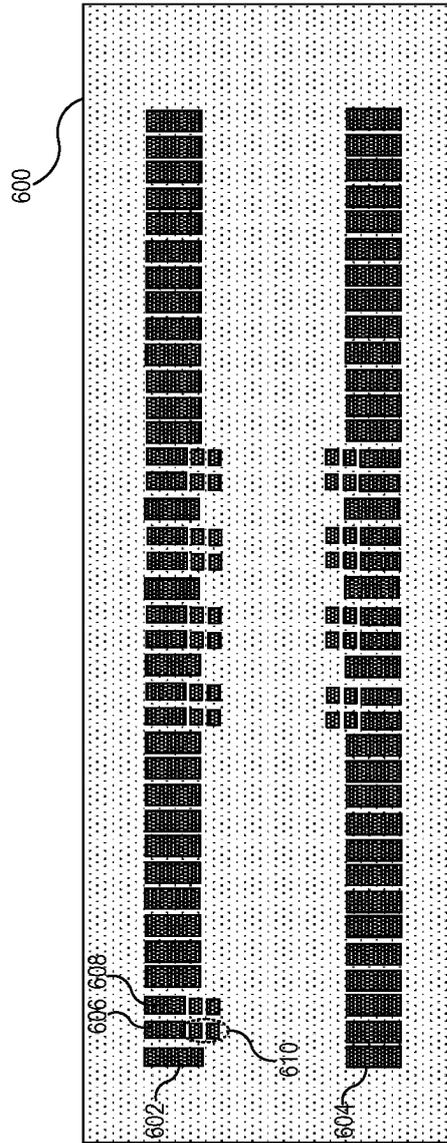


ABB. 6A

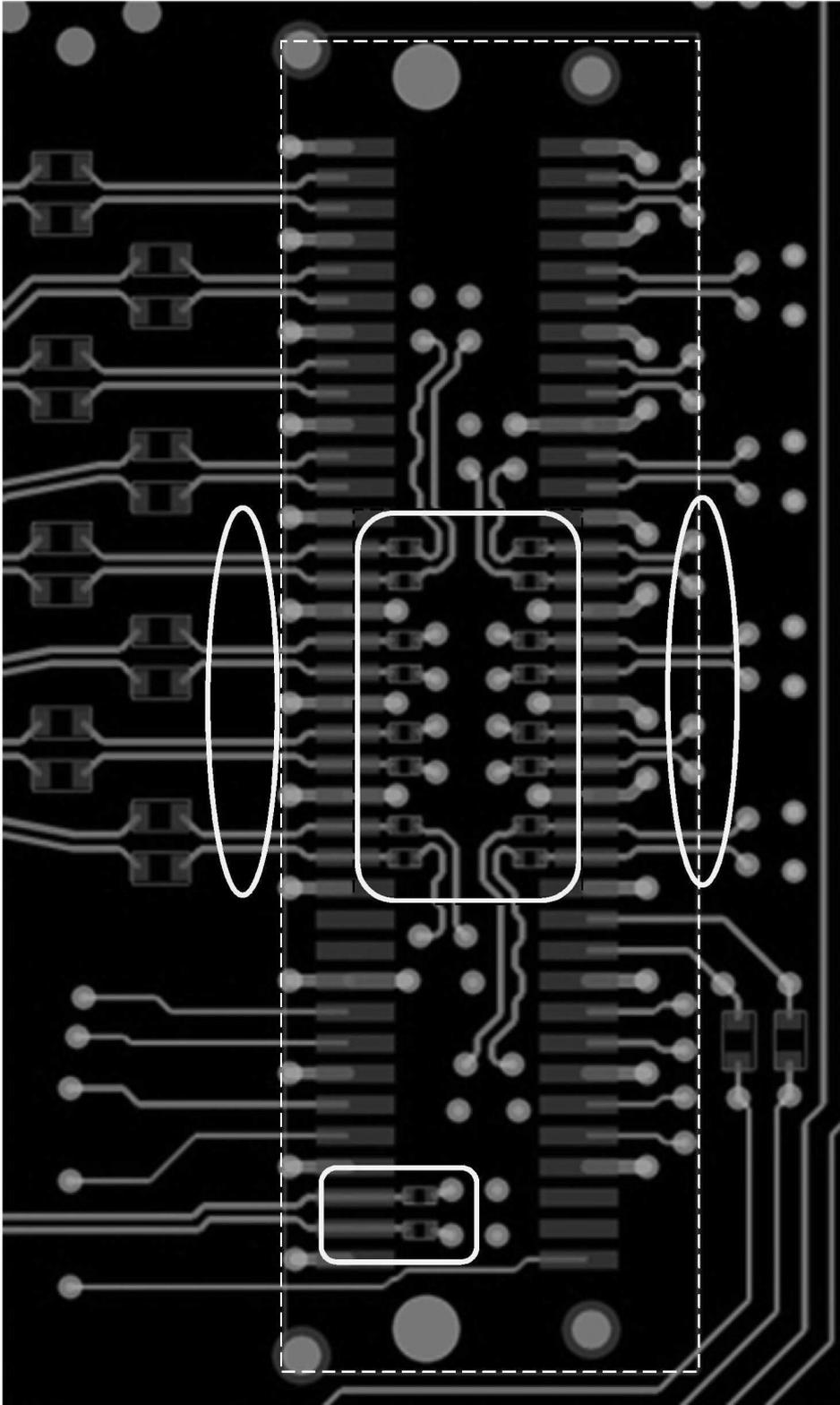


ABB. 6B

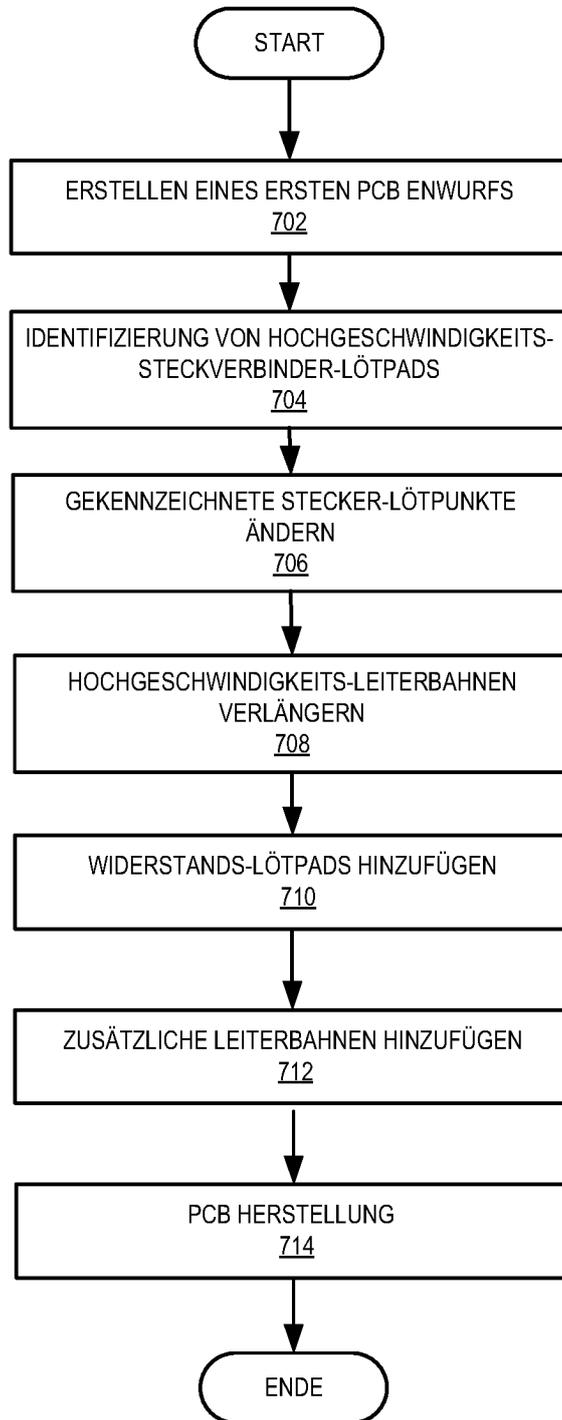


ABB. 7