



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년12월19일
(11) 등록번호 10-0875011
(24) 등록일자 2008년12월12일

- (51) Int. Cl.
H01L 23/52 (2006.01)
- (21) 출원번호 10-2003-7008297
- (22) 출원일자 2003년06월19일
심사청구일자 2006년12월20일
번역문제출일자 2003년06월19일
- (65) 공개번호 10-2004-0022204
- (43) 공개일자 2004년03월11일
- (86) 국제출원번호 PCT/US2001/050411
국제출원일자 2001년12월20일
- (87) 국제공개번호 WO 2002/55431
국제공개일자 2002년07월18일
- (30) 우선권주장
09/756,801 2001년01월10일 미국(US)
- (56) 선행기술조사문헌
US4825284*
(뒷면에 계속)

- (73) 특허권자
레이던 컴퍼니
미국 매사추세츠 왈탐 윈터 스트리트 870 (우 : 02451-1449)
- (72) 발명자
치버 제임스 에이
미국 텍사스주 75082 리처드슨 페어랜즈 드라이브 3602
골드스미스 찰스 엘
미국 텍사스주 75023 플라노 노브 힐 드라이브 1813
(뒷면에 계속)
- (74) 대리인
손민

전체 청구항 수 : 총 24 항

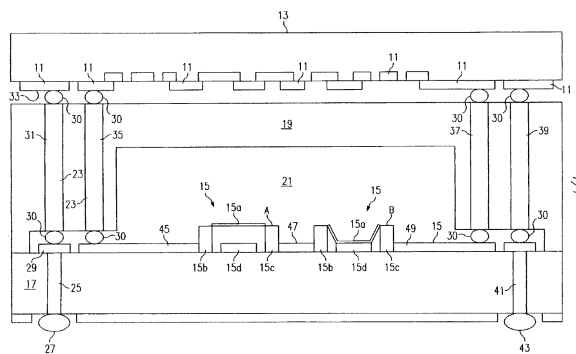
심사관 : 배진용

(54) 웨이퍼 레벨 상호접속을 하는 반도체 및 이의 제조방법

(57) 요약

제1 고저항 기판(17) 상의 RF 마이크로전기기계 시스템(MEMS)을, 제1 회로인 RF-MEMS 회로(15)가 제2 회로인 전자 회로(11)와 마주 보도록 제1 고저항 기판 (17) 및 RF-MEMS 회로(15)와 저저항 기판(13) 및 전자 회로(11)와 중첩시킴으로써 제2 저저항 기판(13) 상의 전자 회로(11)와 조합시킨다. 유전체 리드(19)는 RF-MEMS 회로(15) 상에 위치하며 제1 기판(17) 및 제2 기판(13) 사이에서 RF-MEMS 회로(15) 상의 갭(21) 내에는 비활성 가스가 존재한다. 상호접속 도체(25, 31, 35, 37, 39, 41)는 수직으로 고저항 기판(17)과 유전체 리드(19)를 통해 신장되어 저저항 기판(13)과 전기적 접속을 형성한다.

대표도



(72) 발명자

앤케 존 씨

미국 텍사스주 75043-7573 갈랜드 힐 크리크 드라
이브 1701

에블즈 빌리 디

미국 텍사스주 75080-5123 리처드슨 트월라이트 트
레일 623

(56) 선행기술조사문헌

US5164328

DE10027234

FR2780200

W09712397

*는 심사관에 의하여 인용된 문헌

특허청구의 범위

청구항 1

고저항(high resistivity) 소재를 포함하고 제1 회로에 결합되는 제1 기판;

저저항(low resistivity) 소재를 포함하고 제2 회로에 결합되는 제2 기판;

상기 제1 회로와 상기 제2 회로 사이에 위치하며, 상기 제1 및 제2 기판 사이에 공간을 제공하는 기능을 수행하는 유전체(dielectric) 리드(lid); 및

상기 제1 및 제2기판까지 연장되어 상기 제1 및 제2 회로사이에 전기적 결합을 제공하는 다수의 상호접속 도체들(conductor)을 포함하여 구성되고,

여기서 상기 제1 회로는 RF-MEMS(Radio Frequency-MicroElectroMechanical Systems)회로이고, 상기 제2 회로는 전자 회로인 것을 특징으로 하는 제1 기판 및 제2 기판을 결합(coupling)시키는 반도체.

청구항 2

제1항에 있어서,

상기 저저항 소재는 실리콘 게르마늄(SiGe), 실리콘 또는 갈륨 비소화물(GaAs)을 포함하는 것인 반도체.

청구항 3

제1항에 있어서,

상기 제1 및 제2 기판 사이의 공간은 진공인 반도체.

청구항 4

제1항에 있어서,

상기 고저항 소재는 고저항 실리콘(Si)인 반도체.

청구항 5

삭제

청구항 6

제1항에 있어서,

상기 제1 및 제2 기판 사이의 공간은 가스(gas)로 채워져 있는 반도체.

청구항 7

제1항에 있어서,

상기 유전체 리드는 유리, 파이렉스(Pyrex) 또는 수정 중 어느 하나로 이루어진 반도체.

청구항 8

제1항에 있어서,

상기 상호접속 도체는 상기 유전체 리드를 통해 연장되는(extend) 반도체.

청구항 9

제1항에 있어서,

상기 제1 회로는 상기 제1 기판과 상기 제1 기판에 결합된 터미널 사이의 전류 흐름을 용이하게 제어할 수 있는 제1 및 제2 스위치를 포함하는 반도체.

청구항 10

제9항에 있어서,

제1 및 제2 스위치에 결합되고, 제1 스위치와 제2 스위치 및 제1 기관에 결합된 터미널 사이에 전류가 전달되도록 전류흐름을 용이하게 제어할 수 있는 하나 또는 그 이상의 도체요소를 더 포함하는 반도체.

청구항 11

제10항에 있어서,

상기 제2 회로는 제2 회로를 따라 전달되는 신호를 증폭할 수 있는 증폭기를 포함하는 것인 반도체.

청구항 12

제11항에 있어서,

상기 증폭기는 상기 제1 스위치 및 제2 스위치에 의해서 제공되는 하나 또는 그 이상의 커패시턴스 값에 따라 필터링되도록 작동가능한 것인 반도체.

청구항 13

제1항에 있어서,

상기 유전체 리드의 열팽창 계수는 고저항 소재의 열팽창 계수와 동일한 반도체.

청구항 14

고저항 소재를 포함하는 제1 기관을 제1 회로에 결합시키는 단계;

저저항 소재를 포함하는 제2 기관을 제2 회로에 결합시키는 단계;

유전체 리드가 제1 기관 및 제2 기관 사이에 공간을 제공하게 하도록, 제1 및 제2 회로 사이에 유전체 리드를 위치시키는 단계; 및

상기 제1 및 제2 회로까지 연장되어 상기 제1 및 제2 회로 사이에 전기적 결합을 제공하는 다수의 상호접속 도체들을 이용하며, 제1 및 제2 기관을 결합시키는 단계를 포함하고,

여기서 상기 제1 회로는 RF-MEMS(Radio Frequency-MicroElectroMechanical Systems)회로이고, 상기 제2 회로는 전자 회로인 것을 특징으로 하는 제1 및 제2 기관을 결합시키는 반도체의 제조방법.

청구항 15

제14항에 있어서,

상기 저저항 소재는 실리콘 게르마늄(SiGe), 실리콘(Si), 또는 갈륨 비소화물(GaAs) 중 어느 하나를 포함하는 것인 반도체의 제조방법.

청구항 16

삭제

청구항 17

제14항에 있어서,

상기 제1 및 제2 기관 사이의 공간은 진공인 반도체의 제조방법.

청구항 18

제14항에 있어서,

상기 리드는 파이렉스 소재이고, 상기 고저항 소재는 고저항 실리콘(Si)을 포함하는 것인 반도체의 제조방법.

청구항 19

제14항에 있어서,
 상기 제1 및 제2 기관 사이의 공간은 가스(gas)로 채워져 있는 반도체의 제조방법.

청구항 20

제14항에 있어서,
 상기 유전체 리드는 유리, 파이렉스(Pyrex) 또는 수정 중 어느 하나로 이루어진 것인 반도체의 제조방법.

청구항 21

제14항에 있어서,
 상기 상호접속 도체들은 상기 유전체 리드를 통해 연장되는 것인 반도체의 제조방법.

청구항 22

제14항에 있어서,
 상기 제1 기관과 상기 제1 기관에 결합된 터미널 사이의 전류 흐름을 용이하게 제어할 수 있도록 제1 및 제2 스위치를 제1 회로에 결합하는 단계를 더 포함하는 반도체의 제조방법.

청구항 23

제22항에 있어서,
 제1 스위치와 제2 스위치 및 제1 기관에 결합된 터미널 사이에 전류가 전달되도록 전류흐름을 용이하게 제어할 수 있는 하나 또는 그 이상의 도체 요소를 이용하여 제1 및 제2 스위치를 결합시키는 단계를 더 포함하는 반도체의 제조방법.

청구항 24

제23항에 있어서,
 제2 회로를 따라 전달되는 신호를 증폭하는 단계를 더 포함하는 반도체의 제조방법.

청구항 25

제24항에 있어서,
 상기 제1 스위치 및 제2 스위치에 의해 제공되는 하나 또는 그 이상의 커패시턴스 값에 따라 신호를 필터링하는 단계를 더 포함하는 반도체의 제조방법.

청구항 26

제14항에 있어서,
 상기 유전체 리드의 열팽창 계수는 고저항 소재의 열팽창 계수와 동일한 반도체의 제조방법.

명세서

기술분야

<1> 본 발명은 RF 마이크로전기기계 시스템(MicroElectroMechanical systems) 기술에 관한 것이며, 보다 구체적으로 저저항 기관 소재(low-resistivity substrate material) 상의 전자 회로(electronics)에 대한 웨이퍼 레벨 상호접속을 갖는 MEMS에 관한 것이다.

배경기술

<2> RF MEMS 기술은 다중 대역 다중 모드 통신 시스템(multi-band multi-mode communication system)에서부터 관성

항법 시스템(inertial navigation systems) 내지 센서에 이르는 광범위한 군사용 용도에서 삽입을 위하여 표적화되어져 왔다. 사실, RF MEMS 기술 삽입은 울트라 콤(Ultra Comm) 및 에어본 커뮤니케이션즈 노드(Airborne Communications Node; ACN) 같은 미 국방부 방위고등연구계획국 (DARPA)으로부터 현재 예산 지원을 받고 있는 수 많은 프로그램들에서 중요한 역할을 수행하고 있다.

- <3> 상기 기술은 상기 프로그램들에 뿐만 아니라, 표적화 시스템, 위성 통신, 고속 전송 데이터 링크 시스템, 전자전(electronic warfare) 및 역탐지 시스템(countermeasure systems), 암호 정보 시스템(signal intelligence systems) 및 안테나 시스템 같은 새로운 군사용 삽입 기회에 적용될 수 있다.
- <4> 이러한 기술은 또한, RF MEMS 및 실리콘 게르마늄(SiGe)의 조합체 또는 다른 전자 회로에 의해 제공되는 원거리 성능 장점 및 소형 요소가 바람직한 통신 장비(셀룰러폰, 백-하울(back-haul) 등), 상업용 항공기, 상업용 레이더 같은 소비자 가전 제품에 적용될 수 있다.
- <5> 많은 이질접합(hetero-junction) 기술, 에피택셜 방법(epitaxial method), 및 기판 소재는 상호 모순적(incompatible)인 것으로 생각되어 왔다. 특히 RF MEMS 제조 기술은 실리콘 게르마늄(SiGe) 제조 기술과는 양립할 수 없는 것으로 생각되어져 왔다. RF MEMS 기술은 회로 RF 성능을 극대화시키기 위해서 고저항 기판 소재를 필요로 한다. 전형적으로 SiGe 회로는 저저항 소재 상에서 가공된다.
- <6> 레이던(Raytheon)은 "직접 통합(direct integration: DI)" 접근법을 사용하여 저저항 SiGe 기판 상에서 RF MEMS 회로의 통합을 연구하였다. 복잡한 전기회로와 RF MEMS 회로의 직접 통합과 관련된 최초의 기술적 도전으로 RF MEMS 회로의 삽입 손실(insertion loss)에 대한 통상 SiGe 제조업자에 의해 사용되는 저저항 기판 소재의 영향은 극복되고 있다.
- <7> 레이던은 극초단파 회로 상의 저저항의 유해한 효과를 극복하기 위하여 직접 통합(DI)을 연구하였다. DI는 극초단파 기판으로서 독점적으로 사용하기 위하여 기판 상부에 제2의 유전체 층을 구축하는 것과 관련된다. 그러나, DI는 수 많은 기술적 문제들을 갖고 있다.
- <8> 레이던에 의해 생산된 RF MEMS 회로는 평활 기판(smooth substrate)을 필요로 한다. 이는 생산하는 기판의 표면형태로 인해 필요하다. DI 접근법을 위한 유전체 소재의 평편도(flatness)는 현재 알려져 있지 않다. 두번째로, 회로의 RF 성능은 얇은 극초단파 유전체 층에 의해 제한될 수 있다.

<9> 발명의 요약

- <10> 본 발명의 제1 양태에 따라서, 웨이퍼 레벨 상호접속부(wafer level interconnect)는 쟁점으로서의 기판에 대한 필요조건들을 제거한다. 각각의 기술들은 요구되는 기재 상에서 각각의 회로를 가공하며 부가적인 가공법 개발에 대한 필요성을 최소화시키고 있다. 초기 가공 이후, 두 개의 웨이퍼를 수직 전기적 상호접속 방법으로 전기적으로 상호 접속시킨다.
- <11> 본 발명의 웨이퍼 레벨 상호접속부 발명은 웨이퍼 제조를 통한 통합이 상이한 기본 기판 소재에 대한 필요성에 의해서 이전에는 제한되었던 이들 두 개 (및 다른) 기술의 통합을 가능하게 할 것이다. 본 발명은 또한 전기 신호가 기판으로부터 분리되어져야만 하는 실리콘 기판 상의 집적 회로(Integrated circuit)의 웨이퍼 레벨 패키징에 잇점을 제공할 수 있다.

발명의 상세한 설명

- <13> 본 발명의 한 가지 양태에 따라서, 도 1은 하나의 저저항 SiGe 기판 13 상의 전자 회로 11과 또 다른 고저항 실리콘(HR) 기판 17 상의 RF MEMS 회로 15 사이의 수직 전기적 상호접속을 예시한다. 저저항 기판 소재 13은 또한 실리콘 CMOS 또는 갈륨 비소화물(GaAs) 기판일 수 있다. 이는 제1 (즉, RF MEMS) 기판 17 또는 제2 (즉, 다른 전자 회로) 기판 13 중 하나 상에서 전도성 금속화 층(conductive metallization layer)을 구축하기 위한 웨이퍼 제조 기술을 사용함으로써 달성된다. 유전체 리드 19는 기판 13 상의 전자 회로 11 및 고저항 기판 17 사이에 위치하며 RF MEMS 회로 15 상에 캡 21이 존재하도록 RF MEMS 회로 15 상에 캐노피(canopy) 또는 리드를 제공한다. 캡 21은 질소 같은 가스 또는 진공 같은 비활성 환경으로 충전된다. 리드 19는 파이렉스(Pyrex), 수정 또는 유리로 구성될 수 있으며 HR 기판 소재 17과 동일한 열 팽창 계수를 갖는 소재로 구성된다.
- <14> 상호접속부 23은 입력/출력 핀 터미널 27(땀납 볼(solder ball) 같은), HR 실리콘 기판 17을 통해 HR 기판 17

상의 전도성 패드 29에 이르는 제1 전도성 바이어 25 및 유전체 리드 19를 통해 저저항 기관 13 상의 전자 회로 11의 전도성 패드 33에 이르는 제2 전도성 바이어 31을 포함한다. 뿔납 또는 다른 전도성 접속 수단 30은 바이어 31의 반대쪽 말단을 접속시키는데 사용될 수 있다. 전도성 바이어 25는 절연성 옥사이드에 의해 HR 실리콘 17로부터 절연된다. 또 다른 전도성 바이어 35는 전자 회로 11로부터 아래쪽 리드 19까지 신장되고 전도성 접속 수단 30은 도체 45에서 RF MEMS 회로 15까지 신장된다. 전도성 바이어 37를 통한 전자 회로 11에 대한 접속 백업 및 유전체 리드 19를 통한 전자 회로 11에 대한 RF MEMS 회로 15 백업으로부터의 뿔납 30 같은 접속 수단이 존재할 수 있다. 유전체 리드(나타내지 않음)는 또한 갭 22를 두고 있는 회로 15 및 회로 11 사이에서 회로 11 상에 존재할 수 있다.

<15> 나타낸 바와 같이, 추가로, 유전체 리드 19 및 HR 실리콘 17을 통해 입력/출력 핀 터미널 43까지 신장되는 전도성 바이어 39 및 41이 존재한다. 전도성 바이어 41은 또한 절연성 옥사이드에 의해 HR 실리콘 17로부터 절연된다. 이러한 상호접속부는 바이어 39의 말단 중 하나 상에서 뿔납 또는 다른 접속 수단 30을 갖는 바이어 25 및 31의 것과 유사하다. 또한 회로 15로부터 직접적으로 바이어 41을 통해 출력 터미널로 연결되는 나타내지 않은 접속부가 존재할 수 있다. 터미널 27 및 43은 표면 설치되어 인쇄된 회로판으로 접속될 수 있다. 웨이퍼 레벨 패키징 기술을 사용함으로써, 제2 및 제1 기관은 함께 결합되어 바람직한 위치에서 RF 및 DC 모두의 전기 상호 접속을 형성할 것이다.

<16> RF MEMS 회로 15는 예를 들면 도면에서 예시된 바와 같이, 커패시턴스 값을 변경하는 다수의 스위치(switch)들일 수 있다. 스위치 A 및 B가 예시되어져 있다. 스위치 A 및 B는 지지체 15b 및 15c 사이에서 금속 막 15a 및 지지체 사이의 막 아래에 유전체 패드 15d를 포함한다. 컨트롤 신호가 적용되는 경우, 막 15a는 유전체 패드 15d와 접촉하여 커패시턴스 값을 변화시킨다. 예를 들면, 굽혀지지 않은 막을 갖는 30 펨토페럿(ff)으로부터 3 피코페럿(pf)으로의 변화로 막은 유전체 패드 15d와 접촉하게 된다. 컨트롤 신호 및 전자 회로 11로부터의 RF는 상호접속 바이어 35를 통하여 회로 15의 접속부 45를 따라 스위치 A로, 회로 15의 도체 47을 따라 스위치 B로 및 스위치 B로부터 회로 15의 접속부 49를 따라 출력부로 적용된다. 한 가지 양태에서, 바이어 41 및 터미널 43으로의 접속(나타내지 않음)에 의할 수도 있다. 또 다른 양태로, 바이어 37 및 접속 수단 30에서 회로 11로 역행하여 회로 11로부터의 출력 또는 접속부 바이어 41 및 접속 수단 30을 통하여 터미널 핀 43으로 역행한다. 기관 13 및 유전체 리드 19 사이에는 밀봉림이 존재할 수 있다.

<17> 시스템의 작동시, RF 및 DC는 터미널 27에서 적용된다. RF 및 DC는 바이어 25 및 31을 통하여 전자 회로 11에 적용된다. RF MEMS 스위치 A 및 B에 대한 컨트롤 시그널은 바이어 35를 통하여 적용되어 적합한 MEMS가 커패시턴스를 변화시키도록 만든다. 전자 회로 11로부터의 RF 신호는 바이어 35를 통하여 접속부 45에 적용되며 스위치 A 및 B를 통하여 입력/출력 핀 43 또는 상기 논의된 바와 같이 다른 출력부(나타내지 않음)로 진행된다. 전자 회로 11은 증폭기를 포함할 수 있으며 증폭기로의 입력 또는 증폭기로부터의 출력은 스위치 A 및 B 같은 MEMS 스위치에 의해 결정된 커패시턴스 값에 따라 필터링된다.

<18> 웨이퍼 제조 및 RF MEMS와 관련된 선행 문헌들을 검토한 결과, RF MEMS 기술은 개별적인 웨이퍼 상에서 제조된 집적 회로와 통합된 적이 없었다. 추가로, 웨이퍼 제조 기술을 사용하여 두 개의 웨이퍼에 대한 수직 전기적 상호접속에 관한 어떠한 논문도 없었다.

도면의 간단한 설명

<12> 도 1은 한 가지 양태에 따라 본 발명을 예시하는 단면도이다.

도면

도면1

