



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2021년02월08일  
(11) 등록번호 10-2212561  
(24) 등록일자 2021년02월01일

(51) 국제특허분류(Int. Cl.)  
H01L 33/06 (2010.01) H01L 33/14 (2010.01)  
H01L 33/22 (2010.01) H01L 33/32 (2010.01)  
(21) 출원번호 10-2014-0103943  
(22) 출원일자 2014년08월11일  
심사청구일자 2019년07월23일  
(65) 공개번호 10-2016-0019622  
(43) 공개일자 2016년02월22일  
(56) 선행기술조사문헌  
KR1020130137771 A\*  
KR1020110084137 A  
KR101002271 B1\*  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
삼성전자주식회사  
경기도 수원시 영통구 삼성로 129 (매탄동)  
(72) 발명자  
전재원  
서울특별시 중구 청구로1길 23 104동 403호 (신당동, 삼성아파트)  
김민환  
경기도 안양시 동안구 학의로 98 201동 905호 (비산동, 샛별한양아파트)  
(뒷면에 계속)  
(74) 대리인  
특허법인씨엔에스

전체 청구항 수 : 총 10 항

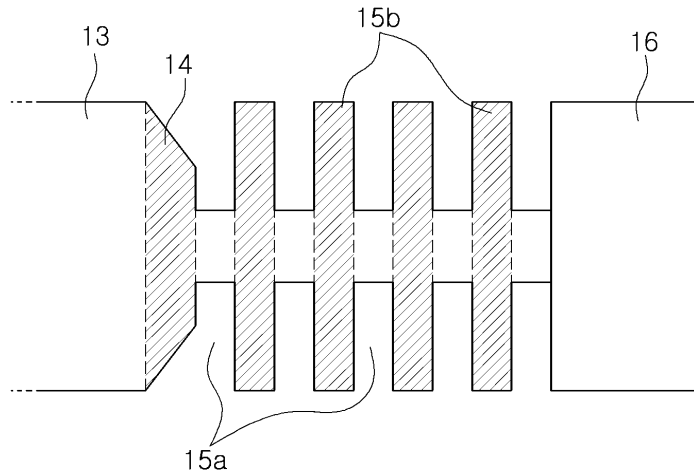
심사관 : 배성주

(54) 발명의 명칭 반도체 발광 소자 및 반도체 발광 소자 패키지

(57) 요약

본 발명은, n형 반도체층; 상기 n형 반도체층 상에 배치되고, 일 방향으로 밴드갭 에너지가 감소하며,  $Al_xIn_yGa_{1-x-y}N$  ( $0.01 \leq x \leq 0.1$ ,  $0 \leq y \leq 0.1$ )의 조성식을 갖는 보더층; 상기 보더층 상에 배치되며, 적어도 하나 이상의 InGaN 층과 GaN층이 교대로 적층된 활성층; 및 p형 반도체층;을 포함하는 것을 특징으로 하는 반도체 발광 소자를 제공한다.

대표도 - 도2



(72) 발명자

**심은덕**

경기도 용인시 수지구 진산로 90 515동 1202호 (풍덕천동, 삼성5차아파트)

**이종현**

서울특별시 강동구 고덕로 131 129동 2801호 (암사동, 강동롯데캐슬퍼스트아파트)

**이현호**

경기도 성남시 분당구 돌마로486번길 7 209동 602호 (서현동, 효자촌동아아파트)

**이호철**

경기도 성남시 분당구 미금로 177 313동 1403호 (구미동, 까치마을신원아파트)

**현재성**

경기도 화성시 영통로61번길 10 101동 502호 (반월동, 신영통현대1차아파트)

**명세서**

**청구범위**

**청구항 1**

n형 GaN 콘택층,

상기 n형 GaN 콘택층 상에 배치되며 n형 도펀트로서 실리콘(Si)이  $2 \times 10^{18} \text{ cm}^{-3}$  내지  $9 \times 10^{19} \text{ cm}^{-3}$ 의 농도로 도핑되고 두께가 1nm 내지 500nm인 n형 GaN층,

및 상기 n형 GaN층 상에 배치되며  $\text{Al}_x\text{In}_y\text{Ga}_z\text{N}$  ( $0 \leq x, y, z \leq 1, x+y+z > 0$ )으로 이루어진 조성이 다른 2층 이상의 반복 구조로 형성된 n형 초격자층을 포함하는 제1 도전형 반도체층;

상기 제1 도전형 반도체층 상에 형성되며 밴드 갭 에너지가 상기 제1 도전형 반도체층에서 멀어질수록 감소하는 보더층(border layer);

상기 보더층과 접하며 교대로 적층되어 다중 양자 우물 구조를 이루고 적어도 5개 이상의 양자 우물층과 적어도 4개 이상의 양자 장벽층을 포함하는 활성층; 및

상기 활성층 상에 배치되며 알루미늄(Al)의 조성비가 상기 활성층에서 멀어질수록 증가 또는 감소하는 p형  $\text{Al}_x\text{In}_y\text{Ga}_z\text{N}$  ( $0 \leq x, y, z \leq 1, x+y+z > 0$ ), 및

상기 p형  $\text{Al}_x\text{In}_y\text{Ga}_z\text{N}$  ( $0 \leq x, y, z \leq 1, x+y+z > 0$ ) 상에 배치되며 p형 도펀트로서 마그네슘(Mg)이  $1 \times 10^{18} \text{ cm}^{-3}$  내지  $9 \times 10^{21} \text{ cm}^{-3}$ 의 농도로 도핑되고 상기 마그네슘의 농도가 두께 방향으로 증가 또는 감소하고 두께가 30 nm 내지 150 nm인 p형 GaN층을 포함하는 제2 도전형 반도체층;

을 포함하고 V 형상의 왜곡층이 상기 제1 도전형 반도체층, 상기 보더층, 상기 활성층 및 상기 제2 도전형 반도체층 중 적어도 한 층에 형성된 것을 특징으로 하는 반도체 발광 소자.

**청구항 2**

제1항에 있어서,

상기 보더층은 도펀트를 포함하고, 상기 도펀트는 상기 양자 우물층에 포함되는 원소 중 적어도 하나이며,

상기 도펀트의 농도는 상기 양자 우물층에 포함되는 상기 원소의 농도보다 작은 것을 특징으로 하는 반도체 발광 소자.

**청구항 3**

제1항에 있어서,

상기 활성층은 UV(200 ~ 440nm) 또는 청색(440nm ~ 480nm)영역의 광을 발하는 것을 특징으로 하는 반도체 발광 소자.

**청구항 4**

제1항에 있어서,

상기 활성층의 여기 파워-독립형 쉬프트(excitation power-independent shift,  $\Delta E_1$ )의 값은 5 meV 이하인 것을 특징으로 하는 반도체 발광 소자.

**청구항 5**

제1항에 있어서,

상기 보더층은  $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$  ( $0 \leq x \leq 0.1, 0.01 \leq y \leq 0.1$ )의 조성식을 갖는 것을 특징으로 하는 반도체 발광

소자.

**청구항 6**

제1항에 있어서,

상기 제1 도전형 반도체층 또는 상기 제2 도전형 반도체층 상에 형광체층 또는 양자점(quantum dot) 중 어느 하나 이상이 배치되며,

상기 형광체층은,

$Y_3Al_5O_{12}:Ce$ ,  $Tb_3Al_5O_{12}:Ce$  및  $Lu_3Al_5O_{12}:Ce$ 으로 이루어진 군에서 선택되는 적어도 한 종의 산질화물계 형광체;

$(Ba,Sr)_2SiO_4:Eu$  또는  $(Ba,Sr)_3SiO_5:Ce$  중 어느 한 종의 실리케이트(silicate)계 형광체;

$\beta-SiAlON:Eu$ ,  $La_3Si_6N_{11}:Ce$ ,  $\alpha-SiAlON:Eu$ ,  $CaAlSiN_3:Eu$ ,  $Sr_2Si_5N_8:Eu$ ,  $SrSiAl_4N_7:Eu$ ,  $SrLiAl_3N_4:Eu$  및  $Ln_{4-x}(Eu_zM_{1-z})_xSi_{12-y}Al_yO_{3+x+y}N_{18-x-y}$  ( $0.5 \leq x \leq 3$ ,  $0 < z < 0.3$ ,  $0 < y \leq 4$ ) (단, 여기서 Ln은 IIIa 족 원소 및 희토류 원소로 이루어지는 군에서 선택되는 적어도 한 종의 원소이고, M은 Ca, Ba, Sr 및 Mg로 이루어지는 군에서 선택되는 적어도 한 종의 원소일 수 있다.)으로 이루어진 군에서 선택되는 적어도 한 종의 질화물계 형광체; 및

$K_2SiF_6:Mn^{4+}$ ,  $K_2TiF_6:Mn^{4+}$ ,  $NaYF_4:Mn^{4+}$  및  $NaGdF_4:Mn^{4+}$ 으로 이루어진 군에서 선택되는 적어도 한 종의 플루오라이드(fluoride)계 형광체;

로 이루어진 군에서 선택되는 적어도 하나를 포함하는 것을 특징으로 하는 반도체 발광 소자.

**청구항 7**

제1항에 있어서,

상기 제1 도전형 반도체층은 메사 에칭되어 노출된 영역을 포함하거나, 상기 제1 또는 제2 도전형 반도체층은 비아를 포함하고 있으며,

상기 노출된 영역 상에 배치되는 전극, 또는 상기 비아를 통하여 상기 제1 또는 제2 도전형 반도체층과 접속하는 전극을 포함하고,

상기 비아의 직경은 5  $\mu m$  내지 50  $\mu m$ 의 범위이고,

상기 비아의 개수는 3개 내지 300개인 것을 특징으로 하는 반도체 발광 소자.

**청구항 8**

제1항에 있어서,

상기 보더층은 n형 도전형 불순물을 더 포함하고 있으며, 상기 n형 도전형 불순물은 실리콘(Si)이며, 상기 실리콘의 농도는  $10^{17} /cm^3$  내지  $10^{18} /cm^3$ 인 것을 특징으로 하는 반도체 발광 소자.

**청구항 9**

제1항의 반도체 발광 소자를 포함하는 것을 특징으로 하는 반도체 발광 소자 패키지.

**청구항 10**

n형 반도체층;

상기 n형 반도체층 상에 배치되고, 일 방향으로 밴드갭 에너지가 감소하며,  $Al_xIn_yGa_{1-x-y}N$  ( $0 \leq x \leq 0.1$ ,  $0.01 \leq y \leq 0.1$ )의 조성식을 갖는 보더층;

상기 보더층 상에 배치되며, 적어도 하나 이상의 InGaN층과 GaN층이 교대로 적층된 활성층; 및

p형 반도체층; 을 포함하고,

상기 보더층의 In의 조성비는 상기 활성층의 InGaN층에 포함되는 In의 조성비보다 작은 것을 특징으로 하는 반

도체 발광 소자.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 반도체 발광 소자 및 반도체 발광 소자 패키지에 관한 것이다.

**배경 기술**

[0002] 반도체 발광 소자는 전류가 가해지면 제1 및 제2 도전형 반도체의 접합 부분에서 전자와 정공의 재결합에 의하여, 다양한 색상의 빛을 발생시킬 수 있는 반도체 장치이다. 이러한 반도체 발광 소자는 필라멘트에 기초한 발광 소자에 비해 긴 수명, 낮은 전원, 우수한 초기 구동 특성 등의 여러 장점을 갖기 때문에 그 수요가 지속적으로 증가하고 있다. 특히, 최근에는, 청색 계열의 단파장 영역의 빛을 발광할 수 있는 III족 질화물 반도체가 각광을 받고 있다.

[0003] 이러한 반도체 발광 소자의 경우, 일반적으로, 제1 및 제2 도전형 반도체층 사이에 활성층이 배치된 구조가 이용된다. 활성층을 성장시킬 때 입자의 뭉침 현상 등 활성층의 막질 저하가 생긴다면 발광 소자의 광 특성이 저하될 수 있다.

**발명의 내용**

**해결하려는 과제**

[0004] 본 발명의 기술적 사상이 이루고자 하는 기술적 과제 중 하나는, 반도체 발광 소자의 활성층의 막질 저하를 억제하여 결과적으로 반도체 발광 소자의 광 특성을 향상시키고 드롭(drop) 현상 등을 개선하고자 하는 것이다.

**과제의 해결 수단**

[0005] 본 발명의 일 측면은, n형 GaN 콘택층, 상기 n형 GaN 콘택층 상에 배치되며 n형 도펀트로서 실리콘(Si)이  $2 \times 10^{18} \text{ cm}^{-3}$  내지  $9 \times 10^{19} \text{ cm}^{-3}$ 의 농도로 도핑되고 두께가 1nm 내지 500nm인 n형 GaN층, 및 상기 n형 GaN층 상에 배치되며  $\text{Al}_x\text{In}_y\text{Ga}_z\text{N}$  ( $0 \leq x, y, z \leq 1, x+y+z > 0$ )으로 이루어진 조성이 다른 2층 이상의 반복 구조로 형성된 n형 초격자층을 포함하는 제1 도전형 반도체층; 상기 제1 도전형 반도체층 상에 형성되며 밴드 갭 에너지가 상기 제1 도전형 반도체층에서 멀어질수록 감소하는 보더층(border layer); 상기 보더층과 접하며 교대로 적층되어 다중 양자 우물 구조를 이루고 적어도 5개 이상의 양자 우물층과 적어도 4개 이상의 양자 장벽층을 포함하는 활성층; 및 상기 활성층 상에 배치되며 알루미늄(Al)의 조성비가 상기 활성층에서 멀어질수록 증가 또는 감소하는 p형  $\text{Al}_x\text{In}_y\text{Ga}_z\text{N}$ 층 ( $0 \leq x, y, z \leq 1, x+y+z > 0$ ), 및 상기 p형  $\text{Al}_x\text{In}_y\text{Ga}_z\text{N}$ 층 ( $0 \leq x, y, z \leq 1, x+y+z > 0$ ) 상에 배치되며 p형 도펀트로서 마그네슘(Mg)이  $1 \times 10^{18} \text{ cm}^{-3}$  내지  $9 \times 10^{21} \text{ cm}^{-3}$ 의 농도로 도핑되고 상기 마그네슘의 농도가 두께 방향으로 증가 또는 감소하고 두께가 30 nm 내지 150 nm인 p형 GaN층을 포함하는 제2 도전형 반도체층;을 포함하고 V형상의 왜곡층이 상기 제1 도전형 반도체층, 상기 보더층, 상기 활성층 및 상기 제2 도전형 반도체층 중 적어도 한 층에 형성된 것을 특징으로 하는 반도체 발광 소자를 제공한다.

[0006] 본 발명의 일 실시예에서, 상기 보더층은 도펀트를 포함하며 상기 도펀트는 상기 양자 우물층에 포함되는 원소 중 적어도 하나이며 상기 도펀트의 농도는 상기 양자 우물층에 포함되는 상기 원소의 농도보다 작을 수 있다.

[0007] 본 발명의 일 실시예에서, 상기 활성층은 UV(200 ~ 440nm) 또는 청색(440nm ~ 480nm)영역의 광을 발할 수 있다.

[0008] 본 발명의 일 실시예에서, 상기 제1 도전형 반도체층 또는 상기 제2 도전형 반도체층 상에 형광체층 또는 양자점(quantum dot) 중 어느 하나 이상이 배치되며, 상기 형광체층은,  $\text{Y}_3\text{Al}_5\text{O}_{12}:\text{Ce}$ ,  $\text{Tb}_3\text{Al}_5\text{O}_{12}:\text{Ce}$  및  $\text{Lu}_3\text{Al}_5\text{O}_{12}:\text{Ce}$ 으로 이루어진 군에서 선택되는 적어도 한 종의 산질화물계 형광체; ( $\text{Ba}, \text{Sr})_2\text{SiO}_4:\text{Eu}$  또는 ( $\text{Ba}, \text{Sr})_3\text{SiO}_5:\text{Ce}$  중 어느

한 종의 실리케이트(silicate)계 형광체;  $\beta$ -SiAlON:Eu,  $\text{La}_3\text{Si}_6\text{N}_{11}:\text{Ce}$ ,  $\alpha$ -SiAlON:Eu,  $\text{CaAlSiN}_3:\text{Eu}$ ,  $\text{Sr}_2\text{Si}_5\text{N}_8:\text{Eu}$ ,  $\text{SrSiAl}_4\text{N}_7:\text{Eu}$ ,  $\text{SrLiAl}_3\text{N}_4:\text{Eu}$  및  $\text{Ln}_{4-x}(\text{Eu}_z\text{M}_{1-z})_x\text{Si}_{12-y}\text{Al}_y\text{O}_{3+x+y}\text{N}_{18-x-y}$  ( $0.5 \leq x \leq 3$ ,  $0 < z < 0.3$ ,  $0 < y \leq 4$ ) (단, 여기서 Ln 은 IIIa 족 원소 및 희토류 원소로 이루어지는 군에서 선택되는 적어도 한 종의 원소이고, M은 Ca, Ba, Sr 및 Mg로 이루어지는 군에서 선택되는 적어도 한 종의 원소일 수 있다.)으로 이루어진 군에서 선택되는 적어도 한 종의 질화물계 형광체; 및  $\text{K}_2\text{SiF}_6:\text{Mn}^{4+}$ ,  $\text{K}_2\text{TiF}_6:\text{Mn}^{4+}$ ,  $\text{NaYF}_4:\text{Mn}^{4+}$  및  $\text{NaGdF}_4:\text{Mn}^{4+}$ 으로 이루어진 군에서 선택되는 적어도 한 종의 플루오라이드(fluoride)계 형광체;로 이루어진 군에서 선택되는 적어도 하나를 포함할 수 있다.

[0009] 본 발명의 일 실시예에서, 상기 활성층의 여기 파워-독립형 쉬프트(excitation power-independent shift,  $\Delta E_1$ )의 값은 5 meV 이하일 수 있다.

[0010] 본 발명의 일 실시예에서, 상기 보더층은  $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$  ( $0 \leq x \leq 0.1$ ,  $0.01 \leq y \leq 0.1$ )의 조성식을 갖는 것일 수 있다.

[0011] 본 발명의 일 실시예에서, 상기 제1 도전형 반도체층은 메사 에칭되어 노출된 영역을 포함하거나, 상기 제1 또는 제2 도전형 반도체층은 비아를 포함하고 있으며, 상기 노출된 영역 상에 배치되는 전극, 또는 상기 비아를 통하여 상기 제1 또는 제2 도전형 반도체층과 접속하는 전극을 포함하고, 상기 비아의 직경은 5 $\mu\text{m}$  내지 50  $\mu\text{m}$ 의 범위이고, 상기 비아의 개수는 3개 내지 300개일 수 있다.

[0012] 여기서, 상기 전극은 금속 산화물, 그래핀, 은(Ag), 알루미늄(Al),  $\text{TiO}_2$ 와  $\text{SiO}_2$ 로 이루어진 분산 브래그 반사기(distributed Bragg reflector), 또는  $\text{SiO}_2$ 와  $\text{Ta}_2\text{O}_5$ 로 이루어진 분산 브래그 반사기 중 적어도 하나인 것을 특징으로 하는 반도체 발광 소자.

[0013] 본 발명의 일 실시예에서, 상기 보더층은 n형 도전형 불순물을 더 포함하고 있으며, 상기 n형 도전형 불순물은 실리콘(Si)이며, 상기 실리콘의 농도는  $10^{17} / \text{cm}^3$  내지  $10^{18} / \text{cm}^3$ 일 수 있다.

[0014] 본 발명의 다른 측면은, 본 발명의 일 실시예에 따른 반도체 발광 소자를 포함하는 것을 특징으로 하는 반도체 발광 소자 패키지를 제공한다.

[0015] 본 발명의 또 다른 측면은, 본 발명의 일 실시예에 따른 반도체 발광 소자를 포함하고, 벌브-타입(bulb-type)인 것을 특징으로 하는 조명 장치를 제공한다.

[0016] 여기서, 상기 조명 장치는 색 온도가 2700K ~ 5000K 범위의 광을 방출할 수 있다.

[0017] 또한, 상기 조명 장치는 연색성 Ra가 85-99일 수 있다.

[0018] 본 발명의 또 다른 측면은, 본 발명의 일 실시예에 따른 반도체 발광 소자를 포함하고, 바-타입(bar-type)인 것을 특징으로 하는 조명 장치를 제공한다.

[0019] 본 발명의 또 다른 측면은, n형 반도체층; 상기 n형 반도체층 상에 배치되고, 일 방향으로 밴드갭 에너지가 감소하며,  $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$  ( $0 \leq x \leq 0.1$ ,  $0.01 \leq y \leq 0.1$ )의 조성식을 갖는 보더층; 상기 보더층 상에 배치되며, 적어도 하나 이상의 InGaN층과 GaN층이 교대로 적층된 활성층; 및 p형 반도체층;을 포함하는 것을 특징으로 하는 반도체 발광 소자를 제공한다.

**발명의 효과**

- [0020] 본 발명의 기술적 사상에 따른 반도체 발광 소자는, 활성층의 막질 저하가 억제되어 전기 발광(electroluminescence) 또는 광 발광(photoluminescence) 등의 광특성이 향상되고, 드롭 현상이 개선되며, 휘도가 개선되는 효과가 있다.
- [0021] 다만, 본 발명의 다양하면서도 유익한 장점과 효과는 상술한 내용에 한정되지 않으며, 본 발명의 구체적인 실시 형태를 설명하는 과정에서 보다 쉽게 이해될 수 있을 것이다.

**도면의 간단한 설명**

- [0022] 도 1은 본 발명의 일 실시예에 따른 반도체 발광 소자의 단면도이다.
- 도 2는 본 발명의 일 실시예에 따른 반도체 발광 소자의 활성층 주변의 에너지 밴드 다이어그램이다.
- 도 3은 본 발명의 일 실시예에 따른 반도체 발광 소자의 활성층 주변의 에너지 밴드 다이어그램이다.
- 도 4는 비교예 1의 전기 발광(electroluminescence)을 100%로 하였을 때, 실시예 1 내지 3 및 비교예 2 내지 3의 전기 발광을 상대적으로 비교한 도표이다.
- 도 5는, 여기 파워(excitation power)의 변화에 따른 시간-경과 피크 쉬프트(time-lapsed peak shift)의 값의 변화를 각각 실시예 1 내지 2 및 비교예 1에 대하여 나타낸 도표이다.
- 도 6 및 도 7은 본 발명의 일 실시 형태에 따른 반도체 발광 소자를 채용한 발광 소자 패키지의 단면도이다.
- 도 8은 CIE1931 좌표계이다.
- 도 9 내지 도 10은 본 발명의 일 실시 형태에 따른 조명장치에 채용될 수 있는 광원 모듈의 다양한 예를 나타내는 평면도이다.
- 도 11 내지 도 13은 본 발명의 일 실시 형태에 따른 광원 모듈에 채용될 수 있는 발광다이오드 칩의 다양한 예를 나타내는 단면도이다.
- 도 14는 본 발명의 일 실시 형태에 따른 조명 장치(벌브형)를 개략적으로 나타내는 분해 사시도이다.
- 도 15는 본 발명의 일 실시 형태에 따른 조명 장치(L램프형)를 개략적으로 나타내는 분해 사시도이다.
- 도 16은 본 발명의 일 실시 형태에 따른 조명 장치(평판형)를 개략적으로 나타내는 분해 사시도이다.
- 도 17은 본 발명의 일 실시 형태에 따른 조명 시스템을 개략적으로 나타내는 블록도이다.
- 도 18은 도 17에 도시된 조명 시스템의 조명부의 상세 구성을 개략적으로 나타낸 블록도이다.
- 도 19는 도 17에 도시된 조명 시스템의 제어방법을 설명하기 위한 순서도이다.
- 도 20은 도 17에 도시된 조명 시스템을 개략적으로 구현한 사용 예시도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0023] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명한다.
- [0024] 본 실시예들은 다른 형태로 변형되거나 여러 실시예가 서로 조합될 수 있으며, 본 발명의 범위가 이하 설명하는 실시예로 한정되는 것은 아니다. 또한, 본 실시예들은 당해 기술분야에서 평균적인 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 예를 들어, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면 상의 동일한 부호로 표시되는 요소는 동일한 요소이다.
- [0025] 한편, 본 명세서에서 사용되는 "일 실시예(one example)"라는 표현은 서로 동일한 실시예를 의미하지 않으며, 각각 서로 다른 고유한 특징을 강조하여 설명하기 위해서 제공되는 것이다. 그러나, 아래 설명에서 제시된 실시예들은 다른 실시예의 특징과 결합되어 구현되는 것을 배제하지 않는다. 예를 들어, 특정한 실시예에서 설명된 사항이 다른 실시예에서 설명되어 있지 않더라도, 다른 실시예에서 그 사항과 반대되거나 모순되는 설명이 없는 한, 다른 실시예에 관련된 설명으로 이해될 수 있다.

- [0026] 특별히 다른 설명이 없는 한, 본 명세서에서, '상(on)', '상면(upper surface)', '하(under)', '하면(lower surface)', '위 방향(upward)', '아래 방향(downward)', '측면(side surface)', '높은(high)' 및 '낮은(low)' 등의 용어는 도면을 기준으로 한 것이며, 실제로는 반도체 발광 소자가 배치되는 방향에 따라 달라질 수 있을 것이다. 또한, '상(on)'과 '아래(under)'는 '직접(directly)' 또는 '다른 구성요소를 개재하여 (indirectly)' 형성되는 것을 모두 포함한다.
- [0027] 도 1은 본 발명의 일 실시예에 따른 반도체 발광 소자의 단면도이다.
- [0028] 도 1을 참조하면, 반도체 발광 소자(10)는 기판(11) 상에 순차적으로 버퍼층(12), n형 GaN 콘택층(13a), n형 도펀트로서 실리콘(Si)이  $2 \times 10^{18} \text{ cm}^{-3}$  내지  $9 \times 10^{19} \text{ cm}^{-3}$ 의 농도로 도핑되며 두께가 1 nm 내지 500 nm인 n형 GaN 층(13b), 상기 n형 GaN층(13b) 상에 배치되며  $\text{Al}_x\text{In}_y\text{Ga}_z\text{N}$  ( $0 \leq x, y, z \leq 1$ ,  $x+y+z > 0$ )으로 이루어진 조성이 다른 2층 이상의 반복 구조로 형성된 n형 초격자층(13c)을 포함하는 제1 도전형 반도체층(13)을 포함할 수 있다.
- [0029] 기판(11)은 질화물 반도체 단결정을 성장시키기에 적합한 기판으로서, 사파이어를 포함하는 투명한 재료를 이용하여 형성되며, 사파이어 이외에, 징크 옥사이드(zinc oxide, ZnO), 갈륨 나이트라이드(gallium nitride, GaN), 갈륨 아세나이드(gallium arsenide, GaAs), 실리콘(silicon), 실리콘 카바이드(silicon carbide, SiC) 및 알루미늄 나이트라이드(AlN) 등으로 형성될 수 있다.
- [0030] 버퍼층(12)은, 기판(11) 상에 제1 도전형 반도체층(13)을 성장시키기 전에 기판(11)과의 격자 정합을 향상시키기 위한 층으로, 일반적으로 도핑되지 않은 GaN, InGaN, AlN, InN, AlInGaN, SiC, ZnO 중 적어도 하나 이상의 물질로 형성될 수 있으며, 이는 기판(11)의 종류 및 성장 방법 등에 따라 생략될 수도 있다.
- [0031] n형 GaN층 및 n형 초격자층(13b, 13c)은 n형 불순물 농도 또는 각 층의 두께 또는 각 층의 성분을 변화시킨 다층막층으로 형성할 수도 있다. 예를 들어, GaN 성분의 도핑 농도를 변화시켜 여러 층으로 만들 수도 있고, 또는 GaN, InGaN, AlGaIn의 성분이 서로 다른 층을 2층 이상 적층하거나 불순물 농도가 서로 다른 층을 반복하거나, 두께가 서로 다른 층을 반복하거나 하여 n층의 다층막 층을 형성할 수 있다.
- [0032] 제1 도전형 반도체층(13) 상에, 순차적으로, 밴드 갭 에너지가 제1 도전형 반도체층(13)에서 멀어질수록 감소하는 보더층(14), 교대로 적층되어 다중 양자 우물 구조를 이루며 적어도 5개 이상의 양자 우물층과 적어도 4개 이상의 양자 장벽층을 포함하는 활성층(15)이 배치될 수 있다.
- [0033] 도 2는 본 발명의 일 실시예에 따른 반도체 발광 소자의 활성층 주변의 에너지 밴드 다이어그램이다.
- [0034] 도 2를 참조하면, 제1 도전형 반도체층(13)과 제2 도전형 반도체층(16) 사이에 5개의 양자 우물층(15a), 상기 양자 우물층(15a)보다 큰 밴드 갭 에너지를 가지는 4개의 양자 장벽층(15b) 및 제1 도전형 반도체층(16)과 접하는 보더층(14)으로 구성된 활성층(15, 도 1 참조)에 대한 에너지 밴드 다이어그램이 도시되어 있다. 그러나, 본 발명은 도시된 양자 우물층(15a) 및 양자 장벽층(15b)의 개수에 한정되는 것은 아니며 더 많은 수 또는 적은 수의 양자 우물층(15a) 및 양자 장벽층(15b)을 가질 수 있다.
- [0035] 보더층(14)은 제1 도전형 반도체층(13)에서 멀어질수록 밴드 갭 에너지가 감소할 수 있다. 밴드 갭 에너지가 감소하는 것은 도펀트를 추가하는 것으로 인하여 발생할 수 있다.
- [0036] 도펀트를 추가하는 방법은 연속적인 방법 또는 불연속적인 방법으로 수행할 수 있다.
- [0037] 연속적인 방법은 도펀트가 추가되는 시간 동안 계속하여 도펀트를 추가하는 방법이다. 예를 들어, 제1 도전형 반도체층(13)으로부터 멀어질수록 도펀트의 양을 점진적으로(gradually) 늘리거나 또는 점진적으로 줄일 수 있다. 나아가, 도펀트의 양을 늘리다가 줄이거나, 줄이다가 늘릴 수 있다.
- [0038] 불연속적인 방법은 도펀트가 추가되는 시간 동안 단속적으로 도펀트를 추가하는 방법이다. 예를 들어, 제1 도전형 반도체층(13)으로부터 멀어질수록 도펀트를 일정 시간 동안만 계단식으로(stepwise) 투입하되, 그 양을 늘리거나 또는 줄일 수 있다. 나아가, 도펀트의 양을 늘리다가 줄이거나, 줄이다가 늘릴 수 있다.
- [0039] 보더층(14) 내에서의 도펀트의 농도 구배 내지 밴드갭 에너지의 프로파일은 도펀트가 추가되는 양의 프로파일과 일치하지 않을 수 있다. 예를 들어, 도 2에 도시된 밴드갭 에너지의 프로파일처럼 각지지 않고(not angulated), 매끈한 것일 수 있다(smoothed). 이는 도펀트가 양자 우물층(15a)에 포함되는 원소 중 하나일 때,



성장 과정 중 열에 의한 확산 또는 농도 구배에 의한 확산으로 인하여 도펀트와 동일한 양자 우물층(15a) 내의 원소가 보더층(14)으로 확산될 수 있기 때문이다.

[0040] 도펀트는 양자 우물층(15a)에 포함되는 원소 중 적어도 어느 하나일 수 있다. 이 때, 보더층(14)에 추가되는 도펀트의 농도는 양자 우물층(15a)에 포함되는 원소의 농도보다 작을 수 있다.

[0041] 예를 들어, 양자 우물층(15a) 및 양자 장벽층(15b)은 III족 질화물계 반도체층일 수 있으며, 구체적으로, 양자 우물층(15a)은 InGaN 층이고 양자 장벽층(15b)은 GaN 층일 수 있다. 이 때, 보더층(14)에 추가되는 도펀트는 양자 우물층(15a)에 포함되는 원소 중 인듐일 수 있다. 보더층(14)에 추가되는 인듐의 조성비는 양자 우물층(15a)에 포함되어 있는 인듐의 조성비보다 작을 수 있다. 이렇게 되면 보더층(14)의 밴드 갭 에너지는 양자 우물층(15a)의 밴드 갭 에너지보다 커지게 된다.

[0042] 보더층(14)은 하기 화학식 1로 표시되는 조성을 가질 수 있다.

[0043] [화학식 1]

[0044]  $Al_xIn_yGa_{1-x-y}N$  ( $0 \leq x \leq 0.1, 0.01 \leq y \leq 0.1$ )

[0045] 여기서, 인듐의 조성비가 0.01 미만이면 인듐의 뭉침 현상이 억제되지 않으며, 인듐의 조성비가 0.1 초과이면 밴드 갭 에너지가 과도하게 낮아지므로 보더층(14)의 전자 구속력의 저하로 인하여 발광 효율이 감소하게 된다.

[0046] 상기 보더층(14)의 두께는 1 내지 10 nm일 수 있으며, 구체적으로 2 내지 5 nm일 수 있다.

[0047] 또한, 보더층(14)에는 n형 도전형 불순물을 더 포함할 수 있다.

[0048] 양자 장벽층(15b)은 전압 강하로 인하여 양자 장벽층(15b)의 높이가 낮아질 수 있는데, 이를 보완하기 위하여 확산거리가 짧은 n형 도전형 불순물을 양자 장벽층(15b)에 주입할 수 있다. n형 도전형 불순물의 주입에 의하여 양자 장벽층(15b)의 전압 강하를 줄여주고 양자 우물 구조의 전자 구속력이 높아진다.

[0049] 동일한 원리에 의하여, 보더층(14)에 n형 도전형 불순물을 주입하면 보더층의 전압 강하를 막아 주어 더 많은 전자를 주입할 수 있게 되므로 광출력이 더 높아질 수 있다.

[0050] 보더층(14)에 더 포함되는 n형 도전형 불순물은 실리콘(Si)일 수 있다.

[0051] 이때, 실리콘의 농도는  $10^{17} / \text{cm}^3$  내지  $10^{18} / \text{cm}^3$  일 수 있다. 실리콘의 농도가 상기 범위 밖에 있는 경우, 전자의 주입 효율이 감소하여 광출력이 저하될 수 있다.

[0052] 도 3은 본 발명의 일 실시예에 따른 반도체 발광 소자의 활성층 주변의 에너지 밴드 다이어그램이다. 이하에서, 도 2와 중복되는 설명은 생략한다.

[0053] 도 3를 참조하면, 제1 도전형 반도체층(13)과 제2 도전형 반도체층(16) 사이에 5개의 양자 우물층(15a), 상기 양자 우물층(15a)보다 큰 밴드 갭 에너지를 가지는 4개의 양자 장벽층(15b) 및 제1 도전형 반도체층(13)과 접하는 보더층(14')으로 구성된 활성층에 대한 에너지 밴드 다이어그램이 도시되어 있다. 그러나, 본 발명은 도시된 양자 우물층(15a) 및 양자 장벽층(15b)의 개수에 한정되는 것은 아니며 더 많은 수의 양자 우물층(15a) 및 양자 장벽층(15b)을 가질 수 있다.

[0054] 보더층(14')은 제1 도전형 반도체층(13)에서 멀어질수록 밴드 갭 에너지가 감소할 수 있다. 밴드 갭 에너지가 감소하는 것은 도펀트를 추가하는 것으로 인하여 발생할 수 있다.

[0055] 도펀트를 추가하는 방법은 제1 도전형 반도체층(13)으로부터 멀어질수록 도펀트의 양을 계단식으로(stepwise) 늘리는 것일 수 있다. 도펀트는 양자 우물층(15a)에 포함되는 원소 중 어느 하나일 수 있다. 이 때, 보더층(14')에 추가되는 도펀트의 농도는 양자 우물층(15a)에 포함되는 원소의 농도보다 작을 수 있다.

[0056] 상기 활성층은 UV(200 ~ 440nm) 또는 청색(440nm ~ 480nm)영역의 광을 발하는 것일 수 있다.

- [0057] 다시, 도 1을 참조하면, 활성층(15) 상에, 순차적으로, 알루미늄(Al)의 조성비가 상기 활성층(15)에서 멀어질수록 증가 또는 감소하며  $Al_xIn_yGa_zN$  ( $0 \leq x, y, z \leq 1, x+y+z > 0$ )으로 이루어진 조성이 다른 2층 이상의 반복 구조로 형성된 p형 초격자층(16a) 및/또는 알루미늄(Al)의 조성비가 상기 활성층(15)에서 멀어질수록 증가 또는 감소하며  $Al_xIn_yGa_zN$  ( $0 \leq x, y, z \leq 1, x+y+z > 0$ )으로 이루어진 전자 차단층(미도시), p형 도펀트로서 마그네슘(Mg)이  $1 \times 10^{18} \text{ cm}^{-3}$  내지  $9 \times 10^{21} \text{ cm}^{-3}$ 의 농도로 도핑되며 상기 마그네슘의 농도가 두께 방향으로 증가 또는 감소하고 두께가 30 nm 내지 150 nm인 p형 GaN층(16b) 및 p형 콘택층(16c)이 배치될 수 있다. 여기서, p형 GaN 초격자층 및/또는 p형 전자 차단층, p형 GaN층(16b) 및 p형 콘택층(16c)은 제2 도전형 반도체층(16)을 구성할 수 있다.
- [0058] 활성층(15)은,  $Al_xIn_yGa_zN$  ( $0 \leq x, y, z \leq 1, x+y+z > 0$ )으로 이루어진 다중 양자 우물 구조로 구성될 수 있으며, 예를 들어, InGaN계 양자 우물층과 GaN계 양자 장벽층이 또는 GaN계 양자 우물층과 AlGaN계 양자 장벽층이 교대로 적층된 구조를 갖는 다중 양자 우물(Multi-Quantum Well) 구조로 형성될 수 있다. p형 GaN층(16b)은 p형 불순물 농도 또는 각 층의 두께 또는 각 층의 성분을 변화시킨 다층막층으로 형성될 수도 있다. 예를 들어 GaN 성분의 도핑 농도를 변화시켜 여러 층으로 만들 수도 있고, 또는 GaN, InGaN, AlGaN의 성분이 서로 다른 층을 2층 이상 적층하거나 불순물 농도가 서로 다른 층을 반복하거나, 두께가 서로 다른 층을 반복하여 p층의 다층막 층을 형성할 수 있다.
- [0059] 상기 제1 도전형 반도체층(13), 상기 보더층(14), 상기 활성층(15) 및 상기 제2 도전형 반도체층(16) 중 적어도 한 층에 V형상의 왜곡층이 형성될 수 있다. V형상의 왜곡층은, 기판면과 평행한 성장면((0001면))과 기판면에 대해 경사진 성장면((1-101)면, (11-22)면 또는 다른 경사 결정면)이 함께 존재할 수 있다. 기판면과 평행한 성장면이라고 하는 것은 기판면을 기준으로 그 위에 성장된 결정면의 어느 한 면의 기울기가 경사진(0도 이상 90도 이하) 것을 말한다. V형상의 결함은, 발광 구조물을 관통하는 관통 전위의 주위에 형성되어, 관통 전위로 전류가 집중되는 현상을 방지한다.
- [0060] V형상의 왜곡층은 각 층의 두께 방향, 즉 제1 도전형 반도체층(13)에서 활성층(15) 및 제2 도전형 반도체층(16)으로 갈수록 V형상의 계곡 형태가 완만해지며, p형 초격자층(16a) 또는 p형 전자 차단층을 지나 p형 GaN층(16b) 부근에서는 V형상의 계곡이 점차 평평하게 되어 균일한 층구조를 형성하게 될 수 있다.
- [0061] 제2 도전형 반도체층(16) 상에, 투명 전극층(17) 및/또는 제2 전극(18a)이 배치될 수 있다. 또한, 메사 에칭되어 노출된 제1 도전형 반도체층(13) 영역에 제1 전극(18b)이 배치될 수 있다. 도시하지는 않았으나, 제1 도전형 반도체층(13)은 비아를 포함하고 상기 비아를 통하여 제1 도전형 반도체층(13)과 접속되는 전극이 배치될 수 있다. 또한, 도시하지는 않았으나, 제2 도전형 반도체층(16)은 비아를 포함하고 상기 비아를 통하여 제2 도전형 반도체층(16)과 접속되는 전극이 배치될 수 있다. 여기서 비아의 반경은 5  $\mu\text{m}$  내지 50  $\mu\text{m}$ 의 범위이고 비아의 개수는 3개 내지 300개일 수 있다.
- [0062] 투명 전극층(17)의 재료로는 ITO 또는 ZnO와 같은 금속 산화물계, 또는 그래핀계가 사용될 수 있다. 플립 칩 구조의 반도체 발광 소자인 경우, 상기 투명 전극은 반사 전극으로 대체될 수 있으며 반사 전극으로는 은(Ag), 알루미늄(Al)과 같은 금속,  $TiO_2$ 와  $SiO_2$  페어가 적층된 복수층으로 구성된 분산 브래그 반사기(distributed Bragg reflector, DBR), 또는  $SiO_2$ 와  $Ta_2O_5$  페어가 적층된 복수층으로 구성된 분산 브래그 반사기가 사용될 수 있다.
- [0063] 인듐을 함유하는 질화물계 반도체층이 InGaN 층인 경우, InGaN을 구성하는 InN 및 GaN의 분해 온도가 서로 큰 차이를 가지기 때문에, InGaN이 InN 및 GaN으로 상분리되는 경향이 있다. 또한, 800°C 이하의 저온에서 형성되는 InGaN 층 위에 곧바로 1000°C 이상의 고온으로 GaN 층을 성장시키면, 열에 의해 InGaN 층 안에 있는 인듐이 증발되면서 활성층 내부의 인듐 조성이 불균일해지며(인듐의 국지화), 이에 따라 표면이 거칠어진다.
- [0064] 따라서, 예를 들어, 양자 우물층(15a)이 InGaN 층이고 양자 장벽층(15b)이 GaN 층인 경우, 보더층(14)에 인듐을 추가함으로써, 이러한 활성층의 막질 저하를 방지할 수 있다.
- [0065] 인듐의 국지화(localization)는 시간-경과 피크 쉬프트(time-lapsed peak shift) 실험을 하여 얻어지는 여기

파워-독립 쉬프트(excitation power-independent shift,  $\Delta E_1$ )의 값을 측정함으로써 인하여 간접적으로 그 정도를 확인할 수 있다.  $\Delta E_1$  를 측정하는 하기 실험예 4에 기재되어 있다.

[0066]  $\Delta E_1$ 은 인듐의 포텐셜 변동(potential fluctuation)에 의하여 야기되는 캐리어 국지화 영향(carrier localization effect) 때문에 생긴다. 따라서,  $\Delta E_1$ 의 값이 작을수록 인듐의 국지화가 상대적으로 적다고 할 수 있다.

[0067] 보더층(14)에 충분한 인듐이 추가된 경우, 활성층(15)의 인듐 뭉침 현상, 즉, 인듐 국지화 현상이 줄어들게 된다. 활성층(15)의 인듐 국지화 현상을 저하하기 위하여, 여기 파워-독립형 쉬프트(excitation power-independent shift,  $\Delta E_1$ )의 값은 5 meV 이하일 수 있다.

[0068] 아래 표 1은 실시예 1 내지 3 및 비교예 1 내지 3의 양자 우물 구조의 페어(pair) 수를 나타내는 표이다. 실시예 1 내지 3은 본 발명의 일 실시예에 따른 것으로서 인듐을 보더층(14)에 추가한 것이고, 비교예 1 내지 3은 각각 실시예 1 내지 3과 동일한 구조를 갖되 인듐을 별도로 추가하지 않은 것이다.

**표 1**

[0069]		비교예 1	비교예 2	비교예 3	실시예 1	실시예 2	실시예 3
	페어 수	5	6	7	5	6	7

[0070] <실험예 1>

[0071] 도 4는 비교예 1의 전기 발광(electroluminescence)을 100%로 하였을 때, 실시예 1 내지 3 및 비교예 1 내지 3의 전기 발광을 상대적으로 비교한 도표이다.

[0072] 도 4를 참조하면, 동일한 페어 수를 갖는 비교예 및 실시예 들끼리 대조할 때, 인듐을 추가한 본 발명의 실시예 들의 전기 발광 효율이 더 향상되었다. 동일한 페어 수를 갖는 비교예와 실시예 들의 전기 발광 효율의 차이는 페어의 수가 증가할수록 더 커지는 경향을 보였다. 따라서, 다중 양자 우물 구조를 갖는 전기 발광 소자의 페어 수가 클수록 본 발명의 일 실시예처럼 인듐을 보더층에 추가함으로써 인하여 광특성이 개선된다.

[0073] <실험예 2>

[0074] 아래 표 2는 실시예 1 내지 2와 비교예 1 내지 2의 내부 양자 효율(Internal Quantum Efficiency, IQE)을 인가된 전류에 따라 나타낸 것이다.

**표 2**

[0075]		인가 전류 (mA)		
		65	120	410
	실시예 1의 IQE (%)	89.9	86.2	71.9
	실시예 2의 IQE (%)	89.9	86.9	74.3
	비교예 1의 IQE (%)	90.0	86.6	72.3
	비교예 2의 IQE (%)	87.6	84.5	69.6

[0076] 표 2를 참조하면, 페어 수가 5개인 실시예 1 및 비교예 1의 IQE는 큰 차이가 없지만, 페어 수가 6개인 실시예 2 및 비교예 2에서 IQE는 실시예 2가 비교예 2보다 크게 나타났다. 따라서, 페어 수가 6개 이상일 때, 본 발명의 일 실시예처럼 보더층에 인듐을 추가하면 IQE의 값이 증가한다.

[0077] <실험예 3>

[0078] 아래 표 3은 실시예 1 내지 2와 비교예 1 내지 2의 드롭(droop) 현상을 인가된 전류에 따라 비교하여 나타낸 것이다.

표 3

[0079]

	인가 전류 (mA)		
	65	120	410
실시예 1의 드롭 (%)	3.9	7.9	23.1
실시예 2의 드롭 (%)	2.3	5.6	19.2
비교예 1의 드롭 (%)	2.1	5.7	21.3
비교예 2의 드롭 (%)	1.6	5.1	21.8

[0080]

표 3을 참조하면, 인가 전류가 65, 120 mA일 때는 실시예들의 드롭이 비교예 들보다 개선되지 않았으나, 인가 전류가 410 mA 일 때는 실시예 1의 드롭은 비교예 1의 드롭보다 개선되지 않았지만 실시예 2의 드롭은 비교예 2의 드롭보다 개선되었다. 따라서, 페어 수가 6개 이상이고 인가 전류가 높을 때, 본 발명의 일 실시예처럼 인듐을 추가하면 드롭 현상이 개선된다.

[0081]

<실험예 4>

[0082]

양자 우물층이 InGaN 층이고 양자 장벽층이 GaN 층이며, 5개의 양자 우물층 및 양자 장벽층의 짝(5 pair)을 가지고, 양자 우물층 및 양자 장벽층의 두께는 각각 4.0 nm인 활성층을 갖는 반도체 발광 소자를 사용하여 Time-resolved PL 측정 실험을 하였다. 상기 측정 실험은 300 grooves/mm의 격자(grating)를 사용하여 25 cm 단색 광기(monochromator)와 연동된 스트리크 카메라(streak camera)로 수행하였다. 펄스화된 여기(pulsed excitation)는 5 W 다이오드-펌프 고체상 레이저에 의하여 펌프되고 200  $\mu$ m의 스팟 직경(spot diameter)을 갖는 샘플에 초점이 맞춰진 모드-고정(mode-locked) Ti:Al<sub>2</sub>O<sub>3</sub> 레이저의 배주파형(frequency-doubled) 광선에 의하여 제공되었다. 펄스의 폭은 2 MHz의 반복률을 갖는 150 fs이었다. 레이저의 여기 파워(excitation power)는 ND(neutral density) 필터에 의하여 조정되었다.

[0083]

각 펄스화된 여기(pulsed excitation)를 일정한 여기 파워 밀도(excitation power density)로 주입하였다. 주입 바로 직후(6 ns 후) 측정된 피크와 충분히 시간이 경과한 후(50 ns 이상)에 측정된 피크 사이의 변화량을 측정하였다. 이를 시간-경과 피크 쉬프트(time-lapsed peak shift,  $\Delta E$ )라고 한다.

[0084]

$\Delta E$ 는 여기 파워-의존형 쉬프트(excitation power-dependent shift,  $\Delta E_p$ )와 여기 파워-독립형 쉬프트(excitation power-independent shift,  $\Delta E_i$ )로 구성된다. 여기 파워(excitation power)가 1 mW 이상일 때의 시간-경과 피크 쉬프트를  $\Delta E_p$ 라고 하고, 1 mW 미만일 때의 시간-경과 피크 쉬프트를  $\Delta E_i$ 이라고 한다.

[0085]

도 5는, 여기 파워의 변화에 따른 시간-경과 피크 쉬프트의 값의 변화를 각각 실시예 1 내지 2 및 비교예 1에 대하여 나타낸 도표이다.

[0086]

아래 표 4는 도 5를 참조하여 실시예 1 내지 2 및 비교예 1의  $\Delta E_i$  값을 비교하여 나타낸 것이다.

표 4

[0087]

	$\Delta E_i$ (meV)
실시예 1	2.1
실시예 2	4.4
비교예 1	10.5

[0088]

표 4를 참조하면, 실시예 1 내지 2의  $\Delta E_i$  값이 비교예 1의  $\Delta E_i$  값보다 작았다. 따라서, 본 발명의 일 실시예처럼 보더층에 인듐을 추가하였을 때 인듐의 뭉침 현상이 억제되어 활성층의 막질 저하를 방지할 수 있다.

[0089]

<실험예 5>

- [0090] 실시예 1과 비교예 1의 광발광(photoluminescence) 반치폭을 측정된 결과, 각각 28 meV, 59 meV의 값을 보였다. 따라서, 본 발명의 일 실시예처럼 보다층에 인듐을 추가하였을 때 반치폭이 줄어들어 광특성이 개선된다.
- [0091] 이하에서는 본 발명의 일 실시 형태에 따른 광원 모듈에 채용될 수 있는 발광소자에 대해 설명한다. 도 6 및 도 7에서는 본 발명의 일 실시 형태에 따른 광원 모듈에 채용될 수 있는 발광소자를 개략적으로 나타내고 있다.
- [0092] 도 6에서 도시하는 바와 같이, 본 발명의 일 실시 형태에 따른 발광소자(100)는 반사컵(121)을 갖는 몸체(120) 내에 LED 칩(110)이 실장된 패키지 구조를 가질 수 있다.
- [0093] 상기 몸체(120)는 상기 LED 칩(110)이 실장되어 지지되는 베이스 부재에 해당하며, 광 반사율이 높은 백색 성형 복합재(molding compound)로 이루어질 수 있다. 이는 LED 칩(110)에서 방출되는 광을 반사시켜 외부로 방출되는 광량을 증가시키는 효과가 있다. 이러한 백색 성형 복합재는 고 내열성의 열경화성 수지 계열 또는 실리콘 수지 계열을 포함할 수 있다. 또한, 열 가소성 수지 계열에 백색 안료 및 충전제, 경화제, 이형제, 산화방지제, 접착력 향상제 등이 첨가될 수 있다. 또한, FR-4, CEM-3, 에폭시 재질 또는 세라믹 재질 등으로도 이루어질 수 있다. 또한, 알루미늄(Al)과 같은 금속 재질로 이루어지는 것도 가능하다.
- [0094] 상기 몸체(120)에는 외부 전원과의 전기적 연결을 위한 리드 프레임(122)이 구비될 수 있다. 상기 리드 프레임(122)은 전기 전도성이 우수한 재질, 예를 들어, 알루미늄, 구리 등의 금속 재질로 이루어질 수 있다. 만일, 상기 몸체(120)가 금속 재질로 이루어지는 경우에는 상기 몸체(120)와 상기 리드 프레임(122) 사이에는 절연 물질이 개재될 수 있다.
- [0095] 상기 몸체(120)에 구비되는 상기 반사컵(121)은 상기 LED 칩(110)이 실장되는 바닥면으로 상기 리드 프레임(122)이 노출될 수 있다. 그리고, 상기 LED 칩(110)은 상기 노출된 리드 프레임(122)과 전기적으로 접속될 수 있다.
- [0096] 상기 반사컵(121)의 상기 몸체(120)의 상면으로 노출되는 단면의 크기는 상기 반사컵(121)의 바닥면의 크기보다 큰 구조를 가질 수 있다. 여기서, 상기 반사컵(121)의 상기 몸체(120)의 상면으로 노출되는 단면은 상기 발광소자(100)의 발광면을 정의할 수 있다.
- [0097] 한편, 상기 LED 칩(110)은 상기 몸체(120)의 반사컵(121) 내에 형성되는 봉지재(130)에 의해 밀봉될 수 있다. 상기 봉지재(130)에는 과장변환물질이 함유될 수 있다.
- [0098] 과장 변환 물질로는, 예컨대 상기 LED 칩(110)에서 발생된 광에 의해 여기되어 다른 파장의 광을 방출하는 형광체가 적어도 1종 이상 함유될 수 있다. 이를 통해 백색 광을 비롯해 다양한 색상의 광이 방출될 수 있도록 조절할 수 있다.
- [0099] 예를 들어, LED 칩(110)이 청색 광을 발광하는 경우, 황색, 녹색, 적색 형광체 중 적어도 하나를 포함한 발광소자 패키지는 형광체의 배합비에 따라 다양한 색 온도의 백색 광을 발광하도록 할 수 있다. 또는 상기 청색 LED 칩(110)에 녹색 또는 적색 형광체를 적용한 발광소자 패키지는 녹색 또는 적색 광을 발광하도록 할 수 있다. 상기 백색 광을 내는 발광소자 패키지와 상기 녹색 또는 적색 광을 내는 패키지를 조합하여 백색 광의 색온도 및 연색성(Color Rendering Index: CRI)을 조절하도록 할 수 있다. 또한, 보라색, 청색, 녹색, 적색 또는 적외선을 발광하는 발광소자 중 적어도 하나를 포함하게 구성할 수도 있다. 이 경우, 발광소자 패키지(100) 또는 이를 조합한 모듈 제품에서 연색성(CRI)을 나트륨(Na)등(연색지수 40)에서 태양광(연색지수 100) 수준으로 조절할 수 있으며, 또한, 2000K에서 20000K 수준의 색온도를 갖는 다양한 백색 광을 발생시킬 수 있다. 또한, 필요에 따라서는 보라색, 청색, 녹색, 적색, 오렌지색의 가시광 또는 적외선을 발생시켜 주위 분위기에 맞게 색을 조절할 수 있다. 또한, 식물 성장을 촉진할 수 있는 특수 파장의 광을 발생시킬 수도 있다.



- [0100] 도 8은 CIE 1931 좌표계이다.
- [0101] 도 8을 참조하면, 상기 UV 또는 청색 LED에 황색, 녹색, 적색 형광체 및/또는 녹색, 적색 LED의 조합으로 만들어진 백색 광은 2개 이상의 피크 파장을 가지며, 도 8에서 도시하는 CIE 1931 좌표계의 (x, y) 좌표가 (0.4476, 0.4074), (0.3484, 0.3516), (0.3101, 0.3162), (0.3128, 0.3292), (0.3333, 0.3333)을 잇는 선분 상에 위치할 수 있다. 또는, 상기 선분과 흑체 복사 스펙트럼으로 둘러싸인 영역에 위치할 수 있다. 상기 백색 광의 색 온도는 2000K ~ 20000K사이에 해당한다.
- [0102] 도 9는 본 발명의 일 실시 형태에 따른 조명장치에 채용될 수 있는 광원 모듈을 도시한 것이다.
- [0103] 도 9를 참조하면, 색 온도 4000K 백색 발광 소자 패키지(W1), 색 온도 3000K인 백색 발광 소자 패키지(W2) 및 적색 발광 소자 패키지(R)가 백색 발광 패키지 모듈 내에 배치되어 있다. 상기 발광 소자 패키지들을 조합하면 색 온도를 2000K ~ 4000K 범위로 조절할 수 있고, 연색성 Ra가 85 ~ 99인 백색 발광 패키지 모듈을 제조할 수 있다. 상기 모듈은 도 14의 별브형 램프 등에 활용 할 수 있다.
- [0104] 도 10은 본 발명의 일 실시 형태에 따른 조명장치에 채용될 수 있는 광원 모듈을 도시한 것이다.
- [0105] 도 10을 참조하면, 색 온도 5000K 백색 발광 소자 패키지(W3) 및 색 온도 2700K인 백색 발광 소자 패키지(W4)가 백색 발광 패키지 모듈 내에 배치되어 있다. 상기 발광 소자 패키지들을 조합하면 색 온도를 2700K ~ 5000K 범위로 조절할 수 있고, 연색성 Ra가 85 ~ 99인 백색 발광 패키지 모듈을 제조할 수 있다. 상기 모듈은 도 14의 별브형 램프 등에 활용 할 수 있다.
- [0106] 발광 소자 패키지의 수는 기본 색 온도 설정 값에 따라 달라질 수 있다. 기본 색 온도 설정 값이 4000K 부근이라면, 색 온도 4000K에 해당하는 발광 소자 패키지의 수가 색 온도 3000K의 발광 소자 패키지의 수 또는 적색 발광 소자 패키지의 수보다 많도록 할 수 있다.
- [0107] 제1 또는 제2 도전형 반도체층 상에 형광체층 또는 양자점(quantum dot, QD) 중 어느 하나 이상이 배치될 수 있다.
- [0108] 형광체는 다음과 같은 조성식 및 컬러를 가질 수 있다.
- [0109] 산화물계 : 황색 및 녹색  $Y_3Al_5O_{12}:Ce$ ,  $Tb_3Al_5O_{12}:Ce$ ,  $Lu_3Al_5O_{12}:Ce$
- [0110] 실리케이트계 : 황색 및 녹색  $(Ba,Sr)_2SiO_4:Eu$ , 황색 및 등색  $(Ba,Sr)_3SiO_5:Ce$
- [0111] 질화물계 : 녹색  $\beta-SiAlON:Eu$ , 황색  $La_3Si_6N_{11}:Ce$ , 등색  $\alpha-SiAlON:Eu$ , 적색  $CaAlSiN_3:Eu$ ,  $Sr_2Si_5N_8:Eu$ ,  $SrSiAl_4N_7:Eu$ ,  $SrLiAl_3N_4:Eu$ ,  $Ln_{4-x}(Eu_zM_{1-z})_xSi_{12-y}Al_3O_{3+x+y}N_{18-x-y}$  ( $0.5 \leq x \leq 3$ ,  $0 < z < 0.3$ ,  $0 < y \leq 4$ ) (단, 여기서 Ln은 IIIa 족 원소 및 희토류 원소로 이루어지는 군에서 선택되는 적어도 한 종의 원소이고, M은 Ca, Ba, Sr 및 Mg로 이루어지는 군에서 선택되는 적어도 한 종의 원소일 수 있다.)
- [0112] 플루오라이드(fluoride)계 : KSF계 적색  $K_2SiF_6:Mn^{4+}$ ,  $K_2TiF_6:Mn^{4+}$ ,  $NaYF_4:Mn^{4+}$ ,  $NaGdF_4:Mn^{4+}$
- [0113] 형광체 조성은 기본적으로 화학양론(Stoichiometry)에 부합하여야 하며, 각 원소들은 주기율표상 각 족들 내 다른 원소로 치환이 가능하다. 예를 들어 Sr은 알칼리토류(II)족의 Ba, Ca, Mg 등으로, Y는 란타넘계열의 Tb, Lu, Sc, Gd 등으로 치환이 가능하다. 또한, 활성제인 Eu 등은 원하는 에너지 준위에 따라 Ce, Tb, Pr, Er, Yb 등으로 치환이 가능하며, 활성제 단독 또는 특성 변형을 위해 부활성제 등이 추가로 적용될 수 있다.
- [0114] 또한, 형광체 대체 물질로 양자점 등의 물질들이 적용될 수 있으며, 형광체와 양자점을 혼합 또는 단독으로 사용될 수 있다.

[0115] 양자점은 CdSe, InP 등의 코어(Core)(3~10nm)와 ZnS, ZnSe 등의 셸(Shell)(0.5 ~ 2nm) 및 코어와 셸의 안정화를 위한 리간드(ligand)의 구조로 구성될 수 있으며, 사이즈에 따라 다양한 컬러를 구현할 수 있다.

[0116] 아래 표 5는 UV LED 칩(200 ~ 440nm) 또는 청색 LED 칩(440 ~ 480nm)을 사용한 백색 발광소자의 응용분야별 형광체 종류이다.

표 5

용도	형광체
LED TV BLU	$\beta$ -SiAlON:Eu <sup>2+</sup> , (Ca, Sr)AlSiN <sub>3</sub> :Eu <sup>2+</sup> , La <sub>3</sub> Si <sub>6</sub> N <sub>11</sub> :Ce <sup>3+</sup> , K <sub>2</sub> SiF <sub>6</sub> :Mn <sup>4+</sup> , SrLiAl <sub>3</sub> N <sub>4</sub> :Eu, Ln <sub>4-x</sub> (Eu <sub>z</sub> M <sub>1-z</sub> ) <sub>x</sub> Si <sub>12-y</sub> Al <sub>y</sub> O <sub>3+x+y</sub> N <sub>18-x-y</sub> (0.5 ≤ x ≤ 3, 0 < z < 0.3, 0 < y ≤ 4), K <sub>2</sub> TiF <sub>6</sub> :Mn <sup>4+</sup> , NaYF <sub>4</sub> :Mn <sup>4+</sup> , NaGdF <sub>4</sub> :Mn <sup>4+</sup>
조명	Lu <sub>3</sub> Al <sub>5</sub> O <sub>12</sub> :Ce <sup>3+</sup> , Ca-α-SiAlON:Eu <sup>2+</sup> , La <sub>3</sub> Si <sub>6</sub> N <sub>11</sub> :Ce <sup>3+</sup> , (Ca, Sr)AlSiN <sub>3</sub> :Eu <sup>2+</sup> , Y <sub>3</sub> Al <sub>5</sub> O <sub>12</sub> :Ce <sup>3+</sup> , K <sub>2</sub> SiF <sub>6</sub> :Mn <sup>4+</sup> , SrLiAl <sub>3</sub> N <sub>4</sub> :Eu, Ln <sub>4-x</sub> (Eu <sub>z</sub> M <sub>1-z</sub> ) <sub>x</sub> Si <sub>12-y</sub> Al <sub>y</sub> O <sub>3+x+y</sub> N <sub>18-x-y</sub> (0.5 ≤ x ≤ 3, 0 < z < 0.3, 0 < y ≤ 4), K <sub>2</sub> TiF <sub>6</sub> :Mn <sup>4+</sup> , NaYF <sub>4</sub> :Mn <sup>4+</sup> , NaGdF <sub>4</sub> :Mn <sup>4+</sup>
Side View (Mobile, Note PC)	Lu <sub>3</sub> Al <sub>5</sub> O <sub>12</sub> :Ce <sup>3+</sup> , Ca-α-SiAlON:Eu <sup>2+</sup> , La <sub>3</sub> Si <sub>6</sub> N <sub>11</sub> :Ce <sup>3+</sup> , (Ca, Sr)AlSiN <sub>3</sub> :Eu <sup>2+</sup> , Y <sub>3</sub> Al <sub>5</sub> O <sub>12</sub> :Ce <sup>3+</sup> , (Sr, Ba, Ca, Mg) <sub>2</sub> SiO <sub>4</sub> :Eu <sup>2+</sup> , K <sub>2</sub> SiF <sub>6</sub> :Mn <sup>4+</sup> , SrLiAl <sub>3</sub> N <sub>4</sub> :Eu, Ln <sub>4-x</sub> (Eu <sub>z</sub> M <sub>1-z</sub> ) <sub>x</sub> Si <sub>12-y</sub> Al <sub>y</sub> O <sub>3+x+y</sub> N <sub>18-x-y</sub> (0.5 ≤ x ≤ 3, 0 < z < 0.3, 0 < y ≤ 4), K <sub>2</sub> TiF <sub>6</sub> :Mn <sup>4+</sup> , NaYF <sub>4</sub> :Mn <sup>4+</sup> , NaGdF <sub>4</sub> :Mn <sup>4+</sup>
전장 (Head Lamp, etc.)	Lu <sub>3</sub> Al <sub>5</sub> O <sub>12</sub> :Ce <sup>3+</sup> , Ca-α-SiAlON:Eu <sup>2+</sup> , La <sub>3</sub> Si <sub>6</sub> N <sub>11</sub> :Ce <sup>3+</sup> , (Ca, Sr)AlSiN <sub>3</sub> :Eu <sup>2+</sup> , Y <sub>3</sub> Al <sub>5</sub> O <sub>12</sub> :Ce <sup>3+</sup> , K <sub>2</sub> SiF <sub>6</sub> :Mn <sup>4+</sup> , SrLiAl <sub>3</sub> N <sub>4</sub> :Eu, Ln <sub>4-x</sub> (Eu <sub>z</sub> M <sub>1-z</sub> ) <sub>x</sub> Si <sub>12-y</sub> Al <sub>y</sub> O <sub>3+x+y</sub> N <sub>18-x-y</sub> (0.5 ≤ x ≤ 3, 0 < z < 0.3, 0 < y ≤ 4), K <sub>2</sub> TiF <sub>6</sub> :Mn <sup>4+</sup> , NaYF <sub>4</sub> :Mn <sup>4+</sup> , NaGdF <sub>4</sub> :Mn <sup>4+</sup>

[0118] 본 실시 형태에서는 상기 발광소자(100)가 LED 칩(110)이 반사컵(121)을 갖는 몸체(120) 내부에 구비된 패키지 구조인 것을 예시하고 있으나, 이에 한정하는 것은 아니다. 도 7에서와 같이, 상기 발광소자(100')는 상기 LED 칩(110')이 상기 몸체(120')의 상면에 실장된 칩온보드(COB) 구조일 수 있다. 이 경우, 상기 몸체(120')는 회로 배선이 형성된 회로기판일 수 있으며, 상기 봉지재(130')는 상기 몸체(120')의 상면 상에 돌출되어 상기 LED 칩(110')을 덮는 렌즈 구조로 구비될 수 있다.

[0119] 또한, 본 실시 형태에서는 상기 발광소자(100)가 패키지 단품인 것을 예시하고 있으나, 이에 한정하는 것은 아니다. 예를 들어, 상기 발광소자(100)는 상기 LED 칩(110) 자체일 수도 있다.

[0120] 도 11 내지 도 13은 본 발명의 일 실시 형태에 따른 광원 모듈에 채용될 수 있는 발광다이오드 칩의 다양한 예를 나타내는 단면도이다

[0121] 도11을 참조하면 LED 칩(110)은 성장 기관(111)상에 순차적으로 적층된 제1 도전형 반도체층(112), 활성층(113) 및 제2 도전형 반도체층(114)을 포함할 수 있다.

[0122] 성장 기관(111) 상에 적층되는 제1 도전형 반도체층(112)은 n형 불순물이 도핑된 n형 질화물 반도체층일 수 있다. 그리고, 제2 도전형 반도체층(114)은 p형 불순물이 도핑된 p형 질화물 반도체층일 수 있다. 다만, 실시 형태에 따라서 제1 및 제2 도전형 반도체층(112, 114)은 위치가 바뀌어 적층될 수도 있다.

[0123] 제1 및 제2 도전형 반도체층(112, 114) 사이에 배치되는 활성층(113)은 전자와 정공의 재결합에 의해 소정의 에

너지를 갖는 광을 방출한다. 활성층(113)은 제1 및 제2 도전형 반도체층(112, 114)의 에너지 밴드 갭보다 작은 에너지 밴드 갭을 갖는 물질을 포함할 수 있다. 활성층(113)은 양자우물층과 양자장벽층이 서로 교대로 적층된 다중 양자 우물 구조가 사용될 수도 있다. 다만, 이에 제한되는 것은 아니므로 상기 활성층(113)은 단일 양자 우물 구조, 양자점, 나노 와이어(nanowire) 또는 나노 로드(nanorod)가 사용될 수도 있다.

[0124] 상기 LED 칩(110)은 상기 제1 및 제2 도전형 반도체층(112, 114)과 각각 전기적으로 접속하는 제1 및 제2 전극 패드(115a, 115b)를 구비할 수 있다. 상기 제1 및 제2 전극 패드(115a, 115b)는 동일한 방향을 향하도록 노출 및 배치될 수 있다. 그리고, 와이어 본딩 또는 플립 칩 본딩 방식으로 기판과 전기적으로 접속될 수 있다.

[0125] 도 12를 참조하면, LED 칩(110')은 성장 기판(111)상에 순차적으로 적층된 제1 도전형 반도체층(112), 활성층(113) 및 제2 도전형 반도체층(114)을 포함할 수 있다.

[0126] 상기 LED 칩(110')은 상기 제1 및 제2 도전형 반도체층(112, 114)에 각각 접속된 제1 및 제2 전극 패드(115a, 115b)를 포함한다. 상기 제1 전극 패드(115a)는 제2 도전형 반도체층(114) 및 활성층(113)을 관통하여 제1 도전형 반도체층(112)과 접속된 도전성 비아(1151a) 및 도전성 비아(1151a)에 연결된 전극 연장부(1152a)를 포함할 수 있다. 도전성 비아(1151a)는 절연층(116)에 의해 둘러싸여 활성층(113) 및 제2 도전형 반도체층(114)과 전기적으로 분리될 수 있다. 도전성 비아(1151a)는 반도체 적층체가 식각된 영역에 배치될 수 있다. 도전성 비아(1151a)는 접촉 저항이 낮아지도록 개수, 형상, 피치 또는 제1 도전형 반도체층(112)과의 접촉 면적 등을 적절히 설계할 수 있다. 또한, 도전성 비아(1151a)는 반도체 적층체 상에 행과 열을 이루도록 배열됨으로써 전류 흐름을 개선시킬 수 있다. 상기 제2 전극 패드(115b)는 제2 도전형 반도체층(114) 상의 오믹 콘택층(1151b) 및 전극 연장부(1152b)를 포함할 수 있다. 상기 행과 열을 이루는 복수의 도전성 비아들이 제1 도전형 반도체층과 접촉하는 영역의 평면 상에서 차지하는 면적은 발광 적층체의 평면 전체 면적의 0.5 % 내지 20 %의 범위가 되도록 도전성 비아의 개수 및 접촉 면적이 조절될 수 있다. 상기 제1 도전형 반도체층과 접촉하는 영역의 도전성 비아의 직경(DV)은 예를 들어, 5 $\mu$ m 내지 50  $\mu$ m의 범위일 수 있으며, 상기 도전성 비아의 개수는 발광 적층체 영역의 넓이에 따라, 발광 적층체 영역 당 3개 내지 300개일 수 있다. 상기 도전성 비아는 발광 적층체 영역의 넓이에 따라 다르지만 바람직하게는 4개 이상이 좋으며, 각 도전성 비아 간의 거리는 100 $\mu$ m 내지 500 $\mu$ m 범위의 행과 열을 가지는 매트릭스 구조일 수 있으며, 더욱 바람직하게는 150 $\mu$ m 내지 450 $\mu$ m 범위일 수 있다. 각 도전성 비아 간의 거리가 100 $\mu$ m보다 작으면 비아의 개수가 증가하게 되고 상대적으로 발광면적이 줄어들어 발광 효율이 작아지며, 거리가 500 $\mu$ m보다 커지면 전류 확산이 어려워 발광 효율이 떨어지는 문제점이 있을 수 있다. 상기 도전성 비아의 깊이는 제2 도전형 반도체층 및 활성층의 두께에 따라 다르게 형성될 수 있고, 예컨대, 0.5  $\mu$ m 내지 5.0  $\mu$ m의 범위일 수 있다.

[0127] 도 13에 도시된 LED 칩(110'')은 성장 기판(111)과, 상기 성장 기판(111) 상에 형성된 제1 도전형 베이스층(1171)과, 상기 제1 도전형 베이스층(1171) 상에 형성된 복수의 나노 발광구조물(117)을 포함한다. 그리고, 절연층(118) 및 충전부(119)를 더 포함할 수 있다.

[0128] 나노 발광구조물(117)은 제1 도전형 반도체 코어(117a)와 그 코어(117a)의 표면에 셸층으로 순차적으로 형성된 활성층(117b) 및 제2 도전형 반도체층(117c)을 포함한다. 나노 발광구조물(117)은 코어-셸(core-shell) 구조뿐만 아니라, 피라미드 구조와 같은 다른 구조를 가질 수 있다. 상기 제1 도전형 반도체 베이스층(1171)은 나노 발광구조물(117)의 성장면을 제공하는 층일 수 있다. 상기 절연층(118)은 나노 발광구조물(117)의 성장을 위한 오픈 영역을 제공하며, SiO<sub>2</sub> 또는 SiN<sub>x</sub>와 같은 유전체 물질일 수 있다. 상기 충전부(119)는 나노 발광구조물(117)을 구조적으로 안정화시킬 수 있으며, 빛을 투과 또는 반사하는 역할을 수행할 수 있다. 이와 달리, 상기 충전부(119)가 투광성 물질을 포함하는 경우, 충전부(119)는 SiO<sub>2</sub>, SiN<sub>x</sub>, 탄성 수지, 실리콘(silicone), 에폭시 수지, 고분자 또는 플라스틱과 같은 투명한 물질로 형성될 수 있다. 필요에 따라, 상기 충전부(119)가 반사성 물질을 포함하는 경우, 충전부(119)는 PPA(polyphthalamide) 등의 고분자 물질에 고반사성을 가진 금속분말 또는 세라믹 분말이 사용될 수 있다. 고반사성 세라믹 분말로서는, TiO<sub>2</sub>, Al<sub>2</sub>O<sub>3</sub>, Nb<sub>2</sub>O<sub>5</sub>, Al<sub>2</sub>O<sub>3</sub> 및 ZnO로 구성된 그룹으로부터 선택된 적어도 하나일 수 있다. 이와 달리, 고반사성 금속이 사용될 수도 있으며, Al 또는 Ag와 같은 금속일 수 있다.



- [0129] 상기 제1 및 제2 전극 패드(115a, 115b)는 나노 발광구조물(117)의 하면에 배치될 수 있다. 상기 제1 전극 패드(115a)는 제1 도전형 반도체 베이스층(1171)의 노출된 상면에 위치하고, 제2 전극 패드(115b)는 나노 발광구조물(117) 및 충전부(119)의 하부에 형성되는 오믹 콘택층(1153b) 및 전극 연장부(1154b)를 포함한다. 이와 달리, 오믹 콘택층(1153b)과 전극 연장부(1154b)는 일체로 형성될 수도 있다.
- [0130] 도 14에서는 본 발명의 일 실시 형태에 따른 조명 장치를 개략적으로 나타내고 있다.
- [0131] 도 14를 참조하면, 본 발명의 일 실시 형태에 따른 조명 장치(1000)는 별브형 램프일 수 있으며, 실내 조명용, 예를 들어, 다운라이트(downlight)로 사용될 수 있다. 조명 장치(1000)는 전기 연결 구조(1030)를 갖는 하우징(1020)과 상기 하우징(1020)에 장착되는 적어도 하나의 광원 모듈(1010)을 포함하여 구성될 수 있다. 그리고, 상기 하우징(1020)에 장착되어 상기 적어도 하나의 광원 모듈(1010)을 덮는 커버(1040)를 더 포함할 수 있다.
- [0132] 상기 광원 모듈(1010)은 상기 도 6 내지 도 7의 광원 모듈과 실질적으로 동일하며, 따라서 이에 대한 구체적인 설명은 생략한다. 상기 광원 모듈(1010)은 복수개가 회로기판(1011)상에 장착될 수 있다. 상기 광원 모듈(1010)의 개수는 필요에 따라서 다양하게 조절될 수 있다.
- [0133] 상기 하우징(1020)은 상기 광원 모듈(1010)을 지지하는 프레임으로서의 기능과, 상기 광원 모듈(1010)에서 발생하는 열을 외부로 방출하는 히트 싱크로서의 기능을 수행할 수 있다. 이를 위해 상기 하우징(1020)은 열전도율이 높고 견고한 재질로 이루어질 수 있으며, 예를 들어, 알루미늄(Al)과 같은 금속 재질, 방열 수지등으로 이루어질 수 있다.
- [0134] 하우징(1020)의 외측면에는 공기와의 접촉면적을 증가시켜 방열 효율이 향상되도록 하기 위한 복수의 방열핀(1021)이 구비될 수 있다.
- [0135] 상기 하우징(1020)에는 상기 광원 모듈(1010)과 전기적으로 연결되는 전기 연결 구조(1030)가 구비된다. 상기 전기 연결 구조(1030)는 단자부(1031)와, 상기 단자부(1031)를 통해 공급되는 구동 전원을 상기 광원 모듈(1010)로 공급하는 구동부(1032)를 포함할 수 있다.
- [0136] 상기 단자부(1031)는 조명 장치(1000)를, 예컨대 소켓 등에 장착하여 고정 및 전기적으로 연결될 수 있도록 한다. 본 실시 형태에서는 단자부(1031)가 슬라이딩 삽입되는 핀 타입의 구조를 가지는 것으로 예시하고 있으나, 이에 한정하는 것은 아니다. 필요에 따라서 상기 단자부(1031)는 나사산을 가져 돌려서 끼워지는 에디슨 타입의 구조를 가지는 것도 가능하다.
- [0137] 상기 구동부(1032)는 외부의 구동 전원을 상기 광원 모듈을 구동시킬 수 있는 적절한 전류원으로 변환시켜 제공하는 역할을 한다. 이러한 구동부(1032)는, 예를 들어 AC-DC 컨버터, 정류회로 부품, 퓨즈 등으로 구성될 수 있다. 또한, 경우에 따라 원격 제어를 구현할 수 있는 통신 모듈을 더 포함할 수도 있다.
- [0138] 상기 커버(1040)는 상기 하우징(1020)에 장착되어 상기 적어도 하나의 광원 모듈(1010)을 덮으며, 볼록한 렌즈 형상 또는 별브 형상을 가질 수 있다. 상기 커버(1040)는 광 투과성 재질로 이루어질 수 있으며, 광 분산물질을 함유할 수 있다.
- [0139] 도 15는 본 발명의 다른 실시 형태에 따른 조명 장치를 개략적으로 나타내는 분해사시도이다. 도 15를 참조하면, 조명 장치(1100)는 일 예로서 바(bar) 타입 램프일 수 있으며, 광원 모듈(1110), 하우징(1120), 단자(1130) 및 커버(1140)를 포함하여 구성될 수 있다.
- [0140] 광원 모듈(1110)은 상기 도 6 내지 도 7의 광원 모듈이 채용될 수 있다. 따라서, 이에 대한 구체적인 설명은 생략한다. 상기 광원 모듈(1110)은 복수개가 회로기판(1111) 상에 실장될 수 있으며, 실장되는 개수는 필요에 따

라서 다양하게 조절될 수 있다.

- [0141] 하우징(1120)은 일면(1122)에 상기 광원 모듈(1110)을 탑재하여 고정시킬 수 있으며, 상기 광원 모듈(1110)에서 발생하는 열을 외부로 방출시킬 수 있다. 이를 위해 상기 하우징(1120)은 열전도율이 우수한 재질, 예컨대 금속 재질로 이루어질 수 있으며, 양 측면에는 방열을 위한 복수의 방열 핀(1121)이 돌출되어 형성될 수 있다.
- [0142] 상기 광원 모듈(1110)은 복수개가 회로기판(1111) 상에 실장되어 배열된 상태로 상기 하우징(1120)의 일면(1122)에 장착될 수 있다.
- [0143] 커버(1140)는 광원 모듈(1110)을 덮을 수 있도록 하우징(1120)의 걸림 홈(1123)에 체결된다. 그리고, 상기 광원 모듈(1110)에서 발생한 광이 외부로 전체적으로 균일하게 조사될 수 있도록 반원 형태의 곡면을 가질 수 있다. 커버(1140)의 바닥면에는 하우징(1120)의 걸림 홈(1123)에 맞물리는 돌기(1141)가 길이 방향을 따라서 형성될 수 있다.
- [0144] 단자(1130)는 하우징(1120)의 길이 방향의 양 끝단부 중 개방된 적어도 일측에 구비되어 광원 모듈(1110)에 전원을 공급할 수 있으며, 외부로 돌출된 전극 핀(1133)을 포함할 수 있다.
- [0145] 도 16은 본 발명의 다른 실시 형태에 따른 조명 장치를 개략적으로 나타내는 분해사시도이다. 도 16을 참조하면, 조명 장치(1200)는 일 예로서 면 광원 타입의 구조를 가질 수 있으며, 광원 모듈(1210), 하우징(1220), 커버(1240) 및 히트 싱크(1250)를 포함하여 구성될 수 있다.
- [0146] 광원 모듈(1210)은 상기 도 6 내지 도 7의 광원 모듈이 채용될 수 있다. 따라서, 이에 대한 구체적인 설명은 생략한다. 상기 광원 모듈(1210)은 복수개가 회로기판(1211) 상에 실장되어 배열될 수 있다.
- [0147] 하우징(1220)은 상기 광원 모듈(1210)이 탑재되는 일면(1222)과 상기 일면(1222) 둘레에서 연장되는 측면(1224)을 포함하여 박스형 구조를 가질 수 있다. 하우징(1220)은 상기 광원 모듈(1210)에서 발생하는 열을 외부로 방출시킬 수 있도록 열전도율이 우수한 재질, 예컨대 금속 재질로 이루어질 수 있다.
- [0148] 상기 하우징(1220)의 일면(1222)에는 추후 설명하는 히트 싱크(1250)가 삽입되어 체결되는 홀(1226)이 상기 일면(1222)을 관통하여 형성될 수 있다. 그리고, 상기 일면(1222)에 탑재되는 상기 광원 모듈(1210)이 실장된 회로기판(1211)은 부분적으로 상기 홀(1226)상에 걸쳐져서 외부로 노출될 수 있다.
- [0149] 커버(1240)는 상기 광원 모듈(1210)을 덮을 수 있도록 상기 하우징(1220)에 체결될 수 있다. 그리고, 전체적으로 편평한 구조를 가질 수 있다.
- [0150] 히트 싱크(1250)는 하우징(1220)의 타면(1225)을 통해 상기 홀(1226)에 체결될 수 있다. 그리고, 상기 홀(1226)을 통해 상기 광원 모듈(1210)과 접촉하여 상기 광원 모듈(1210)의 열을 외부로 방출할 수 있다. 방열 효율의 향상을 위해 상기 히트 싱크(1250)는 복수의 방열 핀(1251)을 구비할 수 있다. 상기 히트 싱크(1250)는 상기 하우징(1220)과 같이 열전도율이 우수한 재질로 이루어질 수 있다.
- [0151] 발광소자를 이용한 조명 장치는 그 용도에 따라 크게 실내용(indoor) 과 실외용(outdoor)으로 구분될 수 있다. 실내용 LED 조명 장치는 주로 기존 조명 대체용(Retrofit)으로 별브형 램프, 형광등(LED-tube), 평판형 조명 장치가 여기에 해당되며, 실외용 LED 조명 장치는 가로등, 보안등, 투광등, 경관등, 신호등 등이 해당된다.
- [0152] 또한, LED를 이용한 조명 장치는 차량용 내외부 광원으로 활용 가능하다. 내부 광원으로는 차량용 실내등, 독서

등, 계기판의 각종 광원등으로 사용 가능하며, 차량용 외부 광원으로 전조등, 브레이크등, 방향지시등, 안개등, 주행등 등 모든 광원에 사용 가능하다.

- [0153] 아울러, 로봇 또는 각종 기계 설비에 사용되는 광원으로 LED 조명 장치가 적용될 수 있다. 특히, 특수한 파장대를 이용한 LED 조명은 식물의 성장을 촉진시키고, 감성 조명으로서 사람의 기분을 안정시키거나 병을 치료할 수도 있다.
- [0154] 도 17 내지 도 19를 참조하여 상술한 조명 장치를 채용한 조명 시스템을 설명한다. 본 실시 형태에 따른 조명 시스템(2000)은 주변 환경(예를 들어, 온도 및 습도)에 따라 색온도를 자동적으로 조절 가능하며, 단순한 조명의 역할이 아니라 인간의 감성을 충족시킬 수 있는 감성 조명으로써 조명 장치를 제공할 수 있다.
- [0155] 도 17은 본 발명의 일 실시 형태에 따른 조명 시스템을 개략적으로 나타내는 블록도이다.
- [0156] 도 17을 참조하면, 본 발명의 일 실시 형태에 따른 조명 시스템(2000)은 센싱부(2010), 제어부(2020), 구동부(2030) 및 조명부(2040)를 포함할 수 있다.
- [0157] 센싱부(2010)는 실내 또는 실외에 설치될 수 있으며, 온도센서(2011) 및 습도센서(2012)를 구비하여 주변의 온도 및 습도 중 적어도 하나의 공기 조건을 측정한다. 그리고, 상기 센싱부(2010)는 전기적으로 접속된 상기 제어부(2020)로 상기 측정된 공기 조건, 즉 온도 및 습도를 전달한다.
- [0158] 제어부(2020)는 측정된 공기의 온도 및 습도를 사용자에게 의해 미리 설정된 공기 조건(온도 및 습도 범위)과 비교하고, 그 비교 결과, 상기 공기 조건에 상응하는 조명부(2040)의 색온도를 결정한다. 상기 제어부(2020)는 상기 구동부(2030)와 전기적으로 접속되며, 상기 결정된 색온도로 상기 조명부(2040)를 구동할 수 있도록 상기 구동부(2030)를 제어한다.
- [0159] \*도 18은 도 17의 조명부(2040)의 구성 요소를 도시한 것이다.
- [0160] 도 18을 참조하면, 조명부(2040)는 상기 구동부(2030)에서 공급하는 전원에 따라 동작한다. 상기 조명부(2040)는 상기 도 14 내지 도 16에서 도시한 조명 장치를 적어도 하나 포함할 수 있다. 예를 들어, 상기 조명부(2040)는 서로 다른 색온도를 갖는 제1 조명 장치(2041) 및 제2 조명 장치(2042)로 구성될 수 있으며, 각 조명 장치(2041, 2042)는 동일한 백색광을 발광하는 복수의 발광소자를 구비할 수 있다.
- [0161] 제1 조명 장치(2041)는 제1 색온도의 백색광을 방출하며, 제2 조명 장치(2042)는 제2 색온도의 백색광을 방출하며, 제1 색온도가 제2 색온도보다 낮을 수 있다. 또는, 반대로 제1 색온도가 제2 색온도보다 높을 수도 있다. 여기서, 상대적으로 색온도가 낮은 백색은 따뜻한 백색에 해당하고, 상대적으로 색온도가 높은 백색은 차가운 백색에 해당한다. 이러한 제1 및 제2 조명 장치(2041, 2042)에 전원이 공급되면, 각각 제1 및 제2 색온도를 갖는 백색광을 방출하고, 각 백색광은 서로 혼합되어 제어부에서 결정된 색온도를 갖는 백색광을 구현할 수 있다.
- [0162] 구체적으로, 제1 색온도가 제2 색온도보다 낮을 경우, 제어부에서 결정된 색온도가 상대적으로 높게 결정되면, 제1 조명 장치(2041)의 광량을 감소시키고, 제2 조명 장치(2042)의 광량을 증가시켜 혼합된 백색광이 상기 결정된 색온도가 되도록 구현할 수 있다. 반대로, 결정된 색온도가 상대적으로 낮게 결정되면, 제1 조명 장치(2041)의 광량을 증가시키고, 제2 조명 장치(2042)의 광량을 감소시켜 혼합된 백색광이 상기 결정된 색온도가 되도록 구현할 수 있다. 이때, 각 조명 장치(2041, 2042)의 광량은 전원을 조절하여 전체 발광소자의 광량을 조절하는 것에 의해 구현되거나, 구동되는 발광소자 수를 조절하는 것에 의해 구현될 수 있다.
- [0163] 도 19는 도 17에 도시된 조명 시스템의 제어방법을 설명하기 위한 순서도이다. 도 19를 참조하면, 먼저 사용자가 제어부를 통해 온도 및 습도 범위에 따른 색온도를 설정한다(S510). 설정된 온도 및 습도 데이터는 제어부에 저장된다.
- [0164] 일반적으로 색온도가 6000K 이상이면 청색 등의 체감적으로 시원한 느낌의 색상을 연출할 수 있으며, 색온도가 4000K 이하이면, 적색 등의 체감적으로 따뜻한 느낌의 색상을 연출할 수 있다. 따라서, 본 실시 형태에서는 사

용자가 제어부를 통해 온도 및 습도가 20도 및 60%를 넘는 경우, 조명부의 색온도가 6000K 이상으로 점등되도록 설정하고, 온도 및 습도가 10도 ~ 20도 및 40% ~ 60%인 경우, 조명부의 색온도가 4000 ~ 6000K 사이로 점등되도록 설정하고, 온도 및 습도가 10도 이하 및 40% 이하인 경우, 조명부의 색온도가 4000K 이하로 점등되도록 설정한다.

[0165] 다음으로, 센싱부는 주변의 온도 및 습도 중 적어도 하나의 조건을 측정한다(S520). 센싱부에서 측정된 온도 및 습도는 제어부로 전달된다.

[0166] 이어서, 제어부는 센싱부로부터 전달된 측정값과 설정값을 비교한다(S530). 여기서, 측정값은 센싱부에서 측정된 온도 및 습도 데이터이며, 설정값은 사용자가 제어부에 미리 설정하여 저장된 온도 및 습도 데이터이다. 즉, 제어부는 상기 측정된 온도 및 습도와 미리 설정된 온도 및 습도를 비교한다.

[0167] 비교결과, 측정값이 설정값 범위를 만족하는지 판단한다(S540). 측정값이 설정값 범위를 만족하면 현재 색온도를 유지하고, 다시 온도 및 습도를 측정한다(S520). 한편, 측정값이 설정값 범위를 만족하지 못할 경우, 측정값에 해당하는 설정값을 검출하고, 이에 해당하는 색온도를 결정한다(S550). 그리고, 제어부는 결정한 색온도로 조명부가 구동되도록 구동부를 제어한다.

[0168] 그러면, 구동부는 상기 결정된 색온도가 되도록 조명부를 구동한다(S560). 즉, 구동부는 결정된 색온도를 구동하기 위해 필요한 전원을 조명부에 공급한다. 이로써, 조명부는 주변의 온도 및 습도에 따라 사용자가 미리 설정한 온도 및 습도에 해당하는 색온도로 조절될 수 있다.

[0169] 이로써, 조명 시스템은 주변의 온도 및 습도 변화에 따라 자동적으로 실내 조명부의 색온도를 조절할 수 있으며, 이로써 자연 환경 변화에 따라 달라지는 인간의 감성을 충족시킬 수 있고, 또한, 심리적 안정감을 줄 수 있다.

[0170] 도 20은 도 17에 도시된 조명 시스템을 개략적으로 구현한 사용 예시도이다. 도 20에 도시된 바와 같이, 조명부(2040)는 실내 조명등으로써 천장에 설치될 수 있다. 이때, 센싱부(2010)는 실외의 외기 온도 및 습도를 측정하기 위해, 별도의 개별 장치로 구현되어 외부 벽에 설치될 수 있다. 그리고, 제어부(2020)는 사용자의 설정 및 확인이 용이하도록 실내에 설치될 수 있다. 하지만, 본 발명의 조명 시스템은 이에 한정되는 것은 아니며, 인테리어 조명을 대신하여 벽에 설치되거나, 스탠드등과 같이 실내외에서 사용할 수 있는 조명등에 모두 적용될 수 있다.

[0171] LED를 이용한 상술한 조명 장치는 제품 형태, 장소 및 목적에 따라 광학 설계가 변할 수 있다. 예컨대, 상술한 감성 조명과 관련하여 조명의 색, 온도, 밝기 및 색상을 컨트롤하는 기술 외에 스마트폰과 같은 휴대기기를 활용한 무선(원격) 제어 기술을 이용하여 조명을 제어하는 기술을 들 수 있다.

[0172] 또한, 이와 더불어 LED 조명 장치와 디스플레이 장치들에 통신 기능을 부가하여 LED 광원의 고유 목적과 통신 수단으로서의 목적을 동시에 달성하고자 하는 가시광 무선통신 기술도 가능하다. 이는 LED 광원이 기존의 광원들에 비해 수명이 길고 전력 효율이 우수하며 다양한 색 구현이 가능할 뿐만 아니라 디지털 통신을 위한 스위칭 속도가 빠르고 디지털 제어가 가능하다는 장점을 갖고 있기 때문이다.

[0173] 가시광 무선통신 기술은 인간이 눈으로 인지할 수 있는 가시광 파장 대역의 빛을 이용하여 무선으로 정보를 전달하는 무선통신 기술이다. 이러한 가시광 무선통신 기술은 가시광 파장 대역의 빛을 이용한다는 측면에서 기존의 유선 광통신기술 및 적외선 무선통신과 구별되며, 통신 환경이 무선이라는 측면에서 유선 광통신 기술과 구별된다.

[0174] 또한, 가시광 무선통신 기술은 RF 무선통신과 달리 주파수 이용 측면에서 규제 또는 허가를 받지 않고 자유롭게

이용할 수 있다는 편리성과 물리적 보안성이 우수하고 통신 링크를 사용자가 눈으로 확인할 수 있다는 차별성을 가지고 있으며, 무엇보다도 광원의 고유 목적과 통신기능을 동시에 얻을 수 있다는 융합 기술로서의 특징을 가지고 있다.

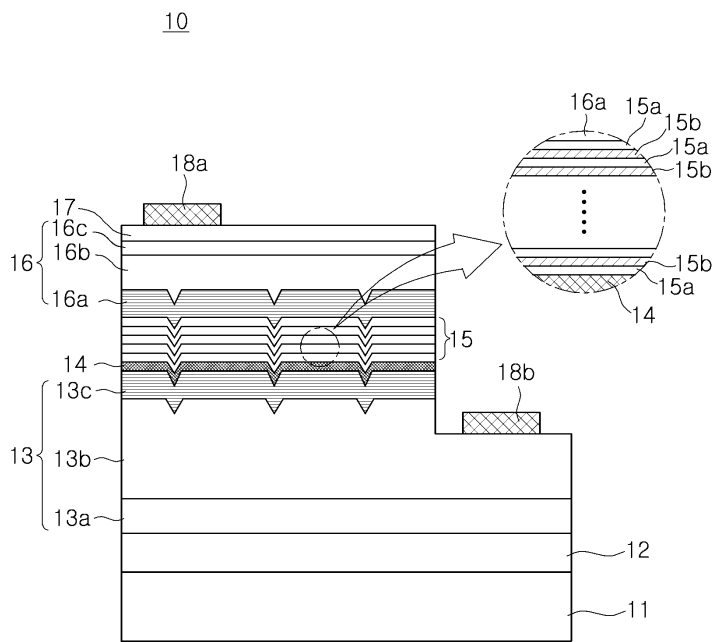
[0175] 이상에서 본 발명의 실시 형태에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 다양한 수정 및 변형이 가능하다는 것은 당 기술분야의 통상의 지식을 가진 자에게는 자명할 것이다.

**부호의 설명**

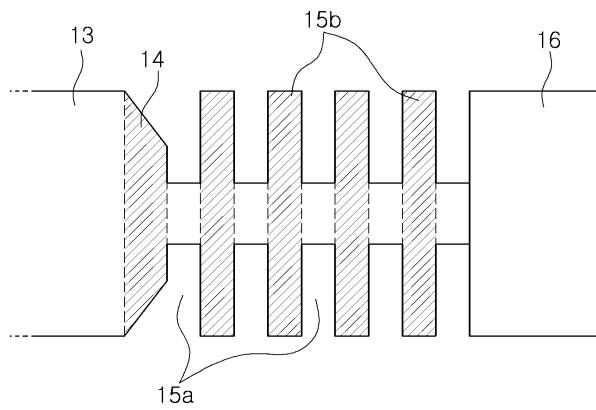
- [0176]
- 10: 반도체 발광 소자
  - 11: 기관
  - 12: 버퍼층
  - 13: 제1 도전형 반도체층
  - 14, 14': 보더층
  - 15: 활성층
  - 15a: 양자 우물층
  - 15b: 양자 장벽층
  - 16: 제2 도전형 반도체층
  - 17: 투명 전극층
  - 18b: 제1 전극
  - 18a: 제2 전극
  - 100: 발광소자
  - 110: LED 칩
  - 120: 몸체
  - 121: 반사컵
  - 122: 리드 프레임
  - 130: 봉지재
  - 200: 광학소자
  - 201: 제1면
  - 202: 제2면
  - 210: 홈부
  - 220: 오목부
  - 230: 볼록부
  - 240: 요철부

도면

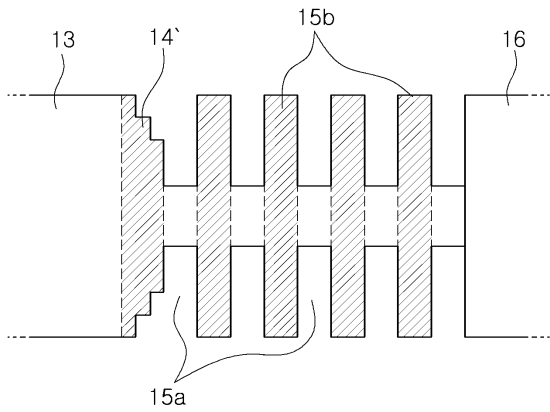
도면1



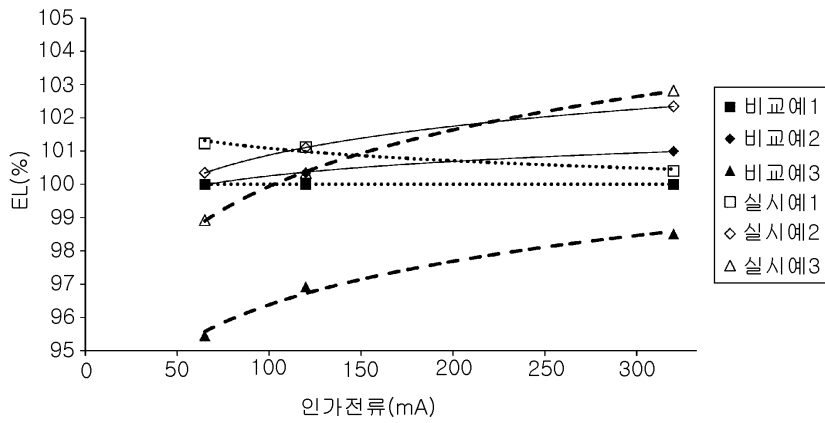
도면2



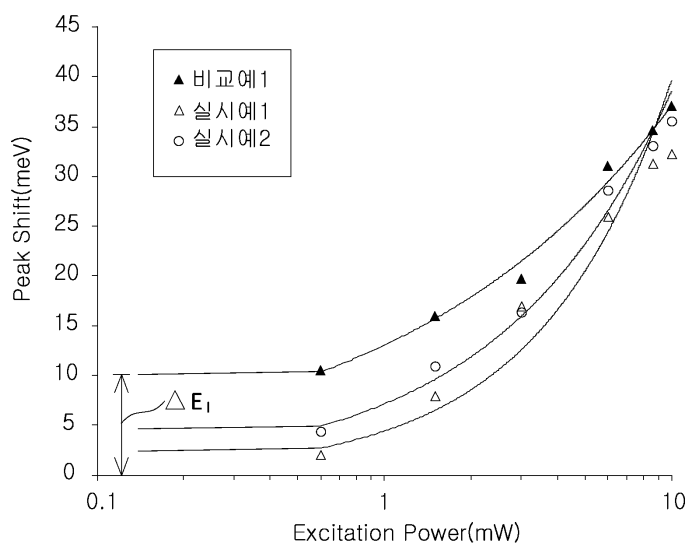
도면3



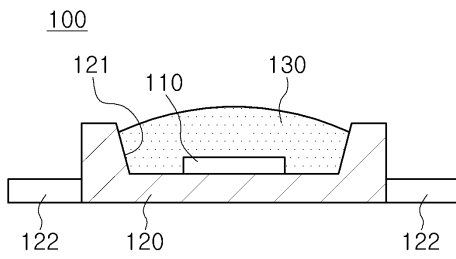
도면4



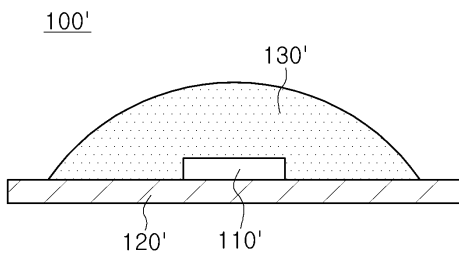
도면5



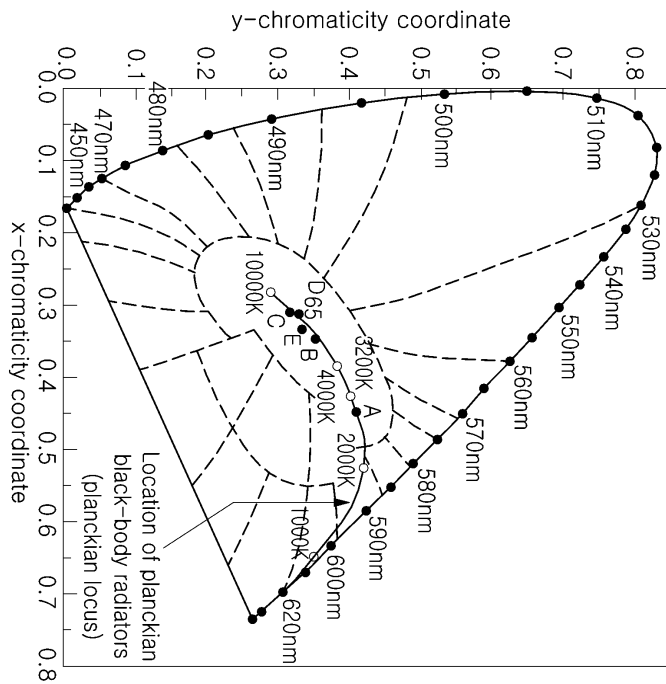
도면6



도면7



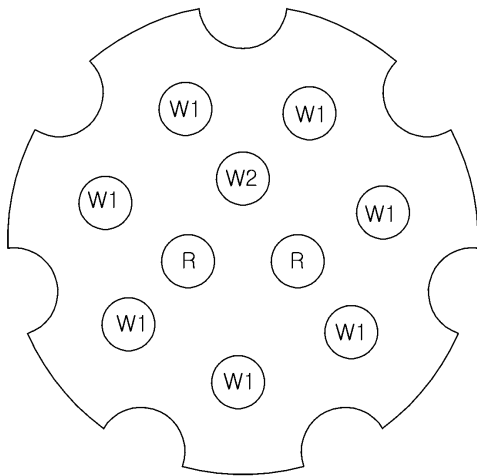
도면8



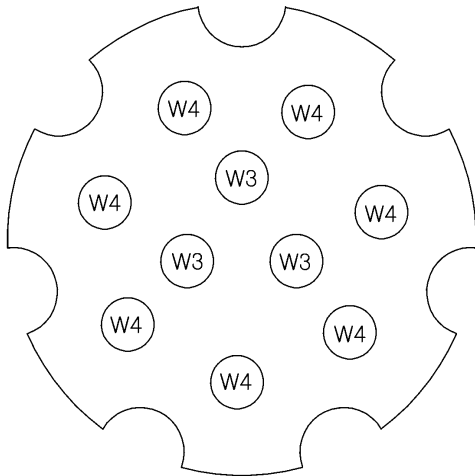
- Illuminant A  
( $x, y$ )=(0.4476, 0.4074)  
(Incandescent source,  $T=2856\text{K}$ )
- Illuminant B  
( $x, y$ )=(0.3484, 0.3516)  
(Direct sunlight,  $T=4870\text{K}$ )
- Illuminant C  
( $x, y$ )=(0.3101, 0.3162)  
(Overcast source,  $T=6770\text{K}$ )
- Illuminant D65  
( $x, y$ )=(0.3128, 0.3292)  
(Daylight,  $T=6500\text{K}$ )
- Illuminant E(equal-energy point)  
( $x, y$ )=(0.3333, 0.3333)



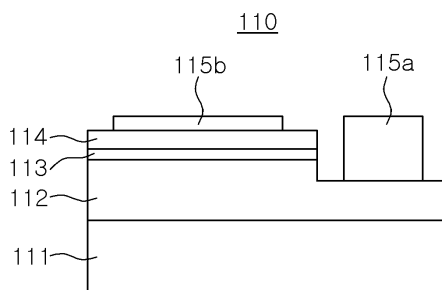
도면9



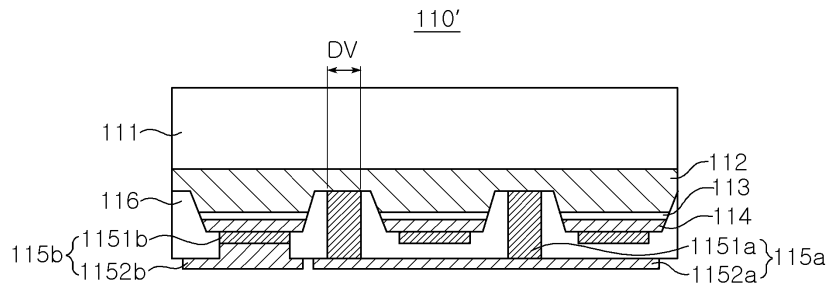
도면10



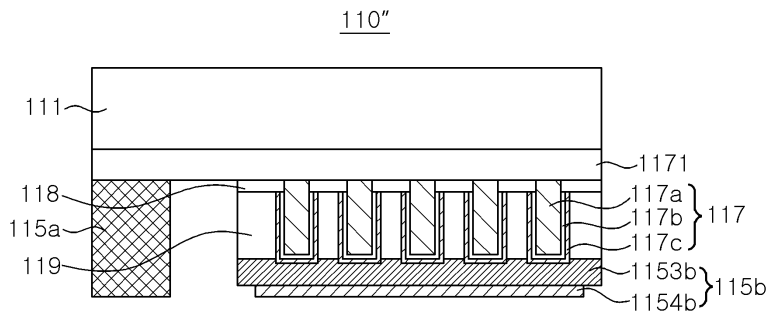
도면11



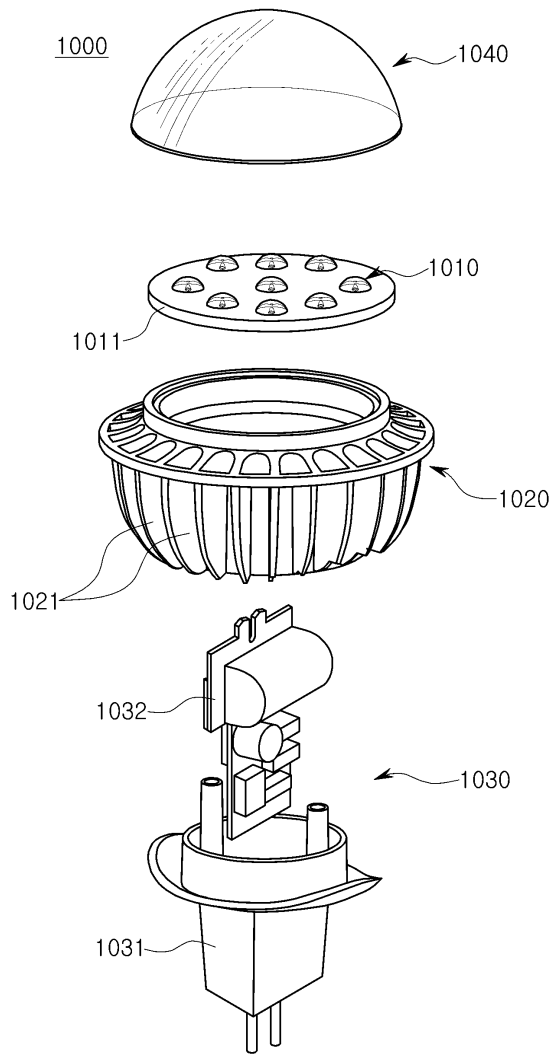
도면12



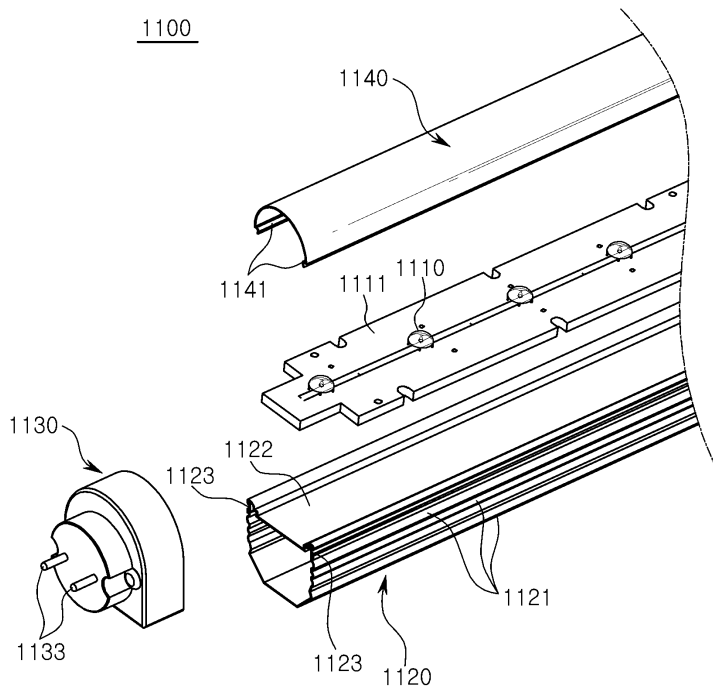
도면13



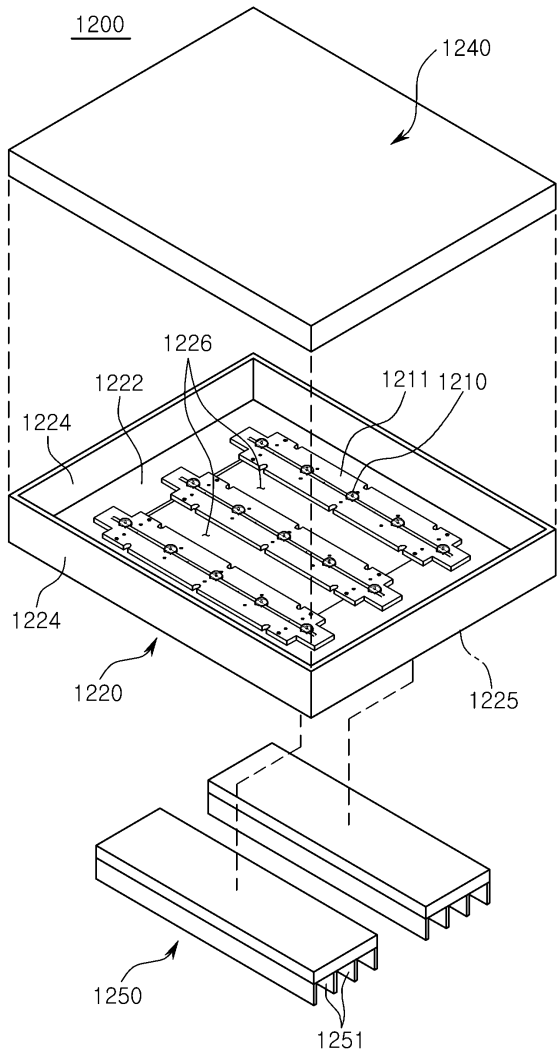
도면14



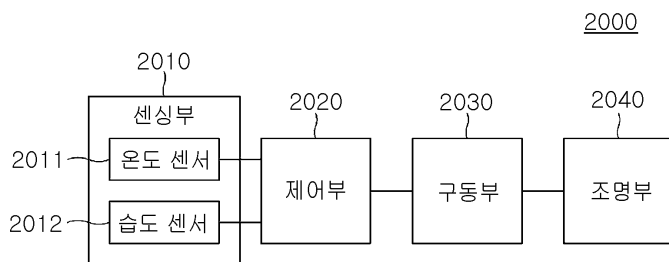
도면15



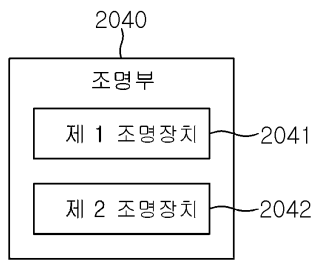
도면16



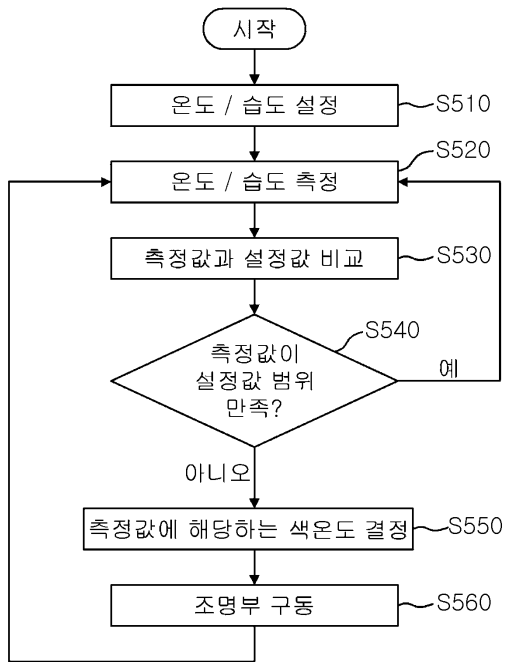
도면17



도면18



도면19



도면20

