

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5209106号
(P5209106)

(45) 発行日 平成25年6月12日 (2013.6.12)

(24) 登録日 平成25年3月1日 (2013.3.1)

(51) Int. Cl.	F I
HO 1 L 21/285 (2006.01)	HO 1 L 21/285 C
C 2 3 C 16/02 (2006.01)	C 2 3 C 16/02
C 2 3 C 16/18 (2006.01)	C 2 3 C 16/18
HO 1 L 21/28 (2006.01)	HO 1 L 21/28 3 O 1 R
HO 1 L 21/768 (2006.01)	HO 1 L 21/285 3 O 1
請求項の数 5 (全 15 頁) 最終頁に続く	

(21) 出願番号	特願2011-236848 (P2011-236848)	(73) 特許権者	000219967 東京エレクトロン株式会社 東京都港区赤坂五丁目3番1号
(22) 出願日	平成23年10月28日 (2011.10.28)	(74) 代理人	100070150 弁理士 伊東 忠彦
(62) 分割の表示	特願2000-115187 (P2000-115187) の分割	(72) 発明者	星野 智久 山梨県韮崎市穂坂町三ツ沢650 東京エ レクトロン株式会社総合研究所内
原出願日	平成12年4月17日 (2000.4.17)	(72) 発明者	ブザン バンソン 山梨県韮崎市穂坂町三ツ沢650 東京エ レクトロン株式会社総合研究所内
(65) 公開番号	特開2012-33962 (P2012-33962A)	(72) 発明者	鄭 基市 山梨県韮崎市穂坂町三ツ沢650 東京エ レクトロン株式会社総合研究所内
(43) 公開日	平成24年2月16日 (2012.2.16)		
審査請求日	平成23年10月28日 (2011.10.28)		
最終頁に続く			

(54) 【発明の名称】 半導体デバイス製造方法

(57) 【特許請求の範囲】

【請求項1】

基板上に直接にまたは絶縁体膜を介してバリア金属膜を形成する工程と、該バリア金属膜上にCVD法によって銅膜を形成する工程とを含む半導体デバイス製造方法において、該バリア金属膜を形成する工程と該銅膜を形成する工程との間に、加熱条件下アンモニア、水素、またはシランのうちの少なくともいずれか1つを含む第1の還元性ガスに暴露する工程と、

該銅膜を形成する工程の後に、加熱条件下第2の還元性ガスに暴露する工程と、

該第2の還元性ガスに暴露する工程の後に、電気メッキ法により前記銅膜上に銅からなる金属導体部を形成し、ビア孔またはコンタクト孔と、配線溝とを完全に閉塞する工程と

10

を有することを特徴とする半導体デバイス製造方法。

【請求項2】

前記第2の還元性ガスは、アンモニアまたは水素のうちの少なくともいずれか1つであることを特徴とする請求項1記載の半導体デバイス製造方法。

【請求項3】

前記バリア金属膜は窒化タングステンまたは窒化タンタルにより形成されることを特徴とする請求項1または2に記載の半導体デバイス製造方法。

【請求項4】

前記第1の還元性ガスに暴露する工程は、250～500の温度で行うことを特徴と

20

する請求項 1 ~ 3 のいずれか 1 項記載の半導体デバイス製造方法。

【請求項 5】

前記第 2 の還元性ガスに暴露する工程は、250 ~ 500 の温度で行うことを特徴とする請求項 1 ~ 4 のいずれか 1 項記載の半導体デバイス製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体デバイス製造方法に関し、一層詳細にはバリア金属膜上に CVD 法によって金属導体膜を形成する金属導体膜形成工程を含む半導体デバイス製造方法に関する。

10

【背景技術】

【0002】

ウェハプロセス等の半導体デバイス製造プロセスにおいて、Si ウェハやガラスプレート等を材料とする基板上に金属導体膜（パターン）を形成することが行われる。このとき、金属導体膜の金属イオンあるいは原子が絶縁体膜（絶縁膜）中に拡散して絶縁特性を劣化することを防止するため、金属導体膜と絶縁体膜との間にバリア金属膜を形成することが行われている。このバリア金属膜として、例えば、原料として六弗化タングステン（WF₆）とアンモニア（NH₃）を用いた金属 CVD (Chemical Vapor Deposition) 法や金属 PVD (Physical Vapor Deposition) 法によって窒化タングステン（WN）薄膜を形成することが行われている。また、金属導体膜についても、バリア金属膜の場合と同様に金属 CVD 法や金属 PVD 法により、あるいは、電気メッキ法によって配線（パターン）としての金属導体膜を形成することが行われている。

20

【0003】

ところで、近年、大規模集積回路（以下、LSI という。）の高密度化および端子数の増加に伴って、LSI 間を接続する基板上の上記金属導体膜からなる配線の細密化と配線数の増加が求められている。この場合、銅（Cu）等の金属導体膜を CVD 法によって形成する方法については、細密に配線を形成することができて好適であるが、例えば、後述する CMP 法による研磨処理等の際に密着性の低下のために、剥離が起こるなどの問題がある。また、この金属導体膜とバリア金属膜との密着性の低下は、半導体デバイス使用の際に断線や短絡を生じる原因ともなる。なお、これに対して、金属導体膜を PVD 法によって形成する方法については、密着性の問題は顕在化しないものの、配線を細密に形成する点において必ずしも十分な方法ではない。

30

【0004】

上記のように金属導体膜の形成方法の違いによって金属導体膜とバリア金属膜との間の密着性に差が生じる原因として、PVD 法については形成される金属導体膜中の不純物の含有量が微量であるのに対して、CVD 法については、有機原料中の炭素（C）や弗素（F）等が形成される金属導体膜中に不純物として残存することが挙げられる。

【0005】

一方、絶縁層を多層に設けた多層薄膜配線基板等において絶縁層間の配線を電氣的に接続するためにビア（接続用導電体部）が形成され、あるいは、半導体の拡散層に電氣的に接続するためにコンタクトが形成される。これらビアやコンタクトに用いる金属導体膜としては、通常、アルミニウム（Al）あるいは銅（Cu）が好適に用いられる。しかしながら LSI の高密度化のためには、ビアを形成するためのビア孔やコンタクトを形成するためのコンタクト孔は孔径を微細化するとともに孔の深さを深くすることが必要であり、したがって、アスペクト比（深さ / 孔径）が大きくなる傾向にある。このような場合にビア孔等の底部分と側壁部分に均一な膜厚で金属導体膜およびバリア金属膜を形成する方法としては、前記した CVD 法が好適に採用されており、その CVD 材料として前記した Cu および WN あるいは窒化タンタル（Ta₂N₅) が好適に用いられている。

40

【0006】

50

しかしながら、この場合も前記した配線（パターン）形成のときと同様に、ビアを被覆するためのバリア金属膜と金属導体膜との密着性が低下する問題を回避することができない。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開平9-232313号公報

【特許文献2】特開2000-068232号公報

【特許文献3】特開平11-074354号公報

【特許文献4】特開平11-186261号公報

10

【特許文献5】特開平11-087353号公報

【特許文献6】特開平8-288242号公報

【特許文献7】特開平10-189734号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明は、上記の問題に鑑みてなされたものであり、バリア金属膜とCVD法によって形成される金属導体膜である銅膜との間の密着性に優れた半導体デバイスの製造方法を提供することを目的とする。

【課題を解決するための手段】

20

【0009】

本発明の一態様によれば、

基板上に直接にまたは絶縁体膜を介してバリア金属膜を形成する工程と、該バリア金属膜上にCVD法によって銅膜を形成する工程とを含む半導体デバイス製造方法において、

該バリア金属膜を形成する工程と該銅膜を形成する工程との間に、加熱条件下アンモニア、水素、またはシランのうちの少なくともいずれか1つを含む第1の還元性ガスに暴露する工程と、

該銅膜を形成する工程の後に、加熱条件下第2の還元性ガスに暴露する工程と、

該第2の還元性ガスに暴露する工程の後に、電気メッキ法により前記銅膜上に銅からなる金属導体部を形成し、ビア孔またはコンタクト孔と、配線溝とを完全に閉塞する工程と

30

を有することを特徴とする半導体デバイス製造方法が提供される。

【0010】

ここで、基板は、Siウエハやガラスプレート等を用いることができ、特に限定しない。また、バリア金属膜は、加熱あるいは電氣的なストレス過程において銅膜が絶縁体膜あるいは基板と反応して絶縁体膜あるいは基板の機能を劣化させることを防止するための金属薄膜である。また、銅膜は、配線パターンであってもよく、あるいは、コンタクト孔やビア孔に堆積されるビアやコンタクト等の導体層であってもよい。これらは、以下の各発明においても同様である。

40

【0011】

上記の発明の構成により、バリア金属膜とCVD法により形成される銅膜との密着性を向上することができる。

【0012】

この場合、前記第2の還元性ガスは、アンモニアまたは水素のうちの少なくともいずれか1つであり、また、前記第1の還元性ガスに暴露する工程および前記第2の還元性ガスに暴露する工程は、それぞれ250～500の温度で行うと、より好適に本発明の効果を奏することができる。

【0013】

ここで、それぞれの温度は、処理を行うチャンバ内の雰囲気温度をいうが、この雰囲気

50

温度は形成されたバリア金属膜や銅膜の温度と実質的に同一である。

【0014】

また、この場合、バリア金属膜は窒化タングステン(WN)または窒化タンタル(TaN)により形成されると、本発明の効果を好適に奏することができる。

【発明の効果】

【0015】

本発明によれば、バリア金属膜とCVD法によって形成される金属導体膜である銅膜との間の密着性に優れた半導体デバイスの製造方法が提供される。

【図面の簡単な説明】

【0016】

【図1】本実施の形態の第1の例に係る半導体デバイスの製造方法の手順を示すフロー図である。

【図2】本実施の形態の第1の例に係る半導体デバイスの製造方法を説明するためのものであり、ビア孔および配線溝形成工程における半導体デバイスの部分断面図である。

【図3】本実施の形態の第1の例に係る半導体デバイスの製造方法を説明するためのものであり、ビア孔および配線溝クリーニング工程における半導体デバイスの部分断面図である。

【図4】本実施の形態の第1の例に係る半導体デバイスの製造方法を説明するためのものであり、バリア金属膜形成工程における半導体デバイスの部分断面図である。

【図5】本実施の形態の第1の例に係る半導体デバイスの製造方法を説明するためのものであり、第1の還元処理工程における半導体デバイスの部分断面図である。

【図6】本実施の形態の第1の例に係る半導体デバイスの製造方法を説明するためのものであり、金属導体膜形成工程における半導体デバイスの部分断面図である。

【図7】本実施の形態の第1の例に係る半導体デバイスの製造方法を説明するためのものであり、金属導体部堆積工程における半導体デバイスの部分断面図である。

【図8】本実施の形態の第1の例に係る半導体デバイスの製造方法を説明するためのものであり、第2の還元処理工程における半導体デバイスの部分断面図である。

【図9】本実施の形態の第1の例に係る半導体デバイスの製造方法を説明するためのものであり、研磨工程における半導体デバイスの部分断面図である。

【図10】本実施の形態の第2の例に係る半導体デバイスの製造方法の手順を示すフロー図である。

【図11】本実施の形態の第2の例に係る半導体デバイスの製造方法を説明するためのものであり、ビア孔および配線溝形成工程における半導体デバイスの部分断面図である。

【図12】本実施の形態の第2の例に係る半導体デバイスの製造方法を説明するためのものであり、ビア孔および配線溝クリーニング工程における半導体デバイスの部分断面図である。

【図13】本実施の形態の第1の例に係る半導体デバイスの製造方法を説明するためのものであり、バリア金属膜形成工程における半導体デバイスの部分断面図である。

【図14】本実施の形態の第2の例に係る半導体デバイスの製造方法を説明するためのものであり、プラズマ処理工程における半導体デバイスの部分断面図である。

【図15】本実施の形態の第2の例に係る半導体デバイスの製造方法を説明するためのものであり、金属導体膜形成工程における半導体デバイスの部分断面図である。

【図16】本実施の形態の第2の例に係る半導体デバイスの製造方法を説明するためのものであり、熱処理工程における半導体デバイスの部分断面図である。

【図17】本実施の形態の第2の例に係る半導体デバイスの製造方法を説明するためのものであり、金属導体部堆積工程における半導体デバイスの部分断面図である。

【図18】本実施の形態の第2の例に係る半導体デバイスの製造方法を説明するためのものであり、研磨工程における半導体デバイスの部分断面図である。

【図19】本実施の形態例に係る半導体デバイスの製造方法に適用される半導体製造装置の配置の一例を示す図である。

10

20

30

40

50

【図20】本実施の形態例に係る半導体デバイスの製造方法に適用される半導体製造装置の配置の他の一例を示す図である。

【図21】本実施の形態例に係る半導体デバイスの製造方法に適用される半導体製造装置の配置の他の一例を示す図である。

【図22】本実施の形態例に係る半導体デバイスの製造方法に適用される半導体製造装置の配置の他の一例を示す図である。

【図23】本実施の形態例に係る半導体デバイスの製造方法に適用される半導体製造装置の配置の他の一例を示す図である。

【図24】本実施の形態例に係る半導体デバイスの製造方法に適用される半導体製造装置の配置の他の一例を示す図である。

10

【発明を実施するための形態】

【0017】

本発明に係る半導体デバイス製造方法の好適な実施の形態について、ビア孔に金属導体膜を堆積してビアを形成する場合を例に取り、図を参照して、以下に説明する。

【0018】

本実施の形態の第1の例に係る半導体デバイス製造方法について、図1の処理フロー図および図2～図9の半導体デバイスの部分断面図を参照して以下説明する。

【0019】

まず、例えば、Siウエハからなる基板10上に複数の絶縁層（絶縁体膜）12a～12cを積層した後（各図では便宜的に複数の層を一括して単一の模様で表示している。以下、単に絶縁層12という。）、絶縁層12に段差状にビア孔14aおよび配線溝14bをエッチングにより形成する（S1、図2）。この場合、基板10の直上に形成される第1層の絶縁層12aには配線パターンとしての金属導体層16が形成されている。この金属導体層16は、例えば、Cuを用いてCVD法により形成される。なお、金属導体層16と、基板10および絶縁層12aとの間には、例えば、Ta_nNを用いてPVD法により形成したバリア金属層18が設けられている。なお、図3以降において基板10は図示を省く。

20

【0020】

ついで、ウェットクリーニング等により、ビア孔14aおよび配線溝14b中に存在するエッチングの際に発生したポリマー等の不純物（図2中、参照符号20で示す）を除去（クリーニング）する（S2、図3）。

30

【0021】

ついで、ビア孔14aおよび配線溝14bの側壁およびビア孔14の底（金属導体層16の上端面）にバリア金属膜22を形成する（バリア金属膜形成工程：S3、図4）。このバリア金属膜22は、原料としてタンタル（Ta）またはWを用い、1～30Pa（絶対圧）程度の減圧下、室温～200程度の温度で真空蒸着等のPVD法によって成膜される。この場合、原料のTaやWは、アンモニア（NH₃）あるいは窒素（N₂）のガスにより窒化され、成膜後のバリア金属膜22ではTa_nNまたはWNに変化している。

【0022】

ついで、還元性ガス雰囲気下で加熱処理する（第1の還元処理工程：S4、図5）。すなわち、還元性ガス（第1の還元性ガス）として、水素化ケイ素（Si_nH_{2n+2}）、好適にはモノシラン（SiH₄）、あるいは、アンモニア（NH₃）、水素（H₂）、窒素（N₂）等を用い、これらいずれかの、還元性ガス雰囲気中において、例えば、40Pa程度の真空下で、250～500の範囲内の、例えば、450の温度で、例えば、3分程度処理する。このとき、例えば、NH₃の場合で最大約200cm³（標準状態）/分（min）程度、SiH₄の場合で最大約5cm³（標準状態）/分、H₂の場合で最大約500cm³（標準状態）/分程度、それぞれの還元性ガスの1種類単独でまたは2種類以上を混合して流通させる。

40

【0023】

ついで、バリア金属膜22上にCVD法によって金属導体膜24を形成する（金属導体

50

膜形成工程：S5、図6）。ここで、原料として、例えば、有機溶液中にCuの一価イオンを含有させた有機金属が用いられる。有機溶液は、ヘキサフルオロアセチルアセトネートに、Cu原子と結合するための配位子として、例えば、トリメチルビニルシラン、アリルトリメチルシラン、2-メチル-1-ヘキセン-3-エン、3-ヘキシン-2,5-ジメトキシ、ヘキサフルオロプロピン若しくはトリエトキシビニルシラン等のうちのいずれかを含むものを用いる。そして、 $10 \sim 10^4$ Pa程度、好適には27～133 Pa程度の真空下で、140～240 程度、好適には150～210 程度の温度で、加熱により発生する原料ガスにキャリアガスとして H_2 、He、 N_2 、Ar等を同伴させて成膜する。このときのキャリアガスの流通量は、最大で 500 cm^3 （標準状態）/分程度である。

10

【0024】

ついで、電気メッキ法により金属導体膜24上にCuを堆積し、ビア孔14aおよび配線溝14bを完全に閉塞するとともに、さらに絶縁層12の上面を覆うようにして金属導体部26を形成する（S6、図7）。

【0025】

ついで、還元性ガス雰囲気下で加熱処理する（第2の還元処理工程：S7、図8）。すなわち、還元性ガス（第2の還元性ガス）として、 NH_3 、He、 H_2 、 N_2 、Arの何れかを用い、少なくとも10 Pa以上、例えば、670 Pa程度の真空下で、250～500 の範囲内の、例えば、350 の温度で、少なくとも0.5分以上程度、例えば、5分間、処理する。なお、処理時間は処理温度に依存する。このときの還元性ガスの流量は、例えば、 H_2 の場合で 400 cm^3 （標準状態）/分程度である。

20

【0026】

ここで、上記の手順に代えて、ステップ6（S6）とステップ7（S7）とは順序を入れ替えて行ってもよい。

【0027】

最後に、CMP（Chemical Mechanical Polish）法により金属導体部26を研磨して平坦化処理する（S8、図9）。すなわち、シリカ粒子等を含む研磨液を注ぎながら定盤に貼付した研磨パッドによって金属導体部26を精密に研磨して、絶縁層12を露出させ、絶縁層12の上端面と金属導体部26の上端面が同一平面を構成するように平滑化して、ビア28および配線層29が形成される。

30

【0028】

上記した各工程に加えてさらに適宜他の工程を経ることにより、バリア金属膜形成工程と金属導体膜形成工程との間に、加熱条件下第1の還元性ガスに暴露する第1の還元処理工程と、金属導体膜形成工程の後に、加熱条件下第2の還元性ガスに暴露する第2の還元処理工程と、を経て本実施の形態の第1の例に係る製造方法による半導体デバイスが完成する。

【0029】

つぎに、本実施の形態の第2の例に係る半導体デバイス製造方法について、図10の処理フロー図および図11～図18の半導体デバイスの部分断面図を参照して以下説明する。なお、本実施の形態の第2の例に係る半導体デバイス製造方法において、上記本実施の形態の第1の例に係る半導体デバイス製造方法と同一の方法およびその方法によって形成される同一の構成要素については説明を省略するとともに、同一の構成要素には第1の例と同じ参照符号を付す。

40

【0030】

まず、第1の例と同様の方法により、絶縁層12に段差状のビア孔14aおよび配線溝14bを形成する（S11、図11）。

【0031】

ついで、第1の例と同様の方法により、ビア孔14aおよび配線溝14bをクリーニングする（S12、図12）。

【0032】

50

ついで、ビア孔 1 4 a および配線溝 1 4 b の側壁およびビア孔 1 4 の底（金属導体層 1 6 の上端面）にバリア金属膜 3 0 を形成する（バリア金属膜形成工程：S 1 3、図 1 3）。このバリア金属膜 3 0 は、原料として W F₆ 等を用い、N H₃ 等を同伴させて、1 0 ~ 5 0 0 P a 程度の減圧下、3 0 0 ~ 5 0 0 程度の温度で C V D 法によって成膜される。この場合、N H₃ 等の窒素を含むガスにより窒化され、成膜後のバリア金属膜 3 0 は W N に変化している。

【 0 0 3 3 】

ついで、還元性ガスのプラズマにより加熱条件下暴露処理する（プラズマ処理工程：S 1 4、図 1 4）。すなわち、還元性ガスとして、H₂ を用い、この H₂ を、例えば、1 0 0 ~ 4 5 0 の温度で、水素流量 1 ~ 5 0 0 c m³（標準状態）/分程度、1 ~ 5 0 0 P a 程度の圧力条件下で、4 0 0 K H z ~ 1 3 . 6 5 M H z の高周波を印加してプラズマ化して使用する。

10

【 0 0 3 4 】

ついで、第 1 の例と同様の方法により、バリア金属膜 3 0 上に C V D 法によって金属導体膜 3 2 を形成する（金属導体膜形成：S 1 5、図 1 5）。

【 0 0 3 5 】

ついで、ビア孔 1 4 a および配線溝 1 4 b を完全に閉塞して金属導体部を形成する前に、還元性ガス雰囲気下で加熱処理する（熱処理工程：S 1 6、図 1 6）。すなわち、還元性ガスとして、H₂、または N₂ を用い、少なくとも 1 0 P a 以上、例えば、6 7 0 P a 程度の真空下で、3 0 0 ~ 3 5 0 の温度で、例えば、5 分間熱処理する。なお、処理時間は処理温度に依存する。このときの還元性ガスの流量は、例えば、4 0 0 c m³（標準状態）/分程度とされる。

20

【 0 0 3 6 】

ついで、第 1 の例と同様の方法により、金属導体膜 3 2 上に C u を堆積し、ビア孔 1 4 a および配線溝 1 4 b を完全に閉塞するとともに、さらに絶縁層 1 2 の上面を覆うようにして金属導体部 3 4 を形成する（S 1 7、図 1 7）。

【 0 0 3 7 】

最後に、第 1 の例と同様の方法により、C M P 法により金属導体部 3 4 を研磨して平坦化処理し、ビア 3 6 および配線層 3 7 が形成される（S 1 8、図 1 8）。

【 0 0 3 8 】

上記した各工程に加えてさらに適宜他の工程を経ることにより、バリア金属膜形成工程と金属導体膜形成工程との間に、加熱条件下還元性ガスのプラズマに暴露するプラズマ処理工程と、金属導体膜形成工程の後に、さらに、加熱条件下還元性ガスに暴露する熱処理工程とを経て本実施の形態の第 2 の例に係る製造方法による半導体デバイスが完成する。

30

【 0 0 3 9 】

以上説明した本実施の形態の第 1 および第 2 の例に係る半導体デバイスの製造方法により得られた半導体デバイスの密着性評価結果を表 1 に示す。

【 0 0 4 0 】

【表 1】

	バリア金属膜材料	金属導体膜材料	第1の還元処理の還元性ガス	第2の還元処理の還元性ガス	プラズマ処理の原料	熱処理の還元性ガス	テーパーテスト	強度テスト (MPa)
実施例1	TaN(PVD)	Cu(CVD)	NH ₃	H ₂	—	—	○	68
実施例2	TaN(PVD)	Cu(CVD)	SiH ₄	H ₂	—	—	○	74
実施例3	TaN(PVD)	Cu(CVD)	H ₂	H ₂	—	—	○	69
実施例4	WN(CVD)	Cu(CVD)	SiH ₄	H ₂	—	—	○	64
実施例5	WN(CVD)	Cu(CVD)	—	—	H ₂	—	○	75
比較例1	TaN(PVD)	Cu(CVD)	—	—	—	—	×	31
比較例2	TaN(PVD)	Cu(CVD)	—	H ₂	—	—	×	44
比較例3	TaN(PVD)	Cu(CVD)	NH ₃	—	—	—	×	—
比較例4	TaN(PVD)	Cu(CVD)	SiH ₄	—	—	—	×	—
比較例5	TaN(PVD)	Cu(CVD)	H ₂	—	—	—	×	—
参考例	TaN(PVD)	Cu(PVD) +Cu(CVD)	—	H ₂	—	—	○	69

ここで、バリア金属膜等を形成するベースとなる基板10はいずれもSiウェハであり、金属導体膜は特に断らない限りすべてCVD法により形成したCu膜である。実施例1～4は前記本実施の形態の第1の例に対応するものであり、表1中記載のない条件は前記本実施の形態の第1の例の説明で示したとおりである。実施例5は前記本実施の形態の第2の例に対応するものであり、表1中記載のない条件は前記本実施の形態の第2の例の説明で示したとおりである。

【0041】

また、実施例1～4に対する比較例として、第1の還元処理と第2の還元処理のうちの

10

20

30

40

50

少なくとも1つの工程を省略した例を、比較例1～5に示した。また、バリア金属膜としてPVD法によりTa₂N膜を形成し、そのTa₂N膜上に中間膜としてPVD法によりCu膜を形成した後、そのPVD法によるCu膜上に金属導体膜としてCVD法によりCu膜を形成し、かつ、本発明の第1の還元処理等を行わないものを、参考例として示した。これらの比較例および参考例の記載のない処理条件は本実施の形態の第1または第2の例の条件に準じている。

【0042】

密着性の評価は、テープテストおよび強度テストにより行った。テープテストは、所定のテープを基板上の金属導体膜の表面に付着させ、テープを急速に上方に引き上げたときに金属導体膜が基板から剥離するか否かを目視で評価し、強度テストは、セバスチャン測定器を使用した引張り試験法により行った。評価結果は、テープテストについては、金属導体膜が剥離せず密着性の良好なものについて、金属導体膜が剥離して密着性の良好でないものについてxで示した。強度テストについては、金属導体膜とバリア金属膜との接着箇所が剥離するときの垂直方向の引張り強度で評価した。

10

【0043】

表1の結果をまとめると、実施例1～5は、参考例と同様に、いずれも密着性が良好である。これに対して、本発明の還元処理等の処理を省いた比較例1～5は、いずれも密着性が良くない。なお、参考例のものは、実施例と同様に密着性が確保されているものの、中間のCu層をPVD法によって形成しているために配線の細密化を図る点において十分でないという不具合がある。

20

【0044】

また、バリア金属膜としてPVD法によって形成したTa₂N膜を用いた実施例1～3のうち、強度テストの測定値は第1の還元処理工程の還元性ガスとしてSiH₄を用いた実施例2のものが74MPaで最も大きく、したがって、密着性が最も良好であることがわかった。

【0045】

また、特に説明しなかったが、本実施の形態の第2の例に対応する実施例5は、バリア金属膜形成後プラズマ処理に移る前に、一旦、大気中に24h以上暴露したものであるが、このような条件下であっても良好な密着性が得られている。これに対して、プラズマ処理に代えてH₂等の還元性ガス雰囲気下のみで熱処理したのものについては密着性が好ましくないことがわかっている。

30

【0046】

本発明の作用効果については以下のことが考えられる。

【0047】

まず、本実施の形態の第1の例について、例えば、実施例2のバリア金属膜をXPS測定した結果、Ta₂N表層近傍にSiが数レイヤー成長していることがわかっている。このSiは第1の還元処理工程におけるSiH₄処理の結果生じたものと考えられる。このSiが存在することからみて、SiとTa₂Nとが反応してTaSiNを表層に形成し、このTaSiNの存在が金属導体膜とバリア金属膜との密着性向上に寄与したのと考えられる。また、このような還元処理工程によって界面のC、F等の不純物が減少することがあるが、他の還元性ガスを用いた実施例1、3についても、これと同様にあるいはFの減少と界面での接着層の形成作用が想定される。

40

【0048】

つぎに、本実施の形態の第2の例については、バリア金属膜の表面に存在する炭素、酸素あるいは弗素をプラズマ処理により除去したことが、金属導体膜とバリア金属膜との密着性向上に寄与したのと考えられる。

【0049】

以上説明した本発明に係る半導体デバイス製造方法に用いる半導体デバイス製造装置について、装置(クラスターツール)の配置例を図19～図24に示す。

【0050】

50

図19では、例えば搬送アーム41を配置した中央のスペース(搬送室)40を挟んで三方に前処理室(第1処理室)42、金属導体膜形成室(第2処理室)44および後処理室(第3処理室)46が配置されている。なお、参照符号43は、ロードロック室を示す。ここで、前処理室とは、本実施の第1または第2の形態例のバリア金属膜形成処理を行うバリア金属膜形成手段を備えるとともに本実施の第1の形態例の第1の還元処理を行う第1の還元処理手段または本実施の第2の形態例のプラズマ処理を行うプラズマ処理手段を備えた室であり、後処理室とは、本実施の第1の形態例の第2の還元処理を行う第2の還元処理手段または本実施の第2の形態例の熱処理を行う熱処理手段を備えた室であり、ロードロック室43とは、各処理室を大気中に開放しないでウエハの取り入れ、取り出しを行うための真空室である。これらスペース40、前処理室42、金属導体膜形成室44および後処理室46は、図19のように、全て一括して機密状態下に設けてもよく、また、スペース40のみ大気下に開放されうる状態におき、前処理室42、金属導体膜形成室44および後処理室46はそれぞれ機密室とし、扉を介して半導体デバイスをスペース40との間で搬入、搬出する構造としてもよい。この場合、さらに多数の室を並列的に設ける必要があるときには、スペース40を中心にして各室をサークル状に配置してもよい。

【0051】

図20では、後処理室46が独立して他の室42、44およびスペース40と離間して配置されている点が図19と異なる。

【0052】

図21では、図19のものから室を1つ減らして、前処理と後処理とが1つの室48で行われるように配置されている。

【0053】

図22では、図19のものから室を1つ減らして、前処理と金属導体膜形成とが1つの室50で行われるように配置され、また、後処理室46が独立して室50およびスペース40と離間して配置されている。

【0054】

図23では、図21あるいは図22の変形例として、前処理室42と後処理と金属導体膜形成とを行う室52とがスペース40を挟んで対向して配置されている。

【0055】

図24では、前処理、金属導体膜形成および後処理をすべて行うための1つのみの室54がスペース40に接して配置されている。

【0056】

上記したそれぞれの装置配置は、以下の点に特徴がある。

【0057】

まず、各処理室と中央のスペースとを一体的に接続して設けたものは、処理が進行する過程で大気に暴露することなく一貫処理を行うことができる(図14、図21、図23、図24)。

【0058】

これに対して、各処理室および中央のスペースと独立に離間して室を設けたものは、種々の理由により、一貫処理するよりも後処理を事後的に行うことが好ましい場合に好適である(図20、図22)。例えば、後処理の前に電気メッキ処理を行う場合が該当する。また、各工程のスループットが異なるときにスループットの大きい工程の原材料(中間製品)を予め準備しておいてその工程の処理量の低下を避ける等の生産量調整を行うことができるという観点からも好適である。さらにまた、複数の工程において処理条件が異なることにより、特定の工程において過酷な条件で処理を行うことによりその処理を行う室が早期に損傷しやすいことがあるが、この場合、複数の室が独立して設けられることにより、その損傷した特定の室についてのみ補修、取り替えを行えばよく、好適である。

【0059】

また、複数の処理を1つの室で行うものは、室を設けるための費用面からみて好ましい。一方、この場合、異なる処理を1つの室で行うためには、温度等の処理条件を変更する

10

20

30

40

50

ために所定の時間を要しスループットの低下を招き、また、このために精密な温度調整を行なうことは必ずしも容易ではないことに配慮する必要がある。

【 0 0 6 0 】

上記したそれぞれの装置配置の特性を総合的に勘案すると、図 2 0、図 1 9 および図 2 1 に示された装置配置が、この順で、より好ましいと考えられる。

【符号の説明】

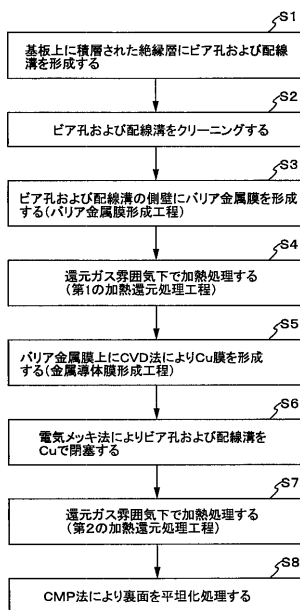
【 0 0 6 1 】

- 1 0 基板
- 1 2、1 2 a ~ 1 2 c 絶縁層
- 1 4 a ピア孔
- 1 4 b 配線溝
- 2 2、3 0 バリア金属膜
- 2 4、3 2 金属導体膜
- 2 6、3 4 金属導体部
- 2 8、3 6 ピア
- 2 9、3 7 配線層
- 4 0 スペース
- 4 1 搬送アーム
- 4 2 前処理室
- 4 3 ロードロック室
- 4 4 金属導体膜形成室
- 4 6 後処理室
- 4 8、5 0、5 2、5 4 室

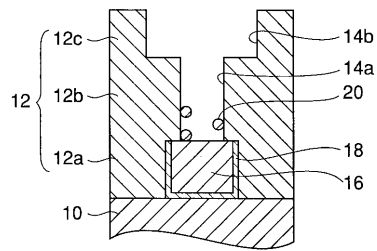
10

20

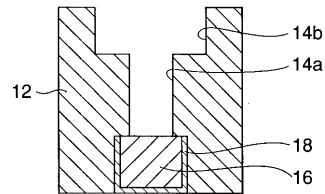
【 図 1 】



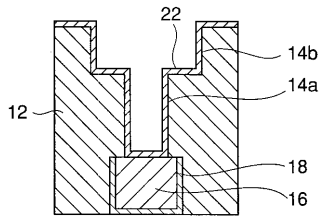
【 図 2 】



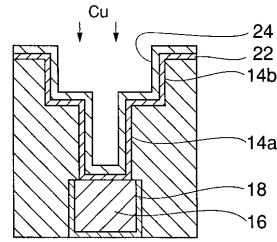
【 図 3 】



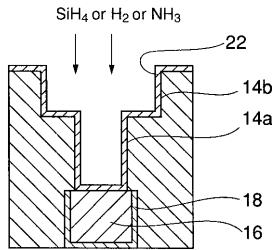
【図4】



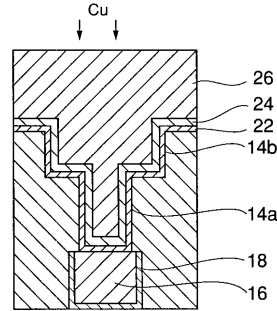
【図6】



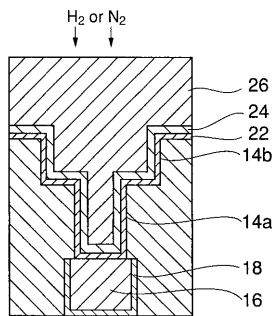
【図5】



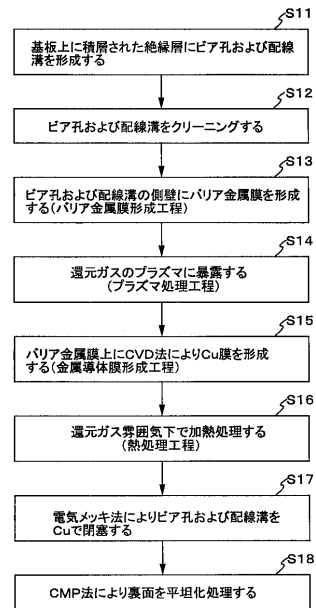
【図7】



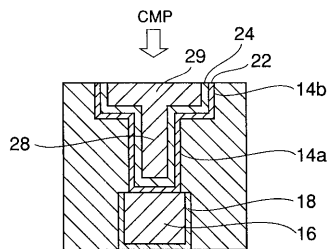
【図8】



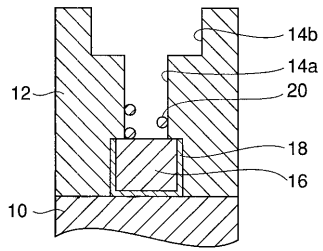
【図10】



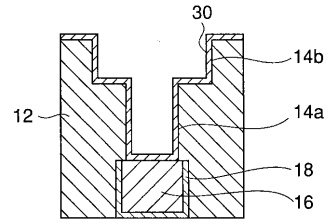
【図9】



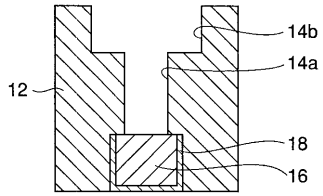
【図 11】



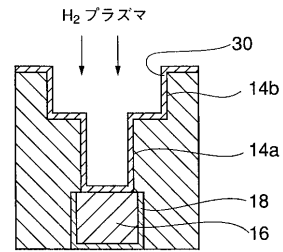
【図 13】



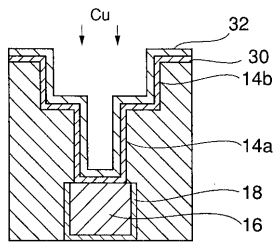
【図 12】



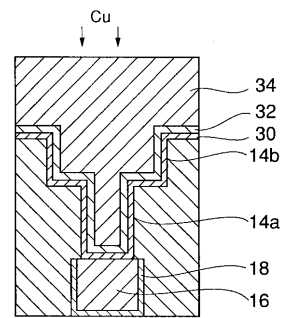
【図 14】



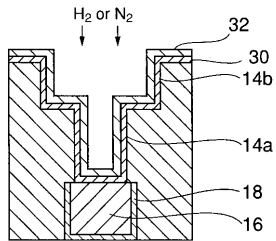
【図 15】



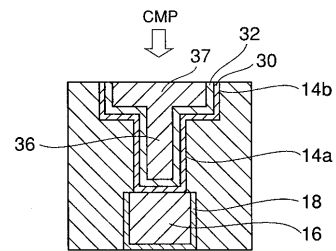
【図 17】



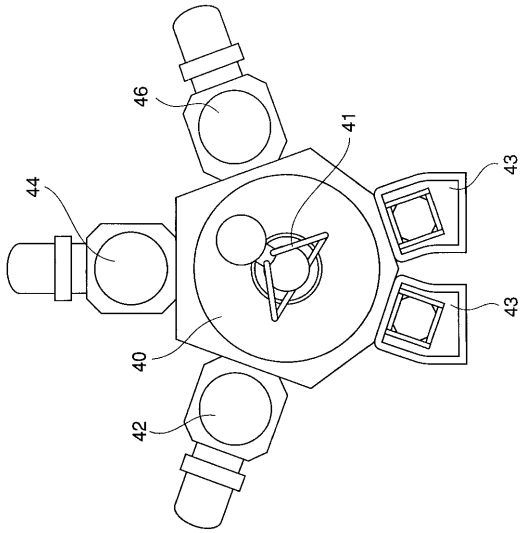
【図 16】



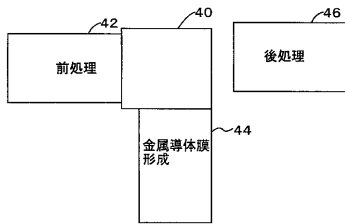
【図 18】



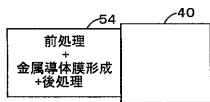
【図 19】



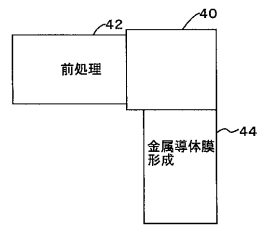
【図 20】



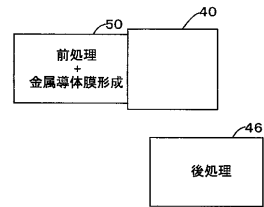
【図 24】



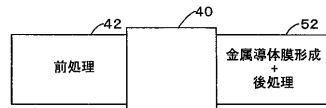
【図 21】



【図 22】



【図 23】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 21/90 A
H 0 1 L 21/28 A
H 0 1 L 21/28 B

審査官 小田 浩

(56)参考文献 特開平09-232313(JP,A)
特開平11-186261(JP,A)
特開平11-087353(JP,A)
特開平08-288242(JP,A)
特開平10-189734(JP,A)
特開平06-020994(JP,A)
特開平11-074354(JP,A)
特開2001-110747(JP,A)
特開2000-068232(JP,A)

(58)調査した分野(Int.Cl., DB名)
H 0 1 L 2 1 / 2 8 5
C 2 3 C 1 6 / 0 2
C 2 3 C 1 6 / 1 8
H 0 1 L 2 1 / 2 8
H 0 1 L 2 1 / 7 6 8