



(12)发明专利

(10)授权公告号 CN 106301311 B

(45)授权公告日 2019.05.07

(21)申请号 201610848299.5

(22)申请日 2016.09.23

(65)同一申请的已公布的文献号
申请公布号 CN 106301311 A

(43)申请公布日 2017.01.04

(73)专利权人 哈尔滨工业大学深圳研究生院
地址 518000 广东省深圳市南山区西丽镇
深圳大学城哈工大校区

(72)发明人 张东来 刘明雨

(74)专利代理机构 深圳市科吉华烽知识产权事
务所(普通合伙) 44248

代理人 王雨时 许建

(51)Int.Cl.

H03K 17/22(2006.01)

(56)对比文件

CN 102118911 A,2011.07.06,

CN 104485632 A,2015.04.01,

CN 205283447 U,2016.06.01,

CN 202018614 U,2011.10.26,

US 2002047694 A1,2002.04.25,

审查员 赵天奇

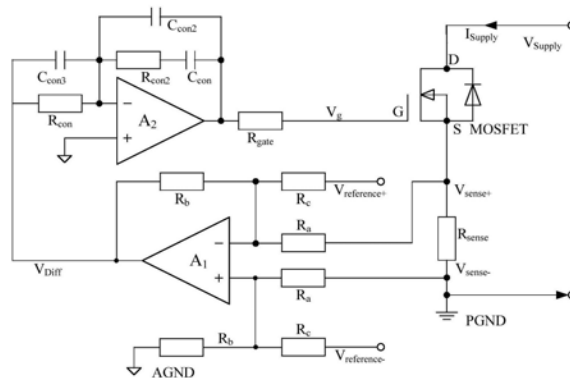
权利要求书1页 说明书3页 附图2页

(54)发明名称

一种高精度高斜率线性电流槽

(57)摘要

本发明提出了一种线性电流槽,包括:主功率回路、电流差分采样及参考求差电路、闭环反馈控制及驱动电路;主功率回路由开关管和电流采样电阻 R_{sense} 构成, R_{sense} 将主功率电流 I_s 转化为电压 $V_{sense+}-V_{sense-}$,输入到电流差分采样及参考求差电路;电流采样及求差电路由运算放大器 A_1 以及周围电阻构成,采样电压 V_{sense} 和参考电压 $V_{reference}$ 都输入至 A_1 ,生成 V_{diff} ,三者的比例关系由电阻的比例决定; V_{sense+} 和 $V_{reference+}$ 输入 A_1 的一个输入端, V_{sense-} 和 $V_{reference-}$ 输入到 A_1 的另一个输入端; V_{diff} 输入到闭环反馈控制及驱动电路;闭环反馈控制及驱动电路的输出电压作为 I_s 最直接的控制量。采用双差分电流采样与独立闭环控制器结构,能够大幅提高控制精度和高动态响应,并且降低多机并联时的受干扰程度。



CN 106301311 B

1. 一种高精度高斜率线性电流槽,包括:主功率回路、电流差分采样及参考求差电路、闭环反馈控制及驱动电路;其特征在于:所述主功率回路由开关管和电流采样电阻 R_{sense} 构成,所述电流采样电阻 R_{sense} 将电流 I_s 转化成为电压 $V_{sense+}-V_{sense-}$,输入到所述电流差分采样及参考求差电路;所述电流采样及求差电路由运算放大器A1以及周围电阻构成,采样电压 V_{sense} 和参考电压 $V_{reference}$ 都输入至运算放大器A1,生成表示误差量的电压 V_{diff} ,三者的比例关系由电阻的比例决定; V_{sense+} 和 $V_{reference+}$ 输入运算放大器A1的一个输入端, V_{sense-} 和 $V_{reference-}$ 输入到运算放大器A1的另一个输入端;所述电压 V_{diff} 输入到所述闭环反馈控制及驱动电路;所述闭环反馈控制及驱动电路由运算放大器A2以及周围电阻电容构成,所述闭环反馈控制及驱动电路的输出电压作为主功率电流 I_s 最直接的控制量;

其中,所述电流采样及求差电路中,放大器A1输入端1与电阻 R_{a1} 的一端相连,电阻 R_{a1} 的另一端与MOSFET的源极相连,采样 V_{sense+} ,放大器A1输入端1与电阻 R_{c1} 的一端相连,电阻 R_{c1} 的另一端与 $V_{reference+}$ 相连,电阻 R_{b1} 的一端与放大器A1输出端相连,电阻 R_{b1} 的另一端与放大器A1输入端1相连;放大器A1输入端2与电阻 R_{a2} 的一端相连,电阻 R_{a2} 的另一端与参考地PGND相连,采样 V_{sense-} ;放大器A1输入端2与电阻 R_{c2} 的一端相连,电阻 R_{c2} 的另一端与 $V_{reference-}$ 相连,电阻 R_{b2} 的一端与放大器A1输入端2相连,电阻 R_{b2} 的另一端接地AGND。

2. 根据权利要求1所述的线性电流槽,其特征在于:所述开关管为低导纳的MOSFET或者低倍数功率三极管。

3. 根据权利要求2所述的线性电流槽,其特征在于:所述主功率回路中,MOSFET的源极与电阻 R_{sense} 的一端相连,电阻 R_{sense} 的另一端与主功率回路的参考地PGND相连,MOSFET的漏极作为线性电流槽的一个输入端口,而参考地PGND作为线性电流槽的另一个输入端口;MOSFET的门极电压 V_g 作为主功率电流 I_s 最直接的控制量,由闭环反馈控制及驱动电路提供。

4. 根据权利要求2所述的线性电流槽,其特征在于:所述闭环反馈控制及驱动电路中,运算放大器A2的输入端1通过电阻 R_{con} 与电流采样及求差电路的输出端相连,运算放大器A2的输入端2接地,运算放大器A2的输出端通过电阻 R_{gate} 与MOSFET的门极相连;在运算放大器A2的输入端1与运算放大器A2的输出端之间串接电阻 R_{con2} 和电容 C_{con} ,电阻 R_{con2} 的一端与运算放大器A2的输入端1相连,电阻 R_{con2} 的另一端与电容 C_{con} 的一端相连,电容 C_{con} 的另一端与运算放大器A2的输出端相连。

5. 根据权利要求1所述的线性电流槽,其特征在于:所述运算放大器A2需要有较大的输出电流能够保证驱动MOSFET的门极寄生电容。

6. 根据权利要求1-5任一项所述的线性电流槽,其特征在于:通过多个线性电流槽电路并联进行功率扩展。

一种高精度高斜率线性电流槽

技术领域

[0001] 本发明涉及模拟电路技术领域,尤其涉及一种线性电流槽。

背景技术

[0002] 传统线性电流槽的有如下一些基本形式,(1)单端采样反馈的电流闭环控制模式,(2)差分采样反馈与合成控制器模式。

[0003] 单端采样反馈模式的线性电流槽,如附图1所示,运算放大器A1测量采样电阻 R_{sense} 对地电压 V_{sense} ,换算成输出的源极电流 I_{supply} ,然后进行闭环控制,使之与参考电压 $V_{reference}$ 呈正比。但是由于采用的是单端电压反馈结构,主功率电路的参考地PGND和反馈控制电路的参考地AGND之间的瞬时电势差,会引入干扰,造成稳定性和精度的问题。

[0004] 如附图2所示为差分采样与合成控制器模式的线性电流槽。通过对电流采样电阻 R_{sense} 上电压的差分采样($V_{sense+}-V_{sense-}$),能够减少两个参考地之间电势差的影响。如附图2所示的传统的差分采样电路及合成控制器模式电流槽中,电流采样电路和合成控制电路是分立的;首先,电流采样电路A1输出与当前电流 I_{supply} 呈比例的电压 V_s ;然后 V_s 通过有积分型控制功能的合成控制器A2使之与参考电压 V_r 相等,以此达到闭环控制的目的。该方案的直流稳态计算方法简单,系统结构清晰,适合于大多数低速应用环境。但是,该结构会带来两个问题:参考电压不是差分输入,在大功率多路并联运行时,各路参考地之间的电势差会引起参考电压的误差;由于合成控制器独有的结构问题,会引入参考电压前馈机制,导致在高频(高电流斜率)应用中会带来一些问题。

发明内容

[0005] 本发明提出了一种线性电流槽设计方案,采用双差分电流采样与独立闭环控制器结构,能够大幅提高控制精度和高动态响应,并且降低多机并联时的受干扰程度。

[0006] 为达上述目的,本发明通过以下技术方案实现:

[0007] 一种高精度高斜率线性电流槽,包括:主功率回路、电流差分采样及参考求差电路、闭环反馈控制及驱动电路;所述主功率回路由开关管和电流采样电阻 R_{sense} 构成,所述电流采样电阻 R_{sense} 将电流 I_s 转化成为电压 $V_{sense+}-V_{sense-}$,输入到所述电流差分采样及参考求差电路;所述电流采样及求差电路由运算放大器A1以及周围电阻构成,采样电压 V_{sense} 和参考电压 $V_{reference}$ 都输入至运算放大器A1,生成表示误差量的电压 V_{diff} ,三者的比例关系由电阻的比例决定; V_{sense+} 和 $V_{reference+}$ 输入运算放大器A1的一个输入端, V_{sense-} 和 $V_{reference-}$ 输入到运算放大器A1的另一个输入端;所述电压 V_{diff} 输入到所述闭环反馈控制及驱动电路;所述闭环反馈控制及驱动电路由运算放大器A2以及周围电阻电容构成,所述闭环反馈控制及驱动电路的输出电压作为主功率电流 I_s 最直接的控制量。

[0008] 进一步地,所述开关管为低导纳的MOSFET或者低倍数功率三极管。

[0009] 进一步的,所述主功率回路中,MOSFET的源极与电阻 R_{sense} 的一端相连,电阻 R_{sense} 的另一端与主功率回路的参考地PGND相连,MOSFET的漏极作为线性电流槽的一个输入端

口,而参考地PGND作为线性电流槽的另一个输入端口;MOSFET的门极电压 V_g 作为主功率电流 I_s 最直接的控制量,由闭环反馈控制及驱动电路提供。

[0010] 进一步地,所述电流采样及求差电路中,放大器A1输入端1与电阻 R_{a1} 的一端相连,电阻 R_{a1} 的另一端与MOSFET的源极相连,采样 V_{sense+} ,放大器A1输入端1与电阻 R_{c1} 的一端相连,电阻 R_{c1} 的另一端与 $V_{reference+}$ 相连,电阻 R_{b1} 的一端与放大器A1输出端相连,电阻 R_{b1} 的另一端与放大器A1输入端1相连。放大器A1输入端2与电阻 R_{a2} 的一端相连,电阻 R_{a2} 的另一端与参考地PGND相连,采样 V_{sense-} 。放大器A1输入端2与电阻 R_{c2} 的一端相连,电阻 R_{c2} 的另一端与 $V_{reference-}$ 相连,电阻 R_{b2} 的一端与放大器A1输入端2相连,电阻 R_{b2} 的另一端接地AGND。

[0011] 进一步地,所述闭环反馈控制及驱动电路中,运算放大器A2的输入端1通过电路 R_{con} 与电流采样及求差电路的输出端相连,运算放大器A2的输入端2接地,运算放大器A2的输出端通过电阻 R_{gate} 与MOSFET的门极相连。在运算放大器A2的输入端1与运算放大器A2的输出端之间串接电阻 R_{con2} 和电容 C_{con} ,电阻 R_{con2} 的一端与运算放大器A2的输入端1相连,电阻 R_{con2} 的另一端与电容 C_{con} 的一端相连,电容 C_{con} 的另一端与运算放大器A2的输出端相连。

[0012] 进一步地,所述运算放大器A2需要有较大的输出电流能够保证驱动MOSFET的门极寄生电容。

[0013] 进一步地,通过多个线性电流槽电路并联进行功率扩展。

[0014] 本发明的有益效果是:本发明提出的方案,改进了闭环控制电路的电路结构。首先将电流采样放大以及反馈电压与参考电压求差这一过程合成到了一个运算放大器中;当源极电流与参考电压呈所设定的比例关系时,输出电压为零。这一改变将闭环控制器与求差的电路独立开,能够避免参考电压前馈的问题,有利于高电流斜率的应用。其次将参考电压的输入也改进成为差分模式,更加有利于大功率应用下的多路并联。

附图说明

[0015] 图1是现有技术中单端采样反馈的电流闭环控制模式的线性电流槽电路图;

[0016] 图2是现有技术中差分采样反馈与合成控制器模式的线性电流槽电路图;

[0017] 图3是本发明的高精度高斜率线性电流槽电路图。

具体实施方案

[0018] 下面通过具体实施方式结合附图对本发明作进一步详细说明。

[0019] 高精度高斜率电流槽,适用于模拟高频率的电流型负载的行为,也可以用于构建高动态响应的电流源。相对于传统的电流槽或者电流源,本发明提出的线性电流槽设计方案,采用双差分电流采样与独立闭环控制器结构能够大幅提高控制精度和高动态响应,并且降低多机并联时的受干扰程度。

[0020] 本发明提出的方案,如附图3所示。电路包括三个主要组成部分:(1)由开关管和电流采样电阻 R_{sense} 构成的主功率回路;(2)由运算放大器A1以及若干电阻构成的电流差分采样及参考求差电路;(3)由运算放大器A2以及若干电阻电容构成的闭环反馈控制及驱动电路;此外该电路可以通过并联进行功率扩展。

[0021] (1)主功率回路由低导纳的MOSFET(或者低倍数功率三极管,下文以MOSFET为例)和阻值较小的电流采样电阻 R_{sense} 构成。其中,MOSFET的源极(S)与电阻 R_{sense} 的一端相连,电

阻 R_{sense} 的另一端与主功率回路的参考地PGND相连。MOSFET的漏极(D)作为线性电流槽的一个输入端口,而参考地PGND作为线性电流槽的另一个输入端口。主功率回路中MOSFET的门极(G)电压 V_g 作为主功率电流 I_s 最直接的控制量,由闭环反馈控制及驱动电路提供。主功率回路中的电流采样电阻 R_{sense} 将电流 I_s 转化成为电压($V_{sense+}-V_{sense-}$),输入到电流差分采样及参考求差电路中。

[0022] (2) 电流采样及求差电路,由运算放大器A1以及若干电阻构成。采样电压 V_{sense} 和参考电压 $V_{reference}$ 都输入至运算放大器A1,生成表示误差量的电压 V_{diff} ,三者的比例关系由电阻的比例决定。 V_{sense+} 和 $V_{reference+}$ 输入运算放大器A1的一个输入端, V_{sense-} 和 $V_{reference-}$ 输入到运算放大器A1的另一个输入端。引入参考电压 $V_{reference}$,将 V_{sense} 与 $V_{reference}$ 求差这一过程合成到了一个运算放大器中,使得差分输入电路能够有效抑制各个参考地不一致的问题。误差电压 V_{diff} 输入闭环反馈控制及驱动电路的A2中。

[0023] 具体地,放大器A1输入端1与电阻 R_{a1} 的一端相连,电阻 R_{a1} 的另一端与MOSFET的源极相连,采样 V_{sense+} ,放大器A1输入端1与电阻 R_{c1} 的一端相连,电阻 R_{c1} 的另一端与 $V_{reference+}$ 相连,电阻 R_{b1} 的一端与放大器A1输出端相连,电阻 R_{b1} 的另一端与放大器A1输入端1相连。放大器A1输入端2与电阻 R_{a2} 的一端相连,电阻 R_{a2} 的另一端与参考地PGND相连,采样 V_{sense-} 。放大器A1输入端2与电阻 R_{c2} 的一端相连,电阻 R_{c2} 的另一端与 $V_{reference-}$ 相连,电阻 R_{b2} 的一端与放大器A1输入端2相连,电阻 R_{b2} 的另一端接地AGND。

[0024] (3) 闭环反馈控制及驱动电路,由运算放大器A2以及若干电阻电容构成。输入量为误差电压 V_{diff} ,输出电压为门极驱动电压 V_g 。运算放大器A2需要有较大的输出电流能够保证驱动MOSFET的门极寄生电容。控制器为零极点补偿积分型控制器,可以消除闭环回路的稳态误差,而且使电路达到较高的带宽,满足高电流斜率的需求。

[0025] 具体地,运算放大器A2的输入端1通过电路 R_{con} 与电流采样及求差电路的输出端相连,运算放大器A2的输入端2接地,运算放大器A2的输出端通过电阻 R_{gate} 与MOSFET的门极相连。在运算放大器A2的输入端1与运算放大器A2的输出端之间串接电阻 R_{con2} 和电容 C_{con} ,电阻 R_{con2} 的一端与运算放大器A2的输入端1相连,电阻 R_{con2} 的另一端与电容 C_{con} 的一端相连,电容 C_{con} 的另一端与运算放大器A2的输出端相连。可在电阻 R_{con} 的两端并联一个电容 C_{con3} ,起到增加反馈环节零点的作用。在串接的电阻 R_{con2} 和电容 C_{con} 的两端并联一个电容 C_{con2} ,起到增加反馈环节零点的作用。

[0026] 电路在稳态运行时,由于积分型反馈控制的原因,误差电压 V_{diff} 为零,门极电压 V_g 稳定在一个可以使输出电流 I_s 满足设定值的位置。此时参考电压 $V_{reference}$ 和电流采样电压 V_s 呈比例关系,因而也和输出电流 I_s 呈比例关系。因此可以通过 $V_{reference}$ 实时控制电流槽的电流值 I_s 。由于上述的高速闭环控制策略,可以达到高精度高斜率的电流槽。

[0027] 以上内容是结合具体的优选实施方式对本发明所作的进一步详细说明,不能认定本发明的具体实施只局限于这些说明。对于本发明所属技术领域的普通技术人员来说,在不脱离本发明构思的前提下,还可以做出若干简单推演或替换,都应当视为属于本发明的保护范围。

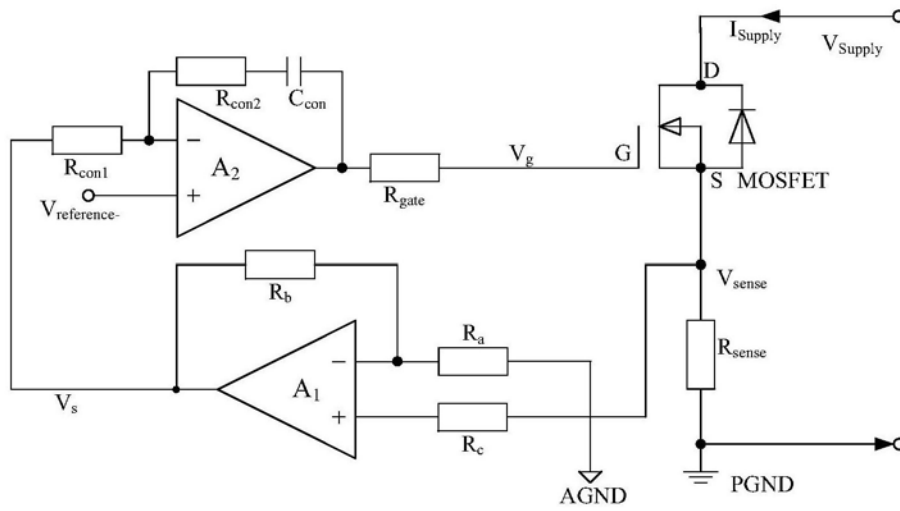


图1

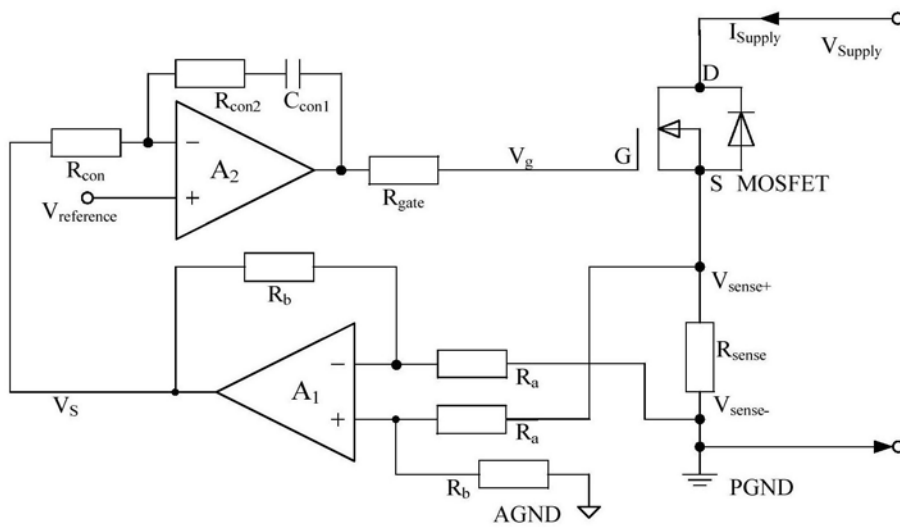


图2

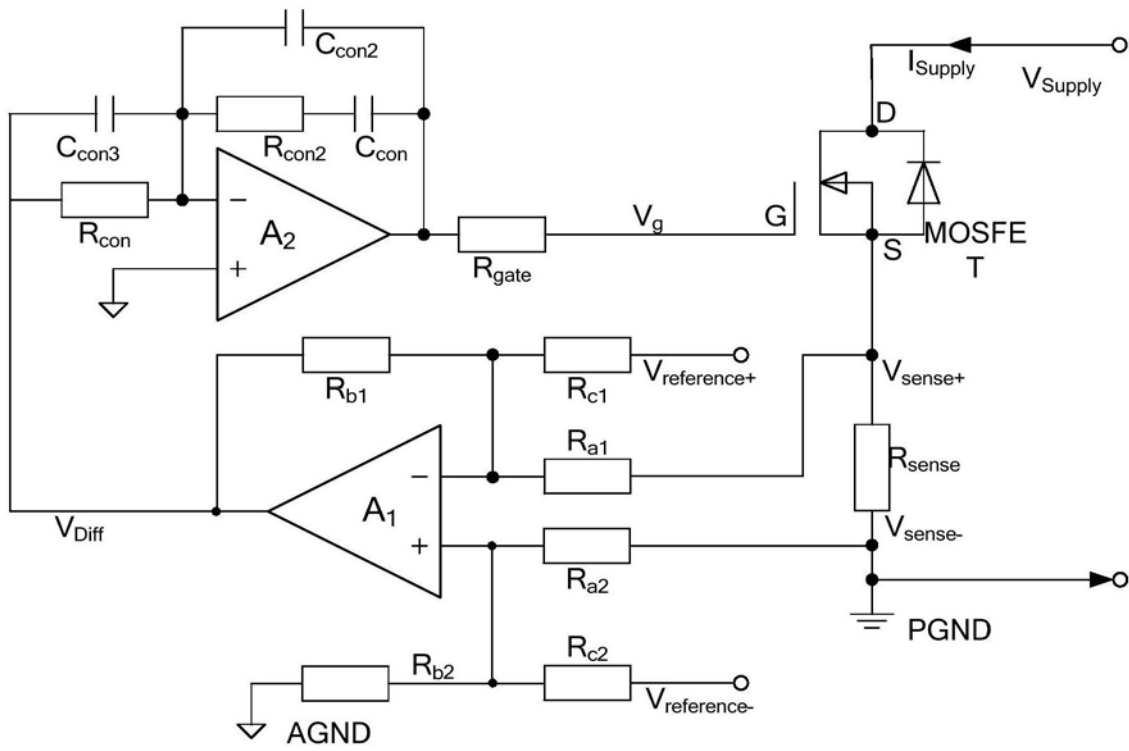


图3