

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2014年12月31日 (31.12.2014)



(10) 国际公布号
WO 2014/205998 A1

- (51) 国际专利分类号:
H01L 21/77 (2006.01) G02F 1/1368 (2006.01)
H01L 27/12 (2006.01) G02F 1/1333 (2006.01)
G02F 1/1362 (2006.01)
 - (21) 国际申请号: PCT/CN2013/087973
 - (22) 国际申请日: 2013年11月27日 (27.11.2013)
 - (25) 申请语言: 中文
 - (26) 公布语言: 中文
 - (30) 优先权:
201310270053.0 2013年6月28日 (28.06.2013) CN
 - (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路10号, Beijing 100015 (CN)。
 - (72) 发明人: 惠官宝 (HUI, Guanbao); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。
 - (74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市朝阳区北辰东路8号汇宾大厦 A0601, Beijing 100101 (CN)。
 - (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
 - (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。
- 本国际公布:
— 包括国际检索报告(条约第21条(3))。



WO 2014/205998 A1

(54) Title: COA SUBSTRATE AND MANUFACTURING METHOD THEREFOR, AND DISPLAY DEVICE

(54) 发明名称: COA 基板及其制造方法、显示装置

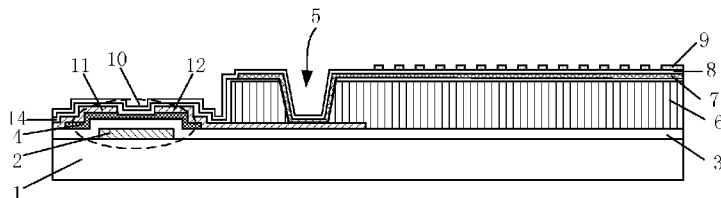


图 2 / Fig. 2

(57) Abstract: Provided are a COA substrate and a manufacturing method therefor, and a display device. The method comprises: forming a thin-film transistor (10) on a substrate (1); forming a colour film layer (6) pattern on the underlayment substrate (1) on which the thin-film transistor (10) is formed; forming a pattern comprising a colour film via hole (5) on the colour film layer (6) by means of a patterning process, wherein the patterning process comprises a graying process; and forming a pattern comprising a pixel electrode (7) on the substrate (1), wherein the pixel electrode (7) is electrically connected to a drain electrode (12) of the thin-film transistor (10) by means of the colour film via hole (5).

(57) 摘要: 提供一种 COA 基板及其制造方法、显示装置。所述方法包括: 在一衬底基板 (1) 上形成薄膜晶体管 (10); 在形成有薄膜晶体管 (10) 的衬底基板 (1) 上形成有彩膜层 (6) 图案; 通过构图工艺在彩膜层 (6) 上形成包括彩膜过孔 (5) 的图案, 构图工艺中包括灰化工艺; 在衬底基板 (1) 上形成包括像素电极 (7) 的图案; 像素电极 (7) 通过彩膜过孔 (5) 与薄膜晶体管 (10) 的漏电极 (12) 电性连接。

COA 基板及其制造方法、显示装置

技术领域

本发明实施例涉及显示技术领域，特别涉及一种 COA 基板及其制造方法、显示装置。

背景技术

薄膜晶体管液晶显示器包括薄膜晶体管阵列基板、彩膜基板和液晶层，其中，彩膜基板是液晶显示器的主要组成部分，用于实现彩色画面的显示。

10 早期制造薄膜晶体管液晶显示器的技术中，彩膜层与作为驱动开关的薄膜晶体管形成在不同基板上，并位于液晶层两侧，然而这种配置方式会造成显示面板的开口率降低，进而影响显示面板的亮度与画面品质。由于近年来，市场上对显示面板的开口率及亮度的要求提高，业界为应市场需求进而开发出一种彩膜层直接形成在阵列基板上（Color filter On Array，简称“COA”）的

15 技术，即将彩膜层和薄膜晶体管形成在一块基板上，如此不仅可以提升显示面板的开口率，增加显示面板的亮度，而且避免了将彩膜层和薄膜晶体管形成在不同基板上所衍生的问题。

如图 1 所示，现有技术中通过 COA 技术形成的彩色滤光阵列基板（即 COA 基板）包括由多条栅线和多条数据线限定的多个像素单元，每个像素单元包括薄膜晶体管（Thin Film Transistor，简称“TFT”）10、彩膜层 6 和像素电极 7，彩膜层 6 一般由红、绿、蓝（R、G、B）三种彩色有机树脂层形成，并在有机树脂层表面形成有树脂平坦层（图中未示出）。像素电极 7 通过彩膜过孔 5' 与 TFT 的漏电极 12 电性连接。

20

随着液晶显示器的分辨率不断提高，显示面板的像素单元尺寸越来越小，例如：分辨率为 400ppi 的显示器，像素单元的尺寸一般在 $25 \times 25\mu\text{m}$ 左右。而通过传统的掩膜曝光和显影工艺形成的彩膜过孔 5' 的孔径尺寸变化量大，最大孔径尺寸也大，其中，孔径尺寸的变化量为 $8\mu\text{m}$ 左右，最大孔径为 $25\mu\text{m}$ 左右，严重影响了像素单元的开口率。

25

30 发明内容

本发明实施例提供一种 COA 基板的制造方法，用以解决通过传统工艺形成的彩膜过孔的最大孔径尺寸大，孔径尺寸变化量也大，严重影响了像素单元的开口率的问题。

根据本发明的第一方面，提供一种彩色滤光阵列基板的制造方法，包括：

5 在一衬底基板上形成薄膜晶体管；

在形成有薄膜晶体管的所述衬底基板上形成彩膜层图案；

通过构图工艺在所述彩膜层上形成包括彩膜过孔的图案，所述构图工艺中包括灰化工艺；

10 在所述衬底基板上形成包括像素电极的图案；所述像素电极通过所述彩膜过孔与所述薄膜晶体管的漏电极电性连接。

根据本发明的第二方面，提供一种 COA 基板，其采用如上所述的制造方法制造。

根据本发明的第三方面，还提供一种显示装置，其包括如上所述的 COA 基板。

15

附图说明

为了更清楚地说明本发明实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本发明的一些实施例，而非对本发明的限制。

20 图 1 为现有技术中 COA 基板的结构示意图；

图 2 为本发明实施例中 COA 基板的结构示意图一；

图 3 为本发明实施例中 COA 基板的结构示意图二；

图 4~图 11 为图 2 中 COA 基板的制造过程示意图；

25 其中，1：衬底基板；2：栅电极；3：栅绝缘层；4：有源层图案；5,5'：彩膜过孔；6：彩膜层；7：像素电极；8：钝化层；9：公共电极；10：薄膜晶体管；11：源电极；12：漏电极；13：光刻胶；14：透明保护层；15：保护层过孔。

具体实施方式

30 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发

明实施例的附图，对本发明实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。基于所描述的本发明的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本发明保护的范围。

5

实施例一

在 COA 基板的生产过程中，形成彩膜过孔的传统工艺包括掩膜曝光和显影工艺。显影工艺的原理是利用一定浓度的显影液将彩膜层溶解掉，从而形成彩膜过孔的图案。为了保证显影的效果，需要控制显影液的浓度、显影
10 时间和显影温度等，如条件控制不好，很容易造成形成的彩膜过孔的孔径尺寸变化量（即彩膜过孔两端的孔径尺寸的差值）大，最大孔径尺寸也大，从而严重影响了像素单元的开口率。本发明的实施例提供一种彩色滤光阵列基板的制造方法，可以减小彩膜过孔的孔径尺寸变化量和最大孔径尺寸。

结合图 2~图 11 所示，本发明实施例中的 COA 基板的制造方法包括以下
15 步骤：

在一衬底基板上形成薄膜晶体管；

结合图 4 所示，首先在一衬底基板 1 上形成薄膜晶体管 10。其中，衬底
基板 1 由透光材料制成，具有良好的透光性，通常为玻璃基板、石英基板或透明树脂基板。

20 在一个实施例中，COA 基板包括衬底基板 1，衬底基板 1 上形成有多个矩阵排列的像素单元，每个像素单元包括至少一个薄膜晶体管。

该薄膜晶体管可以为顶栅结构的薄膜晶体管，也可以为底栅结构的薄膜
晶体管。下面以底栅结构的薄膜晶体管为例来具体说明薄膜晶体管的形成过
程：

25 首先在衬底基板 1 上形成包括栅电极 2 的图案。例如，可以采用气相沉积、溅射等工艺在衬底基板 1 上形成栅金属层薄膜（图中未示出），并通过构图工艺在该栅金属层薄膜上形成栅电极 2 的图案。该构图工艺例如包括在栅金属层薄膜上涂覆光刻胶、采用普通掩膜版曝光、显影、刻蚀、剥离光刻胶等工艺，其中优选采用湿刻法进行刻蚀；

30 然后在包括栅电极 2 的图案上依次形成栅绝缘层薄膜 3、有源层薄膜（图

中未示出)和源漏金属层薄膜(图中未示出),其中,有源层薄膜包括半导体层薄膜和掺杂半导体层薄膜,且掺杂半导体层薄膜位于半导体层薄膜上方。

本实施例中可以通过多次构图工艺分别形成包括源电极 11 和漏电极 12 的图案,或通过一次构图工艺同时形成包括源电极 11 和漏电极 12 的图案。通过

5 多次构图工艺形成源电极 11 和漏电极 12 的图案例如包括:

首先在栅电极 2 的图案上采用沉积、涂敷或溅射等工艺形成栅绝缘层薄膜 3、有源层薄膜,采用普通掩膜版通过一次构图工艺形成有源层图案 4;

10 然后采用气相沉积、溅射等工艺在包括有源层 4 的图案上形成源漏金属层薄膜,采用普通掩膜版通过一次构图工艺形成包括源电极 11 和漏电极 12 的图案。该构图工艺例如可以包括在源漏金属层薄膜上涂覆光刻胶、采用普通掩膜版曝光、显影、刻蚀、剥离光刻胶等工艺,其中优选采用湿刻法进行刻蚀,形成包括源电极 11 和漏电极 12 的图案,然后可以采用干刻法刻蚀掉源电极 11 和漏电极 12 之间的全部掺杂半导体层和部分半导体层。

例如,通过一次构图工艺形成源电极 11 和漏电极 12 的图案包括:

15 首先采用气相沉积、涂敷或溅射等工艺在栅电极图案 2 上依次形成栅绝缘层薄膜 3、有源层薄膜和源漏金属层薄膜,然后采用半色调或灰色调掩膜版通过一次构图工艺形成源电极 11 和漏电极 12 的图案。该构图工艺例如可以包括:

首先,在源漏金属层薄膜上涂覆一层光刻胶(图中未示出);

20 接着,采用半色调或灰色调掩膜版进行曝光,使光刻胶形成光刻胶完全去除区域、光刻胶完全保留区域和光刻胶半保留区域,其中,光刻胶完全保留区域对应于源电极图案 11 和漏电极图案 12 所在的区域,光刻胶半保留区域对应于源电极图案 11 和漏电极图案 12 之间的沟道图案所在的区域,光刻胶完全去除区域对应于上述图案以外的区域;显影处理后,光刻胶完全保留区域的光刻胶厚度没有变化,光刻胶完全去除区域的光刻胶被完全去除,光刻胶半保留区域的光刻胶厚度减少;

25 然后,进行第一次刻蚀工艺完全刻蚀掉光刻胶完全去除区域下方的源漏金属层薄膜和有源层薄膜。例如,优选通过湿刻法先刻蚀掉光刻胶完全去除区域下方的源漏金属层薄膜,再通过干刻法刻蚀掉其下的有源层薄膜,形成
30 包括有源层 4 的图案。同时,干刻法对光刻胶完全保留区域和光刻胶半保留

区域的光刻胶起到一个减薄过程;

之后,通过灰化工艺去除光刻胶半保留区域的光刻胶,暴露出该区域的源漏金属层薄膜;

再通过第二次刻蚀工艺完全刻蚀掉光刻胶半保留区域下方的源漏金属层薄膜、掺杂半导体层薄膜和一定厚度的半导体层薄膜,暴露出该区域的半导体层薄膜,形成位于源电极 11 和漏电极 12 之间的沟道图案。例如,可以先通过湿刻法刻蚀掉光刻胶半保留区域下方的源漏金属层薄膜,再通过干刻法刻蚀掉其下的掺杂半导体层薄膜和一定厚度的半导体层薄膜,形成沟道图案;最后,剥离剩余的光刻胶,形成包括源电极 11 和漏电极 12 的图案。

10 在形成包括源电极和漏电极图案的衬底基板上形成彩膜层图案;

结合图 5 所示,彩膜层 6 可以由红色像素(图中未示出)、绿色像素(图中未示出)和蓝色像素(图中未示出)组成,红色像素图案、绿色像素图案和蓝色像素图案分别通过一次构图工艺形成。下面以红色像素为例来具体说明像素图案的形成过程:

15 首先在整块衬底基板 1 上涂覆一层红色像素树脂层(图中未示出),其中,像素树脂层通常是丙烯酸类感光性树脂或其他羧酸型色素颜料树脂;然后采用普通掩膜版通过一次构图工艺形成红色像素图案。

通过构图工艺在所述彩膜层上形成包括彩膜过孔的图案,所述构图工艺包括灰化工艺;

20 结合图 3 所示,该步骤例如包括:

首先利用掩膜版对彩膜层 6 进行曝光,形成彩膜层保留区域和彩膜层不保留区域,其中,彩膜层不保留区域包括彩膜过孔 5 的区域;然后通过灰化工艺去除彩膜层不保留区域的彩膜层 6,形成包括彩膜过孔 5 的图案。

25 由于通过控制灰化工艺的功率、气压和灰化气体的流量,可以使得形成的彩膜过孔 5 的尺寸变化量为 2~3 μm ,最大孔径小于 10 μm ,在实现像素电极与漏极连接的同时,有效解决了由于彩膜过孔 5 的尺寸过大,而导致的像素单元开口率降低的问题。其中,灰化工艺的功率范围可以为 4500~7500W,气压的范围可以为 13.3~40Pa,灰化气体的流量范围可以为 2000~2500mL/分钟。

30 本实施例中优选通过投影式曝光机对彩膜层 6 进行曝光,由于投影式曝

光机的分辨率高，尺寸误差较小，后续可以形成孔径尺寸更小的彩膜过孔 5。

进一步地，在通过构图工艺在彩膜层 6 上形成包括彩膜过孔 5 的图案之前，还可以通过气相沉积、涂覆或溅射等工艺在彩膜层 6 上形成透明保护层 14，如图 6 所示。则形成彩膜过孔 5 的构图工艺包括涂覆光刻胶、光刻胶的曝光和显影、透明保护层的刻蚀和彩膜层的灰化，由于不需要直接对彩膜层 6 进行曝光，因此减小了由于曝光量控制不好对彩膜过孔 5 最大孔径尺寸的影响。结合图 7~图 10 所示，该构图工艺例如包括：

如图 7 所示，首先在衬底基板 1 上涂覆一层光刻胶 13。例如，在彩膜层 6 上涂覆覆盖整块衬底基板 1 的光刻胶 13；

10 然后采用掩膜版，优选通过投影式曝光机对光刻胶 13 进行曝光，由于投影式曝光机的分辨率高，尺寸误差较小，后续可以形成孔径尺寸更小的彩膜过孔 5；

之后对光刻胶 13 进行显影，使光刻胶 13 形成光刻胶保留区域和光刻胶不保留区域，其中，光刻胶不保留区域包括彩膜过孔的区域，光刻胶保留区域对应于其他图案的区域，如图 8 所示；

15 然后刻蚀掉光刻胶不保留区域的透明保护层 14，如图 9 所示，形成包括保护层过孔 15 的图案，且保护层过孔 15 与彩膜过孔 5 的位置对应，从而像素电极 7 可以通过保护层过孔 15 和彩膜过孔 5 与薄膜晶体管 10 的漏电极 12 电性连接，结合图 2 所示。其中，透明保护层 14 可以为透明绝缘层材料，如：
20 SiN_x 、 SiO_x 、 SiON_x 中的一种或两种复合，也可以为透明金属氧化物材料，如：氧化铟锡或氧化铟锌；

最后采用灰化工艺去除光刻胶不保留区域的彩膜层 6，形成包括彩膜过孔 5 的图案，如图 10 所示。

25 在所述衬底基板上形成包括像素电极的图案；所述像素电极通过所述彩膜过孔与所述薄膜晶体管的漏电极电性连接。

结合图 11 所示，在衬底基板 1 上形成包括像素电极 7 的图案例如包括：

首先通过涂覆、气相沉积或溅射等工艺在彩膜过孔 5 上形成透明导电层薄膜（图中未示出）。然后在该透明导电层上涂覆光刻胶（图中未示出），采用掩膜版对光刻胶进行曝光，显影，形成光刻胶保留区域和光刻胶不保留区域，其中，光刻胶保留区域包括形成像素电极 7 的区域。之后优选通过湿刻

30

法刻蚀掉光刻胶不保留区域下方的透明导电金属层，形成像素电极 7。最后剥离剩余的光刻胶。

其中，像素电极 7 通过彩膜过孔 5 与薄膜晶体管 10 的漏电极 12 电性连接，且彩膜层 6 与像素电极 7 的位置对应。

5 结合图 2 和图 3 所示，对于 ADS 型液晶显示器，当公共电极 9 位于像素电极 7 上方时，在形成像素电极 7 的图案之后，还需要通过涂覆、气相沉积或溅射等工艺在像素电极 7 上形成覆盖整个衬底基板 1 的钝化层 8。然后在钝化层 8 上形成包括公共电极 9 的图案。例如，首先通过涂覆、气相沉积或溅射等工艺在钝化层 8 上形成透明导电层薄膜（图中未示出），然后在该透明导电层上涂覆光刻胶（图中未示出），采用掩膜版对光刻胶进行曝光，显影，
10 形成光刻胶保留区域和光刻胶不保留区域，其中，光刻胶保留区域包括形成公共电极 9 的区域，之后优选通过湿刻法刻蚀掉光刻胶不保留区域的透明导电层，形成公共电极 9。最后剥离剩余的光刻胶。其中，公共电极 9 为狭缝电极，像素电极 7 可以为块状电极也可以为狭缝电极，如像素电极 7 为狭缝
15 电极，则像素电极 7 与公共电极 9 的狭缝位置对应。而当公共电极 9 位于像素电极 7 的下方时，像素电极 7 为狭缝电极，公共电极 9 可以为块状电极也可以为狭缝电极，如公共电极 9 为狭缝电极，则公共电极 9 与像素电极 7 的狭缝位置对应。

20 实施例二

基于同一发明构思，本实施例中提供一种 COA 基板，其采用实施例一中的制造方法制造。由于通过该制造方法形成的彩膜过孔的孔径尺寸小，且孔径尺寸的变化量也小，有效解决了 COA 基板的像素单元的开口率受彩膜过孔影响的问题。

25

实施例三

本实施例中提供一种显示装置，其采用实施例二中的 COA 基板，大大改善了显示装置的显示质量。

30 由以上实施例可以看出，本发明实施例所提供的 COA 基板的制造方法，

通过灰化工艺去除彩膜过孔区域的彩膜层来形成彩膜过孔，使得彩膜过孔的孔径尺寸变化量减小，最大孔径也减小，有效解决了由于彩膜过孔尺寸过大，而导致的像素单元开口率降低的问题，解决了 COA 基板的像素单元的开口率受彩膜过孔影响的问题，提高了显示装置的显示质量。

- 5 以上所述仅是本发明的示范性实施方式，而非用于限制本发明的保护范围，本发明的保护范围由所附的权利要求确定。

权利要求书

1、一种 COA 基板的制造方法，包括：

在一衬底基板上形成薄膜晶体管；

5 在形成有薄膜晶体管的所述衬底基板上形成彩膜层图案；

通过构图工艺在所述彩膜层上形成包括彩膜过孔的图案，所述构图工艺中包括灰化工艺；

在所述衬底基板上形成包括像素电极的图案；所述像素电极通过所述彩膜过孔与所述薄膜晶体管的漏电极电性连接。

10 2、根据权利要求 1 所述的 COA 基板的制造方法，其中在通过构图工艺在所述彩膜层上形成包括彩膜过孔的图案之前，还包括：在所述彩膜层上形成透明保护层。

3、根据权利要求 2 所述的 COA 基板的制造方法，其中所述通过构图工艺在所述彩膜层上形成包括像素电极过孔的图案，包括以下步骤：

15 在所述透明保护层上涂覆光刻胶，对所述光刻胶进行曝光、显影，形成光刻胶保留区域和光刻胶不保留区域，所述光刻胶不保留区域包括彩膜过孔的区域；

刻蚀掉光刻胶不保留区域的透明保护层，形成包括保护层过孔的图案，所述保护层过孔与所述彩膜过孔的位置对应；

20 采用灰化工艺去除光刻胶不保留区域的彩膜层，形成包括彩膜过孔的图案。

4、根据权利要求 2 或 3 所述的 COA 基板的制造方法，其中所述透明保护层为透明绝缘材料或透明金属氧化物材料。

25 5、根据权利要求 1 所述的 COA 基板的制造方法，其中所述通过构图工艺在所述彩膜层上形成包括像素电极过孔的图案，包括以下步骤：

对所述彩膜层进行曝光，形成彩膜层保留区域和彩膜层不保留区域，所述彩膜层不保留区域包括彩膜过孔的区域；

采用灰化工艺去除所述彩膜层不保留区域的彩膜层，形成包括彩膜过孔的图案。

30 6、根据权利要求 5 所述的 COA 基板的制造方法，其中采用投影式曝光

机对所述彩膜层进行曝光。

7、根据权利要求1所述的COA基板的制造方法，其中在所述衬底基板上形成包括像素电极的图案之后，还包括：

在所述像素电极上形成钝化层。

5 8、根据权利要求7所述的COA基板的制造方法，其中在所述像素电极上形成钝化层之后，还包括：

在所述钝化层上形成包括公共电极的图案。

9、一种COA基板，采用权利要求1~8任一所述的制造方法制造。

10、一种显示装置，包括权利要求9所述的COA基板。

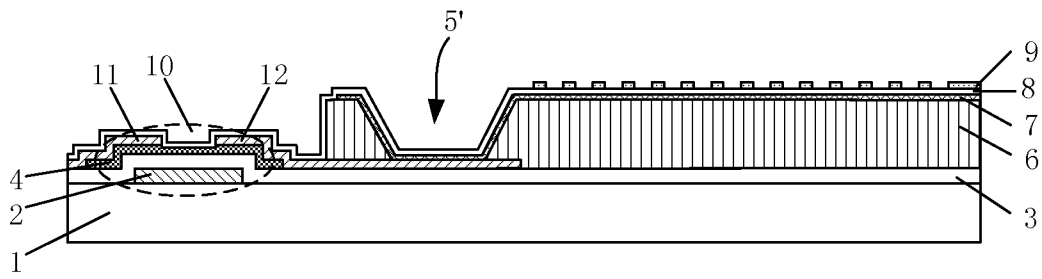


图 1

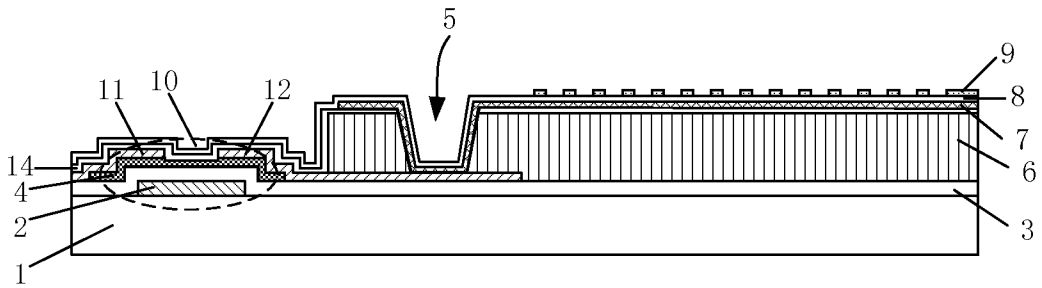


图 2

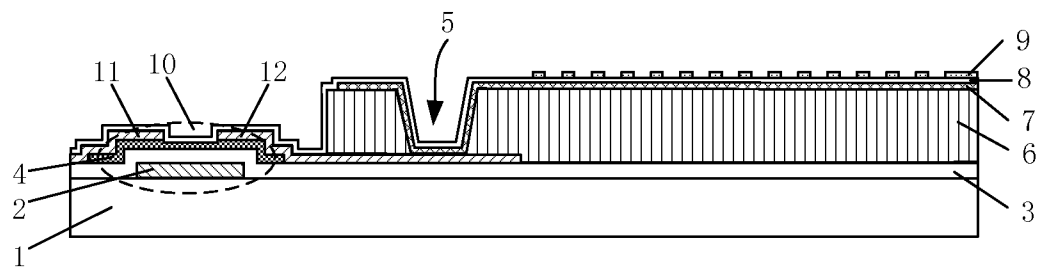


图 3

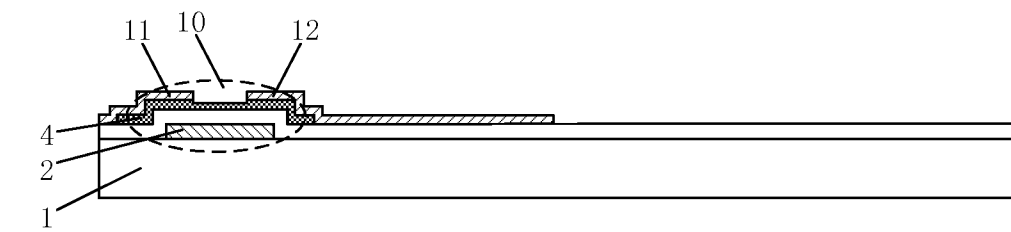


图 4

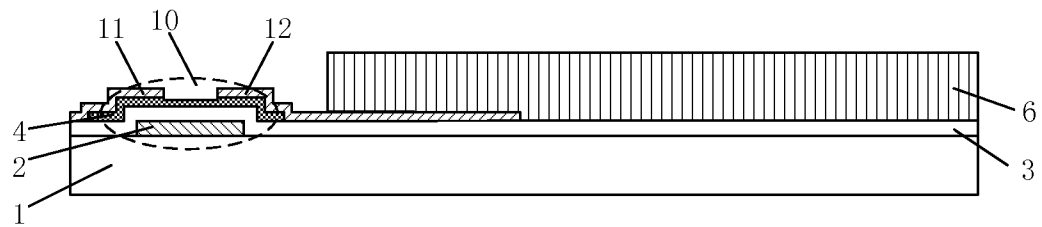


图 5

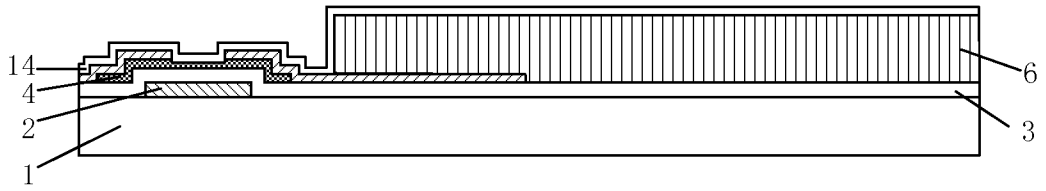


图 6

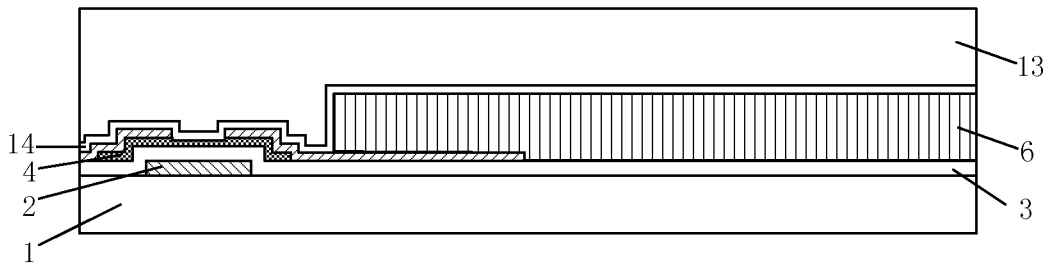


图 7

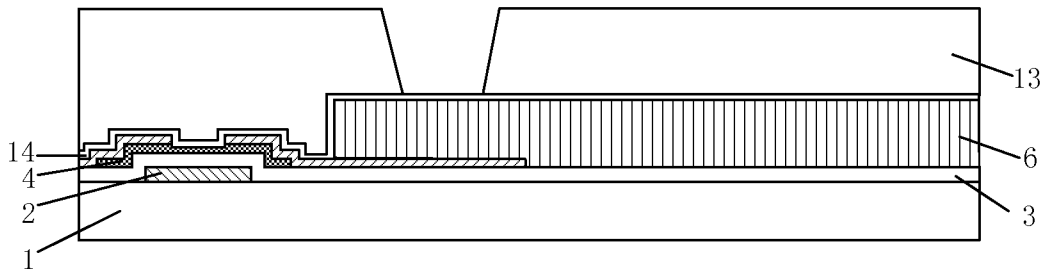


图 8

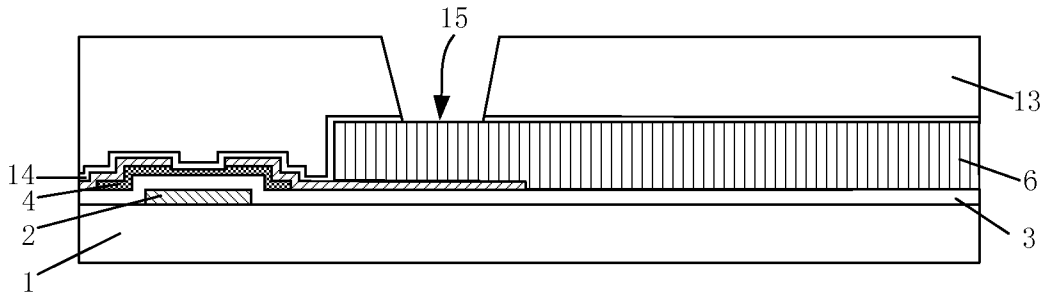


图 9

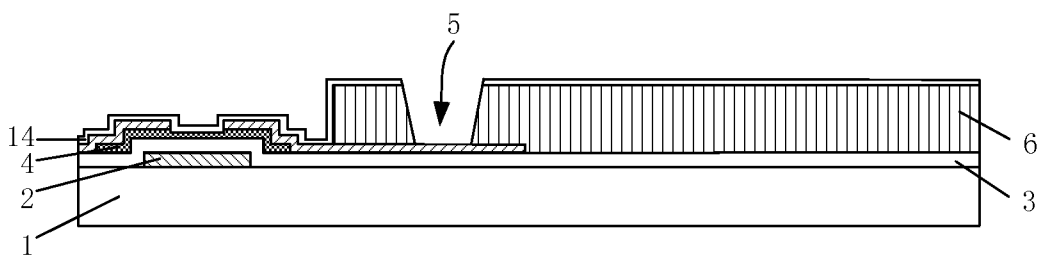


图 10

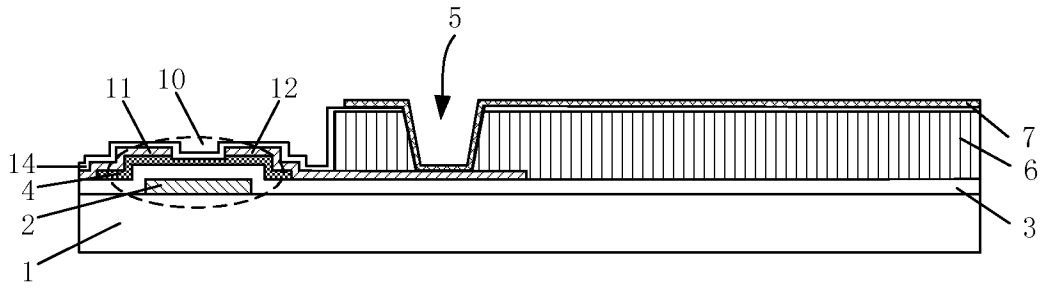


图 11

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/087973

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L 21/-; H01L 23/-; H01L 27/-; H01L 29/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRS, CNKI: light filter, thin film transistor, drain electrode, ashing, passivation layer, protective layer

WPI, EPODOC: tft, coa, drain, gate, protect+, transistor, color, filter, array

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 103325732 A (BOE TECHNOLOGY GROUP CO., LTD.), 25 September 2013 (25.09.2013), the whole document	1-10
X	CN 102810571 A (BOE TECHNOLOGY GROUP CO., LTD.), 05 December 2012 (05.12.2012), see description, paragraphs [0006]-[0064], and figure 5	1, 5-6, 7-10
Y		2-4
Y	CN 101047198 A (INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE), 03 October 2007 (03.10.2007), see description, page 3, line 2 to page 6, line 3, and figures 2-4	2-4
A	US 2008/0032431 A1 (HSU et al.), 07 February 2008 (07.02.2008), the whole document	1-10

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---	---

Date of the actual completion of the international search
21 March 2014 (21.03.2014)

Date of mailing of the international search report
03 April 2014 (03.04.2014)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer
DUAN, Xiaojin
Telephone No.: (86-10) **62411592**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2013/087973

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103325732 A	26.09.2013	None	
CN 102810571 A	05.12.2012	None	
CN 101047198 A	03.10.2007	TWI 298234 B	21.06.2008
		US 2007194677 A1	23.08.2007
		TW 200733793 A	01.09.2007
US 2008/0032431 A1	07.02.2008	CN 100585869 C	27.01.2010
		CN 101118875 A	06.02.2008
		JP 2008040492 A	21.02.2008
		JP 5344385 B2	20.11.2013
		TW 200810174 A	16.02.2008

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/087973

CONTINUATION: CLASSIFICATION OF SUBJECT MATTER

H01L 21/77 (2006.01) i

H01L 27/12 (2006.01) i

G02F 1/1362 (2006.01) i

G02F 1/1368 (2006.01) i

G02F 1/1333 (2006.01) i

A. 主题的分类		
参见附加页		
按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
IPC:H01L21/-;H01L23/-;H01L27/-;H01L29/-		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CPRS,CNKI:滤光片, 薄膜晶体管, 漏电极, 漏极, 灰化, 钝化层, 保护层 WPI, EPODOC: tft, coa, drain, gate, protect+, transistor, color, filter, array		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN103325732A (京东方科技集团股份有限公司) 25.9 月 2013 (25.09.2013) 全文	1-10
X	CN102810571A (京东方科技集团股份有限公司) 05.12 月 2012 (05.12.2012) 参见说明书第[0006]段至第[0064]段、附图 5	1,5-6,7-10
Y		2-4
Y	CN101047198A (财团法人工业技术研究院) 03.10 月 2007 (03.10.2007) 参见说明书第 3 页第 2 行至第 6 页第 3 行、附图 2 至 4	2-4
A	US2008/0032431A1 (HSU 等) 07.2 月 2008 (07.02.2008) 全文	1-10
<input type="checkbox"/> 其余文件在 C 栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。		
* 引用文件的具体类型:		“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件
“A” 认为不特别相关的表示了现有技术一般状态的文件		“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性
“E” 在国际申请日的当天或之后公布的在先申请或专利		“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性
“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)		“&” 同族专利的文件
“O” 涉及口头公开、使用、展览或其他方式公开的文件		
“P” 公布日先于国际申请日但迟于所要求的优先权日的文件		
国际检索实际完成的日期 21.3 月 2014 (21.03.2014)	国际检索报告邮寄日期 03.4 月 2014 (03.04.2014)	
ISA/CN 的名称和邮寄地址: 中华人民共和国国家知识产权局 中国北京市海淀区蓟门桥西土城路 6 号 100088 传真号: (86-10)62019451	授权官员 段小晋 电话号码: (86-10) 62411592	

国际检索报告

关于同族专利的信息

国际申请号

PCT/CN2013/087973

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN103325732A	26.09.2013	无	
CN102810571A	05.12.2012	无	
CN101047198A	03.10.2007	TWI298234B	21.06.2008
		US2007194677A1	23.08.2007
		TW200733793A	01.09.2007
		CN100585869C	27.01.2010
US2008/0032431A1	07.02.2008	CN101118875A	06.02.2008
		JP2008040492A	21.02.2008
		JP5344385B2	20.11.2013
		TW200810174A	16.02.2008

续：主题的分类

H01L 21/77 (2006.01) i

H01L 27/12 (2006.01) i

G02F 1/1362 (2006.01) i

G02F 1/1368 (2006.01) i

G02F 1/1333 (2006.01) i