



(12)发明专利

(10)授权公告号 CN 105744751 B

(45)授权公告日 2019.06.18

(21)申请号 201610133298.2

罗德尼·爱德华·史密斯

(22)申请日 2009.08.11

(74)专利代理机构 北京安信方达知识产权代理有限公司 11262

(65)同一申请的已公布的文献号
申请公布号 CN 105744751 A

代理人 张瑞 郑霞

(43)申请公布日 2016.07.06

(51)Int.Cl.

(30)优先权数据

H05K 3/28(2006.01)

0815094.8 2008.08.18 GB

H01L 23/485(2006.01)

0815095.5 2008.08.18 GB

0815096.3 2008.08.18 GB

(62)分案原申请数据

200980135506.0 2009.08.11

(56)对比文件

CN 1300180 A,2001.06.20,

US 2004/0026775 A1,2004.02.12,

US 2006/0103030 A1,2006.05.18,

(73)专利权人 赛姆布兰特有限公司

审查员 刘静

地址 英国伦敦

(72)发明人 马克·罗布森·汉弗莱斯

弗兰克·费尔迪南迪

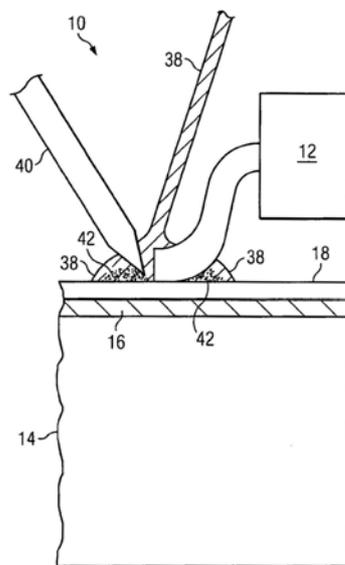
权利要求书4页 说明书39页 附图15页

(54)发明名称

卤代烃聚合物涂层

(57)摘要

本申请涉及卤代烃聚合物涂层。在一些实施方式中,印刷电路板(PCB)包括基底,基底包括绝缘材料。PCB还包括连接到基底的至少一个表面的多条导电轨。PCB还包括沉积在基底的至少一个表面上的多层涂层。多层涂层(i)覆盖多条导电轨的至少一部分,并且(ii)包括由卤代烃聚合物形成的至少一层。PCB还包括通过焊接接缝连接到至少一条导电轨的至少一个电子部件,其中焊接接缝穿过多层涂层被焊接,以便焊接接缝邻接多层涂层。



1. 一种印刷电路板,所述印刷电路板包括:
 - 基底,其包括绝缘材料;
 - 多条导电轨,其连接到所述基底的至少一个表面;
 - 多层涂层,其通过等离子体沉积被沉积在所述基底的所述至少一个表面上,所述多层涂层覆盖所述多条导电轨的至少一部分,所述多层涂层包括由卤代烃聚合物形成的至少一层;以及
 - 至少一个电子部件,其通过焊接接缝连接到至少一条导电轨,其中,所述焊接接缝穿过所述多层涂层被焊接,以便所述焊接接缝邻接所述多层涂层;其中:
 - 在所述多层涂层的实质上连续的层在所述基底上沉积之后,所述焊接接缝在所述基底的特定区域上形成;
 - 所述焊接改变在所述基底的所述特定区域处的所述多层涂层而不改变在所述基底的其他区域处的所述多层涂层;并且
 - 所述多层涂层包括彼此不同的第一层和第二层,所述第一层和所述第二层包括不同的聚合物。
2. 如权利要求1所述的印刷电路板,其中,所述多层涂层具有从1纳米到10微米的厚度。
3. 如权利要求1所述的印刷电路板,其中:
 - 所述多层涂层包括包含第一类型的聚合物的第一层;
 - 所述多层涂层包括包含第二类型的聚合物的第二层;
 - 所述第一层中的所述聚合物在以下特性的至少一个方面与所述第二层中的所述聚合物不同:
 - 分子量;
 - 化学成分;
 - 结构;
 - 几何形状;以及
 - 多孔性。
4. 如权利要求1所述的印刷电路板,其中:
 - (a) 所述多层涂层包括第一聚合物的特定层和第二聚合物的另一层,所述第一聚合物的特定层和所述第二聚合物的另一层彼此邻接;以及
 - 所述第一聚合物的特定层和所述第二聚合物的另一层缓变以便所述多层涂层从所述第一聚合物过渡到所述第二聚合物,或
 - (b) 所述多层涂层包括由卤代烃聚合物形成的特定层和由没有卤素原子的聚合物形成的另一层,或
 - (c) 所述多层涂层被沉积,以便金属卤化物层覆盖所述多条导电轨的至少一部分,或
 - (d) 所述多层涂层被沉积,以便在所述多条导电轨和所述多层涂层之间基本上没有金属卤化物层,或
 - (e) 所述卤代烃聚合物包括一种或多种氟代烃。
5. 如权利要求1所述的印刷电路板,其中,所述多层涂层包括:
 - 第一层,其包括氟代烃材料;以及
 - 第二层,其包括氯氟代烃材料。

6. 如权利要求5所述的印刷电路板,其中,(a)所述第二层在所述第一层和所述多条导电轨之间形成,或(b)所述第一层在所述第二层和所述多条导电轨之间形成。

7. 如权利要求1所述的印刷电路板,其中,所述焊接通过从所述基底的所述特定区域去除所述多层涂层来改变在所述基底的所述特定区域处的所述多层涂层,而不从所述基底的其他区域去除所述多层涂层。

8. 如权利要求1所述的印刷电路板,所述印刷电路板还包括通过引线接合连接到至少一条导电轨的至少一条导线,所述引线接合穿过所述多层涂层来形成以便所述引线接合邻接所述多层涂层。

9. 如权利要求1所述的印刷电路板,其中:

(a) 所述基底的第一区域被涂有所述多层涂层;以及所述基底的第二区域被涂有另一涂层,或

(b) 加热在所述基底的特定区域处的助焊剂改变在所述基底的所述特定区域处的所述多层涂层,而不改变在所述基底的其他区域处的所述多层涂层,或

(c) 其中,所述基底包括以下项的至少一个:环氧树脂接合的玻璃织物;合成树脂接合的纸;环氧树脂;棉纸;纸板;天然木基材料;以及合成木基材料,或

(d) 所述多层涂层的至少一层包括金属材料。

10. 一种用于制备印刷电路板的方法,所述方法包括:

将多条导电轨连接到包括绝缘材料的基底的至少一个表面;

通过等离子体沉积将多层涂层沉积在所述基底的所述至少一个表面上,所述多层涂层覆盖所述多条导电轨的至少一部分,所述多层涂层的至少一层包括至少一种卤代烃聚合物;以及

在沉积所述多层涂层之后,穿过所述多层涂层来焊接以在电子部件和连接到所述基底的至少一条导电轨之间形成焊接接缝,所述焊接接缝邻接所述多层涂层,其中

在所述多层涂层的实质上连续的层在所述基底上沉积之后,所述焊接接缝在所述基底的特定区域上形成;

所述焊接改变在所述基底的所述特定区域处的所述多层涂层,而不改变在所述基底的其他区域处的所述多层涂层;并且

所述多层涂层包括彼此不同的第一层和第二层,所述第一层和所述第二层包括不同的聚合物。

11. 如权利要求10所述的方法,其中:

所述多层涂层具有从1纳米到10微米的厚度。

12. 如权利要求10所述的方法,其中:

所述多层涂层包括包含第一类型的聚合物的第一层;

所述多层涂层包括包含第二类型的聚合物的第二层;

所述第一层中的所述聚合物在以下特性的至少一个方面与所述第二层中的所述聚合物不同:

分子量;

化学成分;

结构;

几何形状;以及
多孔性。

13. 如权利要求10所述的方法,其中:

(a) 所述多层涂层包括第一聚合物的特定层和第二聚合物的另一层,所述第一聚合物的特定层和所述第二聚合物的另一层彼此邻接;以及所述第一聚合物的特定层和所述第二聚合物的另一层缓变以便所述多层涂层从所述第一聚合物过渡到所述第二聚合物,或

(b) 所述多层涂层包括由卤代烃聚合物形成的特定层和由没有卤素原子的聚合物形成的另一层,或

(c) 所述多层涂层被沉积,以便金属卤化物层覆盖所述多条导电轨的至少一部分,或

(d) 所述多层涂层被沉积,以便在所述多条导电轨和所述多层涂层之间基本上没有金属卤化物层,或

(e) 所述卤代烃聚合物包括一种或多种氟代烃。

14. 如权利要求10所述的方法,其中,所述多层涂层包括:

第一层,其包括氟代烃材料;以及

第二层,其包括氯氟代烃材料。

15. 如权利要求14所述的方法,其中,(a) 所述第二层在所述第一层和所述多条导电轨之间形成,或(b) 所述第一层在所述第二层和所述多条导电轨之间形成。

16. 如权利要求10所述的方法,其中,所述焊接通过从所述基底的所述特定区域去除所述多层涂层来改变在所述基底的所述特定区域处的所述多层涂层,而不从所述基底的其他区域去除所述多层涂层。

17. 如权利要求10所述的方法,所述方法还包括:

(a) 形成穿过所述多层涂层的引线接合,所述引线接合将至少一条导线连接到至少一条导电轨,所述引线接合邻接所述多层涂层,或

(b) 通过以下项的至少一个来更改所述多层涂层的润湿特征:

等离子体清洁;

等离子体蚀刻;

等离子体活化;

等离子体聚合和涂覆;以及

液基化学蚀刻,或

(c) 在所述焊接期间控制所述多层涂层的润湿,或

(d) 平衡所述多层涂层的可焊性和可保护性,所述平衡至少部分地通过控制所述多层涂层的多孔性和润湿来实现,或

(e) 在形成所述焊接接缝之后,将共形涂层沉积在所述印刷电路板上,所述共形涂层包括至少一种卤代烃聚合物,所述共形涂层具有以下特性的至少一个:

焊料通过能力;以及

允许引线接合穿过所述共形涂层的能力,或

(f) 在形成所述焊接接缝之后,将共形涂层沉积在所述印刷电路板上,所述共形涂层包括至少一种卤代烃聚合物,其中:

所述共形涂层沿垂直于被涂有所述共形涂层的表面的轴线是绝缘的;以及

所述共形涂层具有以下特性的至少一个：

焊料通过能力；以及

允许引线接合穿过所述共形涂层的能力。

18. 如权利要求10所述的方法，其中：

(a) 所述基底被包括在印刷电路板中；以及所述多层涂层使所述印刷电路板阻燃，或

(b) 所述基底的第一区域被涂有所述多层涂层；以及所述基底的第二区域被涂有另一涂层。

卤代烃聚合物涂层

[0001] 本申请是申请日为2009年08月11日,申请号为200980135506.0,发明名称为“卤代烃聚合物涂层”的申请的分案申请。

技术领域

[0002] 本公开大体上涉及聚合物涂层,并且更具体地涉及用于电子器件的卤代烃聚合物涂层。

[0003] 背景

[0004] 许多电子器件包括被焊接到印刷电路板(PCB)的电子部件。电子部件和PCB上的金属表面常常在被焊接在一起之前氧化或腐蚀。金属表面的氧化或腐蚀可阻止强焊接接缝形成或可减少这样的接缝的寿命。作为结果,电子器件可以是有缺陷的或只要需要可以不起作用。

[0005] 概述

[0006] 在一些实施方式中,印刷电路板(PCB)包括基底,基底包括绝缘材料。PCB还包括连接到基底的至少一个表面的多条导电轨。PCB还包括沉积在基底的至少一个表面上的涂层。涂层可覆盖多条导电轨的至少一部分,并且可包括至少一种卤代烃聚合物。PCB还可包括通过引线接合连接到至少一条导电轨的至少一条导线,其中引线接合穿过涂层而形成,而没有预先去除涂层,以便引线接合邻接涂层。

[0007] 在其他实施方式中,PCB包括基底,基底包括绝缘材料。PCB还包括连接到基底的至少一个表面的多条导电轨。PCB还包括沉积在基底的至少一个表面上的多层涂层。多层涂层(i)覆盖多条导电轨的至少一部分,并且(ii)包括由卤代烃聚合物形成的至少一层。PCB还包括由焊接接缝连接到至少一条导电轨的至少一个电子部件,其中焊接接缝穿过多层涂层被焊接,以便焊接接缝邻接多层涂层。

[0008] 在又一些其他实施方式中,装置包括基底,基底包括绝缘材料。该装置还包括连接到基底的至少一个表面的第一触头。该装置还包括沉积在第一触头的至少一个表面上的涂层。涂层可包括至少一种卤代烃聚合物,以便第一触头可操作来穿过涂层将电信号传导到第二触头而没有去除涂层。

[0009] 一个或多个实施方式可包括将被进行焊接连接的印刷电路板。所述印刷电路板的表面可具有包括一种或多种聚合物的多层涂层。聚合物可选自卤代烃聚合物和非卤代烃聚合物。多层涂层的厚度可以是从小于1nm到10 μ m。

[0010] 一个或多个实施方式可包括将被进行焊接连接的印刷电路板。所述印刷电路板的表面可具有包括一种或多种聚合物的多层涂层。根据某些实施方式,在所述涂层和所述印刷电路板的导电轨之间可以没有焊料或基本上没有焊料。

[0011] 一个或多个实施方式可包括将被进行焊接连接的印刷电路板。所述印刷电路板的表面可具有包括一种或多种聚合物的多层涂层。多层涂层可包括一层或多层分立的聚合物。

[0012] 一个或多个实施方式可包括将被进行焊接连接的印刷电路板。所述印刷电路板的

表面可具有包括一种或多种聚合物的多层涂层。多层涂层可包括不同聚合物的缓变层。

[0013] 一个或多个实施方式可包括将被进行焊接连接的印刷电路板。所述印刷电路板的表面可具有包括一种或多种聚合物的多层涂层。多层涂层可包括两层或多层。

[0014] 一个或多个实施方式可包括将被进行焊接连接的印刷电路板。所述印刷电路板的表面可具有包括一种或多种聚合物的多层涂层。可与印刷电路板的表面接触的第一层可包括非卤代烃聚合物。

[0015] 一个或多个实施方式可包括将被进行焊接连接的印刷电路板。所述印刷电路板的表面可具有包括一种或多种聚合物的多层涂层。在一些实施方式中,在印刷电路板的表面上可以没有或基本上没有金属卤化物层。

[0016] 在一些实施方式中,产生到具有多层涂层的印刷电路板的连接的方法可包括在一温度处和在一段时间内将焊料和可选地助焊剂涂敷到印刷电路板,以便焊料接合到金属并且该合成物在本地被分散和/或吸收和/或汽化。根据某些实施方式,一个或多个因素被选择以便(a)存在良好的焊料流,(b)焊料覆盖印刷电路板上的基底(一般是导电轨或焊盘),以及(c)生成强焊接接缝。一个或多个因素可以包括:(a)基底的特征,(b)涂层的特征,(c)焊料/助焊剂的特征,(d)焊接轮廓(包括时间和温度),(d)使涂层散开的工艺,以及(e)控制在接缝周围的焊料流的工艺。

[0017] 一个或多个实施方式可包括通过等离子体蚀刻、等离子体活化、等离子体聚合以及涂覆和/或液基化学蚀刻来更改在印刷电路板上的涂层的润湿特征的方法,涂层包括一种或多种卤代烃聚合物。

[0018] 一个或多个实施方式可包括通过等离子体蚀刻、等离子体活化、等离子体聚合以及涂覆和/或液基化学蚀刻来更改多层涂层的润湿特征的方法。

[0019] 在一些实施方式中,印刷电路板包括基底和导电轨。所述印刷电路板的表面可被完全地或实质上用(a)包括一种或多种卤代烃聚合物的合成物的涂层或(b)包括选自卤代烃聚合物和非卤代烃聚合物的一种或多种聚合物的厚度为1nm到10 μ m的多层涂层来密封。根据某些实施方式,基底包括吸收基于水或溶剂的化学物质的材料。在一些实施方式中,基底包括环氧树脂接合的玻璃纤维织物、合成树脂接合的纸、酚醛棉纸、棉纸、环氧树脂、纸、纸板、纺织品或天然或合成木基材料。

[0020] 在一些实施方式中,制备印刷电路板的方法包括:(a)提供具有在环境中暴露的表面的印刷电路板,(b)使用气体如氢气、氩气或氮气清洁等离子体腔中的表面,以及(c)通过等离子体沉积将包括卤代烃聚合物的厚度为1nm到10 μ m的合成物涂敷到表面,所述涂层可选地遵循印刷电路板的3D形式。

[0021] 在一些实施方式中,制备印刷电路板的方法包括:(a)提供具有在环境中暴露的表面的印刷电路板,(b)使用气体如氢气、氩气或氮气清洁等离子体腔中的表面,以及(c)通过等离子体沉积将包括一种或多种聚合物的厚度为1nm到10 μ m的多层涂层涂敷到表面。聚合物可选自卤代烃聚合物和非卤代烃聚合物。多层涂层可以可选地遵循印刷电路板的3D形式。

[0022] 一个或多个实施方式可包括使用包括卤代烃聚合物的合成物作为用于印刷电路板的阻燃涂层。

[0023] 在一些实施方式中,在导线和基底之间进行连接的方法可使用引线接合技术。导

线和/或基底可被涂有包括一种或多种卤代烃聚合物的厚度从1nm到2 μ m的合成物。在一些实施方式中,引线接合技术是球形/楔形接合。在其他实施方式中,引线接合技术是楔形/楔形接合。根据某些实施方式,导线包括金、铝、银、铜、镍或铁。在一些实施方式中,基底包括铜、金、银、铝、锡、导电聚合物或导电油墨。

[0024] 在一些实施方式中,在导线和基底之间进行连接的方法可使用引线接合技术。在一些实施方式中,只有导线被涂有包括一种或多种卤代烃聚合物的厚度从1nm到2 μ m的合成物。在其他实施方式中,只有基底被涂有包括一种或多种卤代烃聚合物的厚度从1nm到2 μ m的合成物。

[0025] 在一些实施方式中,在导线和基底之间进行连接的方法可使用引线接合技术。导线和/或基底可被涂有包括一种或多种卤代烃聚合物的厚度从10nm到100nm的合成物。

[0026] 在一些实施方式中,在导线和基底之间进行连接的方法可使用引线接合技术。导线和/或基底可被涂有包括一种或多种卤代烃聚合物的合成物。在一些实施方式中,卤代烃聚合物是氟代烃。

[0027] 在一些实施方式中,在导线和基底之间进行连接的方法可使用引线接合技术。导线和/或基底可被涂有包括一种或多种卤代烃聚合物的合成物。在一些实施方式中,卤代烃聚合物涂层在引线接合之后保持完整,连接被产生的区域除外。根据某些实施方式,卤代烃聚合物涂层通过引线接合工艺的作用被去除和/或散开,而涂层没有在单独的预加工步骤中被去除。在一些实施方式中,包括一种或多种卤代烃聚合物的额外的涂层在连接形成之后被涂敷。

[0028] 在一些实施方式中,在通过引线接合技术形成导线和基底之间的接合之前,卤代烃聚合物可被用来防止导线和/或基底的氧化和/或腐蚀。根据某些实施方式,卤代烃聚合物可被用来允许在非惰性气氛下使用引线接合技术形成导线和基底之间的连接。

[0029] 在一些实施方式中,器件包括一个或多个触头。所述触头的至少一个可被涂有包括一种或多种卤代烃聚合物的厚度从1nm到2 μ m的合成物。

[0030] 在一些实施方式中,器件包括上触头和下触头。该器件可被配置成使得上触头和下触头能够开始彼此电接触。上触头和/或下触头可被涂有包括一种或多种卤代烃聚合物的厚度从1nm到2 μ m的合成物。在一些实施方式中,上触头和下触头包括不锈钢、银、碳、镍、金、锡及其合金。在一些实施方式中,该器件是键盘。

[0031] 在一些实施方式中,传感器器件包括一个或多个传感器元件,并且每个传感器元件包括触头。触头可被涂有包括一种或多种卤代烃聚合物的厚度从1nm到2 μ m的合成物。在一些实施方式中,一个或多个传感器元件是电极。在一些实施方式中,触头包括碳、导电油墨和/或载银环氧树脂。

[0032] 在一些实施方式中,器件包括一个或多个触头。所述触头的至少一个可被涂有包括一种或多种卤代烃聚合物的厚度从10nm到100nm的合成物。

[0033] 在一些实施方式中,器件包括一个或多个触头。所述触头的至少一个可被涂有包括一种或多种卤代烃聚合物的合成物。在一些实施方式中,涂层在z-轴上的导电性高于在x-轴和y-轴上的导电性。在一些实施方式中,卤代烃聚合物涂层提供环境保护。在一些实施方式中,涂层的电阻可对不同的应用被优化。

[0034] 在一些实施方式中,器件包括一个或多个触头。所述触头的至少一个可被涂有包

括一种或多种卤代烃聚合物的合成物。用于制备该器件的方法可包括通过等离子体沉积来沉积卤代烃聚合物涂层。在一些实施方式中,卤代烃聚合物是氟代烃。

[0035] 在一些实施方式中,传感器元件包括触头。该触头可被涂有包括一种或多种卤代烃聚合物的厚度从1nm到2 μ m的合成物。

[0036] 一个或多个实施方式可包括保护器件中的一个或多个上触头和下触头的方法。该器件可被配置成使得所述上触头和下触头能够开始彼此电接触。该方法可包括用包括一种或多种卤代烃聚合物的厚度从1nm到2 μ m的合成物涂覆触头。在一些实施方式中,涂层在制造该器件之前被涂敷。

[0037] 一个或多个实施方式可包括保护传感器器件中的一个或多个触头的方法。该方法可包括用包括一种或多种卤代烃聚合物的厚度从1nm到2 μ m的合成物涂覆接触焊盘。在一些实施方式中,涂层在制造该器件之前被涂敷。在一些实施方式中,沉积技术是等离子体沉积。

[0038] 在一些实施方式中,卤代烃聚合物可被用来涂覆包括上触头和下触头的器件中的触头的一个或多个表面。该器件可被配置成使得所述上触头和下触头能够开始彼此电接触。在一些实施方式中,卤代烃聚合物可被用来涂覆包括一个或多个传感器元件的传感器器件中的触头的一个或多个表面。

[0039] 将涂层涂敷到PCB或其他器件可提供若干优势。不同的实施方式可以没有这些优势、具有这些优势的一些或所有。一个优势是,涂层可防止PCB上的导电轨氧化。在电子部件被焊接到PCB之前,PCB经常被储存一段时间。如果PCB未被涂覆,PCB上的导电轨可在储存期间氧化。导电轨上的氧化层可防止或妨碍电子部件焊接到导电轨。通过在储存之前将涂层涂敷到PCB,制造商可防止PCB上的导电轨氧化。通过防止氧化,涂层可允许强焊接接缝在PCB上形成。

[0040] 另一优势是,涂层可允许电子部件穿过涂层被焊接而没有预先去除涂层。涂层可包括一种或多种卤代烃聚合物。在一些实施方式中,在焊接工艺期间应用的热、焊料和/或助焊剂可选择性地改变在PCB的焊接接缝将被形成的特定区域上的涂层。在一些实施方式中,焊接工艺可只去除在焊接接缝的区域中的涂层。因此,一旦焊接接缝被形成,涂层就可延伸直到(例如,邻接)焊接接缝。作为结果,在焊接工艺之前,制造商可以不需要蚀刻或以其他方式去除涂层。通过消除对单独的蚀刻或去除步骤的需要,涂层可使PCB装配工艺更简单、更便宜和/或更省时。

[0041] 另一优势是,涂层可防止PCB的腐蚀。涂层可在PCB和腐蚀性气体和/或液体之间提供障碍物。在一些实施方式中,涂层可防止液体和/或湿气到达PCB的基底和/或导电轨。涂层可防止在触头之间促成短路和/或泄漏的枝晶的形成。

[0042] 另一优势是,涂层可展现沿指向被涂覆表面的平面的轴线(“z-轴”)的导电性,同时充当沿平行于被涂覆表面的轴线的绝缘体。因此,涂层可被涂敷到导电触头,而没有妨碍这样的触头将电信号传输到配合触头的能力。因此,在一些实施方式中,涂层可保护触头免受氧化和/或腐蚀,而没有妨碍触头的导电性。

[0043] 本申请涉及以下项目:

[0044] 1. 一种印刷电路板,包括:基底,其包括绝缘材料;多条导电轨,其连接到所述基底的至少一个表面;多层涂层,其沉积在所述基底的所述至少一个表面上,所述多层涂层覆盖

所述多条导电轨的至少一部分,所述多层涂层包括由卤代烃聚合物形成的至少一层;以及至少一个电子部件,其通过焊接接缝连接到至少一条导电轨,其中,所述焊接接缝穿过所述多层涂层被焊接,以便所述焊接接缝邻接所述多层涂层。

[0045] 2.如项目1所述的印刷电路板,其中,所述多层涂层可以具有从1纳米到10微米的厚度。

[0046] 3.如项目1所述的印刷电路板,其中所述多层涂层可以包括彼此不同的第一层和第二层,所述第一层和所述第二层可以包括不同的聚合物。

[0047] 4.如项目1所述的印刷电路板,其中:所述多层涂层可以包括包含特定类型的聚合物的第一层;所述多层涂层可以包括包含所述特定类型的聚合物的第二层;所述第一层中的所述聚合物可以在以下特性的至少一个方面与所述第二层中的所述聚合物不同:分子量;化学成分;结构;几何形状;以及多孔性。

[0048] 5.如项目1所述的印刷电路板,其中:所述多层涂层可以包括第一聚合物的特定层和第二聚合物的另一层,所述层彼此邻接;以及所述层可以缓变以便所述多层涂层从所述第一聚合物过渡到所述第二聚合物。

[0049] 6.如项目1所述的印刷电路板,其中,所述多层涂层可以包括由卤代烃聚合物形成的特定层和由没有卤素原子的聚合物形成的另一层。

[0050] 7.如项目1所述的印刷电路板,其中,所述多层涂层可以被沉积,以便金属卤化物层覆盖所述多条导电轨的至少一部分。

[0051] 8.如项目1所述的印刷电路板,其中,所述多层涂层可以被沉积,以便在所述多条导电轨和所述多层涂层之间基本上没有金属卤化物层。

[0052] 9.如项目1所述的印刷电路板,其中,所述卤代烃聚合物可以包括一种或多种氟代烃。

[0053] 10.如项目1所述的印刷电路板,其中,所述多层涂层可以包括:第一层,其可以包括氟代烃材料;以及第二层,其可以包括氯氟代烃材料。

[0054] 11.如项目10所述的印刷电路板,其中,所述第二层可以在所述第一层和所述多条导电轨之间形成。

[0055] 12.如项目10所述的印刷电路板,其中,所述第一层可以在所述第二层和所述多条导电轨之间形成。

[0056] 13.如项目1所述的印刷电路板,其中:在所述多层涂层的实质上连续的层在所述基底上沉积之后,所述焊接接缝可以在所述基底的特定区域上形成;所述焊接可以改变在所述基底的所述特定区域处的所述多层涂层而不改变在所述基底的其他区域处的所述多层涂层。

[0057] 14.如项目13所述的印刷电路板,其中,所述焊接可以通过从所述基底的所述特定区域去除所述多层涂层来改变在所述基底的所述特定区域处的所述多层涂层,而不从所述基底的其他区域去除所述多层涂层。

[0058] 15.如项目1所述的印刷电路板,其中:所述基底的第一区域可以被涂有所述多层涂层;以及所述基底的第二区域可以被涂有另一涂层。

[0059] 16.如项目15所述的印刷电路板,还可以包括被连接到所述基底的至少一个表面的触头,所述触头可以被涂有所述单层涂层,所述触头可操作来将电信号穿过所述单层涂

层传导到另一触头。

[0060] 17.如项目1所述的印刷电路板,还可以包括被连接到所述基底的至少一个表面的触头,所述触头可以被涂有所述多层涂层,所述触头可操作来将电信号穿过所述多层涂层传导到另一触头。

[0061] 18.如项目1所述的印刷电路板,还可以包括通过引线接合连接到至少一条导电轨的至少一条导线,所述引线接合可以穿过所述多层涂层来形成以便所述引线接合邻接所述多层涂层。

[0062] 19.如项目1所述的印刷电路板,其中,加热在所述基底的特定区域处的助焊剂可以改变在所述基底的所述特定区域处的所述多层涂层,而不改变在所述基底的其他区域处的所述多层涂层。

[0063] 20.如项目1所述的印刷电路板,其中,所述基底可以包括以下项的至少一个:环氧树脂接合的玻璃织物;合成树脂接合的纸;环氧树脂;棉纸;纸板;天然木基材料;以及合成木基材料。

[0064] 21.如项目1所述的印刷电路板,其中,所述多层涂层的至少一层可以包括金属材料。

[0065] 22.一种方法,包括:将多条导电轨连接到包括绝缘材料的基底的至少一个表面;将多层涂层沉积在所述基底的所述至少一个表面上,所述多层涂层覆盖所述多条导电轨的至少一部分,所述多层涂层的至少一层包括至少一种卤代烃聚合物;以及在沉积所述多层涂层之后,穿过所述多层涂层来焊接以在电子部件和连接到所述基底的至少一条导电轨之间形成焊接接缝,所述焊接接缝邻接所述多层涂层。

[0066] 23.如项目22所述方法,所述多层涂层可以具有从1-10微米的厚度。

[0067] 24.如项目22所述的方法,其中,所述多层涂层可以包括彼此不同的第一层和第二层,所述第一层和所述第二层可以包括不同的聚合物。

[0068] 25.如项目22所述的方法,其中:所述多层涂层可以包括包含特定类型的聚合物的第一层;所述多层涂层可以包括包含所述特定类型的聚合物的第二层;所述第一层中的所述聚合物可以在以下特性的至少一个方面与所述第二层中的所述聚合物不同:分子量;化学成分;结构;几何形状;以及多孔性。

[0069] 26.如项目22所述的方法,其中:所述多层涂层可以包括第一聚合物的特定层和第二聚合物的另一层,所述层可以彼此邻接;以及所述层可以缓变以便所述多层涂层从所述第一聚合物过渡到所述第二聚合物。

[0070] 27.如项目22所述的方法,其中,所述多层涂层可以包括由卤代烃聚合物形成的特定层和由没有卤素原子的聚合物形成的另一层。

[0071] 28.如项目22所述的方法,其中,所述多层涂层可以被沉积,以便金属卤化物层覆盖所述多条导电轨的至少一部分。

[0072] 29.如项目22所述的方法,其中,所述多层涂层可以被沉积,以便在所述多条导电轨和所述多层涂层之间基本上没有金属卤化物层。

[0073] 30.如项目22所述的方法,所述卤代烃聚合物可以包括一种或多种氟代烃。

[0074] 31.如项目22所述的方法,其中,所述多层涂层可以包括:第一层,其可以包括氟代烃材料;以及第二层,其可以包括氯氟代烃材料。

[0075] 32.如项目31所述的方法,其中,所述第二层可以在所述第一层和所述多条导电轨之间形成。

[0076] 33.如项目31所述的方法,其中,所述第一层可以在所述第二层和所述多条导电轨之间形成。

[0077] 34.如项目22所述的方法,其中:在所述多层涂层的实质上连续的层在所述基底上沉积之后,所述焊接接缝可以在所述基底的特定区域上形成;以及所述焊接可以改变在所述基底的所述特定区域处的所述多层涂层,而不改变在所述基底的其他区域处的所述多层涂层。

[0078] 35.如项目34所述的方法,其中,所述焊接可以通过从所述基底的所述特定区域去除所述多层涂层来改变在所述基底的所述特定区域处的所述多层涂层,而不从所述基底的其他区域去除所述多层涂层。

[0079] 36.如项目22所述的方法,其中:所述基底的第一区域可以被涂有所述多层涂层;以及所述基底的第二区域可以被涂有另一涂层。

[0080] 37.如项目36所述的方法,还可以包括:可以将触头连接到所述基底的至少一个表面,所述触头可以被涂有所述单层涂层,所述触头可操作来将电信号穿过所述单层涂层传导到另一触头。

[0081] 38.如项目22所述的方法,还可以包括:可以将触头连接到所述基底的至少一个表面,所述触头可以被涂有所述多层涂层,所述触头可操作来将电信号穿过所述多层涂层传导到另一触头。

[0082] 39.如项目22所述的方法,还可以包括:可以形成穿过所述多层涂层的引线接合,所述引线接合可以将至少一条导线连接到至少一条导电轨,所述引线接合可以邻接所述多层涂层。

[0083] 40.如项目22所述的方法,还可以包括:可以通过以下项的至少一个来更改所述多层涂层的润湿特征:等离子体清洁;等离子体蚀刻;等离子体活化;等离子体聚合和涂覆;以及液基化学蚀刻。

[0084] 41.如项目22所述的方法,其中,所述多层涂层可以通过以下项的至少一个来沉积:等离子体沉积;化学气相沉积;金属有机化学气相沉积;分子束外延;喷涂;溅射;以及旋涂。

[0085] 42.如项目22所述的方法,其中:所述基底可以被包括在印刷电路板中;以及所述涂层可以使所述印刷电路板阻燃。

[0086] 43.如项目22所述的方法,还可以包括在所述焊接期间控制所述多层涂层的润湿。

[0087] 44.如项目22所述方法,还可以包括平衡涂层的可焊性和可保护性,所述平衡可以至少部分地通过控制所述多层涂层的多孔性和润湿来实现。

[0088] 45.如项目22所述的方法,还可以包括:在形成所述焊接接缝之后,可以将共形涂层沉积在所述印刷电路板上,所述共形涂层可以包括至少一种卤代烃聚合物,所述共形涂层可以具有以下特性的至少一个:焊料通过能力;允许引线接合穿过所述共形涂层的能力;以及沿垂直于被涂有所述共形涂层的表面的轴线的导电性。

[0089] 46.如项目22所述的方法,还可以包括:在形成所述焊接接缝之后,可以将共形涂层沉积在所述印刷电路板上,所述共形涂层可以包括至少一种卤代烃聚合物,其中:所述共

形涂层可以沿垂直于被涂有所述共形涂层的表面的轴线是绝缘的;以及所述共形涂层可以具有以下特性的至少一个:焊料通过能力;以及允许引线接合穿过所述共形涂层的能力。

[0090] 47.一种印刷电路板,包括:基底,其包括绝缘材料;多条导电轨,其连接到所述基底的至少一个表面;涂层,其沉积在所述基底的所述至少一个表面上,其中:所述涂层覆盖所述多条导电轨的至少一部分;以及所述涂层包括至少一种卤代烃聚合物;以及至少一条导线,其通过引线接合连接到至少一条导电轨,所述引线接合穿过所述涂层来形成,而没有预先去除所述涂层,以便所述引线接合邻接所述涂层。

[0091] 48.如项目47所述的印刷电路板,其中,所述引线接合可以沿平行于所述基底的所述至少一个表面的平面邻接所述涂层。

[0092] 49.如项目47所述的印刷电路板,其中,所述引线接合可以是下列项的至少一个:球形接合;以及楔形接合。

[0093] 50.如项目47所述的印刷电路板,其中,所述导线可以包括以下项的至少一个:金;铝;银;铜;镍;以及铁。

[0094] 51.如项目47所述的印刷电路板,其中,所述导线的至少一部分可以被所述涂层覆盖。

[0095] 52.如项目47所述的印刷电路板,其中,所述涂层可以具有从1纳米到2微米的厚度。

[0096] 53.如项目47所述的印刷电路板,其中,所述涂层可以具有从10纳米到100纳米的厚度。

[0097] 54.如项目47所述的印刷电路板,其中,所述至少一种卤代烃聚合物可以是氟代烃聚合物。

[0098] 55.如项目47所述的印刷电路板,其中,所述引线接合可以在所述基底的特定区域处形成,所述引线接合的形成可以改变在所述特定区域处的所述涂层,而不改变在所述基底的其他区域处的所述涂层。

[0099] 56.如项目55所述的印刷电路板,其中:在形成所述引线接合之前,所述涂层可以不从所述基底的所述特定区域去除;以及所述引线接合的形成可以通过选择性地从所述基底的所述特定区域去除所述涂层来改变在所述基底的所述特定区域处的所述涂层。

[0100] 57.如项目47所述的印刷电路板,还可以包括通过焊接接缝连接到至少一条导电轨的至少一个电子部件,其中,所述焊接接缝可以穿过所述涂层被焊接,以便所述焊接接缝邻接所述涂层。

[0101] 58.如项目47所述的印刷电路板,其中所述引线接合可以在所述基底的第一区域处形成,所述第一区域可以被涂有所述涂层,且所述印刷电路板还可以包括:至少一个电子部件,其可以在所述基底的第二区域处通过焊接接缝连接到至少一条导电轨,所述第二区域可以被涂有另一涂层。

[0102] 59.如项目47所述的印刷电路板,还可以包括被连接到所述基底的至少一个表面的触头,所述触头可以被涂有所述涂层,所述触头可操作来将电信号穿过所述涂层传导到另一触头。

[0103] 60.如项目47所述的印刷电路板,其中,所述涂层可以被沉积,以便金属卤化物层覆盖所述多条导电轨的至少一部分。

[0104] 61.如项目47所述的印刷电路板,其中,所述涂层可以被沉积,以便在所述多条导电轨和所述涂层之间基本上没有金属卤化物层。

[0105] 62.一种方法,包括:将多条导电轨连接到包括绝缘材料的基底的至少一个表面;将涂层沉积在所述基底的所述至少一个表面上,所述涂层覆盖所述多条导电轨的至少一部分,所述涂层包括至少一种卤代烃聚合物;以及使引线接合在至少一条导线和至少一条导电轨之间形成,所述引线接合穿过所述涂层来形成,而没有预先去除所述涂层,以便所述引线接合邻接所述涂层。

[0106] 63.如项目62所述的方法,其中,所述引线接合可以沿平行于所述基底的所述至少一个表面的平面邻接所述涂层。

[0107] 64.如项目62所述的方法,其中,所述引线接合可以是下列项的至少一个:球形接合;以及楔形接合。

[0108] 65.如项目62所述的方法,其中,所述导线可以包括以下项的至少一个:金;铝;银;铜;镍;以及铁。

[0109] 66.如项目62所述的方法,其中,在形成所述引线接合之前,所述导线的至少一部分可以被所述涂层覆盖。

[0110] 67.如项目62所述的方法,其中,所述涂层可以具有从1纳米到2微米的厚度。

[0111] 68.如项目62所述的方法,所述涂层可以具有从10-100纳米的厚度。

[0112] 69.如项目62所述的方法,其中,所述至少一种卤代烃聚合物可以是氟代烃聚合物。

[0113] 70.如项目62所述的方法,其中,所述引线接合可以在所述基底的特定区域处形成,所述引线接合的形成可以改变在所述特定区域处的所述涂层,而不改变在所述基底的其它区域处的所述涂层。

[0114] 71.如项目70所述的方法,其中:在形成所述引线接合之前,所述涂层可以不从所述基底的所述特定区域去除;以及所述引线接合的形成可以通过选择性地从所述基底的所述特定区域去除所述涂层来改变在所述基底的所述特定区域处的所述涂层。

[0115] 72.如项目62所述的方法,还可以包括:在沉积所述涂层之后,可以穿过所述涂层来焊接以在电子部件和连接到所述基底的至少一条导电轨之间形成焊接接缝,所述焊接接缝可以邻接所述涂层。

[0116] 73.如项目62所述的方法,其中,所述引线接合可以在所述基底的第一区域处形成,所述第一区域可以被涂有所述涂层,并且还可以包括:可以将另一涂层沉积在所述基底的第二区域上;以及可以穿过在所述基底的所述第二区域上的另一涂层来焊接以在电子部件和连接到所述基底的至少一条导电轨之间形成焊接接缝。

[0117] 74.如项目62所述的方法,还可以包括:可以将触头固定到所述基底的至少一个表面,所述触头可以被涂有所述涂层,所述触头可操作来将电信号穿过所述涂层传导到另一触头。

[0118] 75.如项目62所述的方法,其中,沉积所述涂层可以包括沉积所述涂层的第一层,并且还可以包括,在形成所述引线接合之后,可以将所述涂层的第二层沉积在所述基底的所述至少一个表面上,所述涂层的所述第二层可以覆盖所述引线接合的至少一部分。

[0119] 76.如项目62所述方法,其中所述引线接合可以是裸芯片引线接合。

[0120] 77. 如项目62所述的方法, 其中, 所述基底可以被包括在印刷电路板中, 并且还可以包括: 在形成所述引线接合之后, 可以将共形涂层沉积在所述印刷电路板上, 所述共形涂层可以包括至少一种卤代烃聚合物, 所述共形涂层可以具有以下特性的至少一个: 焊料通过能力; 允许引线接合穿过所述共形涂层的能力; 以及沿垂直于被涂有所述共形涂层的表面的轴线的导电性。

[0121] 78. 一种装置, 包括: 基底, 其包括绝缘材料; 第一触头, 其连接到所述基底的至少一个表面; 以及涂层, 其沉积在所述第一触头的至少一个表面上, 所述涂层包括至少一种卤代烃聚合物, 所述第一触头可操作来将电信号穿过所述涂层传导到第二触头而没有去除所述涂层。

[0122] 79. 如项目78所述的装置, 其中, 所述涂层可以展现沿平行于所述第一触头的所述至少一个表面的轴线的导电性大于沿垂直于所述第一触头的所述至少一个表面的轴线的导电性。

[0123] 80. 如项目78所述的装置, 其中: 所述涂层可以是沿垂直于所述第一触头的所述至少一个表面的轴线的导体; 以及所述涂层可以是沿平行于所述第一触头的所述至少一个表面的轴线的绝缘体。

[0124] 81. 如项目78所述的装置, 其中: 所述第二触头可以从第一位置到第二位置是可移动的; 以及当所述第二触头在所述第二位置中时, 所述第一触头可以将电信号穿过所述涂层传导到所述第二触头。

[0125] 82. 如项目78所述的装置, 其中, 所述第一触头可以包括以下项的至少一个: 不锈钢; 银; 碳; 镍; 金; 以及锡。

[0126] 83. 如项目78所述的装置, 其中, 所述第一触头可以被包括在印刷电路板中, 而所述第二触头可以被包括在键盘中的键中。

[0127] 84. 如项目78所述装置, 其中所述第一触头可以被包括在传感器中。

[0128] 85. 如项目84所述装置, 所述传感器可以操作来检测分析物的存在。

[0129] 86. 如项目84所述的装置, 其中, 所述第一触头可以包括以下项的至少一个: 碳; 导电胶; 导电粘合剂; 导电油墨; 以及载银环氧树脂。

[0130] 87. 如项目86所述的装置, 其中, 所述第一触头可以是电极。

[0131] 88. 如项目78所述的装置, 所述涂层可以具有从1-2微米的厚度。

[0132] 89. 如项目78所述的装置, 所述涂层可以具有从10-100纳米的厚度。

[0133] 90. 如项目78所述的装置, 其中, 所述涂层可以防止所述第一触头氧化、腐蚀和吸收湿气。

[0134] 91. 如项目78所述的装置, 其中, 所述至少一种卤代烃聚合物可以包括氟代烃聚合物。

[0135] 92. 如项目78所述的装置, 所述第一触头可以作为测试点来操作。

[0136] 93. 一种方法, 包括: 将第一触头连接到包括绝缘材料的基底的至少一个表面; 将涂层沉积在所述第一触头的至少一个表面上, 所述涂层包括至少一种卤代烃聚合物, 所述第一触头可操作来将电信号穿过所述涂层传导到第二触头而没有去除所述涂层。

[0137] 94. 如项目93所述的方法, 其中, 所述涂层可以展现沿平行于所述第一触头的所述至少一个表面的轴线的导电性大于沿垂直于所述第一触头的所述至少一个表面的轴线的

导电性。

[0138] 95.如项目93所述的方法,其中:所述涂层可以是沿垂直于所述第一触头的所述至少一个表面的轴线的导体;以及所述涂层可以是沿平行于所述第一触头的所述至少一个表面的轴线的绝缘体。

[0139] 96.如项目93所述的方法,其中:所述第二触头可以从第一位置到第二位置是可移动的;以及当所述第二触头在所述第二位置中时,所述第一触头可以将电信号穿过所述涂层传导到所述第二触头。

[0140] 97.如项目93所述的方法,其中,所述第一触头可以包括以下项的至少一个:不锈钢;银;碳;镍;金;以及锡。

[0141] 98.如项目93所述的方法,其中,所述第一触头可以被包括在印刷电路板中,而所述第二触头可以被包括在键盘中的键中。

[0142] 99.如项目93所述方法,其中所述第一触头可以被包括在传感器中。

[0143] 100.如项目99所述方法,所述传感器可以操作来检测分析物的存在。

[0144] 101.如项目99所述的方法,其中,所述第一触头可以包括以下项的至少一个:碳;导电胶;导电粘合剂;导电油墨;以及载银环氧树脂。

[0145] 102.如项目93所述的方法,其中,所述第一触头可以是电极。

[0146] 103.如项目93所述的方法,所述涂层可以具有从1-2微米的厚度。

[0147] 104.如项目93所述的方法,所述涂层可以具有从10-100纳米的厚度。

[0148] 105.如项目93所述的方法,其中,所述涂层可以防止所述第一触头氧化、腐蚀和吸收湿气。

[0149] 106.如项目93所述的方法,其中,所述至少一种卤代烃聚合物可以包括氟代烃聚合物。

[0150] 107.如项目93所述的方法,所述涂层可以通过等离子体沉积来沉积。

[0151] 108.如项目93所述的方法,所述第一触头可以作为测试点来操作。

[0152] 从本描述和附加的权利要求中,其他优势对于本领域的技术人员来说将是容易明显的。

[0153] 附图的简要说明

[0154] 为了更彻底地理解本发明和为了另外的特征和优势,现对结合附图理解的下面的描述进行参考,其中:

[0155] 图1A-C示出根据某些实施方式的印刷电路板(PCB);

[0156] 图2示出根据某些实施方式的涂层在PCB上的沉积;

[0157] 图3A-B示出根据某些实施方式的电子部件到PCB的导电轨的焊接;

[0158] 图4示出根据某些实施方式的包括多层涂层的PCB;

[0159] 图5示出根据某些实施方式的包括选择性地涂敷到PCB的特定区域的多层涂层的PCB;

[0160] 图6A-B示出根据某些实施方式的包括被涂有涂层的触头的键盘;

[0161] 图7是根据某些实施方式的示出具有不同厚度的示例性涂层的z-轴导电性的图示;

[0162] 图8示出根据某些实施方式的包括具有被涂覆的触头的传感器的测量器件;

[0163] 图9示出根据某些实施方式的穿过涂层而形成的引线接合；

[0164] 图10A示出根据某些实施方式的在未被涂覆的导线和被涂覆的接触表面之间形成的球形接合的显微图像；

[0165] 图10B示出根据某些实施方式的在未被涂覆的导线和被涂覆的接触表面之间形成的球形接合的剖视图的显微图像；

[0166] 图11A示出根据某些实施方式的在未被涂覆的导线和被涂覆的接触表面之间的楔形接合的显微图像；

[0167] 图11B示出在被涂覆的导线和被涂覆的接触表面之间的楔形接合的剖视图的显微图像；以及

[0168] 图12示出根据某些实施方式的具有球形接合和楔形接合的PCB。

[0169] 附图详述

[0170] 图1A示出根据某些实施方式的印刷电路板 (PCB) 10。PCB 10可以机械地支撑和/或电连接与电路相关的一个或多个电子部件12。PCB 10可包括基底14、一条或多条导电轨16、涂层18和一个或多个电子部件12。

[0171] PCB 10中的基底14可包括机械地支撑电路的元件的一个或多个板。例如，导电轨16和/或电子部件12可固定到基底14的至少一个表面。基底14可包括防止基底14使PCB 10的电路短路的任何合适的绝缘材料。在一些实施方式中，PCB 10中的基底14包括环氧层压材料、合成树脂接合的纸、环氧树脂接合的玻璃纤维织物 (ERBGH)、复合环氧材料 (CEM)、酚类棉纸和/或任何其他合适类型和/或组合的绝缘材料。根据某些实施方式，基底14包括纸、纸板、天然和/或合成木基材料和/或其他合适的纺织品。在一些实施方式中，基底14包括阻燃材料，例如阻燃剂2 (FR-2) 和/或阻燃剂4 (FR-4)。PCB 10中的基底14可包括在任一层上带有或不带有导电轨16的单层绝缘材料或者多层相同或不同的绝缘材料。

[0172] 一条或多条导电轨16可固定到基底14的至少一个表面。导电轨16通常可操作来在PCB 10的电路的两个或多个部件之间传导电信号。因此，导电轨16可作为信号迹线和/或用于传导信号的导线起作用。在一些实施方式中，导电轨16包括被称为接触焊盘的区域。导电轨16的接触焊盘可被配置成支撑和/或连接电子部件12。导电轨16可包括任何合适的导电材料，例如金、钨、铜、银、铝和/或锡。在一些实施方式中，导电轨16可包括一种或多种导电聚合物和/或导电油墨。

[0173] 导电轨16可在PCB 10的基底14上使用任何合适的技术形成。在一些实施方式中，导电轨16可在基底14上使用“相减”技术形成。例如，金属层 (例如铜箔、铝箔等) 可接合到基底14的表面，并且然后金属层的不需要的部分可被去除，留下所期望的导电轨16。金属层的不需要的部分可从基底14通过化学蚀刻、光蚀刻、铣磨和/或任何合适的技术去除。在其他实施方式中，导电轨16可在基底14上使用“添加”技术例如电镀、利用反向掩模的沉积和/或在几何学上控制的沉积工艺形成。

[0174] 在一些实施方式中，涂层18可被沉积在PCB 10的基底14上的一条或多条导电轨16上。涂层18可保护导电轨16免受氧化、腐蚀和/或其他环境危害 (例如，由液体和/或湿气引起的膨胀)。在一些实施方式中，在将电子部件12焊接到PCB 10的导电轨16之前，涂层18被沉积在基底14上的导电轨16上。因此，在PCB 10的涂层18和导电轨16之间的界面20处可能没有焊料或基本上没有焊料。涂层18可允许电子部件12选择性地穿过涂层18焊接到导电轨

16,而没有预先去除涂层18。此外或者可选地,涂层18可允许导线穿过涂层18被引线接合到导电轨16,而没有预先去除涂层18。此外或者可选地,涂层18可展现沿z-轴22(即,指向导电轨16所固定到的PCB 10的表面的轴线)的低电阻和/或阻抗,以便电信号和/或电流可穿过PCB 10的导电轨16和电子部件12之间的涂层18被传导。在本上下文中,术语“电流”可指电荷的流动,以及术语“信号”可指时间变化和/或空间变化的电量(例如电压、电流或场强,其调制代表编码信息)。信号可以是任何合适类型的信号,例如场感应信号或电流感应信号。

[0175] 涂层18可包括保护导电轨16免受氧化和/或腐蚀的任何合适的材料。在一些实施方式中,涂层18包括一种或多种卤代烃聚合物材料。术语“聚合物”可指从单个和/或多个单体、线性的、支化的、接枝的和/或交联的共聚物、低聚物、多聚物、多单体聚合物、聚合物混合物、混合物和/或聚合物合金、接枝共聚物和/或互穿聚合物网络(IPN)原位形成的聚合物。

[0176] 术语“卤代烃聚合物”可指带有直链或支链或者环状碳结构的具有键合到该结构中的每个碳原子的零个、一个、二个、三个卤素原子的聚合物。卤代烃聚合物中的卤素原子可以是氟、氯、溴和/或碘。优选地,卤代烃聚合物是氟代烃聚合物、氯代烃聚合物或氟氯烃聚合物,其中零个、一个、二个或三个氟或氯原子键合到链中的每个碳原子。在一些实施方式中,链可以是共轭的或高度共轭的或具有延伸的共轭链、环和/或分支。

[0177] 涂层18中的卤代烃聚合物中的卤素原子可以是相同的卤素原子(例如,氟)或卤素原子(例如,氟、氯)的混合物。如本文所使用的术语“卤代烃聚合物”可包含包括诸如碳-碳双键和/或三键的一个或多个不饱和基团的聚合物,和/或包括诸如氮、硫和/或氧的一个或多个杂原子(不是碳、氢或卤素的原子)的聚合物。优选地,涂层18中的卤代烃聚合物包括少于作为聚合物中原子的总数的百分之五的杂原子。卤代烃聚合物可以具有任何合适的分子量。卤代烃聚合物的分子量可以根据涂层18的期望功能来选择。在优选实施方式中,涂层18中卤代烃聚合物的分子量大于500amu。涂层18中的卤代烃聚合物链可以是直的或有分支的。在一些实施方式中,在涂层18中的聚合物链之间存在交联。

[0178] 优选卤代烃聚合物的实例包括:

[0179] ■ 聚四氟乙烯(PTFE)、PTFE类型的材料、氟化烃、氯氟化烃、卤化烃和卤代烃以及共聚物、低聚物、多聚物、多单体聚合物、聚合物混合物、互穿聚合物网络(IPN)、混合物、合金、支链聚合物、接枝共聚物以及这些材料的交联变化形式。在优选的实施方式中,涂层18中的卤代烃聚合物是聚四氟乙烯(PTFE)类型的材料,特别是改性的或未改性的聚四氟乙烯(PTFE)。

[0180] ■ 聚三氟氯乙烯(PCTFE)和共聚物、低聚物、多聚物、多单体聚合物、聚合物混合物、互穿聚合物网络(IPN)、混合物、合金、支链聚合物、接枝共聚物以及这些材料的交联变化形式。

[0181] ■ 聚三氟氯乙烯的乙烯共聚物(EPCTFE)和共聚物、低聚物、多聚物、多单体聚合物、聚合物混合物、互穿聚合物网络(IPN)、混合物、合金、支链聚合物、接枝共聚物以及这些材料的交联变化形式。

[0182] ■ 乙烯和四氟乙烯的共聚物(ETFE);四氟乙烯和六氟丙烯的共聚物(FEP);四氟乙烯和全氟丙基乙烯基醚的共聚物(PFA);偏氟乙烯的聚合物(PVDF);四氟乙烯、六氟丙烯和偏氟乙烯的共聚物(THV);偏氟乙烯和六氟丙烯的共聚物(PVDFHFP);四氟乙烯和全氟甲基

乙烯基醚的共聚物 (MFA) ; 乙烯、四氟乙烯和六氟丙烯的共聚物 (EFEP) ; 六氟丙烯、四氟乙烯和乙烯的共聚物 (HTE) ; 偏二氟乙烯和三氟氯乙烯的共聚物 ; 和/或其他氟塑料, 包括共聚物、低聚物、多聚物、多单体聚合物、聚合物混合物、互穿聚合物网络 (IPN) 、混合物、合金、支链聚合物、接枝共聚物以及这些材料的交联变化形式。

[0183] PCB 10上的涂层18可包括单层或多层卤代烃聚合物。在一些实施方式中, 涂层18包括在导电表面上的至少一层卤代烃聚合物和至少一层金属卤化物 (例如, 金属氟化物)。涂层18可具有任何合适的厚度24。在一些实施方式中, 涂层18的厚度24可以从1纳米 (nm) 到10微米 (μm)。在其他实施方式中, 涂层18的厚度24可以从1nm到2 μm 。在又一些其他实施方式中, 涂层18的厚度24可以从1nm至500nm。在又一些其他实施方式中, 涂层18的厚度24可以从3nm至500nm。在又一些其他实施方式中, 涂层18的厚度24可以从10nm到500nm。在又一些其他实施方式中, 涂层18的厚度24可以从10nm到250nm。在又一些其他实施方式中, 涂层18的厚度24可以从10nm到30nm。在又一些其他实施方式中, 涂层18是单层卤代烃聚合物 (具有几埃(\AA)的厚度24)。在优选实施方式中, 涂层18的厚度24是各种梯度中的10nm到100nm, 100nm是优选的厚度24。在一些实施方式中, 涂层18可被沉积在基底14和导电轨16上, 使得涂层18的被暴露表面实质上是平坦的 (如图1A所示)。在其他实施方式中, 涂层18可被沉积在基底14和导电轨16上, 使得涂层18的被暴露表面不是平坦的, 而是符合基底14和导电轨16的三维表面 (如图1B所示)。

[0184] 在一些实施方式中, 涂层18可被沉积在导电轨16和/或基底14上作为连续膜。根据某些实施方式, 连续膜可以实质上没有孔隙, 例如孔穴、裂缝、孔和/或缺陷。在一些实施方式中, 涂层18的多孔性可被配置成提供涂层18的所期望的渗透性。例如, 改变涂层18的多孔性可增加或减少涂层18对液体、化学物质、气体和/或焊料的渗透性。涂层18的多孔性的改变可以是对涂层18中的聚合物的物理、化学和/或结构更改。在一些实施方式中, 更改涂层18的表面能量可以更改涂层18对液体、化学物质、气体和/或焊料的渗透性。通过控制涂层18对穿透液体和/或气体的表面能量的相对表面能量, 可以增加或减小涂层18的渗透性。控制涂层18对水和/或其他溶剂的渗透性对于经受液体环境 (例如, 含水环境) 和/或溶剂的PCB 10可能是特别期望的 (例如, 在制造PCB 10时的清洗工艺期间)。在一些实施方式中, 涂层18的多孔性可被配置成使得涂层18选择性地可渗透特定材料而不是其他材料。例如, 涂层18可实质上不透水而可渗透其他液体。

[0185] 在一些实施方式中, 涂层18可包括带有实质上没有孔隙的薄的被暴露层 (例如, 上层) 的多层。因此, 涂层18的被暴露层可以实质上不透透气体、湿气和/或液体。在这样的实施方式中, 涂层18的隐蔽层 (例如, 导电轨16和涂层18的被暴露层之间的层) 可包括允许隐蔽层传导电流和/或信号的孔隙。

[0186] 根据某些实施方式, 涂层18可展现自愈特性。在一些实施方式中, 这种自愈特性可以是机械特性, 其允许涂层18响应于物理力移动和/或压缩, 并且然后一旦力减弱就返回到其原始结构和/或形状。在其他实施方式中, 这种自愈特性可允许涂层18的电自我愈合。当物理力和/或电力被施加到被涂覆的基底14的特定区域时, 基底14的特定区域上的涂层18可被压缩和/或以其他方式改变。当物理力和/或电力减弱时, 特定区域上的涂层18可“愈合”和/或以其他方式重组以覆盖基底14的特定区域。

[0187] 涂层18可展现相对低的气体渗透性, 因此提供对气体渗透的显著障碍物并避免穿

过涂层18到导电轨16的气体腐蚀和/或氧化。在一些实施方式中,电子部件12可穿过涂层18被选择性地焊接而没有预先去除涂层18。通过穿过涂层18焊接而获得的焊接接缝26与关联于其他当前可用的表面涂饰层的焊接接缝26相比可能是强的。在一些实施方式中,涂层18可被配置成经得起多次热循环。涂层18可展现对腐蚀性气体、液体和/或盐溶液例如环境污染物的化学抗性。在一些实施方式中,涂层18可展现低的表面能量和/或“可湿性”。涂层18中的材料和/或沉积涂层18的方法可被配置成控制涂层18的相对可湿性。涂层18可以是在正常器件温度处(例如,PCB 10可被使用的温度范围处)的稳定惰性材料。涂层18可展现良好的机械特性,例如耐磨性和/或对PCB材料的粘附。在一些实施方式中,涂层18可展现改良的静电防护。涂层18可具有相对低的液体和盐溶液渗透性,从而避免液体穿过涂层18的腐蚀。根据某些实施方式,涂层18与现有的涂饰层相比可能在环境上通常是有利的。

[0188] PCB 10上的涂层18在PCB 10的一个或多个表面上可以是连续的、实质上连续的或不连续的。在一些实施方式中,涂层18将被焊接的表面和非焊接表面上在它们之间或邻近它们是连续的或实质上连续的。根据某些实施方式,涂层18在PCB 10的实质上所有暴露的和/或易损坏的表面上是连续的或实质上连续的。虽然实质上连续的涂层18可能对保护PCB 10免受有害环境是优选的,但非连续涂层18对于其他目的可能是优选的。

[0189] 在一些实施方式中,PCB 10包括一个或多个电子部件12,其穿过涂层18被固定到基底14上的导电轨16。电子部件12可以是PCB 10的任何合适的电路元件。例如,电子部件12可以是电阻器、晶体管、二极管、放大器、振荡器和/或任何合适的元件。在一些实施方式中,电子部件12包括一条或多条引线,其被配置成固定到PCB 10的基底14上的导电轨16的一部分。任何合适数量和/或组合的电子部件12可被固定到PCB 10。

[0190] 电子部件12可使用任何合适的技术固定到基底14上的导电轨16。在一些实施方式中,电子部件12可通过焊接、激光增强焊接、超声波焊接和/或使用导电粘合剂连接到导电轨16。根据某些实施方式,电子部件12可穿过涂层18被焊接到基底14上的导电轨16,而没有预先去除涂层18。电子部件12和导电轨16之间的焊接连接可被称为焊接接缝26。在形成焊接接缝26之前,涂层18可以保护导电轨16免受氧化和/或腐蚀。在一些实施方式中,因为焊接接缝26可穿过涂层18来形成而没有预先去除涂层18,所以涂层18可邻接焊接接缝26。通过邻接焊接接缝26,涂层18可保护导电轨16免受氧化/或腐蚀,即使在电子部件12被焊接到PCB 10之后。

[0191] 电子部件12和导电轨16之间的焊接接缝26可使用有铅焊料或无铅焊料形成。在一些实施方式中,穿过涂层18的焊接不降低焊接接缝26的强度,如可以预料的。事实上,在一些实施方式中,通过穿过涂层18焊接而形成的焊接接缝26可能比在可选的表面涂饰层上的焊接接缝强。焊接接缝26可根据任何适当的技术形成。在一些实施方式中,助焊剂(未示出)可被用来形成焊接接缝26。在其他实施方式中,仅使用热的焊接工艺(例如,激光焊接)可被用来选择性地形成焊接接缝26。在又一些其他实施方案中,焊接接缝26可通过波峰焊形成,波峰焊接可能需要选择性的熔解。

[0192] 如上所述,焊接接缝26可穿过电子部件12和导电轨16之间的涂层18而形成。在本上下文中,词组“穿过而形成”可以指在没有预先从导电轨16去除涂层18的情况下焊接接缝26的形成。因此,导电轨16可被涂有涂层16,并且然后,在没有首先从导电轨16去除涂层18的情况下,一个或多个电子部件12可被焊接到导电轨16。焊接工艺可选择性地改变涂层18,

并可形成电子部件12和导电轨16之间的焊接接缝26。因此，词组“穿过而形成”可以指在没有预先从导电轨16去除涂层18的情况下焊接接缝26的形成。

[0193] 如上所述，因为焊接接缝26可穿过涂层18来形成而没有预先去除涂层18，所以焊接接缝26可邻接涂层18。在本上下文中，术语“邻接”可以指焊接接缝26的一个或多个边缘直接接触、实质上接触和/或实质上靠近涂层18的一个或多个边缘。因此，焊接接缝26可与涂层18的没有通过焊接工艺来选择性地改变（例如，去除）的部分接壤。在一些实施方式中，焊接接缝26可以在一维或多维中邻接涂层18。例如，如图1A所示，焊接接缝26可在x-轴和/或y-轴的方向上而不是在z-轴方向上邻接涂层。

[0194] 包括涂层18的PCB 10可提供优于未被涂覆的PCB 10的优势。涂层18可不提供以下优势、提供以下优势的一些或所有。一个优势是，在一些实施方式中，涂层18可保护PCB 10在被存储时免受氧化和/或腐蚀。一旦导电轨16在基底14上形成，在连接电子部件12之前，制造商就可以存储PCB 10可变的时间段，可能长达数月或数年。如果保持未被涂覆，导电轨16中的材料（例如，铜）可在空气中氧化，导致氧化层和/或锈蚀在导电轨16上形成。因为传统的PCB 10缺乏涂层18，所以传统PCB 10上的导电轨16可能在存储期间氧化和/或腐蚀。未被涂覆的PCB 10被存储的时间越长，就可能出现越多的氧化。在未被涂覆的导电轨16上的氧化或腐蚀层可以妨碍强焊接接缝26的形成。特别是，导电轨16上氧化或腐蚀层的存在可导致(i)具有低机械强度的弱接缝，(ii)有在器件的操作期间失效的倾向的“干接缝”，(iii)未能完全产生电接触的接缝，和/或(iv)PCB 10的失效（例如，导电轨16之间的失效或劣化）。相反，如果涂层18被涂敷到PCB 10，那么涂层18可在长期存储期间（例如，数月或数年）防止PCB 10上的导电轨16的氧化和/或腐蚀，从而在存储之后允许强焊接接缝26在导电轨16上形成。在涂层18被涂敷到基于金属和/或聚合物的电子产品的实施方式中，包括卤代烃聚合物的涂层18可以防止导体和/或器件的膨胀。

[0195] 另一优势是，在一些实施方式中，包括卤代烃聚合物的涂层18可以不如传统的涂饰层那样昂贵和/或对环境有害。制造商已经将金属涂饰层（例如锡、银、镍和/或金）涂敷到将需要焊接的区域。涂敷这些涂饰层的工艺耗时、需要使用额外的金属并造成环境问题。这些涂饰层和工艺可能是昂贵的和/或造成健康危险。在一些情况下，制造商已经使用包括诸如苯并咪唑的有机化合物和焊料可湿金属的粒子或焊料的涂饰层。然而，这些有机涂饰层常常无法经受得住多个热循环并在加工之前展现相对短的存储寿命。因此，由制造商使用的传统涂饰层通常价格昂贵、费时和/或在制造过程中要求额外的步骤。传统涂饰层也耗尽诸如贵金属的不可再生资源。与传统涂饰层相比，包括卤代烃聚合物的涂层18可代表更便宜和/或更高性能的涂层18，其在通过焊接连接电子部件12之前防止导电轨16的氧化。

[0196] 另一优势是，在一些实施方式中，包括卤代烃聚合物的涂层18可以防止枝晶在焊接接缝26之间形成。已经观察到，金属化合物的枝晶在未被涂覆的PCB 10上的焊接接缝26之间的间隙中形成。枝晶可引起连接器之间的短路和漏电，导致PCB 10的失效。特别是，当湿气到达未被涂覆的基底14和/或导电轨16并产生金属离子时，枝晶可形成，金属离子然后在存在电磁场时通过电迁移重新分布。枝晶可代表由电迁移引起的金属生长，并沿表面形成蕨状图案。在焊接接缝26形成之前涂敷涂层18的实施方式中，涂层可能不阻止液体到达焊接接缝26。然而，在这样的实施方式中，涂层18可阻止湿气到达PCB（其是枝晶可能倾向于通过离子溶解来形成的地方）的基底14和/或导电轨16。因此，涂层18可通过(i)防止湿气到

达基底14和/或导电轨16,和/或(ii)通过提供PCB 10上导体之间的物理障碍物,来保护PCB 10抵抗枝晶的形成。此外或者可选地,因为枝晶材料可具有对涂层18的低附着力,所以涂层18可减少枝晶在PCB 10上导电轨16和/或电子部件12之间的形成。此外或者可选地,涂层18可防止由于离子物质和/或金属的存在而产生的在导电轨16之间的电短路。

[0197] 另一优势是,在一些实施方式中,涂层18可保护环境免受PCB 10中的有毒物质。为了满足防火安全标准,PCB 10可包括由阻燃化合物(例如,溴基化合物如四溴双酚A(TBBPA))制成的元件。然而,这样的化合物可能是有毒的、可能难以安全地处理和/或可能对环境造成危险。将涂层18涂敷到PCB 10可保护环境免受这样的有毒材料。涂敷涂层18可消除或大大减少对基本PCB层压板中的阻燃化合物的需要。

[0198] 图1A示出包括单个涂层的PCB 10。在其他实施方式中,PCB 10可包括多个涂层。虽然图1A示出被焊接到PCB 10的导电轨16的两个电子部件12,但是应当理解,PCB 10可包括任何合适数量和/或组合的电子部件12。虽然图1A示出被涂敷到基底14的外表面的涂层18,但是应当理解,涂层18可被涂敷于基底14和/或PCB 10的其他部件的一个或多个内表面。应当进一步理解,涂层18可在将电子部件12焊接到导电轨16之前和/或之后被涂敷到PCB 10。

[0199] 虽然图1A示出被焊接到导电轨16的电子部件12,但是应当理解,一个或多个电子部件12可通过可选的接合方法例如引线接合固定到导电轨16。应当进一步理解,图1-12中所示的器件和部件不一定按比例绘制。

[0200] 图1B示出被涂有涂层18的双面PCB 10。双面PCB 10可包括一层或多层基底14。导电轨16可被固定到基底14的相对面。在一些实施方式中,基底14的相对面上的导电轨16可通过一个或多个通孔27相通地耦合。通孔27可包括电镀孔,其提供固定到PCB 10的不同表面和/或层的导电轨16之间的电连接。通孔27可以是透眼通孔(例如,穿过PCB延伸的通孔)、闷眼通孔(例如,只在PCB的一面上暴露的通孔)、隐蔽通孔(例如,连接PCB的内层而没有被暴露在任一表面上的通孔)和/或任何合适类型的通孔。在一些实施方式中,涂层18可被沉积在通孔27的外和/或内表面上。例如,涂层18可给通孔27的侧壁加上层,通孔27穿过PCB 10的至少一部分延伸。因此,涂层18可保护通孔27和PCB 10的内层免受腐蚀和/或氧化。

[0201] 图1C示出根据某些实施方式的通过波峰焊接工艺固定到PCB 10的电子部件12。如上所解释的,PCB 10可包括穿过基底14的一个或多个通孔27。在将电子部件12焊接到PCB 10之前,涂层18可被涂敷于基底14,以便一个或多个涂层覆盖通孔27的侧壁。在涂层18被沉积在基底14上之后,电子部件12可位于PCB 10的第一面上,以便电子部件12的引线29穿过通孔27延伸。因此,引线29的一端可穿过通孔27的开口在PCB 10的第二面(例如,相对面)上突出。在一些实施方式中,焊料和/或助焊剂可以然后被涂敷到电子部件12的引线29的周围以形成焊接接缝26。根据某些实施方式,焊料和/或助焊剂被涂敷在PCB 10的第二面上(例如,围绕引线29的穿过PCB 10的第二面突出的那端)。焊料和/或助焊剂可然后穿过通孔27流动,以形成在引线29和通孔27的侧壁和/或PCB 10的表面上的导电轨16之间的焊接接缝26。因此,焊接接缝26可完全或部分地穿过通孔27延伸。焊接工艺可改变沿通孔27的侧壁的涂层18。例如,结合形成焊接接缝26,焊接工艺可从通孔27的侧壁去除涂层18。虽然图1C示出PCB中的一个通孔27,但是应当理解,PCB可包括任何适当数量的通孔27。

[0202] 图2示出根据某些实施方式的涂层18在PCB 10上的沉积。涂层18可被沉积在PCB 10上以保护导电轨16免受氧化和/或腐蚀。在一些实施方式中,一旦导电轨16在基底14的在

环境中暴露的表面上形成,涂层18就沉积在基底14上的导电轨16上。因此,在将任何电子部件12焊接到导电轨16之前,涂层18可被沉积在导电轨16上。因此,涂层18可与导电轨16直接接触,而在涂层18和导电轨16之间没有任何焊料或基本上没有任何焊料。涂层18可根据任何适当的技术沉积在导电轨16上。例如,涂层18可采用等离子体沉积、化学气相沉积(CVD)、分子束外延(MBE)、等离子体增强化学气相沉积(PE-CVD)、高压/大气等离子体沉积、金属有机化学气相沉积(MO-CVD)和/或激光增强化学气相沉积(LE-CVD)来沉积。在一些实施方式中,涂层18可通过低温下发生的等离子体沉积工艺来沉积。这样的低温等离子体工艺可允许涂层18用在多种不同类型的基底14上。在一些实施方式中,涂层18可通过互穿聚合物网络(IPN)的创建和/或通过聚合物或单体的单层表面吸收(SAM)形成原位聚合物和/或聚合物合金来沉积在导电轨16上。在其他实施方式中,涂层18可使用液体涂覆技术如例如液体浸渍、喷涂、旋涂、溅射和/或溶胶-凝胶工艺来沉积。

[0203] 如图2所示,涂层18可通过等离子体沉积来沉积在导电轨16上。可在各种工业应用中使用的等离子体沉积通常是用于沉积薄膜涂层18的有效技术。等离子体沉积可在反应器28中发生,反应器28生成包括离子化的气体离子、电子、原子和/或中性物质的气体等离子体。反应器28可包括腔30、真空系统32和一个或多个能量源34。反应器28可以是配置生成气体等离子体的任何合适类型的反应器28。能量源34可以是配置将一种或多种气体转换成气体等离子体的任何合适的器件。例如,能量源34可包括加热器、射频(RF)发生器和/或微波发生器。

[0204] 在一些实施方式中,一旦导电轨16在基底14上形成,基底14就可被放置在反应器28的腔30中。真空系统32可向下给腔30注入范围在 10^{-3} 到10mbar的压力。反应器28可然后将一种或多种气体引入到腔30中,并且能量源34可生成和/或引导电磁辐射进入腔30中以生成稳定的气体等离子体。反应器28可然后将一种或多种前体化合物36(如气体和/或液体)引入到腔30中的气体等离子体中。当被引入到气体等离子体中时,前体化合物36可被电离和/或分解以在等离子体中生成一系列的活性物质,其在PCB 10的表面处起反应(例如,通过聚合工艺)以生成薄涂层18。

[0205] 前体化合物36可被选择以提供期望的涂层特性。在一些实施方式中,前体化合物36是包括卤素原子的烃材料。例如,为了形成包括卤代烃聚合物的涂层18,前体化合物36可以是全氟烷烃、全氟烯烃、全氟炔烃、氟烷烃、氟烯烃、氟炔烃、氟氯烷烃、氟氯烯烃、氟氯炔烃和/或任何合适的氟化和/或氯化有机材料(例如氟代烃、碳氟化合物、氯氟烃和/或氟氯碳)。

[0206] 在涂层18通过等离子体沉积来沉积在PCB 10上的实施方式中,涂层18的性质和成分可取决于一个或多个条件,例如(i)被选择的等离子体气体;(ii)被使用的特定前体化合物36;(iii)前体化合物36的量(其可由前体化合物36的压力和流速的组合来确定);(iv)前体化合物36的比率;(v)前体化合物36的序列;(vi)等离子体压力;(vii)等离子体驱动频率;(viii)脉冲宽度定时;(ix)涂覆时间;(x)等离子体功率(包括峰值和/或平均等离子体功率);(xi)腔电极布置;(xii)进入的PCB 10的制备;和/或(xiii)腔30的大小和几何形状。等离子体沉积可被用来从单层(通常为几埃(Å))将薄膜沉积到10微米(优选地为5微米),取决于上述设置和条件。上述因素可在沉积工艺的过程中改变以建立单层、多层、同质和/或非同质的涂层18。在一些实施方式中,等离子体沉积工艺可只影响PCB 10的被暴露表面(例

如,固定到导电轨16的表面)。因此,等离子体沉积技术可完全与PCB 10的制造兼容,对PCB 10造成很少或没有损坏或其他有害的影响。在一些实施方式中,等离子体沉积技术不使PCB 10暴露于与可选表面涂饰层工艺相关的相对高的温度。

[0207] 在一些实施方式中,等离子体沉积的一个优点可以是,涂层18被沉积以便其接近PCB 10的所有表面。作为结果,PCB 10的垂直表面(例如,只穿过PCB 10中的孔可接近的表面)和/或PCB 10上的悬垂结构可被涂层18覆盖。因此,涂层18可保护PCB 10免受沿导电轨16接触PCB 10的基底14的任何面、边缘、点和/或区域的氧化和/或腐蚀。在一些实施方式中,等离子体沉积工艺不受表面张力约束的限制,表面张力约束限制在其他表面涂饰层工艺中使用的湿化学。因此,较小的通孔和/或其它孔可被覆盖。

[0208] 在一些实施方式中,反应器28可在等离子体沉积之前使用活性气体等离子体来执行PCB 10的被暴露表面的原位清洗。在这样的实施方式中,在等离子体沉积阶段中将前体化合物36引入腔30中之前,反应器28可将活性气体等离子体引入到同一腔30中以清洗PCB 10的基底14和/或导电轨16。活性气体等离子体可以基于稳定的气体,例如稀有气体、烃气体和/或卤化烃气体。在一些实施方式中,活性气体等离子体可以基于氢气、氧气、氮气、氩气、甲烷、乙烷、四氟甲烷(CF₄)、六氟乙烷(C₂F₆),四氯化碳(CCl₄)、其他氟化或氯化烃和/或其混合物。根据某些实施方式,PCB 10可在腔30中由将被沉积在PCB 10上的相同材料清洗。例如,氟化或氯化烃例如四氟甲烷(CF₄)、六氟乙烷(C₂F₆)、六氟丙烯(C₃F₆)和/或八氟丙烷(C₃F₈)都可以被用来清洁PCB 10的表面并将卤代烃聚合物层和/或金属卤化物(例如,金属氟化物、金属氯化物等)层放在基底14上。

[0209] 在一些实施方式中,包括卤素或卤基材料的涂层18层被直接涂敷于PCB 10的导电轨16,非常薄(例如,5nm或更小)的金属卤化物层可以在导电轨16的被暴露表面上形成。在一些实施方式中,金属卤化物是金属氟化物,例如氟化铜或其衍生物。金属卤化物层可以是坚固的、可以是惰性的和/或可以防止氧化物层和/或锈蚀在导电轨16上的形成,氧化物层和/或锈蚀可能阻止有效的焊接。

[0210] 然而,在一些情况下,PCB 10上的金属卤化物层可能是不期望有的,如果它导致例如在特定的环境条件下易损坏而变弱的金属间互化物。在这样的情况下,将包括非卤代烃材料(例如,聚乙烯和/或聚丙烯)的第一涂层沉积在PCB 10上可以在包括卤代烃聚合物的第二涂层被沉积时防止金属卤化物层的形成。

[0211] 虽然图2示出反应器28中的腔30中的单个PCB 10,但是应当理解,任何数量的PCB 10可以同时放置在腔30中并被涂有涂层18。虽然图2示出涂层18通过等离子体沉积在PCB 10上的形成,但是应当理解,涂层18可使用任何合适的技术沉积在PCB 10上。

[0212] 如上所解释的,一旦涂层18被沉积在基底14上的导电轨16上,电子部件12就可穿过涂层18被固定到导电轨16。电子部件12可使用任何合适的技术例如焊接、引线接合、静电接合和/或范德华接合来固定到导电轨16。在一些实施方式中,电子部件12可通过使用涂层18上的粘合剂连接到导电轨16(从而利用涂层18的z-轴导电性)。

[0213] 图3A-B示出根据某些实施方式的电子部件12到PCB 10的导电轨16的焊接。如图3A所示,电子部件12可穿过涂层18被焊接而不首先从导电轨16去除涂层18。焊接工艺可包括将热和焊料38应用到PCB 10的特定区域,在该特定区域中焊接接缝26将被形成。可使用任何合适的热源例如烙铁40将热应用于焊料38。在一些实施方式中,焊接工艺还可以包括将

助焊剂42涂敷到PCB 10的特定区域。热、助焊剂42和/或焊料38可选择性地改变在PCB 10的特定区域处的涂层18。在一些实施方式中,改变涂层18可以指从PCB 10的特定区域去除涂层18。涂层18可通过在一温度处和在一时间内将焊料38和可选地助焊剂42涂敷到PCB 10以便焊料38接合到导电轨16并且涂层18在本地被散开、吸收、汽化、溶解和/或降解来去除。在一些实施方式中,改变涂层18可包括更改涂层18的结构、多孔性和/或表面能量。例如,熔解可改变涂层18中孔隙的表面能量,这可更改涂层18的可湿性,以便焊料38可以穿过涂层18中的孔隙流到导电轨16。因此,在此实施例中,焊接接缝26可穿过电子部件12和导电轨16之间的涂层来形成电连接。作为另一例子,焊接工艺可通过引入孔穴(例如,裂缝)和/或使孔穴在涂层18的特定区域中扩散来选择性地改变涂层18,在特定区域中焊料38和/或助焊剂42被涂敷。优选地,一个或多个因素被配置成使得焊接工艺实现良好的焊料流、用焊料38覆盖导电轨16在基底14上的一部分和/或形成强焊接接缝26。这些因素可以包括:(i)基底14的特征,(ii)涂层18的特征,(iii)焊料/助焊剂的特征,(iv)焊接轮廓(包括时间和温度),(v)使涂层18散开的工艺,以及(vi)控制在焊接接缝26周围的焊料流的工艺。

[0214] 在一些实施方式中,助焊剂42的作用和温度仅可与涂层18中的卤代烃聚合物相互作用,以在本地改变PCB 10的助焊剂42被涂敷到的特定区域处的涂层18。根据某些实施方式,改变PCB 10的特定区域处的涂层18可包括从PCB 10的特定区域去除涂层18。焊料38和/或助焊剂42可被加热到任何合适的温度,至少部分地取决于焊料38的组成。在一些实施方式中,焊料38和/或助焊剂42被加热到200℃和300℃之间。根据某些实施方式,焊料38和/或助焊剂42被加热到240℃和280℃之间。在使用无铅焊料38的优选实施方式中,焊料38和/或助焊剂42被加热到大约260℃。

[0215] 助焊剂42和/或温度的作用可在本地分散、吸收、汽化、溶解和/或降解包括卤代烃聚合物的涂层18。因此,涂层18可只在PCB 10的焊料38和/或助焊剂42被涂敷的特定区域处被改变(例如,从该特定区域去除)。如图3B所示,涂层18可保持连接到PCB 10的表面一直到焊接接缝26。通过邻接焊接接缝26,涂层18可提供PCB 10的导电轨16一直到焊接接缝26的环境保护。

[0216] 根据某些实施方式,在改变涂层18所需的时间、改变涂层18所需的温度和/或助焊剂42的酸性或侵蚀性之间可存在平衡。因此,如果使用较高的温度,那么较温和的助焊剂42可能就足够了,反之亦然。在一些实施方式中,金属卤化物层(例如,氟化铜)可存在于导电轨16和涂层18中的卤代烃层之间。当热被应用到PCB 10的特定区域时,金属卤化物层可展现自熔行为。焊接工艺可利用此自熔特性。在一些实施方式中,金属卤化物层和/或涂层18中卤代烃聚合物的分解可释放氟和/或氟化氢(HF),以在焊接工艺期间开始熔解(自熔)。由于此自熔特性,如果在焊接工艺期间使用足够高的温度,那么焊接接缝26可被形成而无需使用任何助焊剂42。

[0217] 任何合适的焊料38可被用来形成焊接接缝26。在一些实施方式中,焊料38可以是具有熔点在90℃到450℃的范围中的易熔金属合金。在一些实施方式中,焊料38是锡/铅焊料38,例如60/40Sn/Pb或63/37Sn/Pb。在其他实施方式中,焊料38是无铅焊料38,例如包括锡、铜、银、铋、镉、锌和/或铟的合金。无铅焊料38的实例包括SnCu0.7、SnAg3.5Cu0.7和SnAg3.0Cu0.5。在一些实施方式中,焊料38可包括在助焊剂42中悬浮的粉末金属。粉末金属与助焊剂42的混合物可被称为焊膏。

[0218] 在使用助焊剂42形成焊接接缝26的实施方式中,可使用任何合适的助焊剂42。在一些实施方式中,助焊剂42可以是温和的助焊剂42,例如不需要清洗PCB 10的后续步骤的“免清洗”助焊剂(例如,松脂助焊剂)。在其他实施方式中,助焊剂42可以是有机助焊剂42,例如有机酸(例如乳酸、丙烯酸等)、有机盐(例如,氯化二甲铵(DMA HCl))和/或有机胺(例如,尿素)。在又一些其他实施方式中,助焊剂42可以是树脂/松脂助焊剂42,例如合成树脂或天然松脂。在又一些其他实施方式中,助焊剂42可以是无机助焊剂,例如无机盐(例如,氯化锌、氯化钠、氯化钾、氟化钠等)和/或无机酸(例如盐酸、硝酸等)。在又一些其他实施方式中,助焊剂42可以是无卤化物的助焊剂、无残留物的助焊剂和/或低固助焊剂。此外或者可选地,可使用工业助焊剂42,例如用于一般焊接、铜焊、熔焊、清洗或蚀刻金属表面的助焊剂42。这样的工业助焊剂42的实例是硼砂。助焊剂42的选择可取决于涂层18的性质,尤其是涂层18的特定厚度24和成分。更厚、更有抗性的涂层18可能需要使用更具有侵蚀性的助焊剂42。此外或者可选地,助焊剂42的选择可取决于涂层18中材料的润湿特性。包括助焊剂42的一种或多种活性成分并选择性地改变PCB 10上的涂层18(例如,选择性地去除涂层18)的合成物可被使用来取代助焊剂42。

[0219] 如上所解释的,涂层18允许良好的焊接接缝26在PCB 10的导电轨16上形成。一个或多个因素可被控制以实现PCB 10上的良好质量的强焊接接缝26。这些因素可以包括:(i)被涂覆的基底14和/或PCB 10的润湿特征和/或表面能量;(ii)被涂覆的基底14和/或PCB 10的表面粗糙度;(iii)基底14上的导电轨16的表面粗糙度;(iv)焊料38和/或焊膏(包括活性剂和/或溶剂)的成分;(v)焊接工艺的温度轮廓,焊接工艺可包括优化轮廓温度和滞留时间以提高焊料38、焊膏和/或活性成分的润湿性能;(vi)在被涂覆的基底14上的导电轨16的大小和/或几何形状,和/或(vii)存在于焊料38和/或焊膏中的成分的微粒尺寸。在一些实施方式中,焊接接缝26的强度和/或质量可通过基底14上的导电轨16的预处理、清洁度和/或表面制备来加强。导电轨16可通过等离子气体、硫酸和/或过氧化氢的表面处理和/或通过基于过硫酸盐的蚀刻工艺来清洁。根据某些实施方式,焊膏模版的孔径尺寸和/或厚度可被配置成控制在被涂覆的基底14上的导电轨16上分散的焊膏的数量、位置、润湿和/或散布。

[0220] 在一些实施方式中,焊接接缝26的质量和/或强度可通过随温度平衡焊膏的粘度和表面张力以(i)控制导电轨16上焊膏的润湿和流动和/或(ii)控制由导电轨16上的电子部件造成的毛细作用来加强。此毛细作用可能倾向于从其期望的位置移动焊膏,特别是如果精细间距和/或球栅阵列(BGA)焊接被使用。根据某些实施方式,焊接接缝26的质量和/或强度可通过控制涂层18的成分、化学稳定性和/或厚度24来加强,以便焊膏选择性地改变基底14的表面上的特定区域上的涂层18。在一些实施方式中,焊接接缝26的质量和/或强度可通过控制焊膏中的活性成分与涂层18中的卤代烃聚合物的化学作用来加强,以促进涂层18的选择性改变(例如选择性的去除)。焊膏中活性成分的数量和/或成分可被优化以促进此作用。

[0221] 虽然图3A-B示出使用焊料38、热和助焊剂42形成焊接接缝26的焊接工艺,但是应当理解,焊接接缝26可使用焊料38和热穿过涂层18来形成,而无需任何助焊剂42。虽然图3A-B示出穿过单层涂层18而形成的焊接接缝26,但是应当理解,焊接接缝26可穿过多层涂层18来形成。

[0222] 图4示出根据某些实施方式的包括多层涂层18的PCB 10。术语“多层”可以指包括聚合物的两个或多个不同和/或缓变层44的涂层18。在多层涂层18包括不同的层44的场合，每层44可包括分立的化学成分。在多层涂层18包括缓变层44的场合，单独的层44可形成在单独的层44之间的中间成分的区域。中间成分的区域中的材料可具有变化的分子量、化学成分、结构、几何形状、多孔性和/或其他特性。因此，多层涂层18可包括聚合物的多个不同层44和/或可包括聚合物的多个缓变层44。

[0223] 在一些实施方式中，多层涂层18包括第一层44a和第二层44b，第一层44a包括第一类聚合物，第二层44b包括第二类聚合物。在其他实施方式中，多层涂层18的第一层44a和第二层44b可包括具有相似的化学成分但不同的结构、不同程度的共轭和/或不同重量的聚合物。在一些实施方式中，多层涂层18中的特定层44可包括单一类型的卤代烃聚合物。在其他实施方式中，多层涂层18中的特定层44可包括不同类型的卤代烃聚合物的混合物。根据某些实施方式，多层涂层18中的每层44可包括聚合物的相同或不同的成分。在一些实施方式中，每层44包括相似的前体化合物36，其被不同地加工以形成每个层44。这可导致每层44具有不同的聚合物、不同的聚合物网络、不同分子量、不同尺寸、不同的物理结构和/或其他特性的不同。在其他实施方式中，每层44包括不同的前体化合物36，其可使每层包括不同的材料和/或材料特性。

[0224] PCB 10上的多层涂层18可包括任何适当数量的层44。在一些实施方式中，多层涂层18包括二到五层44。在其他实施方式中，多层涂层18包括二到四层44。在优选实施方式中，多层涂层18包括两层或三层44。在涂层18包括三层或多层44的实施方式中，多层涂层18可被配置成使得彼此不相邻的两层或多层44包括相同的聚合物。对于某些应用，多层涂层18中层44的数量可以被选择，以增强多层涂层18的防反射和/或介电特性。在这样的实施方式中，多层涂层18可包括较大数量的层44(例如，四层或更多)，每层44的厚度和/或几何形状被控制。在这样的实施方式中，多层涂层18中的特定层44可以是手性的，以便特定层44通过取向和/或化学结构被排序。

[0225] PCB 10上的多层涂层18可具有任何合适的厚度24。例如，多层涂层18可具有从1nm到10 μ m、从1nm到500nm、从3nm到500nm、从10nm到500nm、从10nm到250nm或从10nm到30nm的总厚度24。在优选实施方式中，PCB 10上的多层涂层18具有从10nm到100nm的总厚度24，100nm是优选的厚度24。

[0226] 多层涂层18内的相应的层44可具有任何合适的厚度。在一些实施方式中，每层44的厚度的比率可变化以实现涂层18的不同特性。在一些实施方式中，PCB 10上涂层18内的每层44可具有相等或近似相等的厚度。在其他实施方式中，一层44可比其他层44厚，使得多层涂层18展现被协调以提供从来自涂层18内的每层44的作用得到的组合功能的总特性。根据某些实施方式，特定层44的厚度可包括多层涂层18的总厚度24的百分之六十到百分之九十，而其余层44的组合厚度可以包括多层涂层18的总厚度24的百分之十至百分之四十。

[0227] 在涂层18包括多个缓变层44的实施方式中，缓变层44中各自的聚合物的比例可变化以实现整体涂层18的不同特性。在涂层18包括多个缓变层44的场合，相邻的层44可被熔融在一起，以便中间化学成分的聚合物存在于相邻的层44之间。此外或者可选地，多层涂层18可包括邻近金属卤化物(例如，金属氟化物)的层44的一个或多个聚合物层44。根据某些实施方式，缓变的多层涂层18中每种聚合物的比例可以是相等的。在涂层18包括不同聚合

物的缓变层44的其他实施方式中,涂层18可包括比其他聚合物多的特定聚合物,以便多层涂层18更有利地展现特定聚合物的特性。在这样的实施方式中,特定聚合物可以构成涂层18的百分之六十到百分之九十,以便余下的聚合物构成涂层18的百分之十到百分之四十。如上所述,层44之间的界面可在一些实施方式中被明确定义,并且在其他实施方式中,层44之间的界面可以是缓变的。

[0228] 根据某些实施方式,多层涂层18的第一层44a(即,邻接基底14和/或导电轨16的特定层44)是连续的或是实质上连续的。在这样的实施方式中,没有或实质上没有第二层44b可与PCB 10的基底14和/或导电轨16接触。在将任何电子部件12焊接到基底14上的导电轨16之前,多层涂层18的一个或多个层44可被沉积在基底14和/或导电轨16上。因此,在多层涂层18的一个或多个层44和导电轨16之间可以没有焊料38或基本上没有焊料38。

[0229] 如上所解释的,电子部件12可通过各种方法例如焊接和/或引线接合连接到导电轨16。在一些实施方式中,多层涂层18的至少一层44可被优化用于引线接合,而多层涂层18的另一层可被优化用于焊接。例如,被优化用于引线接合的第一层44可被首先沉积在导电轨16上。引线接合工艺可然后被执行以使至少一个电子部件12连接到导电轨16。多层涂层18的第二层44可然后被沉积在PCB 10上。第二层44可被优化用于焊接。另一电子部件12可然后穿过多层涂层18被焊接到导电轨16。可选地,前述步骤可以颠倒,以便被优化用于焊接的特定层44可被沉积,然后可以执行焊接,然后被优化用于引线接合的特定层44可被沉积,并且然后可以执行引线接合。

[0230] 在一些实施方式中,涂层18包括至少一层44,其包括低含卤代烃聚合物。低含卤代烃聚合物可以是具有少于卤素原子的阈值量的任何合适的聚合物。例如,低含卤代烃聚合物可指具有少于卤素原子的可配置的百分比(以质量计)的聚合物(例如,少于质量的百分之二、少于质量的百分之零点五和/或任何适当的百分比)。

[0231] 根据某些实施方式,涂层18包括包含卤代烃聚合物的至少一层44和包含非卤代烃聚合物的另一层44。在一些实施方式中,非卤代烃聚合物可以是不包括卤素原子的任何合适的聚合物。非卤代烃聚合物可具有直链或支链或环状碳结构。在一些实施方式中,在非卤代烃聚合物的链之间可存在交联。非卤代烃聚合物可以包括一个或多个不饱和基团,例如碳碳双键和/或三键。在一些实施方式中,非卤代烃聚合物包括一个或多个杂原子(即,不是碳、氢或卤素的原子),例如氮、硫、硅和/或氧。根据某些实施方式,非卤代烃聚合物的分子量大于500amu。非卤代烃聚合物可以是可通过等离子体沉积来沉积的聚合物。

[0232] 涂层18的特定层44可包括任何合适的非卤代烃聚合物。例如,特定层44可包括聚烯烃、聚酯、乙烯基聚合物、酚醛树脂和/或聚酞。在优选实施方式中,特定层44包括聚烯烃,例如聚乙烯和/或聚丙烯。

[0233] 在一些实施方式中,PCB 10可包括涂层18,涂层18包括(i)直接沉积在基底14和/或导电轨16上的非卤代烃聚合物的第一层44a和(ii)沉积在第一层44a上的卤代烃聚合物的第二层44b。这样的实施方式可能是有利的,其中导电轨16上的金属卤化物层44是不期望有的。特别是,将非卤代烃聚合物的第一层44a直接沉积在导电轨16上可防止金属卤化物层44在导电轨16上形成。在一些实施方式中,金属卤化物层44可能是不期望有的,如果它导致例如在特定的环境条件下易损坏而变弱的金属间互化物。在这样的实施方式中,包括非卤代烃聚合物的第一层44a可作为导电轨16和包括卤代烃聚合物的第二层44b之间的障碍物。

因此,包括非卤代烃聚合物的第一层44a的形成可以防止金属卤化物层44在包括卤代烃聚合物的层44的后续沉积的过程中形成。

[0234] 在其他实施方式中,金属卤化物层可能是期望的。在这样的实施方式中,涂层18可包括(i)直接在基底14和/或导电轨16上形成的金属卤化物的第一层44a和(ii)沉积在第一层44a上的卤代烃聚合物的第二层44b。

[0235] 虽然上述的一个或多个实施方式包括非卤代烃聚合物的第一层44a和卤代烃聚合物的第二层44b,但是应当理解,在其他实施方式中,多层涂层18的所有、部分或没有一个层44可包括卤代烃聚合物。还应当理解,多层涂层18的所有、部分或没有一个层44可包括非卤代烃聚合物。

[0236] PCB 10上的多层涂层18可被配置成提供变化的和/或定制的性能。在一些实施方式中,多层涂层18的层44可被配置成优化多层涂层18的导电性、抗氧化、环境保护、成本、吸湿/防湿性、防止枝晶、阻燃性和/或其他光学、电子、物理和/或化学的特性。例如,在某些实施方式中,高度氟化的相对厚的涂层18可能对提供良好的环境保护是合乎需要的,而在其他实施方式中,包括较少卤化物的相对薄的涂层18可能是优选的。如上面关于图3A-B所述的,电子部件12可穿过多层涂层18被焊接到导电轨16而没有首先去除多层涂层18。

[0237] 根据某些实施方式,PCB 10上的多层涂层18包括包含第一类卤代烃聚合物的第一层44a和包括第二类卤代烃聚合物的第二层44b。在一些实施方式中,多层涂层18包括聚四氟乙烯(PTFE)类型材料的特定层44和聚三氟氯乙烯(PCTFE)类型材料的另一层44。PCTFE层44可被直接沉积在基底14和/或导电轨16上,而PTFE层44可被沉积在PCTFE层44上。在这样的实施方式中,PCTFE层44可防止导电轨16的氧化,而PTFE层44可以提供对PCB 10的环境保护。在其他实施方式中,PTFE层44可被直接沉积在基底14和/或导电轨16上,而PCTFE层44可被沉积在PTFE层44上。这可允许PCB 10的表面的外部物理和/或化学特性由PCTFE层44确定。

[0238] 虽然图4示出具有不同的层的多层涂层18,但是应当理解,多层涂层18可具有缓变层。虽然多层涂层18的PTFE层44和PCTFE层44在上面被描述,但是应当理解,多层涂层18可包括任何合适类型和/或组合的材料。在一些实施方式中,多层涂层18中的材料可以不是PTFE类型和/或PCTFE类型的材料。

[0239] 图5示出根据某些实施方式的包括选择性地涂敷到PCB 10的特定区域的多层涂层18的PCB 10。如所示,PCB 10的特定区域可以是带有单层涂层18的涂层18,而PCB 10的其他区域可以被涂有多层涂层18。因此,PCB 10的不同区域可被涂有不同的聚合物或其混合物,以实现在不同区域中的不同特性。例如,在PCB 10的第一区域中,可能期望有展现压电和/或电阻特性的多层涂层18,而在PCB 10的第二区域中,可能期望有展现电绝缘特性的单层涂层18。在此实施例中,可以将多层涂层18涂敷到PCB 10的第一区域,多层涂层18具有包括偏氟乙烯的聚合物(PVDF)的第一层44a和包括另一卤代烃聚合物的第二层44b。PVDF的层44可提高PCB 10的第一区域中涂层18的压电、电阻压和/或电致伸缩特性。在此实施例中,可以将单层涂层18涂敷到PCB 10的第二区域,单层涂层18包括展现比PVDF大的绝缘特性的卤代烃聚合物或非卤代烃聚合物。因此,PCB 10的特定区域可被涂有单层涂层18,而PCB 10的其他区域可被涂有多层涂层18。

[0240] 虽然前述的实施例示出包括PVDF的涂层18,但是应当理解,任何适当的聚合物可在任何单层和/或多层涂层18中使用。

[0241] 多层涂层18可使用任何适当的技术涂敷到PCB 10。例如,多层涂层18可使用等离子体沉积、化学气相沉积(CVD)、分子束外延(MBE)、等离子体增强化学气相沉积(PE-CVD)、高压/大气等离子体沉积、金属有机化学气相沉积(MO-CVD)和/或激光增强化学气相沉积(LE-CVD)来沉积。在一些实施方式中,多层涂层18可通过互穿聚合物网络(IPN)的创建和/或通过聚合物或单体的单层表面吸收(SAM)形成原位聚合物和/或聚合物合金来沉积。在其他实施方式中,多层涂层18可使用液体涂覆技术例如液体浸渍、喷涂、旋涂、溅射和/或溶胶-凝胶工艺来沉积。在包括多层涂层18的实施方式中,每层44可使用相同或不同的技术来形成。

[0242] 在一些实施方式中,多层涂层18使用上面关于图2描述的等离子体沉积技术涂敷到PCB 10。在这样的实施方式中,一旦导电轨16在基底14上形成,基底14就可放置在反应器28中的腔30中。反应器28可将气体(例如,氢气、氩气和/或氮气)引入到腔30中以清洁基底14。反应器28可然后将一种或多种前体化合物36引入到腔30中,以通过等离子体沉积在基底14上形成多层涂层18。在一些实施方式中,多层涂层18可遵循PCB 10的基底14和/或导电轨16的三维形式。

[0243] 多层涂层18(包括不同的层或缓变层44)可通过改变被引入到腔30中的前体化合物36的成分来沉积在基底14上。在一些实施方式中,一种或多种前体化合物36可被用来在腔30中生成气体混合物。前体化合物36的混合物可被配置成在基底14上生成涂层18的缓变层44。在其他实施方式中,涂层18的不同的层44可通过在前体化合物36之间切换和修改腔30中的条件来沉积在基底14上。多层涂层18的成分可由一个或多个下列因素来控制:(i)被选择的等离子体气体;(ii)被使用的特定前体化合物36;(iii)前体化合物36的量(其可由前体化合物36的压力和流速的组合来确定);(iv)前体化合物36的比率;(v)前体化合物36的序列;(vi)等离子体压力;(vii)等离子体驱动频率;(viii)脉冲宽度定时;(ix)涂覆时间;(x)等离子体功率(包括峰值和/或平均等离子体功率);(xi)腔电极布置;(xii)进入的PCB 10的制备;和/或(xiii)腔30的大小和几何形状。通过等离子体沉积来沉积的涂层18可完全或实质上完全地密封PCB 10的所有表面。作为结果,涂层18可停止或减少水的吸收和PCB 10的“润湿”。这可显著地减少来自基底14内和/或来自导电轨16的下面或邻近导电轨16的任何腐蚀作用。这对于基于环氧树脂的PCB 10和纸/卡片PCB 10可能特别有利,这些PCB 10可能倾向于吸收水分、含水酸和/或腐蚀性材料,并且通过这样的原位机制可容易受腐蚀。

[0244] 等离子体沉积可被用来沉积卤代烃聚合物层44和/或非卤代烃聚合物层44。上面关于图2描述卤代烃聚合物的前体化合物36。关于非卤代烃聚合物,前体化合物36可以是被选择成提供期望的涂层18特性的碳氢化合物材料。当被引入到气体等离子体中时,特定的前体化合物36可被电离/分解以生成一系列的活性物质,其将在PCB 10的表面起反应(例如,通过聚合工艺)以生成非卤代烃聚合物的薄层44。任何合适的前体化合物36可被用来形成非卤代烃层44。用于沉积非卤代烃聚合物层44的前体化合物36的实例是烷烃、烯烃和炔烃。

[0245] 如上所解释的,PCB 10可被涂有复杂的三维涂层18。这样的涂层18可包括在PCB 10的特定区域上的单层44和在PCB 10的其他区域上的多层44。任何合适的技术可被用来形成这样的涂层18。在一些实施方式中,涂层18的一个或多个层44可只沉积在PCB 10的选择性区域上。例如,涂层18的一个或多个层44可(i)通过掩蔽PCB 10的表面以使涂层18只沉积

在非掩蔽区域中, (ii) 通过使用光辅助等离子体沉积技术(例如, 激光或UV光辅助), 和/或 (iii) 通过使用金属有机化学气相沉积(MOCVD)类型的前体化合物36例如金属烷基和/或羰基前体来选择性地沉积。在其他实施方式中, 涂层18可使用一种或多种相减技术来形成。

[0246] 根据某些实施方式, 沉积工艺可被配置成更改PCB 10上涂层18的润湿特征。润湿可指(i) 被涂覆的PCB 10的表面通过液体如水的润湿, (ii) 涂层18在焊接工艺期间通过焊料38和/或助焊剂42的润湿, 和/或 (iii) 导电轨16在涂层18已被改变(例如, 在本地去除)之后通过焊料38的润湿。涂层18的润湿特征可以根据任何适当的技术来更改。例如, 涂层18的润湿特征可以通过使用活性气体等离子体如例如四氟化碳(CF₄)的等离子体刻蚀来更改。作为另一例子, 涂层18的润湿特征可以通过使用被选择成提供期望的表面活化的气体等离子体例如基于氢气、氧气、氩气、氮气和/或这种气体的组合的气体等离子体的等离子体活化来更改。作为又一例子, 涂层18的润湿特征可以通过等离子体聚合和/或通过使用卤代烃(例如, 氟代烃、氯代烃等)和/或非卤代烃(例如, 聚乙烯、聚丙烯等)的变异形式和/或混合物来更改。作为又一例子, 涂层18的润湿特征可以通过液基化学蚀刻来更改, 液基化学蚀刻可使用例如强酸(例如, 硫酸、硝酸等)和/或氧化剂(例如, 过氧化氢)来更改涂层18的表面活化和/或表面粗糙度。在一些实施方式中, 涂层18的润湿特征可以在空间上被控制以提供PCB 10的具有不同的润湿特征的不同区域。具有增强的润湿特征的区域(在PCB 10的表面上)可选择性地控制液体越过PCB 10流动的方向。因此, 这样的区域可充当“水沟”以将流出的液体引导到液体将不会造成损害的区域。

[0247] 在一些实施方式中, PCB 10的一些或所有表面可完全地或实质上完全地被涂层18密封。这可保护PCB 10和/或防止PCB 10的水吸收和/或“湿润”。此外或者可选地, 这可减少来自基底14内和/或来自导电轨16的下面或邻近导电轨16的任何腐蚀作用。因此, 涂层18可保护具有基于环氧树脂、基于纸和/或基于卡片的基底14的PCB 10, 其将以其他方式吸收液体(例如水、含水酸和腐蚀性材料)并可能以其他方式容易受腐蚀。

[0248] 包括涂层18的PCB 10可提供优于未被涂覆的PCB 10的优势。所公开的涂层18可不提供以下优势、提供一些或所有以下优势。一个优势是, 在一些实施方式, 涂层18可允许PCB 10在严酷的和/或腐蚀性环境中工作。传统的PCB 10通常不能在这样的环境中可靠地运行。在未被涂覆的PCB 10上的导电轨16可被腐蚀, 这可导致器件的寿命比正常预期的短得多。这可例如出现在未被涂覆的PCB 10用在非常潮湿的环境中时, 特别是在包括溶解的气体如二氧化硫、硫化氢、二氧化氮、氯化氢、氯气、臭氧和/或水蒸汽的微观水滴形成腐蚀性溶液的场合。这可导致薄膜或腐蚀物沉积在未被涂覆的PCB 10上的导电轨16之间形成, 这可引起短路。在一些情况下, 制造商在将电子部件12焊接到PCB 10之后将聚合物的共形涂层涂敷到PCB 10。然而, 这样的共形涂层一般是昂贵的。在电子部件12已被焊接到PCB 10之后, 涂敷这样的共形涂层可能在制造工艺中需要额外的步骤。当必须再加工损坏的或失效的PCB 10时或当必须测试PCB 10以确定它的性能或校正问题时, 这样的共形涂层可能还需要去除共形涂层的另一步骤。与这样的共形涂层相反, 包括卤代烃聚合物的涂层18可代表用于在严酷的和/或腐蚀性的环境中保护PCB 10的更低成本和/或更高性能的解决方案。在一些实施方式中, 在将电子部件12连接(例如, 焊接、引线接合等)到导电轨16之后, 涂层18的一个或多个层44可用共形方式被涂敷到PCB 10。因此, 涂层18可被涂敷到被填充的PCB 10作为共形涂层18, 其提供本文所述的一个或多个优势(例如, 抗氧化/抗腐蚀、焊料通过能

力、引线接合的能力、z-轴导电性等)。

[0249] 另一优势是,在一些实施方式中,涂层18可防止基底14、导电轨16和/或PCB 10的其他元件吸收水和/或溶剂。传统PCB 10的元件可包括吸收液体、蒸汽和/或气体形式的水和/或溶剂(包括水、有机、无机和/或混合溶剂)的材料。例如,包括织物(例如,环氧树脂接合的玻璃纤维织物)、纸(例如,合成树脂接合的纸、棉纸、酚醛棉纸、环氧树脂、纸、纸板等)、纺织品和/或木基物材料(天然和/或合成)的基底14可吸收基于水和/或溶剂的化学物质。作为另一例子,包括金属、导电聚合物和/或印刷导电油墨的导电轨16可吸收基于水和/或溶剂的化学物质。作为又一例子,PCB 10可包括磁性结构、印刷磁性油墨和/或可吸收基于水和/或溶剂的化学物质。因此,PCB 10可包括多孔的和/或亲水的结构,其对水和/或溶剂有可引起对这些结构的变化的自然倾向。(材料在液相中或通过来自气相的冷凝与水和/或溶剂相互作用的倾向可包括固体溶剂。)当PCB 10的元件吸收水和/或溶剂时,可能导致一个或多个问题。这些问题可包括:(i) 由于热膨胀系数中的差异引起的在热循环的过程中增加的机械应力;(ii) PCB元件的粘附特性的改变;(iii) 对PCB元件的介电常数和损耗角正切的改变;(iv) 结构的膨胀使一些材料变得不适合于电镀通孔和/或用在一些高湿条件中,尤其是使用高电压的条件;(v) 导电轨16在导电轨16和基底14之间的界面处或附近的腐蚀;(vi) 机械强度的损失;(vii) 在水存在时在PCB 10中的材料的重排和/或(viii) 在存在导致PCB 10的腐蚀和/或劣化的外加场时的电解。

[0250] 另一优势可以被实现,其中导电轨16包括导电油墨聚合物。导电油墨聚合物可能倾向于吸收液体和/或湿气,这可导致膨胀、电特性的更改和/或电路性能的下降。此外或者可选地,印刷有源器件(例如,如在塑料电子器件中使用的)可吸收基于水和/或溶剂的化学物质,其可改变印刷有源器件的性能和/或特性。将涂层18涂敷到有源器件和/或包括导电油墨聚合物的导电轨16可以防止水吸收。

[0251] 在一些实施方式中,涂层18可被配置成展现沿指向被涂覆表面的平面的轴线(“z-轴”22)的导电性,同时充当沿平行于被涂覆表面的轴线(“x-轴”46和“y-轴”48)的绝缘体。因此,涂层18可被涂敷到导电触头50,而没有阻碍这种触头50传输信号和/或将电流传送到配合触头50的能力。因此,在一些实施方式中,涂层18可保护触头50免受氧化和/或腐蚀,而不妨碍触头50的导电性。

[0252] 图6A-B示出根据某些实施方式的包括被涂有涂层18的触头50的键盘52。键盘52可以是包括多个键54的输入设备。通过按下键54,用户可使键盘52传输信号。键盘52可以是包括键54的任何适合类型的输入设备。例如,键盘52可以是圆顶开关键盘52、薄膜式键盘52和/或任何合适的键盘52。

[0253] 键盘52可包括多个键54。在一些实施方式中,每个键54包括用户可见的被暴露表面56和通常用户不可见的隐蔽面58。导电触头50可被连接到键盘52中的每个键54的隐蔽面58。在一些实施方式中,键盘52包括具有多个导电触头50的PCB 10。PCB 10上的每个触头50可以对应于键盘52的一个或多个键54。因此,当用户按下特定的键54时,连接到键54的触头50可接触连接到PCB 10的相应的触头50,从而允许电信号流动(例如,通过使开路闭合)。

[0254] 键盘52可包括任何合适类型的键54。键54的实例包括金属“锅仔片(snap dome)”键54、弹簧致动键54和具有一个或多个碳嵌件的硅橡胶按钮。在一些实施方式中,键54可代表薄膜式键盘52的区域。薄膜式键盘52可包括两个薄膜层(例如,塑料或聚合物基底),其通

常由气隙隔开。这两个薄膜的内表面可包括柔性触头50,例如导电油墨(例如,银墨)、导电胶和/或导电粘合剂。薄膜式键盘52的键54的按下可使这两个薄膜的触头50接触,导致信号的传输。应当理解,键盘52可包括任何合适类型和/或组合的键54。

[0255] 键盘52中的触头50可以是用于连接和/或闭合电路的任何合适的导电器件。触头50可包括电极、连接器、销、垫和/或任何合适的导电器件。触头50可包括任何合适的导电材料。例如,触头50可包括一种或多种金属,例如不锈钢、镍、锡、铜、铝、金、银和/或其任何合适的合金。在一些实施方式中,触头50可包括导电油墨、载银环氧树脂、导电塑料和/或非金属导电材料,例如碳和/或石墨。因此,触头50可包括任何合适类型和/或组合的导电材料。

[0256] 在一些实施方式中,键盘52中的一个或多个触头50可被涂有涂层18。如上所解释的,涂层18可被配置成在z-轴方向上导电,但在x-轴和y-轴方向上充当绝缘体。换句话说,涂层18可展现在x-轴和y-轴方向上的更高的阻抗和/或电阻,但在z-轴方向上的低阻抗和/或电阻。这种特性可以允许被涂有涂层18的触头50穿过涂层18将电信号和/或电流传导到配合触头50。

[0257] 键盘52中触头50上的涂层18可具有任何合适的厚度24。在一些实施方式中,触头50上涂层18的厚度24从1nm到2 μ m。在其他实施方式中,涂层18的厚度24可以从1nm到500nm。在又一些其他实施方式中,涂层18的厚度24可以从3nm到500nm。在又一些其他实施方式中,涂层18的厚度24可以从10nm到500nm。在又一些其他实施方式中,涂层18的厚度24可以从10nm到250nm。在又一些其他实施方式中,涂层18的厚度24可以从10nm到30nm。在又一些其他实施方式中,涂层18是单层卤代烃聚合物(具有几埃(\AA)的厚度24)。在优选实施方式中,涂层18的厚度24是各种梯度中的10nm到100nm,100nm是优选的厚度24。

[0258] 在一些实施方式中,涂层18的最佳厚度24可取决于期望的涂层特性。例如,如果需要非常高的环境韧性(例如,高抗腐蚀性和耐磨性),那么较厚的涂层18可能是优选的。在一些实施方式中,涂层18的厚度24可被优化,在器件的不同位置处有不同的厚度24,取决于哪些特性被优化(例如,环境保护相对于z-轴导电性)。涂层18可为了顺应性被优化,以在弯曲时避免裂开;以最小化涂层18上的磨损和/或由涂层18引起的磨损;为了环境保护;为了更柔软的下层材料的物理保护;为了电路微调的可控电阻;为了传感器/电极的基准测量的稳定性;和/或为了表面能量、电荷消耗和/或模糊现象。

[0259] 如上所述,被涂有涂层18的触头50可穿过涂层18将电信号和/或电流传导到配合触头50。在本上下文中,词组“穿过而传导”可以指在两个或多个触头50之间传导电信号和/或电流而没有去除涂层18。因此,涂层18可被沉积在至少两个配合触头50之间,并且然后信号和/或电流可在配合触头50之间传导而没有去除涂层18。穿过涂层18传导信号和/或电流的能力可至少部分地是由于涂层18在z-轴方向上的低阻抗和/或电阻。因此,词组“穿过而传导”可以指在两个或多个触头50之间传导电信号和/或电流而没有去除涂层18。

[0260] 涂层18的导电性可根据任何适当的技术来测量。在一些实施方式中,涂层18的导电性可通过确定涂层18的电阻来测量。这种测量可通过将导线焊接到触头50并将导线连接到电阻计60来实现。预定的力62可使触头50彼此接触(例如,开始电接触)。如图6B所示,电阻计60可然后测量穿过在相应的触头50之间的涂层18的电阻。作为参考点,触头50本身的电阻可通过测量未被涂覆的触头50之间的电阻来确定。根据某些实施方式,涂层18可展现范围在零到十千欧姆(k Ω)中的z-轴电阻。在优选实施方式中,涂层18可展现范围在零到一

欧姆(Ω)中的z-轴电阻。

[0261] 图7是根据某些实施方式的示出具有不同厚度24的示例性涂层18的z-轴电阻的图示64。图示64中所示的量度是示例性涂层18的z-轴电阻的示例性值。然而,应当理解,与不同材料、结构、沉积技术和/或其他因素有关的涂层可展现不同量的z-轴导电性。虽然图示64示出相对于厚度24的z-轴电阻,但是应当理解,其他变量(例如,材料、结构、沉积方法等)可影响涂层18的z-轴导电性。

[0262] 在所示的实施例中,键盘52上的示例性涂层18的z-轴电阻使用电阻计60来测量,如图6B所示。此实施例中的触头50被涂有PTFE类型的材料。金属“锅仔片”键54被用作触头50之一。电导线被焊接到触头50并且连接到电阻计60。预定的力62(约5牛顿米)被施加到一个触头50,使得该触头50接触相应的触头50。电阻计60然后测量接触触头50之间的电阻。预定的力62通过使用镀ENIG的轨道并通过改变力62而被施加,直到完成稳定的电阻测量。重复测量不同厚度24的涂层18。所产生的读数被调整以考虑(i)(即,对每个触头50有一个厚度24)在测量路径中存在两种厚度24的涂层18的事实和(ii)没有涂层18的特定触头50的电阻。触头50的电阻通过使用未被涂覆的PCB 10作为参考来确定。

[0263] 这些测量的结果在图7中的图示64中和下面的表中示出。图7中的图示64包括对应于涂层18的电阻的第一轴线66和对应于涂层18的厚度24的第二轴线68。所测量的电阻被示为图示64中的点70。

涂层的厚度 (nm)	涂层的电阻 (Ω)
30	0.0704
40	0.1677
50	0.2095
75	0.4105
200	1.2775

[0265] 虽然前述实施例示出包括PTFE类型材料的特定涂层18的电阻,但是应当理解,涂层18可包括任何合适类型和/或组合的卤代烃聚合物。虽然前述实施例示出具有特定厚度24的涂层18的电阻,但是应当理解,涂层18可被配置成具有任何合适的厚度24。

[0266] 一般来说,器件中的触头50可在器件的构建之前或之后被涂有涂层18。在优选实施方式中,触头50可在器件的构建之前被涂有涂层18。涂层18可被涂敷到触头50的一个、一些、或者所有表面。在一些实施方式中,涂层18可被涂敷到器件(例如,键盘52)的一个或多个表面。涂层18可被涂敷到触头50和/或器件的将被暴露于环境的表面,例如充当在电路的两个或多个部分之间的电接触区域的表面。除触头50的表面以外,还将涂层18涂敷到器件的表面可(i)增加对器件免受腐蚀和/或氧化的保护和/或(ii)防止到器件中的接触区域的

损坏路线的形成。

[0267] 涂层18可根据任何合适的技术沉积在触头50上。例如,涂层18可使用化学气相沉积(CVD)、分子束外延(MBE)、等离子体增强化学气相沉积(PE-CVD)、高压/大气等离子体沉积、金属有机化学气相沉积(MO-CVD)和/或激光增强化学气相沉积(LE-CVD)来沉积。在一些实施方式中,涂层18可通过互穿聚合物网络(IPN)的创建和/或通过聚合物或单体的单层表面吸收(SAM)形成原位聚合物和/或聚合物合金来沉积在触头50上。在其他实施方式中,涂层18可使用液体涂覆技术例如液体浸渍、喷涂、旋涂、溅射和/或溶胶-凝胶工艺来沉积。

[0268] 根据某些实施方式,涂层18可使用等离子体沉积来沉积在触头50上,如上面关于图2所描述的。因此,触头50可放置在反应器28中的腔30中。反应器28可然后将气体(例如,氢气、氩气和/或氮气)引入到腔30中以清洁触头50。在一个或多个步骤中,反应器28可然后将一种或多种前体化合物36引入到腔30中,以通过等离子体沉积在触头50上形成单层或多层涂层18。在一些实施方式中,涂层18可遵循触头50的三维形式。用于将涂层18沉积在触头50上的优选方法可取决于期望的涂层18的特定厚度24。液体涂覆技术对较厚的涂层18可能是优选的,而等离子体沉积对较薄的涂层18可能是优选的。

[0269] 用于将涂层18沉积在触头50上的技术可被配置成控制涂层18的z-轴导电性。在一些实施方式,涂层18的z-轴导电性可通过调整一个或多个下列因素来控制:

[0270] ■ 涂层18中卤代烃材料的成分,其可包括组合不同的卤代烃材料并控制不同材料的层44之间的缓变。

[0271] ■ 涂层18中卤代烃材料中的卤素原子/杂原子/碳原子的比率。

[0272] ■ 卤代烃涂层材料中碳的比例。

[0273] ■ 卤代烃涂层材料中的共轭度。

[0274] ■ 卤代烃涂层材料的平均分子量。

[0275] ■ 卤代烃涂层材料中支化和交联程度。

[0276] ■ 卤代烃涂层材料中分子的分子大小分布。

[0277] ■ 卤代烃涂层材料的密度。

[0278] ■ 卤代烃涂层材料中额外掺杂剂的存在。

[0279] ■ 卤代烃涂层材料中离子/盐、离子和/或共价成分的存在。

[0280] ■ 有机/聚合物和包括过渡金属的无机化合物的存在,包括卤代烃涂层材料中的络阳离子和阴离子。

[0281] ■ 卤代烃涂层材料中具有可变氧化态的化合物和/或元素的存在。

[0282] ■ 卤代烃涂层材料中具有离域特征的化学化合物的存在。

[0283] ■ 卤代烃涂层材料中封留成分的存在。

[0284] ■ 当涂层18通过等离子沉积来沉积时,等离子体条件(例如,功率、气体压力、电极布置)的调整。

[0285] ■ 卤代烃涂层材料的厚度(例如,较厚的涂层18可展现比相同材料的较薄涂层18大的电阻)。

[0286] ■ 涂层18的取向。

[0287] ■ 涂层18的连续性(例如,多孔性和/或三维结构)。

[0288] 虽然在以上实施例中描述了键盘52,但是涂层18可被涂敷到任何类型的器件中的

触头50。例如,涂层18可被涂敷到安全开关、报警开关、保险丝座、移动电话上的键盘52、触摸屏、电池、电池端子、半导体芯片、智能卡、传感器、测试芯片、弹性连接器(例如,导电胶条)、电连接器(例如,插座和插头)、终结器、压接连接器、压配连接器中的触头50和/或滑动触头50,例如在芯片、智能卡、令牌和/或读数器机制中使用的那些。

[0289] 图8示出根据某些实施方式的包括具有被涂覆触头50的传感器74的测量器件72。传感器74可以是任何合适类型的传感器74。在一些实施方式中,传感器74是测量分析物例如有毒气体、葡萄糖、基于生理液体的化学化合物和/或其他化学化合物的一次性传感器74。传感器74可包括薄膜76、一个或多个电极78、一个或多个触头50和传感器基底80。薄膜76可以是过滤流体以允许分析物到达电极78的任何合适的材料。在一些实施方式中,薄膜76可以是生物相容的薄膜。因此,分析物可以穿过薄膜76扩散并在电解质-催化剂界面处起反应,这可产生电流。

[0290] 传感器74中的电极78可包括催化剂和/或被配置成与分析物相互作用的其他材料。例如,电极78可以是包括葡萄糖氧化酶和/或脱氢酶的酶电极。分析物与电极78的相互作用可产生电的或可被转换成电信号的信号。传感器74中的一个或多个触头50可将电信号传输到测量器件72的主体82。在一些实施方式中,电极78上的触头50与测量器件72的主体82电接触,以便电路被制造有测量器件72的主体82。在一些实施方式中,通过触头50的总电荷可以与在电极处和酶起反应的流体中的分析物的量成比例。测量器件72可被配置和/或校准以测量来自触头50的信号,并报告分析物的存在和/或浓度。

[0291] 电极78可被固定到传感器基底80和/或印制在传感器基底80上。在一些实施方式中,传感器74可包括耦合到电极78的电源。传感器74可以被配置成检测在气体和/或液体状态中的分析物。

[0292] 传感器74中的触头50可包括任何合适的材料。在一些实施方式中,触头50包括软触头材料,例如碳、导电油墨和/或载银环氧树脂。在一些实施方式中,传感器74中的触头50可与测量器件72的主体82中的另一触头50电接触,从而形成传感器74和测量器件72的主体82之间的电路。触头50可被涂有任何合适的厚度24(例如,从1nm到2 μ m)的涂层18。传感器74中的一个或多个触头50可以是未被涂覆的。

[0293] 在一些实施方式中,测量器件的主体82可重复使用,而传感器74是一次性的(例如,只用一次)。在其他实施方式中,传感器74可以是多用途传感器74或以其他方式被设计成长寿命的。测量器件的主体82和传感器74之间的通过触头50的连接可以是可再生的和/或可提供恒定或基本恒定的电阻。如上所述,触头50可包括软触头材料,例如碳、导电油墨、和/或载银环氧树脂。在没有涂层18的情况下,来自这些软材料的粒子可以从触头50脱离并堆积在测量器件72的主体82内的部件上。然而,通过将涂层18涂敷到触头50,可以防止这些软材料从触头50脱离并堆积在测量器件72的主体82中的部件上。

[0294] 虽然前述实施例描述了将涂层18涂敷到分析物传感器74的触头50,但是应当理解,涂层18可被涂敷到任何类型的传感器74的触头50或其他部件或合适的其他器件。例如,涂层18可被涂敷到任何合适的器件或系统,其中软(例如,碳)焊盘被用来产生重复的电连接。这样的系统可以使用相同的传感器74多次,或可以重复使用带一次性传感器74的同一器件。

[0295] 在一些实施方式中,在器件的触头50上的涂层18可包括直接在触头50的表面上

非常薄(例如,5nm或更小)的金属卤化物层(优选地,金属氟化物)。在一些实施方式中,金属卤化物层可以是单层、实质上单层或几个单层。在其他实施方式中,金属卤化物层可包括在触头50的表面处的金属卤化物层区。触头50上的金属卤化物层可以是坚固的、可以是惰性的和/或可以防止氧化层和/或其他锈蚀在触头50上形成,氧化层和/或其他锈蚀可能妨碍有效的电接触或后续的加工。

[0296] 在涂层18通过等离子体沉积来涂敷的实施方式中,当气体等离子体中的活性物质与触头50的金属表面起反应时,金属卤化物层可在触头50上形成。在一些实施方式中,金属卤化物层可使用更高浓度的氟物质来增强。包括卤代烃聚合物的一层涂层18可然后被沉积在金属卤化物层上和/或与金属卤化物层组合。金属卤化物层和卤代烃聚合物层可以是轴向或空间上分立的。可选地,在触头50上的涂层18中可存在从金属卤化物到卤代烃聚合物的逐渐过渡。在一些实施方式中,金属卤化物层可以保护触头50免受氧化,而卤代烃聚合物层(i)可提供免受腐蚀性气体和/或液体的环境保护和/或(ii)可提供氧化保护。如果涂层18中卤代烃聚合物层最终由机械磨损磨掉,则下面的金属卤化物层可以防止氧化积聚,从而使触头50能够继续产生电连接。

[0297] 在一些实施方式中,涂层18的表面特性可被配置成允许部件接合到涂层18的表面。例如,涂层18可被配置成允许涂层18的表面和电子部件12之间的粘附。在一些实施方式中,涂层18的退火和/或热特性可被配置成使得涂层18的一个或多个层44可以被选择性地从被涂覆的器件去除。

[0298] 将涂层18涂敷到触头50可提供优于传统器件的优势。涂层18可不提供以下优势、提供一些或所有以下优势。一个优势是,涂层18可通过保护触头50免受环境破坏和/或腐蚀来延长它们的寿命。一些器件通常用在非常潮湿的环境中。在这样的环境中,包括溶解气体(例如,二氧化硫、硫化氢、二氧化氮、氯化氢、氯气、臭氧和/或水蒸汽)的微观水滴可形成腐蚀溶液。湿气的这种水滴可在器件中的触头50上形成腐蚀的薄膜或沉积。这种腐蚀可降低并缩短触头50的使用寿命。传统的涂覆物质例如传统的聚合物和塑料通常是绝缘体,并且因此已被证明不适合于涂覆触头50。然而,包括卤代烃聚合物的涂层18可展现在z-轴方向上的导电性。因此,涂层18可以不妨碍触头50接收和/或发送信号的能力。此外或者可选地,在触头50被涂有涂层18的场合,触头50可受到保护而不受腐蚀。

[0299] 另一优势是,涂层18可保持触头50的表面的完整性。如上所解释的,触头50的腐蚀和/或氧化可以妨碍和/或干扰触头50彼此产生电连接的能力。这个问题可发生在腐蚀和/或氧化引起绝缘层在触头50的表面上的形成和/或防止触头50彼此产生良好电接触的对触头50的表面的物理变化的场合。此问题可出现在例如未被涂覆的触头50是用于报警系统的安全开关或连接器的场合。这样的系统经常在长时间内是不活动的,但在需要时应正常运行。未被涂覆的触头50可在腐蚀在配合触头50之间形成绝缘障碍物的地方例如保险丝座和电池终端中断开。然而,在触头50被涂有涂层18的场合,触头50可受到保护而免受腐蚀和/或氧化。因此,涂层18可保持触头50的表面完整性。

[0300] 另一优势是,涂层18可保护触头50免受腐蚀。在包括未被涂覆的触头50的器件中,腐蚀可以防止被设计成移动的触头50运动。在一些情况下,腐蚀可更改电路的电阻/性能和/或使器件的可移除的元件劣化。然而,在触头50被涂有涂层18的场合,触头50可受到保护而免受腐蚀,从而延长包括触头50的器件的寿命。

[0301] 如上所解释的,电子部件12可通过穿过涂层18焊接(而没有首先去除涂层18)以在电子部件12和PCB 10的导电轨16之间形成焊接接缝26来连接到PCB 10。在其他实施方式中,电子部件12可通过将电子部件12引线接合到PCB 10的导电轨16来连接到被涂覆的PCB 10。

[0302] 图9示出根据某些实施方式的穿过涂层18形成的引线接合84。引线接合84可在导线86和任何合适的表面之间形成。在一些实施方式中,引线接合84可在导线86和电子部件12的表面、导电轨16和/或电路元件之间形成。引线接合84在上面形成的表面可被称为接触表面88。在所示的实施方式中,导线86和接触表面88都被涂有涂层18。在其他实施方式中,导线86可被涂覆而接触表面88可不被涂覆。在又一些其他实施方式中,导线86可不被涂覆而接触表面88可被涂覆。在一些实施方式中,涂层18仅被涂敷到导线86和/或接触表面88的区域,在该区域中引线接合84将被形成。在其他实施方式中,涂层18被涂敷在所有或实质上所有的导线86和/或触头表面88上。

[0303] 术语“引线接合”通常是指用于在缺乏焊料38和/或助焊剂42的情况下连接电子部件12和/或电路元件的技术。在一些实施方式中,引线接合可被用来使用导电导线86产生两个或多个部件之间的电连接。引线接合可被用来产生裸芯片形式的集成电路和集成电路内的引线框之间的相互连接。此外或者可选地,引线接合可被用来产生裸芯片和PCB 10之间的相互连接。

[0304] 引线接合84可使用导线86和引线接合器90在触头表面88上形成。引线接合84可使用任何合适类型的导线86形成。术语“导线”可以指导电材料的一条或多条细长线。在一些实施方式中,导线86可传送电流、传输信号和/或承受机械负载。在一些实施方式中,导线包括销、细丝、电引线和/或电子部件12的腿。

[0305] 导线86可包括任何合适的材料。在一些实施方式中,导线86包括一种或多种导电材料,例如普通金属、贵金属/稀有金属、导电聚合物和/或导电非金属材料。在优选实施方式中,导线86包括金、铝、铜和/或银。在其他实施方式中,导线86包括镍、钯、铂、铈、铟、锡、铅、锗、铋、铟、镓、钴、铁、锰、铬、钒、钛、钨、锆、钼、钨、其他过渡金属和/或其他合适的材料。导线86可包括任何合适的金属合金和/或组合的导电材料。在一些实施方式中,包括容易氧化和/或生锈的金属(包括合金)的导线86可特别受益于涂层18。将涂层18涂敷到导线86可以延长包括导线86的器件的保存寿命和/或功能寿命。

[0306] 导线86可具有圆形、矩形或任何其他合适形状的横截面。在一些实施方式中,具有矩形横截面的导线86被称为带。在导线86具有圆形横截面的实施方式中,导线86可具有在5 μm 到1mm范围内的直径92。在其他实施方式中,导线86可具有在10 μm 到200 μm 范围内的直径92。在优选的实施方式中,导线86具有在15 μm 到75 μm 范围内的直径92。在导线86具有矩形横截面的实施方式中,导线86的一侧可具有在5 μm 到1mm范围内的尺寸。在其他实施方式中,矩形导线86的一侧可具有在10 μm 到200 μm 范围内的尺寸。在优选实施方式中,矩形导线86的一侧可具有在20 μm 到75 μm 范围内的尺寸。不同类型的导线86可能需要不同的引线接合设备和/或参数。

[0307] 引线接合器90通常可操作来在导线86和接触表面88之间形成引线接合84。引线接合器90可以是使用热和/或压力在导线86和接触表面88之间形成接合的任何合适类型的机器。引线接合器90可以是楔形-楔形引线接合器90、球形-楔形引线接合器90、三向可转换引

线接合器90、超声波绝缘引线接合器90、高频引线接合器90、手动引线接合器90和自动引线接合器90和/或任何合适类型的引线接合器90。在一些实施方式中,引线接合器90包括针状工具(称为毛细管),导线86通过该针状工具。引线接合器90可将导线86的一端定位在接触表面88上,以形成球形接合84a或楔形接合84b。术语“球形”和“楔形”通常是指导线86在产生连接的点处的几何形状。引线接合的这两种方法——球形接合及楔形接合——可使用热、压力和/或超声能量的不同组合以在导线86的任一端或两端进行熔焊。

[0308] 在一些实施方式中,引线接合器90通过将高压电荷施加到导线86来形成球形接合84a,这可在引线接合器90的毛细管的顶端处熔化导线86。由于熔融金属的表面张力,引线86的顶端可形成球。在球固化之前、期间或之后,引线接合器90可启动毛细管,使导线86的端部接触接触表面88。引线接合器90可然后施加热、压力和/或超声能量以在导线86的端部和接触表面88之间产生焊接。因此,引线接合器90可形成球形接合84a。图10A示出根据某些实施方式的在未被涂覆的导线86和被涂覆的接触表面88之间形成的球形接合84a的显微图像。导线86和接触表面88可包括任何合适类型和/或组合的导电材料。在所示的实施方式中,导线86包括金而接触表面88包括铜。接触表面88可以在涂层18被涂敷到接触表面88之前被预处理。在所示的实施例中,用液基硫酸/过氧化氢溶液来预处理接触表面88。在干燥后,示例性接触表面88然后用氢等离子体来处理,在此之后,涂层18被沉积在接触表面88上。在所示的实施例中,导线86和接触表面88之间的球形接合84a在涂层18被沉积在接触表面88上之后形成。虽然前述实施例示出用特定溶液和氢等离子体预处理的接触表面88,但是应当理解,任何合适的表面处理可在涂敷涂层18之前被使用。应当进一步理解,在一些实施方式中,在涂敷涂层18之前可不发生接触表面88的表面处理。

[0309] 图10B示出根据某些实施方式的在未被涂覆的导线86和被涂覆的接触表面88之间的球形接合84a的剖视图的显微图像。导线86和接触表面88可包括任何合适类型和/或组合的导电材料。在所示的实施方式中,导线86包括金而接触表面88包括铜。接触表面88可以在涂层18被涂敷到接触表面88之前被预处理。在所示的实施例中,用液基硫酸/过氧化氢溶液来预处理接触表面88。在接触表面88干燥之后,涂层18被沉积在示例性接触表面88上。在此实施例中被涂覆的接触表面88然后用氢等离子体来后处理。在此实施例中,球形接合84a然后在导线86和接触表面88之间形成。

[0310] 虽然前述实施例示出用特定溶液预处理并用氢等离子体后处理的接触表面88,但是应当理解,接触表面88可接受任何合适的预处理和/或后处理。应当进一步理解,在一些实施方式中,在涂敷涂层18之前或之后可不发生接触表面88的表面处理。

[0311] 在一些实施方式中,引线接合器90在导线86和接触表面88之间形成楔形接合84b。通过靠着接触表面88挤压导线86,引线接合器90可形成楔形接合84b。在形成楔形接合84b之后,引线接合器90可切割导线86。图11A示出根据某些实施方式的在未被涂覆的导线86和被涂覆的接触表面88之间的楔形接合84b的显微图像。图11B示出在被涂覆的导线86和被涂覆的接触表面88之间的楔形接合84b的剖视图的显微图像。

[0312] 引线接合器90可被配置成在导线86的一端处形成球形接合84a并在导线86的另一端处形成楔形接合84b。此工艺可被称为球形-楔形接合。图12示出根据某些实施方式的具有球形接合84a和楔形接合84b的PCB 10。在一些实施方式中,引线接合器90可首先在接触表面88和导线86的一端处的熔融球面球之间形成球形接合84a。球形接合84a可使用热和/

或超声能量形成。引线接合器90可然后使用导线86形成期望的高度和形状的环。一旦环在期望位置中用于形成第二接合,引线接合器90就可在导线86和接触表面88之间形成楔形接合84b。在形成楔形接合84b之后,引线接合器90可切割导线86,留下可形成球面球的自由端,球面球可以被用来形成下一个引线键合84。

[0313] 在一些实施方式中,引线接合器90可被配置成在导线86的两端处形成楔形接合84b。此工艺可被称为楔形-楔形接合。楔形接合可依靠超声和摩擦能量的组合。楔形接合84b可在有或没有通过加热导线86而引入的额外热能的作用的情况下形成。在一些实施方式中,楔形接合84b对于将导线86连接到PCB 10的导电轨16可能是优选的。

[0314] 一般来说,通过使用没有或实质上没有污染物例如氧化产物的导线86和接触表面88可以实现良好的引线接合84。传统上,使用铜导线86实现良好的引线接合84很难,因为铜在正常大气条件下很容易氧化。在导线86的表面和/或接触表面88上的铜氧化物层可能使引线接合84难以形成。此外,引线接合所需的高温可导致增加的氧化。作为结果,制造商已避免使用容易氧化的导线86(例如,铜线),或需要使用惰性气氛来防止氧化。在某些情况下,制造商尝试紧接着在引线接合之前清洁铜导线86以从铜导线86的表面去除积聚的铜氧化物和/或其他锈蚀。铜导线86的清洁和/或使用惰性气氛引入对引线接合工艺的复杂化和费用。作为结果,一些类型的导线86(例如,铜导线)通常已不被用在引线接合中。

[0315] 将涂层18涂敷到导线86和/或接触表面88可以缓和上面的问题的一些、所有或没有一个。在一些实施方式中,将包括卤代烃聚合物的涂层18涂敷到导线86和/或接触表面88可保护导线86和/或接触表面88免受氧化和/或腐蚀。因此,涂层18可防止将妨碍导线86到接触表面88的接合的氧化和/或腐蚀性层的形成。在一些实施方式中,涂层18可被配置成使得引线接合84可穿过涂层18来形成,而没有预先将涂层18从导线86和/或接触表面88去除。通过防止氧化和/或通过允许引线接合84穿过涂层18而形成,涂层18可减少引线接合工艺的费用和/或困难。

[0316] 在一些实施方式中,导线86和接触表面88都被涂有涂层18。导线86上的涂层18可与接触表面88上的涂层18相同或实质上相同。可选地,导线86上的涂层18可包括不同于接触表面88上的涂层18的卤代烃聚合物。在其他实施方式中,导线86未被涂覆而接触表面88被涂有涂层18。在又一些其他实施方式中,导线86被涂有涂层18而接触表面88未被涂覆。导线86和/或接触表面88上的涂层18可以是连续的、实质上连续的或非连续的。连续或实质上连续的涂层18对高度防止有害环境可能是优选的。非连续的涂层18对其他目的可能是优选的。

[0317] 导线86和/或接触表面88上的涂层18可具有任何合适的厚度24。在一些实施方式中,涂层18的厚度24是从1nm到2 μ m。在其他实施方式中,涂层18的厚度24是从1nm至500nm。在又一些其他实施方式中,涂层18的厚度24是从3nm至500nm。在又一些其他实施方式中,涂层18的厚度24是从10nm到500nm。在又一些其他实施方式中,涂层18的厚度24是从10nm到250nm。在又一些其他实施方式中,涂层18的厚度24是从10nm到30nm。在又一些其他实施方式中,涂层18是单层卤代烃聚合物(例如,具有几埃(\AA)的厚度24)。在优选的实施方式中,涂层18的厚度24是各种梯度中的10nm到100nm,100nm是优选的厚度24。导线86和/或接触表面88上的涂层18可以是单层涂层18或多层涂层18。

[0318] 涂层18的最佳厚度24可取决于在引线接合84被形成之后对导线86和/或接触表面

88所期望的特定特性。例如,如果期望高水平的抗腐蚀性、耐磨性和/或环境韧性,那么较厚的涂层18可能是被期望的。因此,涂层18的厚度24可针对器件的特定要求来配置或优化。

[0319] 如上所解释的,涂层18可被配置成使得引线接合器90可穿过涂层18而形成引线接合84。换句话说,引线接合器90可以可操作来将导线86接合到接触表面88,而没有首先从导线86和/或接触表面88去除涂层18。因此,引线接合工艺可选择性地改变引线接合84的区域中的涂层18。在一些实施方式中,通过只在引线接合84的本地区域中的引线接合工艺,涂层18被选择性地从导线86和/或接触表面88去除,以便涂层18保持完整一直到引线接合84。因此,在引线接合84被形成之后,涂层18可邻接引线接合84。在一些实施方式中,涂层18在导线86和/或接触表面88上的每个地方都保持完整,引线接合84产生的地方除外。因为涂层18可保持完整一直到引线接合84,所以在引线接合84被形成之后,涂层18可保护导线86、接触表面88和/或器件的其余部分免受氧化、腐蚀和/或环境的影响。因此,涂层18可为器件提供长期的稳定性和保护。

[0320] 在一些实施方式中,导线86和/或接触表面88上的涂层18通过楔形接合和/或球形接合的行为和/或工艺来置换。在这些接合方法中,能量可以被有效地耦合到引线接合84的区域中。该能量可以便于涂层18在接触表面88和/或导线86上的置换并且使引线接合84能够形成。如上所解释的,楔形接合可在有或没有通过加热导线86引入的额外热能的作用的情况下依赖于超声和摩擦能量的组合。相反,球形接合可以主要是热超声工艺。对于楔形接合和球形接合,涂层18可选择性地在引线接合84的区域中通过摩擦和/或热力作用来置换。作为结果,通过相变和/或通过蒸发,涂层18可被置换为任一固体材料。

[0321] 穿过导线86和/或接触表面88之间的涂层18形成的引线接合84可展现良好的接合强度。在一些实施方式中,引线接合84足够强,以至于任何失效在引线接合84和接触表面88之间的界面中发生之前将发生在导线86中。因此,接合强度可大于、小于或等于导线86的失效强度。在导线86具有25 μ m的直径92的实施方式中,可能需要5g到12g的力来破坏引线接合84。在导线86具有25 μ m的直径92的实施方式中,可能需要7g到12g的力来破坏引线接合84。引线接合84的强度可通过在涂敷涂层18之前清洁导线86和/或接触表面88来增强。在一些实施方式中,导线86和/或接触表面88可由气体等离子体来处理以实现“超洁净”表面。通过气体等离子体来激活并清洁导线86和/或接触表面88可提供更强的引线接合84。

[0322] 在一些实施方式中,使用拉力强度测试仪可以测量引线接合84的强度。测量可对接触表面88上涂层18的不同厚度24和对不同类型的导线86重复。在一个实施例中,Kullicke&Soffe 4523楔形引线接合器90被用来形成引线接合84。在此实施例中,引线接合器90被设置为以下设置:(i)“第一接合”设置为“功率2.20”、“时间4.0”、“力3.0=60g”;(ii)“第二接合”设置为“功率2.20”、“时间3.0”、“力3.0=60g”;(iii)“长时间”间隔的电子设置。在此实施例中,引线接合器90在下表中所列出的导线86和铜接触表面88之间形成引线接合84,铜接触表面88被涂有包括卤代烃聚合物的涂层18。在涂敷涂层18之前,铜接触表面88用液基硫酸/过氧化氢溶液来预处理。

[0323] 在此实施例中,在引线接合84形成之后,Kullicke&Soffe BT22拉力强度测试仪被用来测量引线接合84的强度。来自此实施例的测量被列在下表中:

[0324]

导线材料 (直径 μm)	标称涂层厚度 (nm)	平均接合强度 (g)
金 (25 μm)	~50	5.60
金 (25 μm)	~80	8.46
铝 (25 μm)	~30	7.65
铝 (25 μm)	~50	10.87
铝 (25 μm)	~80	7.00
铜 (25 μm)	~60	8.60
铜 (25 μm)	~40	6.65

[0325] 在此实施例中,金和铝导线86是未被涂覆的而铜导线86被涂有包括卤代烃聚合物的涂层18。在涂层18之前,使用氢等离子体预处理铜导线86大约两分钟。在此实施例中的每个拉力强度测试中,观察到可能的失效点是由于导线86断裂而不是引线接合84失效。因此,对于此实施例,表中的接合强度有效地代表平均接合强度的下限。

[0326] 虽然前述实施例示出引线接合84在特定类型的导线86和接触表面88之间的接合强度,但是应当理解,引线接合84可在任何合适类型的导线86和任何合适类型的接触表面88之间形成。虽然前述实施例示出特定类型的引线接合器90,但是应当理解,任何合适类型的引线接合器90可被用来形成引线接合84。虽然前述实施例示出在接触表面88上的涂层18的特定厚度24,但是应当理解,接触表面88和/或导线86上的涂层18可具有任何合适的厚度24。

[0327] 在一些实施方式中,更改导线86、接触表面88和/或涂层18的表面粗糙度可增加引线接合84的强度。导线86、接触表面88和/或涂层18可被配置有相同或不同的表面粗糙度,以对各种应用优化引线接合84。在一些实施方式中,导线86和/或接触表面88的表面粗糙度可以在涂敷涂层18之前被更改。在一些实施方式中,在涂层18被涂敷到导线86和/或接触表面88之后,涂层18的表面粗糙度可被更改。

[0328] 导线86、接触表面88和/或涂层18的表面粗糙度可被控制在宏观尺度(例如,等于或大于 $1\mu\text{m}$)上和/或在微观尺度(例如,小于 $1\mu\text{m}$)上。更改导线86和/或接触表面88的表面粗糙度和/或平面度可有效更改在引线接合工艺期间的导线86和/或接触表面88之间的接触面积和/或导线86和/或接触表面88的摩擦特性。这些类型的更改可允许能量在引线接合工艺期间有效地耦合到引线接合84的区域。这些更改可允许强引线接合84在导线86和接触表面88之间形成。

[0329] 导线86、接触表面88和/或涂层18的表面粗糙度、摩擦特性和/或表面能量特性可通过任何适当的方法例如气体等离子体处理、液体/酸蚀刻、机械处理和/或用于涂层18的沉积的前体化合物36的选择(例如,氯)来更改。

[0330] 在一些实施方式中,在引线接合工艺之前,涂层18不从导线86和/或接触表面88去除。在其他实施方式中,在引线接合工艺之前,涂层18可被选择性地从导线86和/或接触表面88去除。在又一些其他实施方式中,在引线接合工艺之前,涂层18可被完全从导线86去除和/或从接触表面88的整个区域去除。在涂层18的至少一部分在引线接合工艺之前被去除的实施方式中,涂层18可被选择性地或从一般区域通过加热接触表面88、通过激光烧蚀、通过等离子体加工和/或通过液体化学蚀刻来去除。在这样的实施方式中,涂层18可在引线接合84被形成之后被置换。在其他实施方式中,涂层18可在引线接合之后被涂敷到洁净的接触表面88或预先涂覆的接触表面88上。例如,在选择后续加工或在稍后的时间再加工时需要长期稳定性的场合,可考虑这样的步骤。在一些实施方式中,一旦形成引线接合84,导线86、接触表面88和/或引线接合84就通过涂敷额外的上层涂层18被进一步保护。

[0331] 使用任何合适的技术可将涂层18涂敷到导线86和/或接触表面88。例如,涂层18可使用化学气相沉积(CVD)、分子束外延(MBE)、等离子体增强化学气相沉积(PE-CVD)、高压/大气等离子体沉积、金属有机化学气相沉积(MO-CVD)和/或激光增强化学气相沉积(LE-CVD)来沉积。在一些实施方式中,涂层18可通过互穿聚合物网络(IPN)的创建和/或通过聚合物或单体的单层表面吸收(SAM)形成原位聚合物和/或聚合物合金来沉积。在其他实施方式中,涂层18可使用液体涂覆技术例如液体浸渍、喷涂、旋涂、溅射和/或溶胶-凝胶工艺来沉积。在一些实施方式中,导线86和/或接触表面88可在制造之后不久被涂有涂层18以便防止氧化。

[0332] 在一些实施方式中,涂层18可通过等离子体沉积来沉积在导线86和/或接触表面88上,如上面关于图2所描述的。在这样的实施方式中,导线86和/或接触表面88可被放置在腔30中,并且反应器28可将气体(例如,氢气、氩气和/或氮气)引入到腔30中以清洁导线86和/或接触表面88。反应器28可然后将一种或多种前体化合物36引入到腔30中,以在导线86和/或接触表面88上形成单层涂层18或多层涂层18。在一些实施方式中,涂层18可密封和/或遵循导线86和/或接触表面88的三维形式。

[0333] 在一些实施方式中,导线86和/或接触表面88上的涂层18可包括直接与导线86的表面和/或接触表面88接触的非常薄(例如,5nm或更小)的金属卤化物层(优选地,金属氟化物)。薄金属卤化物层可包括最少量的卤代烃材料(例如,少于重量的百分之一、少于重量的百分之五等)。在一些实施方式中,金属卤化物层可以是单层、实质上单层或几个单层。在其他实施方式中,金属卤化物层可包括在导线86的表面和/或接触表面88处的金属卤化物层区。金属卤化物层可以是坚固的、可以是惰性的和/或可以防止氧化层和/或锈蚀在导线86和/或接触表面88上形成,氧化层和/或锈蚀可能妨碍有效的引线接合。

[0334] 在涂层18通过等离子体沉积来涂敷的实施方式中,当气体等离子体中的活性物质与金属表面起反应时,金属卤化物层可在导线86和/或接触表面88上形成。在一些实施方式中,金属卤化物层可使用更高浓度的氟物质来增强。包括卤代烃聚合物的一层涂层18可然后沉积在金属卤化物层上和/或与金属卤化物层组合。金属卤化物层和卤代烃聚合物层可以是轴向或空间上分立的。可选地,在涂层18中可能存在从金属卤化物到卤代烃聚合物的

缓变过渡。在一些实施方式中,金属卤化物层可以保护导线86和/或接触表面88免受氧化,而卤代烃聚合物层(i)可提供免受腐蚀性气体和/或液体的环境保护和/或(ii)可提供氧化保护。如果涂层18中的卤代烃聚合物层最终由机械磨损磨掉,则下面的金属卤化物层可以防止氧化积聚,从而保护并延长器件的寿命。

[0335] 在一些实施方式中,涂层18可允许导线86和/或接触表面88在非惰性气氛中被引线接合而没有氧化。术语“非惰性气氛”是指包括通常会氧化和/或腐蚀未被涂覆的导线86和/或未被涂覆的接触表面88的气体(例如,氧气)的大气。如上所解释的,惰性气氛传统上被用来使用未被涂覆的铜导线86形成引线接合。惰性气氛通常包括惰性气体,例如氮气和/或氩气。因为涂层18可保护导线86和/或接触表面88免受氧化和/或腐蚀,所以涂层18可允许引线接合84在非惰性气氛中形成,而有很少或没有氧化的危险。因此,涂层18可降低成本和/或增加引线接合工艺的效率。然而,应当理解,涂层18可被用在导线86和/或接触表面88上,无论引线接合84是否在惰性或非惰性气氛中形成。

[0336] 虽然本发明已在若干实施方式中被描述,但是本领域的技术人员可提议无数的变化和修改,且意图是本发明包括落在目前附加权利要求的范围内的这样的变化和修改。

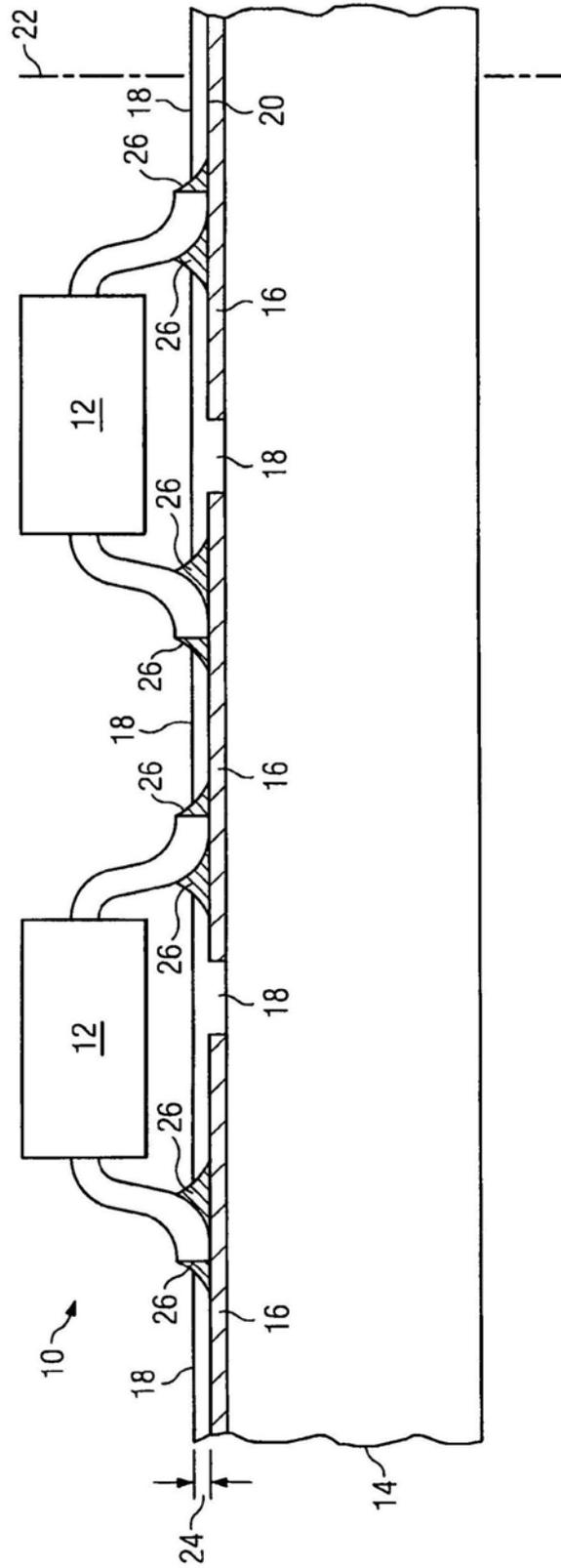


图1A

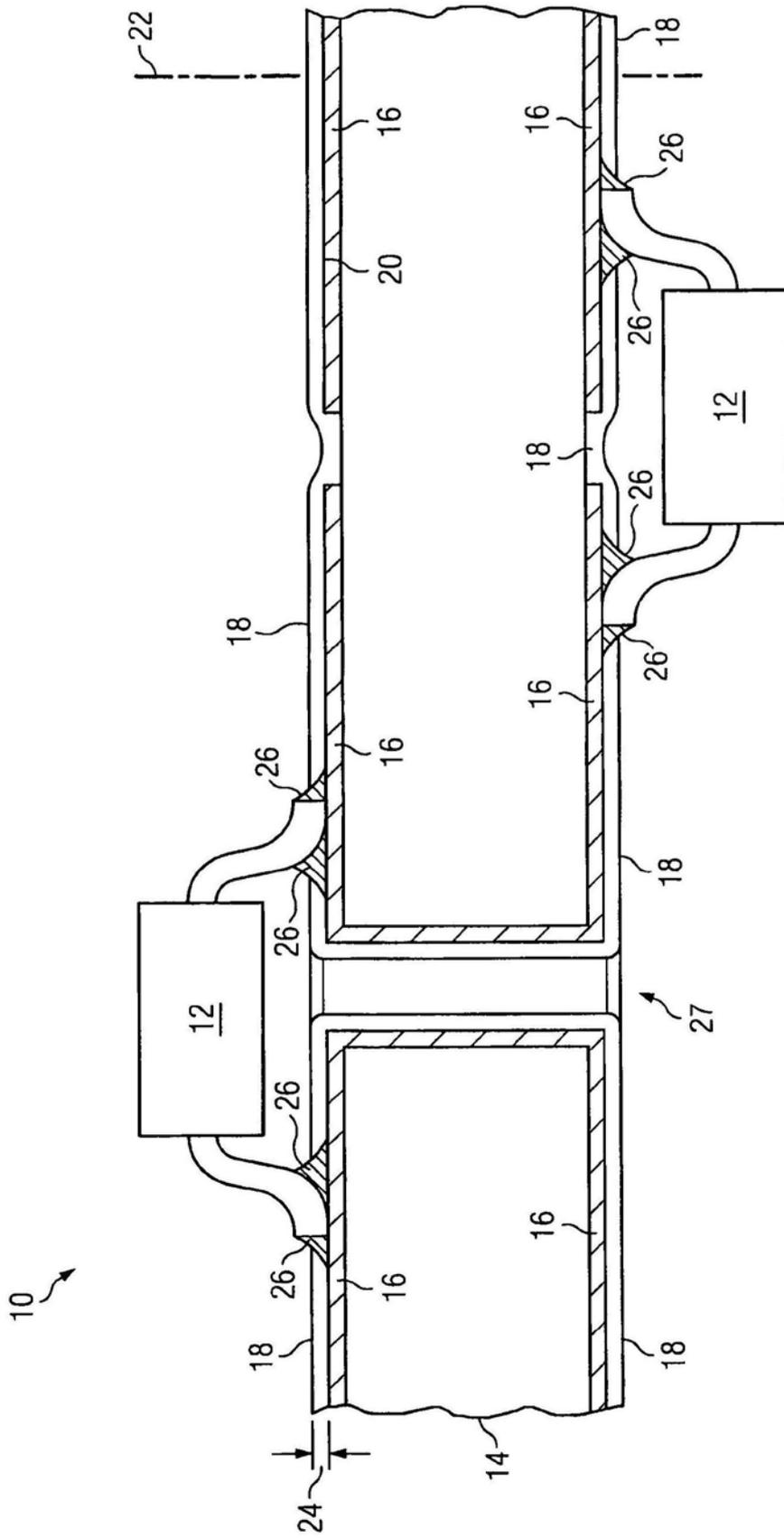


图1B

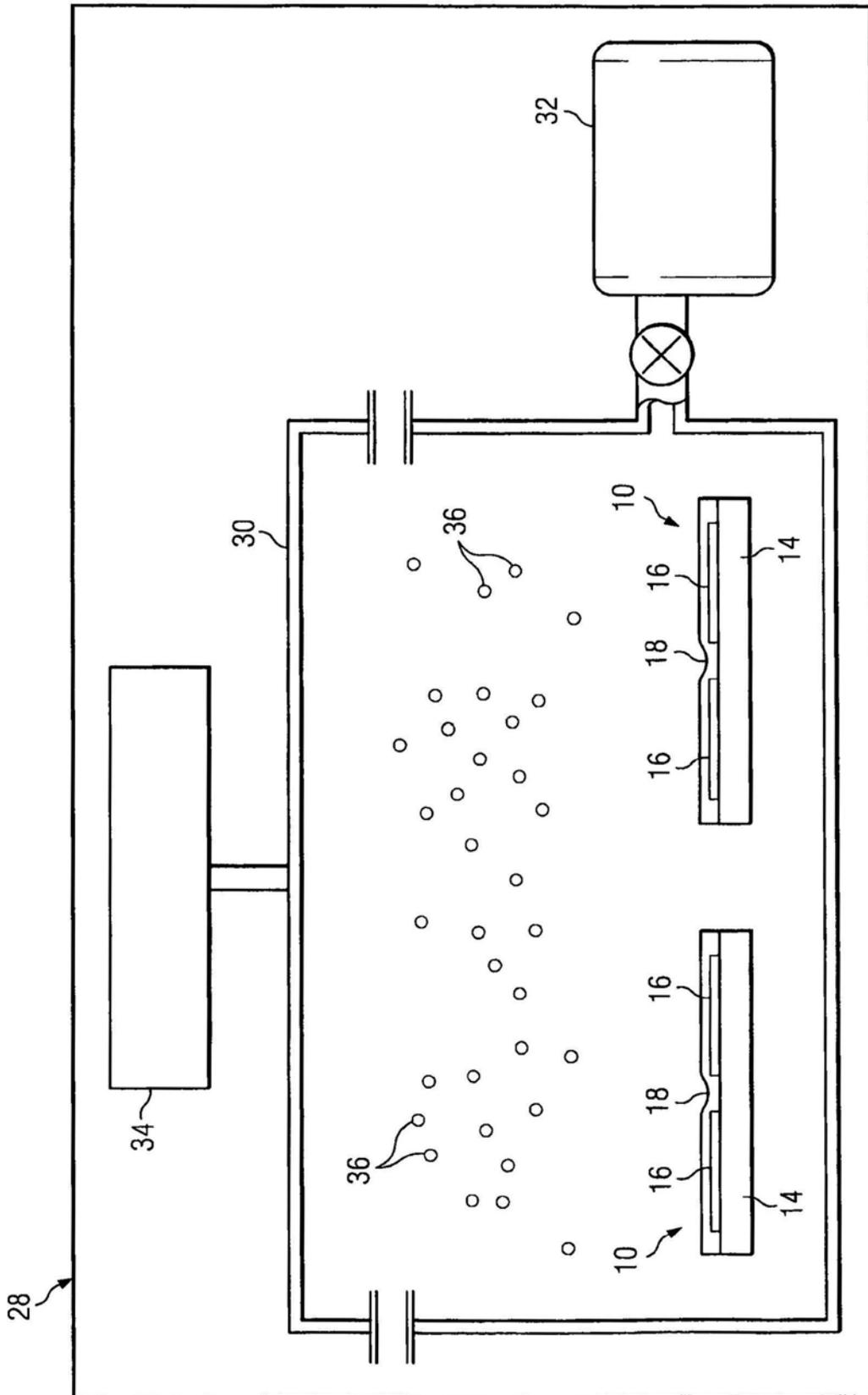


图2

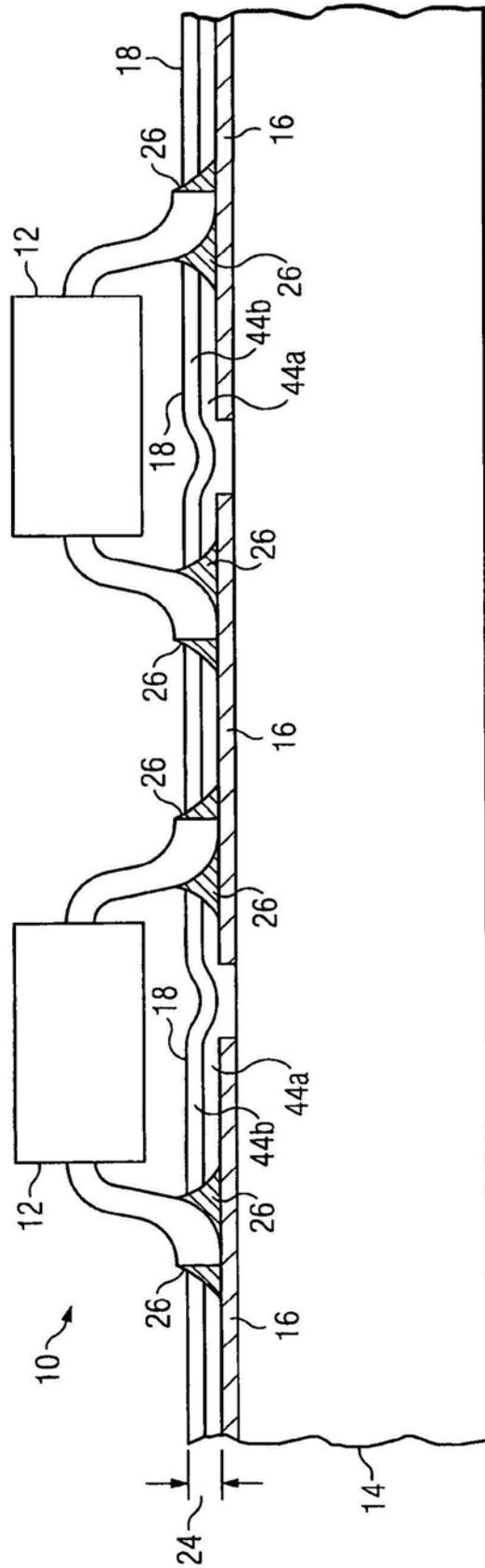


图4

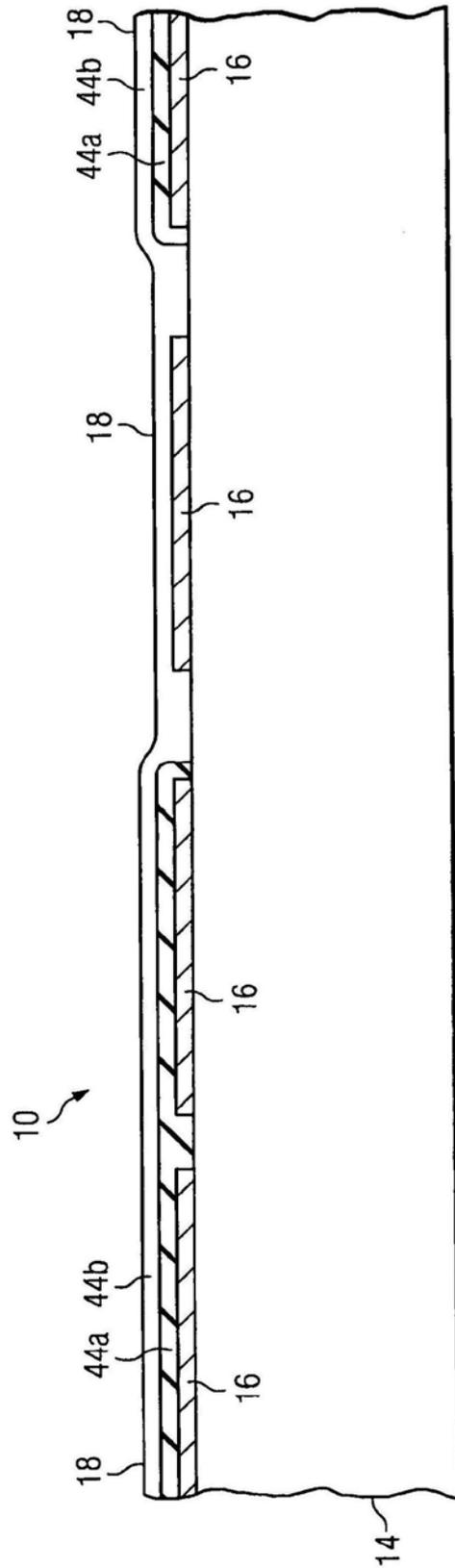


图5

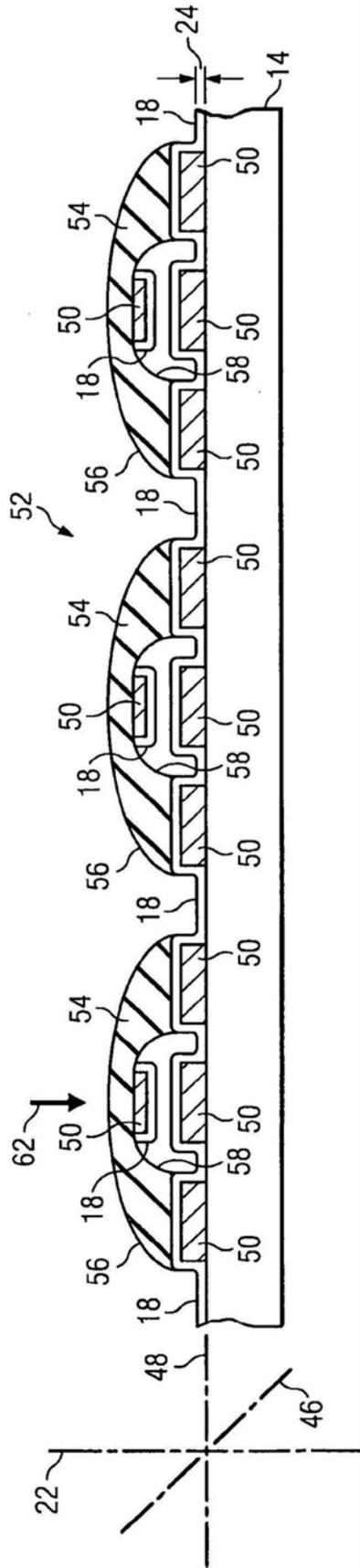


图6A

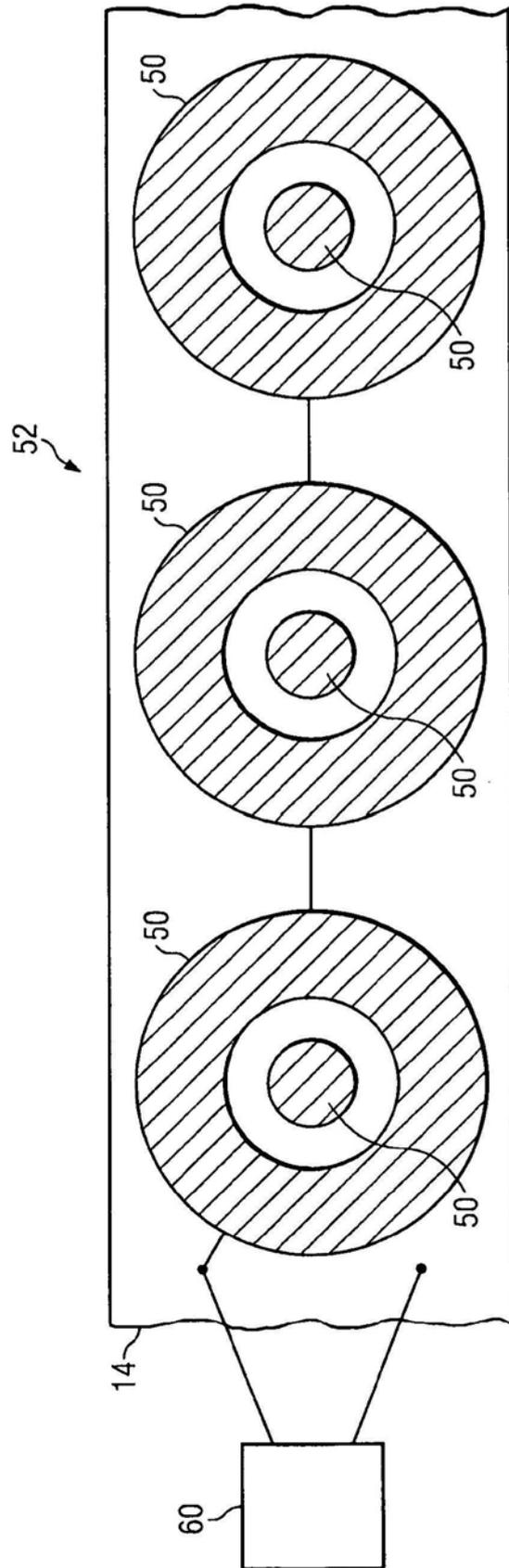


图6B

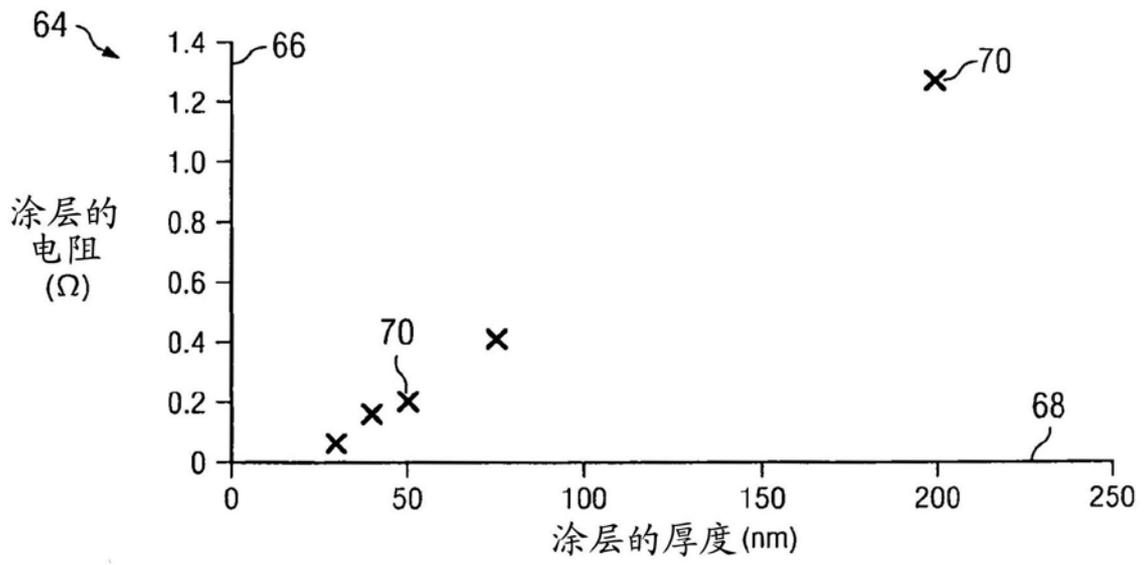


图7

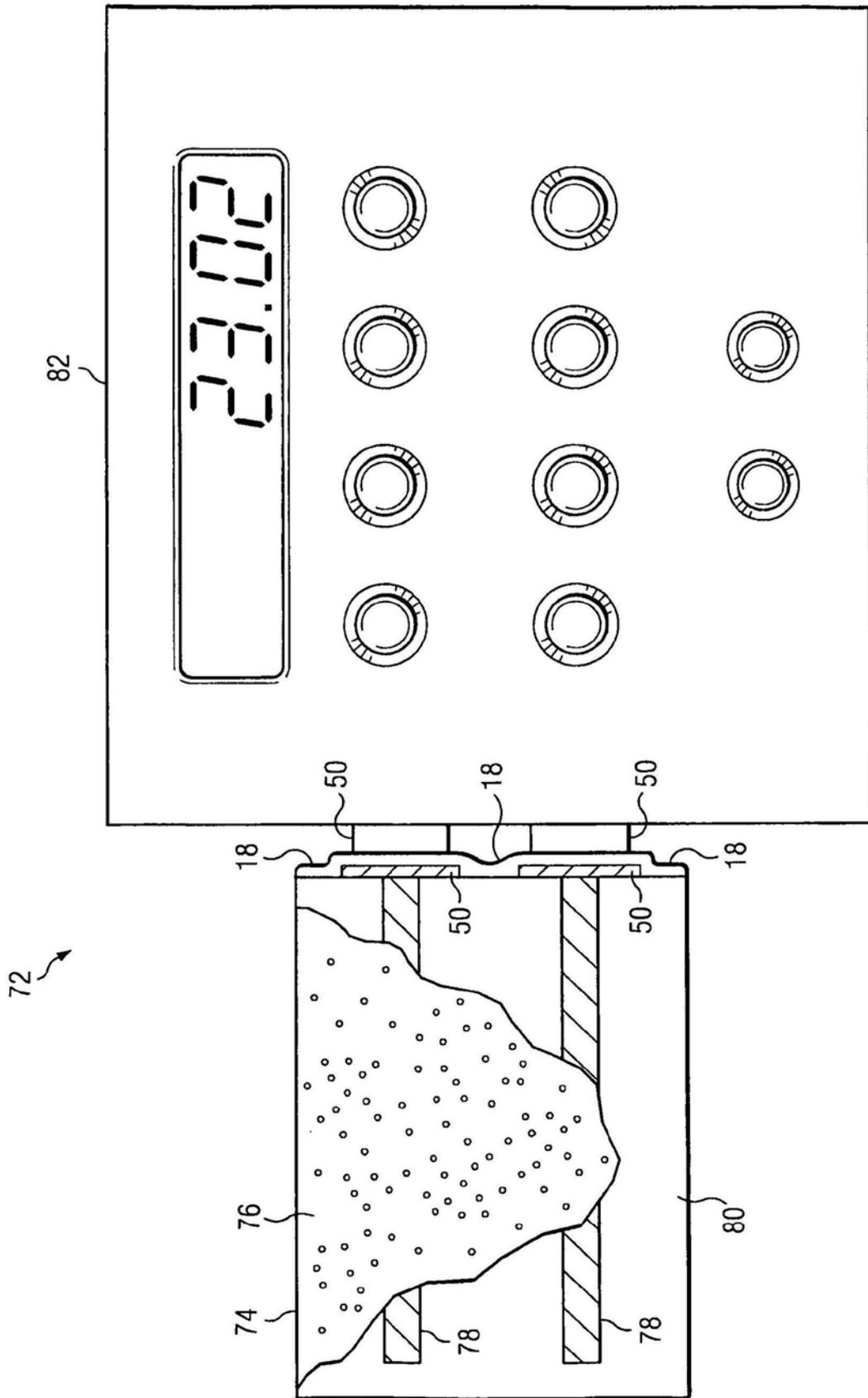


图8

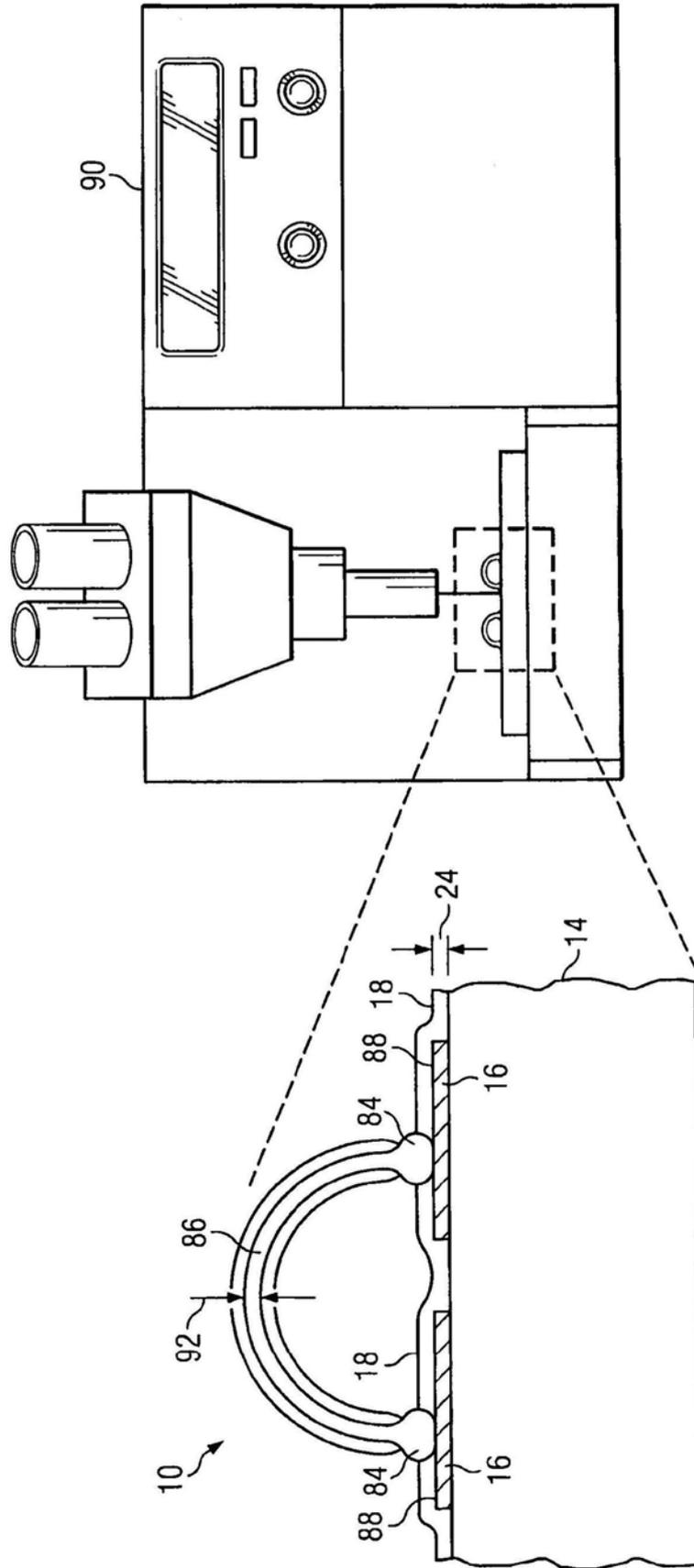


图9

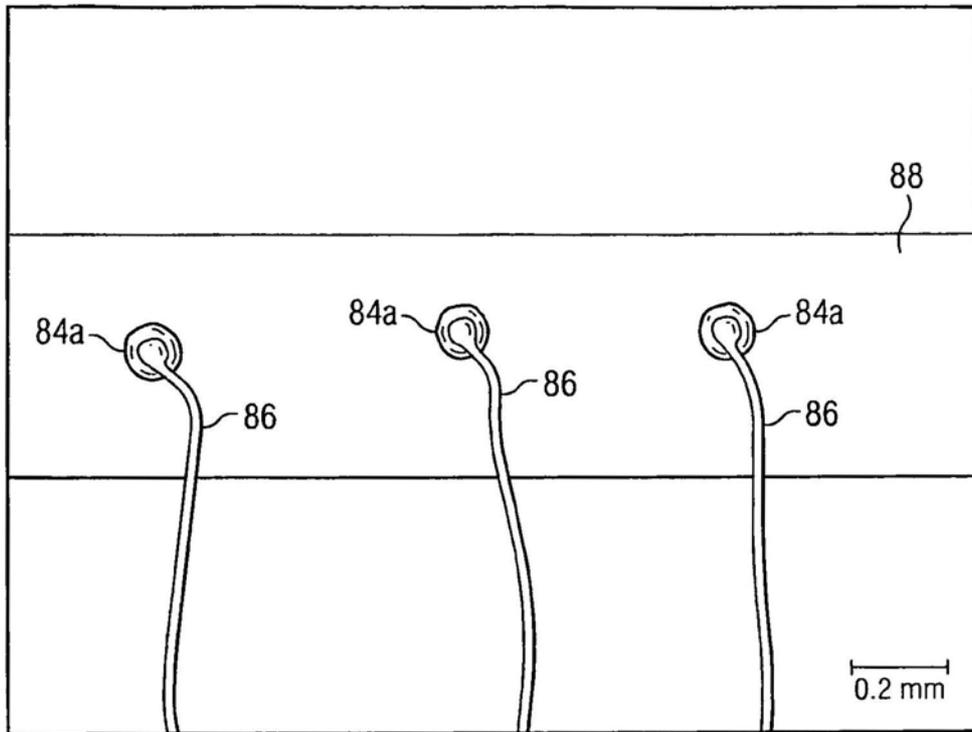


图10A

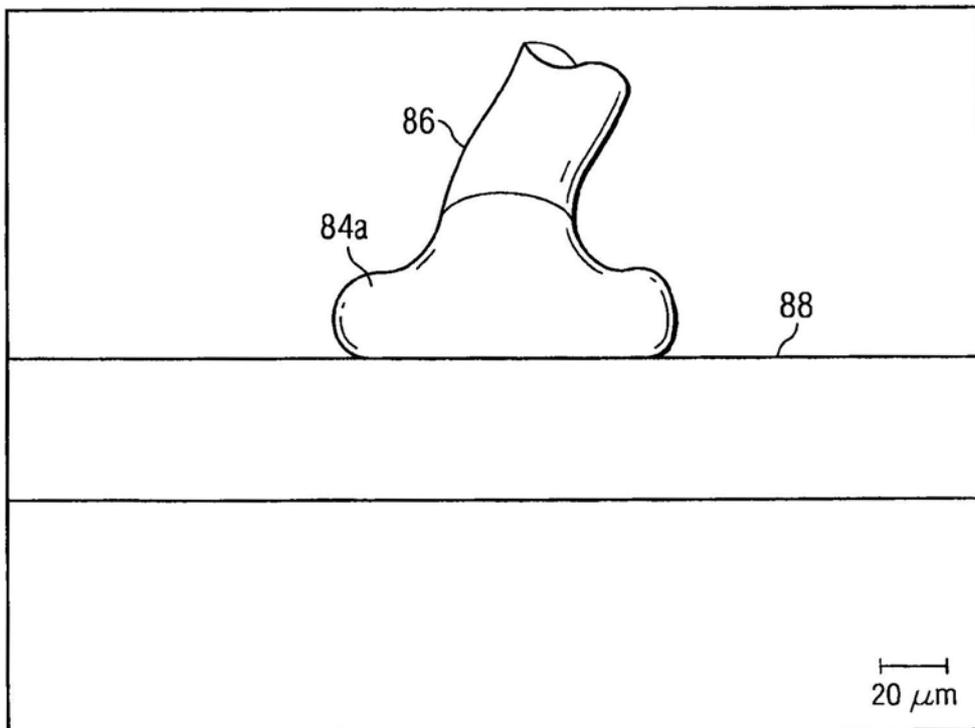


图10B

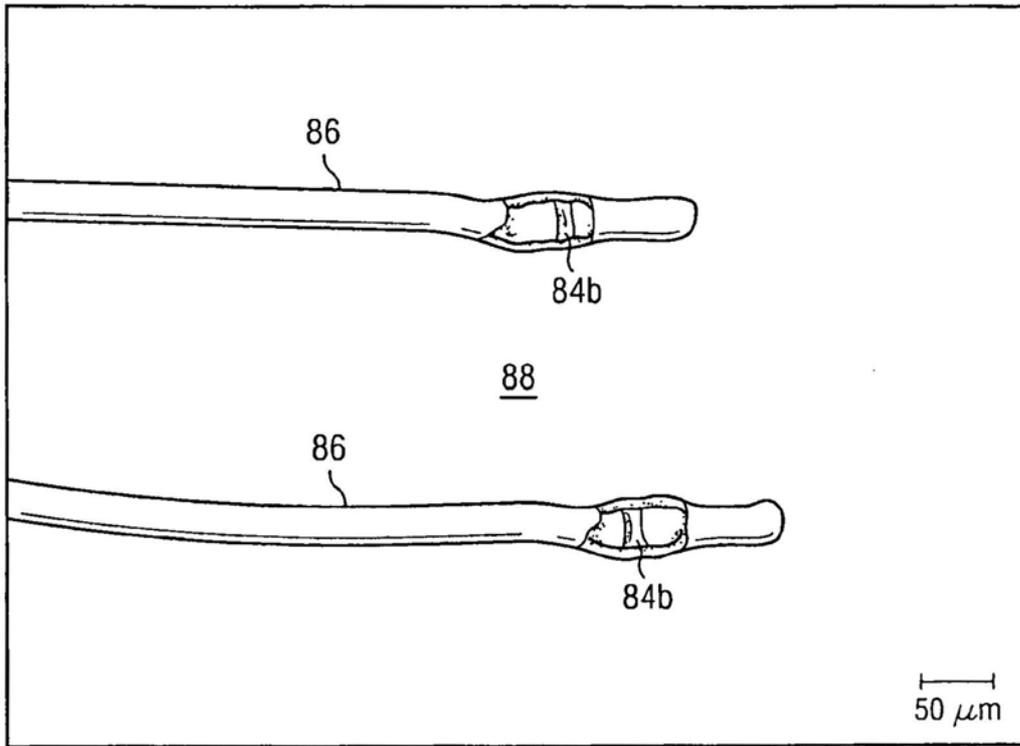


图11A

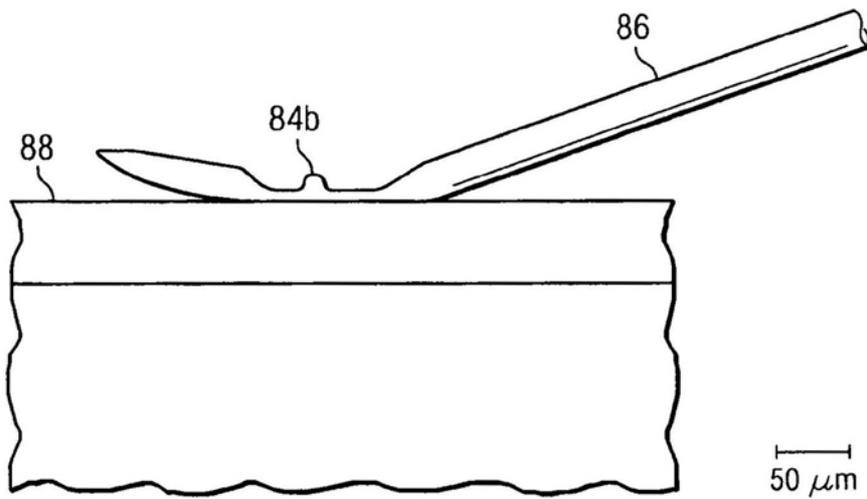


图11B

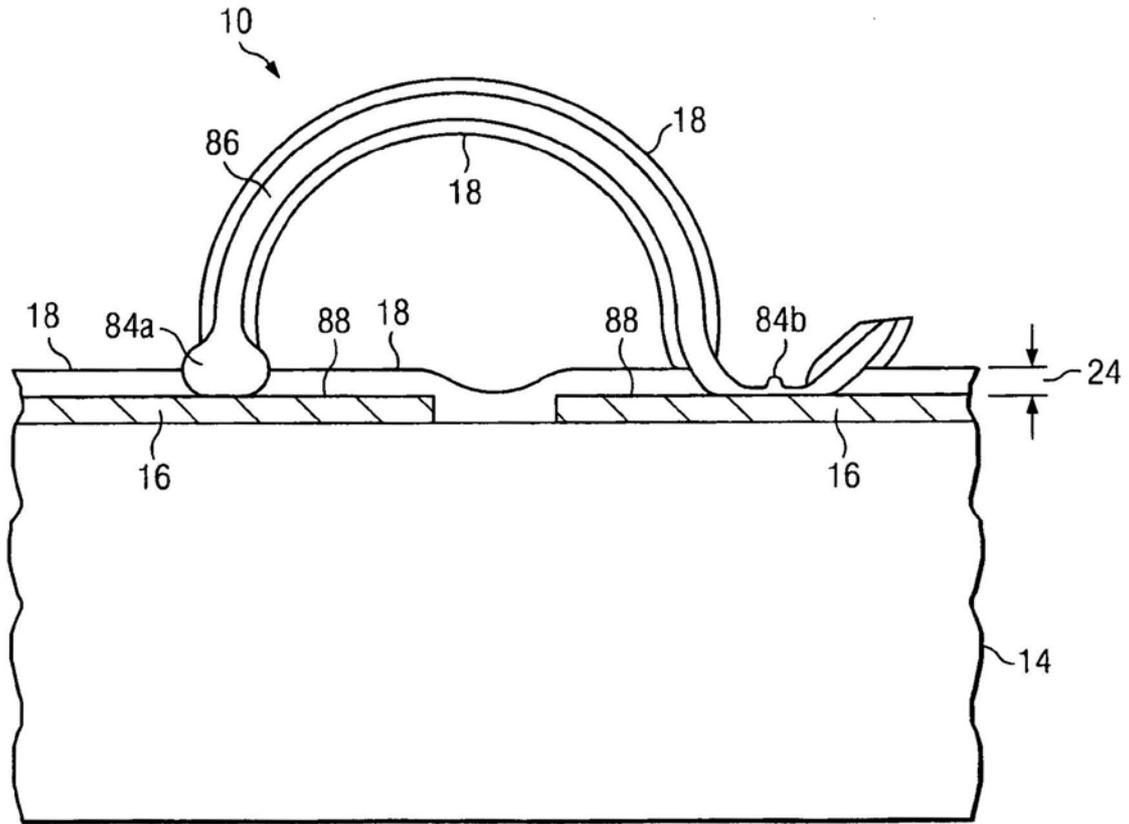


图12