

公告本

申請日期	88. 6. 2
案 號	88109122
類 別	H01L 21/60

A4
C4

423083

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 名稱	中 文	半導體元件及其製造方法
	英 文	SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING SAME
二、發明 人	姓 名	(1)別所芳宏 (2)板垣峰廣
	國 籍	日 本
	住、居所	(1)日本國大阪府東大阪市下六萬寺町1-10-40-612 (2)日本國大阪府守口市大日東町16-3
三、申請人	姓 名 (名稱)	日商・松下電器產業股份有限公司
	國 籍	日 本
	住、居所 (事務所)	日本國大阪府門真市大字門真1006番地
	代 表 人 姓 名	森下洋一

裝 訂 線

經濟部中央標準局員工消費合作社印製

423083

~~423084~~

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

日本 國(地區) 申請專利，申請日期： 1998,6,4 案號： 特願平10-155553
有 無主張優先權

有關微生物已寄存於： 寄存日期： 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝 訂 線

經濟部中央標準局員工消費合作社印製

五、發明說明 (1)

發明背景

1. 發明領域

本發明係關於一種為將一半導體零件安裝至一電路基質上而被封裝之半導體元件，及其製造方法。

2. 相關技藝說明

已有發展出許多形式的封裝技術，其係包括如一典型者四邊形平坦包裝(QFP)。這些封裝技術在將一半導體零件安裝至一電路基質上時，提供保護與安裝半導體零件之簡化。因為在半導體零件上之連接端子技術的增加，所以半導體零件的封裝體尺寸也在增加。因此對於此類傳統封裝技術，有效地處理對於安裝面積縮減的需求變得困難。

就符合該等需求的觀點而言，已有想出一種技術，在其中一裸半導體零件為縮減與有效的使用安裝面積而被直接地安裝到一電路基質上。例如，當一半導體零件被連接至一電路基質上時，一蒸氣沉積附著金屬層或一蒸氣沉積擴散保護金屬層在半導體零件的端子電極上使用，並且一藉由電鍍形成之焊料的突出電極構造以覆蓋在該層上面。接著，將半導體零件面朝下並加熱至一高溫。由於這類加熱應用的結果，焊料被融合至電路基質之一連接電極上。這類安裝的方法被認作示一種有效的技術，因為其可以提供高的後連接機械強度與建立一單一程序上的連接(“IC安裝技術”，由日本微電子學會所命名，1980年1月15

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明(2)

日工業研究協會所發明)。

除了上述的方法之外，已有提出其他的方法。例如，美國專利第5,121,190號與日本專利申請案(未被審查)公告號第6-61303號顯示安裝技術與半導體元件，其中一模製化合物被用來確保焊料接合的穩定性。一種此類傳統半導體元件將會參考第7與8圖在下文中被討論。第7圖顯示一通用的半導體零件之端子電極之配置。第8圖以橫截面顯示具有一被面朝下安裝的半導體零件之傳統半導體元件的主要部分。

在第7圖之端子電極配置中，端子電極16被擺設在一半導體零件15週邊的四周。為了處理端子電極16在數量上的增加，其被要求來縮減在該等端子電極16之間間隙，或是為了應付這類電極數量的增加而增加半導體零件15的尺寸。

在其中半導體零件15被面朝下地安裝之第8圖的半導體元件除了半導體零件15之外，還包含半導體零件15之一端子電極16、一電路基質17、一被形成在電路基質17之一表面上的連接電極18、一將連接電極18與端子電極接合在一起的焊料接合點19、一將半導體零件15填實的模製(填實)樹脂20、及其他結構部件。

一種製造一個具有上述結構之傳統半導體元件之方法將會被說明於下。在第一處中，焊料之突出電極在半導體零件之端子電極16上被使用。此後，半導體零件15以面朝向的作法被安裝至電路基質17上。隨著將焊料突出電極

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

與連接電極之一被給定的位置對齊。接下來，藉由高溫加熱的應用(從200到300攝氏溫度)，焊料被熔化，並且焊料突出電極與連接電極18被接合在一起。如此，半導體零件15被焊料連接點固定至電路基質17上。此後，在半導體零件15與電路基質17之間產生出的間隙被以呈液體形式的模製樹脂20填滿。藉由在大約120攝氏溫度下加熱硬化，模製樹脂20被固化。由是可知，將半導體零件15安裝至電路基質17上被完成，以提供如第8圖所示之半導體元件。

然而，上述傳統的半導體元件與關聯的製造方法具有下列缺點。

首先，為了保護半導體零件15的表面，被要求的是將一個在半導體零件15與電路基質17之間間隙以模製樹脂20填滿，而安裝尺寸因此增加。因此，當被當作一被封裝的半導體元件時，其尺寸變得較半導體零件15大。

第二，假如半導體零件15之端子電極16之數目由於電路比例增加而增加時，那麼在相鄰端子電極16之間間隙做得更窄，以造成尺寸以及焊料接合點19之間距的縮減，因而在半導體零件15與電路基質17之間的焊料接合點19之可靠度將會減低。

第三，為了便於以面朝下的方式安裝配置在半導體零件15週邊之周圍的端子電極16，被要求的是，使用一種運用用以二度地置放端子電極16在半導體零件15上之薄膜技術的多層次佈線技術，以便增加端子電極16的尺寸與間距。然而，這類配置產生一些問題，此即，半導體元件之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (4)

產率減少且製造成本增加。

以上述的觀點，存在有縮減半導體元件、改進它們的可靠度之一更大的範圍、及減少其生產成本之限度，因此前述的習知技藝不是非常實用。特別地，為了處理一半導體零件中端子數目的增加，上述的問題變得格外嚴重。

發明總結

本發明提中一個提供解決前述習知技藝之問題的計劃。因此，本發明之一目的即為提供一個能夠處理較高的端子技術之被縮減體積、薄、可高度信賴的半導體元件，以及一種製造此半導體元件之方法。

本發明的第一個發明是一半導體元件，其係包含：

- (a)一半導體零件；
- (b)一電路基質；
- (c)一基底材料，係被置放在該半導體零件與該電路基質之間；及
- (d)一導電糊狀物，其係被填滿到一個被形成在該基底材料中的孔中，以便將半導體零件之一端子電極與電路基體之一內部連接電極電氣連接。

本發明的第二個發明是一半導體元件，係包含：

- (a)一半導體零件；
- (b)一電路基質；及
- (c)一導電糊狀物，其係被填滿到一個被形成在該電路基質中於該半導體零件的側邊處的孔中，以便將半導體

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(5)

零件之一端子電極與電路基體之一外部連接電極電氣連接。

本發明的第三發明是一種製造一半導體元件之方法，其中一半導體零件被安裝一電路基質上，該半導體元件製造方法係包含：

(a)一在一基底材料中形成一個孔之孔形成步驟；

(b)一將導電糊狀物填滿到該孔之糊狀物填滿步驟；

及

(c)一連接步驟，其係在藉由該導電糊狀物在半導體零件之一端子電極與電路基質之間電氣地連接之同一時間，將該半導體零件透過該基底材料機械地連接至電路基質上。

這類配置排除了以一模製樹脂將一個在半導體零件與電路板(或是基底材料)之間的間隙填滿之需要，藉此半導體零件的安裝尺寸可以往下地減少至半導體零件的尺寸。

另外，為將放置在一半導體零件週邊的周圍之端子電極之擺設轉變成一兩度擺設，而藉由使用一多分層基質，此使體供一能夠容易地處理一半導體零件中端子電極數目的增加之半導體元件變得可能。

圖式簡短說明

第1圖根據本發明之第一實施例橫截面地例示製造一半導體元件之方法的連續步驟。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明 (6)

第2圖橫截面地例示第一實施例之半導體元件之結構。

第3圖為第一實施例之半導體元件之外部連接端子之例示。

第4圖根據本發明之第二實施例橫截面地例示半導體元件之結構。

第5圖根據本發明之第三實施例橫截面地例示一半導體元件之結構。

第6圖根據本發明之第四實施例橫截面地例示一半導體元件之結構。

第7圖是一通用半導體零件之端子電極之例示。

第8圖橫截面地例示一傳統半導體元件之主要部分，其中一半導體元件被以面朝下的方式安裝。

較佳實施例之說明

本發明之較佳實施例將會參考附呈圖式說明於下。

(第一實施例)

參考圖式，本發明之第一實施例現在將被說明於下。

第1圖橫截面地例示在本發明之第一實施例中一種製造一半導體元件之方法的連續步驟。第2圖是第一實施例之半導體元件之結構的橫截面圖。第3圖是一個第一實施例之半導體元件之外部連接端子之擺設的例示。欲被註明的是，在這些圖式中被描述的結構部件之大小為了方便說明本發明的緣故而被放大。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明 (7)

如第2與3圖所示，本實施例之半導體元件包含下列：
一半導體零件6；一被形成在一半導體零件6上的端子電極7；一被多分層基質8；一外部連接端子11，其係在被多分層基質其中一表面上相對於被多分層基質的另一表面，被二度地擺設，半導體零件6係被連接至其上；一有機膜1，係在其各個表面上具有一用以在半導體零件6與被多分層基質8之間機械地連接之黏附層2，一用以在半導體零件6與被多分層基質8之間電氣地連接之導電糊狀物5，及其他零件。在第1(a)至1(e)圖中，標號3表示一可脫除膜。標號4標示一連接端子。標號10表示被壓縮的導電糊狀物。第3圖顯示被形成在該被分層基質8表面上的外部連接端子的數目是 $10 \times 10 (=100)$ 。然而，在第1與2圖中，僅有16個(4×4)外部連接端子11為了方便的緣故而被以橫截面地顯示。

其間，孔可以是未穿過的形式。

接下來，根據本實施例之一種製造半導體元件之方法將會被說明於下。

在第一處中，黏附層2(例如，一環氧樹脂層)在為一不可壓縮的基底材料(例如，一高級芳香族聚醯胺纖維膜)之有機膜1的兩個表面上被形成，並且一基底材料被準備，以便在其兩表面上支承可脫除膜3(第1(a)圖)。

接著，穿透孔4在有機膜之被給定的位置處藉由雷射光束加工或相似的技术而被形成(第1(b)圖)。此步驟與本發明中形成一穿透孔之步驟相符。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明(8)

其後，穿透孔4被以導電糊狀物5填滿(第1(c)圖)。以導電糊狀物5填滿穿透孔4之步驟被進行如下。具有穿透孔4的有機膜1被置放在印刷機的臺子上，而導電糊狀物5從在可脫除膜3之上直接地印刷。此時，在保護黏著層2免於被污染的同時，上覆的可脫除膜3作為一印刷罩幕。此步驟與本發明中填滿一糊狀物的步驟相符。

此後，可脫除膜3被從黏著層2的表面上剝除。黏著層2的一個表面與半導體零件6的端子電極對齊，並且黏著層2的另一個表面為了層疊而與被多分層基質8之連接電極9對齊(第1(d)圖)。此步驟接著是加熱/壓力的應用，使得半導體零件6與被多分層基質8藉由黏著層2而被機械地連接在一起(第1(e)圖)。此外，在此步驟中，導電糊狀物5被壓縮，結果導電糊狀物之導電物質5在導電物質變硬的同時被致密化。半導體零件6之端子電極7與被多分層基質8之連接電極9藉由一被壓縮導電糊狀物10而被電氣地連接在一起。第1(d)圖之步驟與第1(e)圖之步驟的結合與本發明之連接步驟相符。

其後，有機膜1、黏著層2、及被多分層基質8切割成半導體零件6的尺寸。由此可知，在平面尺寸上與第2圖所示之半導體零件6相等之本施實例之半導體元件被得到。在半導體元件中，被置放在半導體零件週邊的周圍處之端子電極7具有藉由多分層基質8而變換成一2D擺設之外部連接端子11(第3圖)。

(第二實施例)

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明(9)

本發明之第二實施例將會參考圖式被說明於下。本實施例關於與一被揭露在第一實施例者相等的半導體元件，除了本實施例採用一個主要由一可壓縮基底材料所組成之基底材料層以外。因此，相同的標號已被使用來基本上指出在本實施例中相似的部件，且第一實施例與其說明被省略。特別地，就在此未被說明之部件而論，它們被認為是與在第一實施例中被說明的相同。

第4圖根據第二實施例橫截面地描述半導體元件之結構。與第一實施例比較時，本實施例大致與第一實施例之結構相同，除了在第二實施例中一多孔基底材料12被使用在有機膜1之處中。

本實施例之半導體元件運用大致與第一實施例中相同的製造步驟來被製造。

多孔基底材料12(例如，藉由以一熱固性環氧樹脂注入芳香族聚醯胺纖維而製備的復合材料)被作為一用以建造在半導體零件6與被多分層基質8之間的機械與電氣連接之基底材料。除了第一實施例的效能之外，多孔基底材料12之使用提供因為在加熱與壓力的應用期間，在本發明的連接步驟中多孔基底材料12被容易地壓縮，所以導電糊狀物5之導電物質被致密化成一更大的範圍之優點。

(第三實施例)

本發明之第三實施例將參考圖式而被做說明。本實施例關於一與第一實施例中所揭露者相等的半導體元件，除了在本發明中一半導體元件之半導體零件包括一突出電

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (10)

極以外。因此，相同的標號已經被用來在本實施例中基本上指出相似的部件，並且第一實施例及其說明被省略。特別地，就在此未被說明之部件而言，它們被認為是與第一實施例中被說明者相同。

參考第5圖，根據第三實施例橫截面地顯示有半導體元件之結構。與第一實施例比較時，本發明具有大致與第一實施例相同的結構，除了在本實施例中一突出電極13被形成，以覆蓋在半導體零件6之端子電極7之上。

本實施例之製造半導體元件之方法將會被說明。此方法採用大致與第一實施例中相同的步驟，除了在本實施例中，在第一實施例之半導體製造方法之連接步驟之前包括在半導體零件6之端子電極7上形成突出電極之步驟，以及在本實施例之連接步驟中，端子電極7與連接電極9藉由一導電糊狀物透過突出電極13而被電氣地連接在一起之外。

在半導體零件6之端子電極7上突出電極13之形成除了第一實施例之效能外，還提供因為導電糊狀物5在加熱與壓力的應用期間在製造半導體元件之一步驟中被壓縮至與突出電極13相符的量，所以導電糊狀物5之導電物質被致密化至一更大的範圍之優點。

若第二實施例之半導體元件之半導體零件具有包括本發明之一突出電極之結構，除了第二實施例之效能以外，其提供了如上述導電糊狀5之導電物質被致密化至一更大的範圍之優點。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (11)

(第四實施例)

本發明之第四實施例將會參考圖式而做說明。本實施例關於一與第一實施例中所揭露者相等的半導體元件，除了在本實施例之半導體元件中，電路基質具有本發明之一導電糊狀物與一黏著層，並且本發明之基底材料沒有被使用以外。因此，相同的標號已經被用來在本實施例中基本上指出相似的部件，並且第一實施例及其說明被省略。特別地，就在此未被說明之部件而言，它們被認為是與第一實施例中被說明之部件相同。

參考第6圖，根據第四實施例橫截面地顯示有半導體元件之結構。比較第一實施例時，本發明具有大致與第一實施例相同的結構，除了在本實施例中一被多分層基質14被採用以外。導電糊狀物10與黏著層2被形成在被連接至半導體零件6上之被多分層基質14之表面層上。

被多分層基質14之使用(在其連接至半導體零件6之表面層上支承導電糊狀物10與黏著層2)除了第一實施例之效能以外，還提供了諸如有機膜1與多孔基底材料12不再被需要，因此可能提供一更薄的半導體元件之優點。

其間，孔可以是被穿透形式。

在本發明之上述實施例中，包含Ag、Au、Cu、Ni或相似者之細微粉末之樹脂(例如，環氧樹脂、矽酮氧樹脂、及酚醛樹脂)可以被作為導電糊狀物10用之材料，只要這些樹脂具有令人滿意的導電性並且是可熱固化的。

即使再第二或第三實施例中的半導體元件之電路基

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (12)

質被構製成包括本發明之一導電糊狀物與一黏著層，並且不具有本發明之基底材料，此類配置除了第二或第三實施例之效能以外，還提供了與上述相同的優點。

在第一至第四實施例中已被說明的是，本發明之電路基質藉由一在其面對半導體零件之一表面上以及在相對表面上具有在一基材中被二度配置的外部連接端子之被多分層基質而實現。這不被考慮是限制。另如這些外部連接端子可以被任意地二度配置。

此外，已經被說明的是，被用在本發明之導電糊狀物之導電物質藉由壓縮而被致密化。這不被認為是限制。即使這類藉由壓縮之壓實被省略，還可能提供製造縮減尺寸、薄的半導體元件之效果。

就從上述所見者，本發明提供能夠處理端子計數上的增加之被縮減尺寸、薄、可高度信賴的半導體元件，以及此半導體元件之製造方法。

換言之，藉由在本發明中使用一能夠二度轉換被置放在一半導體零件的週邊周圍處之端子電極之擺設的被多分層基質，提供一能夠容易地處理在一半導體零件中端子電極數目的增加之半導體元件變得可能。

根據本發明之半導體元件製造方法，沒有以一模製樹脂將一半導體零件與電路基質(或基底材料)之間產生出來的間隙填滿的必要，並且將半導體零件之安裝尺寸縮小製半導體零件之尺寸變得可能。

經濟部智慧財產局員工消費合作社印製

423083 ~~423084~~

A7
B7

五、發明說明 (13)

元件標號對照表

- | | | | |
|----|--------|----|---------------------|
| 1 | 有機薄膜 | 2 | 黏著層 |
| 3 | 可脫除薄膜 | 4 | 穿透孔 |
| 5 | 導電糊狀物 | 6 | 半導體零件 |
| 7 | 端子電極 | 8 | 被多分層基質 |
| 9 | 連接電極 | 10 | 被壓縮導電糊狀物 |
| 11 | 外部連接端子 | 12 | 多孔基底材料 |
| 13 | 突出電極 | 14 | 具有導電糊狀物之一表面層之被多分層基質 |
| 15 | 半導體零件 | 16 | 端子電極 |
| 17 | 電路基質 | 18 | 連接電極 |
| 19 | 焊料接合點 | 20 | 模製樹脂 |

(請先閱讀背面之注意事項再填寫本頁)

訂 線

經濟部智慧財產局員工消費合作社印製

~~423084~~

423083

A5
B5

四、中文發明摘要(發明之名稱： 半導體元件及其製造方法)

一種半導體元件具有(a)一半導體零件；(b)一電路基質；(c)一被置放在半導體零件與電路基質之間的基底材料；(d)一導電糊狀物，其係被填滿至一個形成在基底材料之孔中，以便在半導體零件之一端子電極與電路基質之一內部連接電極之間電氣地連接。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

英文發明摘要(發明之名稱： Semiconductor Device and Method of Manufacturing Same)

A semiconductor devices has (a) a semiconductor; (b) a circuit substrate; (c) a base material which is placed between the semiconductor component and the circuit substrate; and (d) a conductive paste, which is filled into a hole formed in the base material, for electrically connecting between a terminal electrode of the semiconductor component and an internal connection electrode of the circuit substrate.

訂

線

89年10月6日 修正 補充

六、申請專利範圍

類
正
本
有
無
變
更
實
質
內
容
是
否
准
予
修
正
。
89年10月6日所提之

第88109122號申請案申請專利範圍修正本 89.10.16.

1. 一種半導體元件，係包含：
 - (a) 一半導體零件；
 - (b) 一電路基質；
 - (c) 一基底材料，係被置放在該半導體零件與該電路基質之間；及
 - (d) 一導電糊狀物，其係被填滿到一個被形成在該基底材料中的孔中，以便將該半導體零件之一端子電極與該電路基體之一內部連接電極電氣連接。
2. 如申請專利範圍第1項之半導體元件，其中該孔被形成，使得該孔不會穿過該基底材料，並且被填滿在該孔中的該導電糊狀物透過該基底材料之IVH(內通孔)結構被連接至該電路基質之該內部連接電極上。
3. 如申請專利範圍第1項之半導體元件，其中該基底材料在其至少一表面上具有一黏著層。
4. 如申請專利範圍第2項之半導體元件，其中該基底材料在其至少一表面上具有一黏著層。
5. 如申請專利範圍第3項之半導體元件，其中該孔被形成，使得該孔於該半導體零件之側邊處至少穿過該基底材料之該黏著層。
6. 如申請專利範圍第4項之半導體元件，其中該孔被形成，使得該孔於該半導體零件之側邊處至少穿過該基底材料之該黏著層。
7. 如申請專利範圍第1項之半導體元件，其中該基底材

(請先閱讀背面之注意事項再填寫本頁)

訂

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

14. 如申請專利範圍第13項之半導體元件，其中該孔被形成，使得該孔不會穿過該電路基質，並且該被填滿在該孔中的導電糊狀物透過該電路基質之IVH(內通孔)結構而被連接至該電路基質之該外部連接電極上。
15. 如申請專利範圍第14項之半導體元件，其中該外部連接電極被二度地配置，並且被電氣地連接至該導電糊狀物上。
16. 如申請專利範圍第1項之半導體元件，其中該半導體零件在該端子電極上具有一突出電極，而其中該半導體零件之端子電極透過該突出電極與該導電糊狀物被電氣地連接至該外部連接電極上。
17. 如申請專利範圍第13項之半導體元件，其中該半導體零件在該端子電極上具有一突出電極，而其中該半導體零件之端子電極透過該突出電極與該導電糊狀物被電氣地連接至該外部連接電極上。
18. 如申請專利範圍第13項之半導體元件，其中該孔被形成，使得該孔穿過該電路基質，並且該半導體零件之該端子電極與該電路基質之該外部連接電極被該導電糊狀物直接地連接在一起。
19. 如申請專利範圍第1項之半導體元件，其中該導電糊狀物之一導電物質是一被壓縮而致密者。
20. 如申請專利範圍第13項之半導體元件，其中該導電糊狀物之一導電物質是一被壓縮而致密者。
21. 如申請專利範圍第1項之半導體元件，其中該半導體

(請先閱讀背面之注意事項再填寫本頁)

訂

六、申請專利範圍

- 零件與該電路基質至少在平面形狀與尺寸上彼此大致相同。
22. 如申請專利範圍第13項之半導體元件，其中該半導體零件與該電路基質至少在平面形狀與尺寸上彼此大致相同。
23. 一種製造半導體元件之方法，其中一半導體零件被安裝到一電路基質上，該半導體元件製造方法係包含：
- (a) 一在一基底材料中形成一個孔之孔形成步驟；
 - (b) 一將導電糊狀物填滿到該孔中之糊狀物填滿步驟；及
 - (c) 一連接步驟，其係在藉由該導電糊狀物在該半導體零件之一端子電極與該電路基質之一連接電極之間電氣地連接的同時，將該半導體零件透過該基底材料機械地連接至該電路基質上。
24. 如申請專利範圍第23項之~~半導體元件製造~~方法，其中在該孔形成步驟中，該孔被形成致使該孔不會穿過該基底材料，並且
- 該孔與在該電路基質之側邊處之該基底材料之一表面藉由一IVH(內通孔)結構而被連接在一起。
25. 如申請專利範圍第23項之~~半導體元件製造~~方法，其中該基底材料在該半導體零件之側邊處之該基底材料之至少一表面上具有一黏著層，並且
- 在該孔形成步驟中，該孔被形成而使該孔至少穿過該黏著層。

(請先閱讀背面之注意事項再填寫本頁)

訂

六、申請專利範圍

26. 如申請專利範圍第24項之~~半導體元件製造~~方法，其中該基底材料在該半導體零件之側邊處之該基底材料之至少一表面上具有一黏著層，並且在該孔形成步驟中，該孔被形成而使該孔至少穿過該黏著層。
27. 如申請專利範圍第25項之~~半導體元件製造~~方法，其中在該連接步驟中之連接藉由使用該基底材料之該黏著層而被建立。
28. 如申請專利範圍第26項之~~半導體元件製造~~方法，其中在該連接步驟中之連接藉由使用該基底材料之該黏著層而被建立。
29. 如申請專利範圍第23項之~~半導體元件製造~~方法，其中在該半導體零件之側邊處之該基底材料之至少一表面是自黏的，並且在該孔形成步驟中，該孔至少在該半導體零件之側邊處之該基底材料表面中被形成。
30. 如申請專利範圍第24項之~~半導體元件製造~~方法，其中在該半導體零件之側邊處之該基底材料之至少一表面是自黏的，並且在該孔形成步驟中，該孔至少在該半導體零件之側邊處之該基底材料表面中被形成。
31. 如申請專利範圍第29項之~~半導體元件製造~~方法，其中在該連接步驟中的連接藉由使用該基底材料之自黏性而被建立。

(請先閱讀背面之注意事項再填寫本頁)

訂

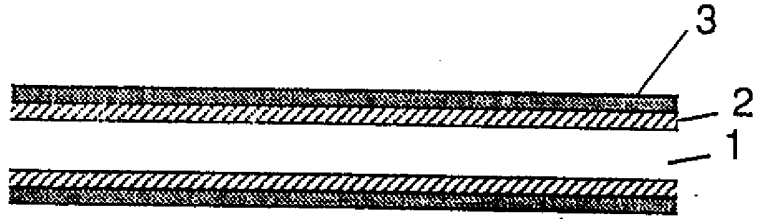
六、申請專利範圍

32. 如申請專利範圍第30項之~~半導體零件~~製造方法，其中在該連接步驟中的連接藉由使用該基底材料之自黏性而被建立。
33. 如申請專利範圍第23項之~~半導體零件~~製造方法，其中該半導體零件在該端子電極上具有一突出電極；
及
在該連接步驟中該端子電極透過該突出電極與該導電糊狀物被電氣地連接至該連接電極上。
34. 如申請專利範圍第23項之~~半導體零件~~製造方法，其中在該連接步驟中，包含一被該導電糊狀物之導電物質藉由壓縮而被致密化。

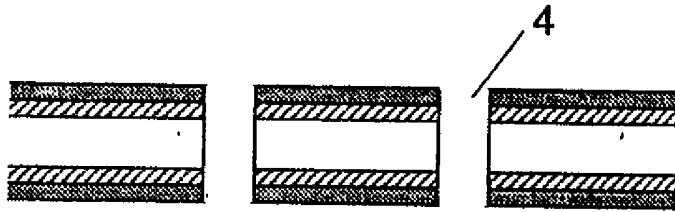
(請先閱讀背面之注意事項再填寫本頁)

訂 竣

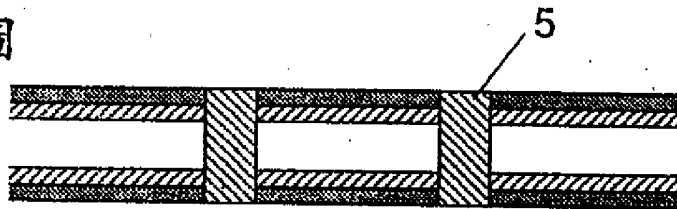
第1(a)圖



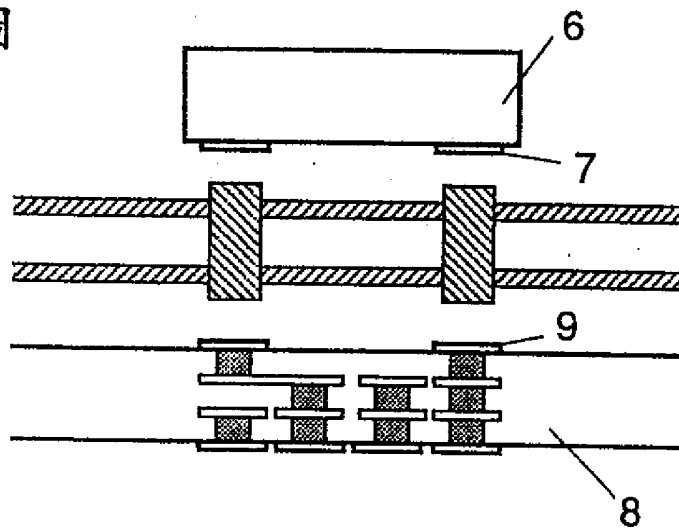
第1(b)圖



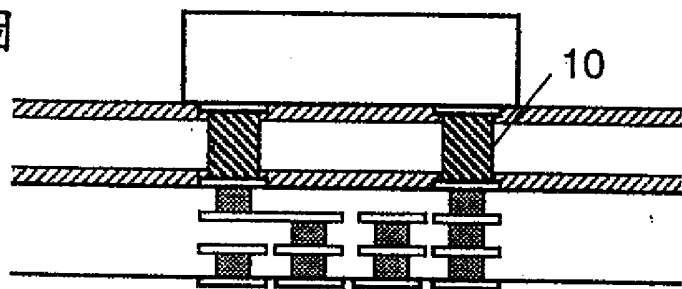
第1(c)圖



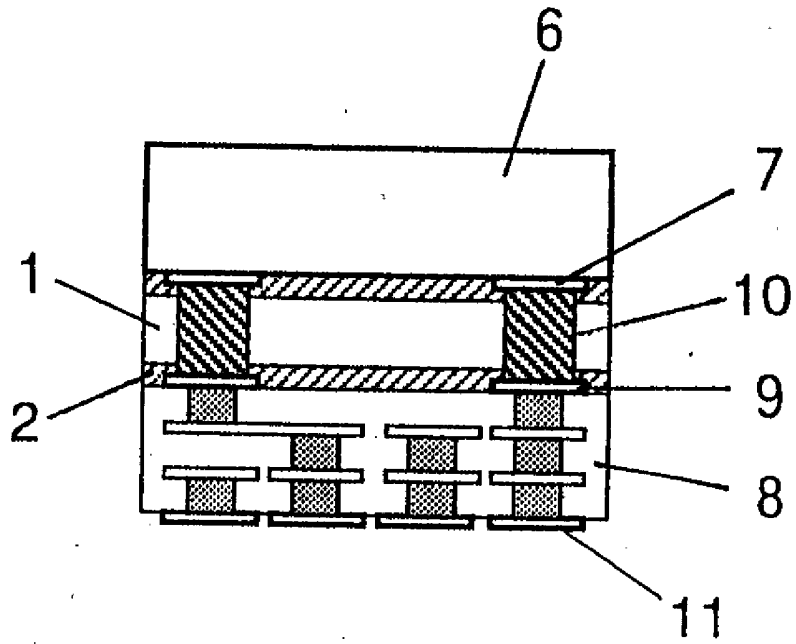
第1(d)圖



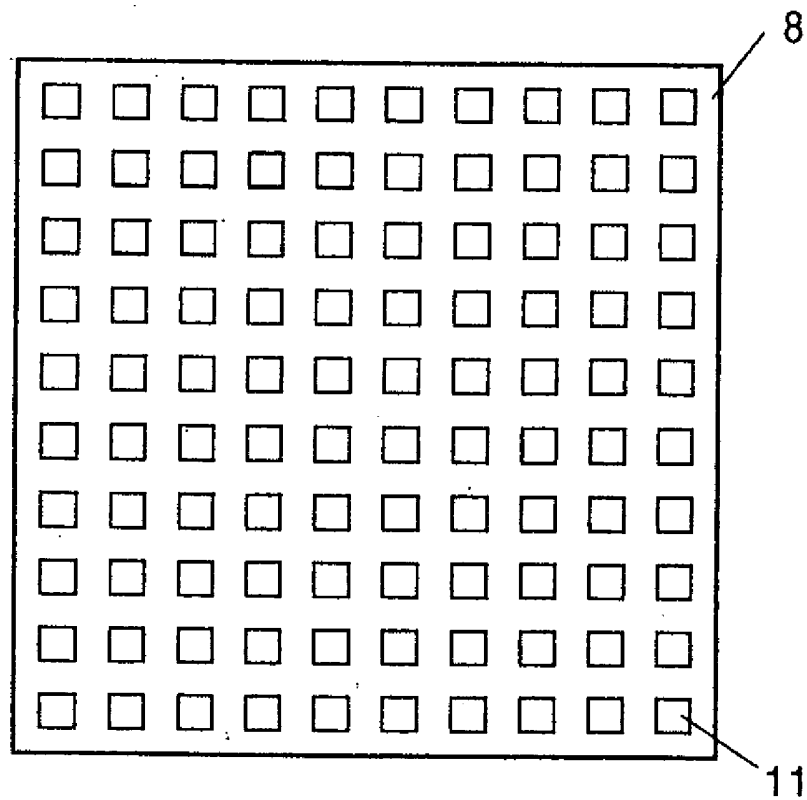
第1(e)圖



第 2 圖



第 3 圖



89年10月6日 修正 補充

六、申請專利範圍

類
正
本
有
無
變
更
實
質
內
容
是
否
准
予
修
正
。
89年10月6日所提之

第88109122號申請案申請專利範圍修正本 89.10.16.

1. 一種半導體元件，係包含：
 - (a) 一半導體零件；
 - (b) 一電路基質；
 - (c) 一基底材料，係被置放在該半導體零件與該電路基質之間；及
 - (d) 一導電糊狀物，其係被填滿到一個被形成在該基底材料中的孔中，以便將該半導體零件之一端子電極與該電路基體之一內部連接電極電氣連接。
2. 如申請專利範圍第1項之半導體元件，其中該孔被形成，使得該孔不會穿過該基底材料，並且被填滿在該孔中的該導電糊狀物透過該基底材料之IVH(內通孔)結構被連接至該電路基質之該內部連接電極上。
3. 如申請專利範圍第1項之半導體元件，其中該基底材料在其至少一表面上具有一黏著層。
4. 如申請專利範圍第2項之半導體元件，其中該基底材料在其至少一表面上具有一黏著層。
5. 如申請專利範圍第3項之半導體元件，其中該孔被形成，使得該孔於該半導體零件之側邊處至少穿過該基底材料之該黏著層。
6. 如申請專利範圍第4項之半導體元件，其中該孔被形成，使得該孔於該半導體零件之側邊處至少穿過該基底材料之該黏著層。
7. 如申請專利範圍第1項之半導體元件，其中該基底材

(請先閱讀背面之注意事項再填寫本頁)

訂

經濟部智慧財產局員工消費合作社印製