



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0125285  
(43) 공개일자 2021년10월18일

(51) 국제특허분류(Int. Cl.)  
H03M 13/15 (2015.01) H03M 13/45 (2006.01)  
H04L 1/00 (2006.01)  
(52) CPC특허분류  
H03M 13/15 (2013.01)  
H03M 13/1545 (2013.01)  
(21) 출원번호 10-2020-0042816  
(22) 출원일자 2020년04월08일  
심사청구일자 없음

(71) 출원인  
한국전자통신연구원  
대전광역시 유성구 가정로 218 (가정동)  
(72) 발명자  
박기윤  
대전광역시 유성구 지족로 317, 106동 1601호  
박옥선  
대전광역시 유성구 은구비남로 34, 815동 1601호  
(뒷면에 계속)  
(74) 대리인  
특허법인이상

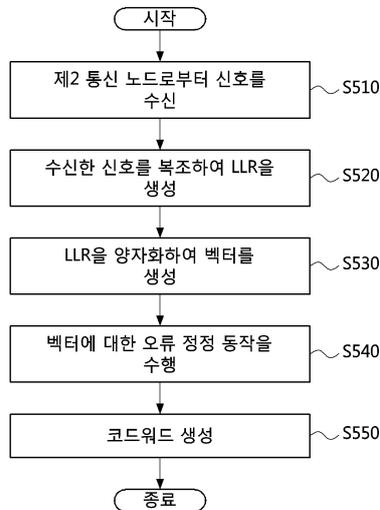
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 이진 순환부호의 복호 방법 및 장치

(57) 요약

본 발명에 따른 통신 시스템에서의 제1 통신 노드의 동작 방법은, 제2 통신 노드로부터 신호를 수신하는 단계, 상기 신호를 복조함으로써 LLR(log-likelihood ratio)을 생성하는 단계, 상기 LLR을  $m$  단계로 양자화함으로써  $m$  개의 비트들로 구성되는 벡터를 생성하는 단계 및 상기 벡터에 대한 오류 정정 동작을 수행하는 단계를 포함하며, 상기  $m$  은 2 이상의 자연수인 것을 특징으로 한다. 따라서 통신 시스템의 성능이 향상될 수 있다.

대표도 - 도5



- (52) CPC특허분류  
*H03M 13/1575* (2013.01)  
*H03M 13/45* (2013.01)  
*H04L 1/0052* (2013.01)

**신재승**

세종특별자치시 보듬3로 74, 1202동 601호

**이영하**

대전광역시 유성구 지족로 343, 205동 1403호

- (72) 발명자

**김석기**

대전광역시 유성구 지족로 92, 101동 901호

**김태중**

대전광역시 유성구 가정로 63, 106동 1505호

**신우람**

대전광역시 유성구 죽동로 251, 307동 1802호

이 발명을 지원한 국가연구개발사업

과제고유번호	1711082927
과제번호	2017-0-00724
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기획평가원(IITP)
연구사업명	방송통신산업기술개발사업
연구과제명	셀룰러 기반 산업 자동화 시스템 구축을 위한 5G 성능 한계 극복 저지연, 고신뢰,
초연결 통합 핵심기술 개발	
기 여 율	1/1
과제수행기관명	한국전자통신연구원
연구기간	2019.01.01 ~ 2019.12.31

---

## 명세서

### 청구범위

#### 청구항 1

통신 시스템에서 제1 통신 노드의 동작 방법으로,

제2 통신 노드로부터 신호를 수신하는 단계;

상기 신호를 복조함으로써 LLR(log-likelihood ratio)을 생성하는 단계;

상기 LLR을  $m$  단계로 양자화함으로써  $m$  개의 비트들로 구성되는 벡터를 생성하는 단계; 및

상기 벡터에 대한 오류 정정 동작을 수행하는 단계를 포함하며, 상기  $m$  은 2 이상의 자연수인, 제1 통신 노드의 동작 방법.

#### 청구항 2

청구항 1에 있어서,

상기 벡터는 이진 순환 벡터(binary cyclic vector)인 것을 특징으로 하는, 제1 통신 노드의 동작 방법.

#### 청구항 3

청구항 1에 있어서,

상기 LLR을  $m$  단계로 양자화함으로써  $m$  개의 비트들로 구성되는 벡터를 생성하는 단계는,

상기 LLR을 0 내지 A의 범위에서  $m$  단계로 양자화 하는 단계; 및

상기 양자화된 LLR에 기초하여,  $\lfloor \frac{m \cdot |r_{i}|}{A} \rfloor$  개의  $\phi(r_i)$  및  $(m - \lfloor \frac{m \cdot |r_{i}|}{A} \rfloor)$  개의 삭제 비트들로 구성되는 벡터를 생성하는 단계를 포함하는 것을 특징으로 하는, 제1 통신 노드의 동작 방법.

(여기서,  $\phi(x) = \begin{cases} 1, & x < 0 \\ 0, & x \geq 0 \end{cases}$  이고,  $r_i$  는 LLR이고,  $i$  는  $0 \leq i < n$  임.)

#### 청구항 4

청구항 3에 있어서,

상기 삭제 비트들을 비트 0 및 1이 동일한 개수가 되도록 대체하는 단계를 더 포함하는 것을 특징으로 하는, 제1 통신 노드의 동작 방법.

#### 청구항 5

청구항 1에 있어서,

상기 벡터에 대한 오류 정정 동작을 수행하는 단계는,

상기 벡터의 신드롬(syndrome)을 계산하고, 상기 신드롬 정보에 기초하여 상기 벡터에 존재하는 오류의 위치(error location)를 확인하는 단계; 및

상기 확인된 위치에 존재하는 오류를 정정(error correction)하는 단계를 더 포함하는 것을 특징으로 하는, 제1 통신 노드의 동작 방법.

#### 청구항 6

청구항 5에 있어서,

상기 벡터의 오류 정정 동작은 비트 플립핑(bit flipping) 동작으로 수행되는 것을 특징으로 하는, 제1 통신 노드의 동작 방법.

**청구항 7**

통신 시스템에서 제1 통신 노드로서,

프로세서(processor);

상기 프로세서와 전자적(electronic)으로 통신하는 메모리(memory); 및

상기 메모리에 저장되는 명령들(instructions)을 포함하며,

상기 명령들이 상기 프로세서에 의해 실행되는 경우, 상기 명령들은 상기 제1 통신 노드가,

제2 통신 노드로부터 신호를 수신하고;

상기 신호를 복조함으로써 LLR(log-likelihood ratio)을 생성하고;

상기 LLR을  $m$  단계로 양자화함으로써  $m$  개의 비트들로 구성되는 벡터를 생성하고; 그리고

상기 벡터에 대한 오류 정정 동작을 수행하는 것을 야기하도록 동작하고, 상기  $m$ 은 2 이상의 자연수인, 제1 통신 노드.

**청구항 8**

청구항 7에 있어서,

상기 벡터는 이진 순환 벡터(binary cyclic vector)인 것을 특징으로 하는, 제1 통신 노드.

**청구항 9**

청구항 7에 있어서,

상기 LLR을  $m$  단계로 양자화함으로써  $m$  개의 비트들로 구성되는 벡터를 생성하는 과정은,

상기 LLR을 0 내지 A의 범위에서  $m$  단계로 양자화 하고; 그리고

상기 양자화된 LLR에 기초하여,  $\lfloor \frac{m}{A} \rfloor$  개의  $\phi(r_i)$  및  $(m - \lfloor \frac{m}{A} \rfloor)$  개의 삭제 비트들로 구성되는 벡터를 생성하는 것을 더 야기하도록 동작하는 것을 특징으로 하는, 제1 통신 노드.

(여기서,  $\phi(x) = \begin{cases} 1, & x < 0 \\ 0, & x \geq 0 \end{cases}$  이고,  $r_i$ 는 LLR이고,  $i$ 는  $0 \leq i < n$  임.)

**청구항 10**

청구항 9에 있어서,

상기 명령들은, 상기 삭제 비트들을 비트 0 및 1이 동일한 개수가 되도록 대체하는 것을 더 야기하도록 동작하는 것을 특징으로 하는, 제1 통신 노드.

**청구항 11**

청구항 7에 있어서,

상기 벡터에 대한 오류 정정 동작을 수행하는 과정은,

상기 벡터의 신드롬(syndrome)을 계산하고, 상기 신드롬 정보에 기초하여 상기 벡터에 존재하는 오류의 위치(error location)를 확인하고; 그리고

상기 확인된 위치에 존재하는 오류를 정정(error correction)하는 것을 더 야기하도록 동작하는 것을 특징으로 하는, 제1 통신 노드.

**청구항 12**

청구항 11에 있어서,

상기 벡터의 오류 정정 동작은 비트 플립핑(bit flipping) 동작으로 수행되는 것을 특징으로 하는, 제1 통신 노드.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 이진 순환부호의 복호 방법 및 장치에 관한 것으로, 더욱 상세하게는 통신 시스템에서 연관정을 이용하여 데이터를 복호하는 방법 및 장치에 관한 것이다.

**배경 기술**

[0002] 통신 시스템에서 통신 노드가 무선 채널을 통해 다른 통신 노드로 데이터를 전송하는 경우, 무선 채널의 상태에 따라 데이터 정보에 오류가 발생할 수 있다. 따라서 통신 노드가 수신된 데이터 정보를 정확하게 검출하기 위해 고성능의 복호화 기법이 필요할 수 있다.

[0003] 순환부호는 부호화 과정이 간단하고 대수적 표현이 용이하여 1960년대부터 통신 및 저장 매체에 활용된 오류정정부호이다. 종래 순환부호의 대수적 구조를 이용하여 오류가 발생한 심볼의 위치를 찾아내는 방법이 고안되었으나, 활용가능한 신뢰도 정보가 높음/낮음의 두 단계로 제한되는 한계가 있었다.

[0004] 한편, 신뢰도 정보가 보다 세밀하게 주어지는 경우, 이를 두 단계의 신뢰도로 줄여, 알고리즘을 적용하는 방법이 이후 고안되었다. 이 경우, 신뢰도 정보의 손실을 감안하여, 알고리즘을 여러 차례 되풀이하는 과정을 수행할 수 있지만, 신뢰도 정보를 온전히 활용하지 못하는 한계가 있었다. 따라서 고도의 오류정정 능력이 요구되는 대규모 사물통신(massive Machine Type Communications, MTC)이나 초고신뢰/초저지연 통신(Ultra-Reliable and Low Latency Communications, URLLC)에 적용이 어려운 문제가 있었다.

**발명의 내용**

**해결하려는 과제**

[0005] 상기와 같은 문제점을 해결하기 위한 본 발명의 목적은, 신뢰도 정보를 온전히 활용하여 순환부호에 대한 높은 오류 정정을 갖는 복호 방법 및 장치를 제공하는데 있다.

**과제의 해결 수단**

[0006] 상기 목적을 달성하기 위한 본 발명에 따른 통신 시스템에서의 제1 통신 노드의 동작 방법은, 제2 통신 노드로부터 신호를 수신하는 단계, 상기 신호를 복조함으로써 LLR(log-likelihood ratio)을 생성하는 단계, 상기 LLR을  $m$  단계로 양자화함으로써  $m$  개의 비트들로 구성되는 벡터를 생성하는 단계 및 상기 벡터에 대한 오류 정정 동작을 수행하는 단계를 포함하며, 상기  $m$  은 2 이상의 자연수인 것을 특징으로 한다.

[0007] 여기서, 상기 벡터는 이진 순환 벡터(binary cyclic vector)인 것을 특징으로 한다.

[0008] 여기서, 상기 LLR을  $m$  단계로 양자화함으로써  $m$  개의 비트들로 구성되는 벡터를 생성하는 단계는, 상기 LLR을 0 내지 A의 범위에서  $m$  단계로 양자화 하는 단계 및 상기 양자화된 LLR에 기초하여,  $\lfloor \frac{m \lfloor r_i \rfloor}{A} \rfloor$  개의  $\phi(r_i)$  및  $(m - \lfloor \frac{m \lfloor r_i \rfloor}{A} \rfloor)$  개의 삭제 비트(erasure)들로 구성되는 벡터를 생성하는 단계를 포함하는 것을 특징으로 한다. 여기서,  $\phi(x) = \begin{cases} 1, & x < 0 \\ 0, & x \geq 0 \end{cases}$  이고,  $r_i$  는 LLR이고,  $i$  는  $0 \leq i < n$  이다.

[0009] 여기서, 상기 삭제 비트들을 비트 0 및 1이 동일한 개수가 되도록 대체하는 단계를 더 포함하는 것을 특징으로 한다.

[0010] 여기서, 상기 벡터에 대한 오류 정정 동작을 수행하는 단계는, 상기 벡터의 신드롬(syndrome)을 계산하고, 상기

신드롬 정보에 기초하여 상기 벡터에 존재하는 오류의 위치(error location)를 확인하는 단계 및 상기 확인된 위치에 존재하는 오류를 정정(error correction)하는 단계를 더 포함하는 것을 특징으로 한다.

- [0011] 여기서, 상기 벡터의 오류 정정 동작은 비트 플립핑(bit flipping) 동작으로 수행되는 것을 특징으로 한다.
- [0012] 본 발명에 따른 통신 시스템에서의 제1 통신 노드는 프로세서(processor), 상기 프로세서와 전자적(electronic)으로 통신하는 메모리(memory) 및 상기 메모리에 저장되는 명령들(instructions)을 포함하며, 상기 명령들이 상기 프로세서에 의해 실행되는 경우, 상기 명령들은 상기 제1 통신 노드가, 제2 통신 노드로부터 신호를 수신하고, 상기 신호를 복조함으로써 LLR(log-likelihood ratio)을 생성하고, 상기 LLR을  $m$  단계로 양자화함으로써  $m$  개의 비트들로 구성되는 벡터를 생성하고 그리고 상기 벡터에 대한 오류 정정 동작을 수행하는 것을 야기하도록 동작하고, 상기  $m$  은 2 이상의 자연수인 것을 특징으로 한다.
- [0013] 여기서, 상기 벡터는 이진 순환 벡터(binary cyclic vector)인 것을 특징으로 한다.
- [0014] 여기서, 상기 LLR을  $m$  단계로 양자화함으로써  $m$  개의 비트들로 구성되는 벡터를 생성하는 과정은, 상기 LLR을 0 내지 A의 범위에서  $m$  단계로 양자화 하고 그리고 상기 양자화된 LLR에 기초하여,  $\lfloor m \frac{r_{i1}}{A} \rfloor$  개의  $\phi(r_i)$  및  $(m - \lfloor m \frac{r_{i1}}{A} \rfloor)$  개의 삭제 비트로 구성되는 벡터를 생성하는 것을 더 야기하도록 동작하는 것을 특징으로 한다. 여기서,  $\phi(x) = \begin{cases} 1, & x < 0 \\ 0, & x \geq 0 \end{cases}$  이고,  $r_i$  는 LLR이고,  $i$  는  $0 \leq i < n$  이다.
- [0015] 여기서, 상기 명령들은, 상기 삭제 비트들을 비트 0 및 1이 동일한 개수가 되도록 대체하는 것을 더 야기하도록 동작하는 것을 특징으로 한다.
- [0016] 여기서, 상기 벡터에 대한 오류 정정 동작을 수행하는 과정은, 상기 벡터의 신드롬(syndrome)을 계산하고, 상기 신드롬 정보에 기초하여 상기 벡터에 존재하는 오류의 위치(error location)를 확인하고 그리고 상기 확인된 위치에 존재하는 오류를 정정(error correction)하는 것을 더 야기하도록 동작하는 것을 특징으로 한다.
- [0017] 여기서, 상기 벡터의 오류 정정 동작은 비트 플립핑(bit flipping) 동작으로 수행되는 것을 특징으로 한다.

**발명의 효과**

- [0018] 본 발명의 실시예들에 따르면, 통신 노드는 신호의 복호 과정에서 주어진 신뢰도 정보를 이용하여 복호를 수행함으로써 통신 오버헤드를 줄이고, 오류 극복을 효율적으로 수행할 수 있다. 또한 통신 노드는 초고신뢰도 성능 달성에 필요한 SINR(Signal to Interference plus Noise Ratio)을 낮출 수 있고, 5G(5th Generation)에서 요구되는 대규모 사물통신(MTC) 또는 고신뢰 및 저지연 통신(URLLC)이 실현되도록 할 수 있다.
- [0019] 또한 통신 노드는 신호의 복호 과정에서 주어진 신뢰도 정보를 이용하여 오류 정정(error correction)을 수행하는바 복호 성능을 향상시킬 수 있다. 또한 통신 노드는 신호의 복호 과정에서 주어진 신뢰도 정보를 양자화하여 복호를 수행하는바 연산 복잡도를 낮출 수 있다.

**도면의 간단한 설명**

- [0020] 본 발명에 관한 이해를 돕기 위해 상세한 설명의 일부로 포함되는, 첨부도면은 본 발명에 대한 실시예를 제공하고, 상세한 설명과 함께 본 발명의 기술적 사상을 설명한다.
  - 도 1은 통신 네트워크를 도시한 개념도이다.
  - 도 2는 통신 노드를 도시한 블록도이다.
  - 도 3은 송신 통신 노드 및 수신 통신 노드를 포함하는 통신 시스템을 도시한 블록도이다.
  - 도 4는 수신 통신 노드에 포함되는 복조기를 도시한 블록도이다.
  - 도 5는 수신 통신 노드의 동작 방법을 도시한 흐름도이다.
  - 도 6은 도 5의 S530을 구체적으로 도시한 흐름도이다.
  - 도 7은 포매팅 과정의 일 실시예를 도시한 개념도이다.

도 8은 도 5의 S540을 구체적으로 도시한 흐름도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0021] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0022] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 및/또는 이라는 용어는 복수의 관련된 기재된 항목들의 조합 또는 복수의 관련된 기재된 항목들 중의 어느 항목을 포함한다.
- [0023] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다.
- [0024] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0025] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가진 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0026] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 본 발명을 설명함에 있어 전체적인 이해를 용이하게 하기 위하여 도면상의 동일한 구성요소에 대해서는 동일한 참조 부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.
- [0027] 명세서 전체에서 망(network)은, 예를 들어, WiFi(wireless fidelity)와 같은 무선인터넷, WiBro(wireless broadband internet) 또는 WiMax(world interoperability for microwave access)와 같은 휴대인터넷, GSM(global system for mobile communication) 또는 CDMA(code division multiple access)와 같은 2G 이동통신망, WCDMA(wideband code division multiple access) 또는 CDMA2000과 같은 3G 이동통신망, HSDPA(high speed downlink packet access) 또는 HSUPA(high speed uplink packet access)와 같은 3.5G 이동통신망, LTE(long term evolution)망 또는 LTE-Advanced망과 같은 4G 이동통신망, 및 5G 이동통신망 등을 포함할 수 있다.
- [0028] 명세서 전체에서 단말(terminal)은 이동국(mobile station), 이동 단말(mobile terminal), 가입자국(subscriber station), 휴대 가입자국(portable subscriber station), 사용자 장치(user equipment), 접근 단말(access terminal) 등을 지칭할 수도 있고, 단말, 이동국, 이동 단말, 가입자국, 휴대 가입자국, 사용자 장치, 접근 단말 등의 전부 또는 일부의 기능을 포함할 수도 있다.
- [0029] 여기서, 단말로 통신이 가능한 데스크탑 컴퓨터(desktop computer), 랩탑 컴퓨터(laptop computer), 태블릿(tablet) PC, 무선전화기(wireless phone), 모바일폰(mobile phone), 스마트 폰(smart phone), 스마트 워치(smart watch), 스마트 글래스(smart glass), e-book 리더기, PMP(portable multimedia player), 휴대용 게임기, 네비게이션(navigation) 장치, 디지털 카메라(digital camera), DMB (digital multimedia broadcasting) 재생기, 디지털 음성 녹음기(digital audio recorder), 디지털 음성 재생기(digital audio player), 디지털 영상 녹화기(digital picture recorder), 디지털 영상 재생기(digital picture player), 디지털 동영상 녹화기(digital video recorder), 디지털 동영상 재생기(digital video player) 등을 사용할 수 있다.
- [0030] 명세서 전체에서 기지국(base station)은 접근점(access point), 무선 접근국(radio access station), 노트

B(node B), 고도화 노드B(evolved nodeB), 송수신 기지국(base transceiver station), MMR(mobile multihop relay)-BS 등을 지칭할 수도 있고, 기지국, 접근점, 무선 접근국, 노드B, eNodeB, 송수신 기지국, MMR-BS 등의 전부 또는 일부의 기능을 포함할 수도 있다.

[0031] 도 1은 본 발명의 일 실시예에 따른 통신 네트워크를 도시한 개념도이다. 도 1을 참조하면, 통신 네트워크(100)는 복수의 통신 노드들(110-1, 110-2, 110-3, 120-1, 120-2, 130-1, 130-2, 130-3, 130-4, 130-5, 130-6)로 구성될 수 있다. 복수의 통신 노드들 각각은 적어도 하나의 통신 프로토콜을 지원할 수 있다. 예를 들어, 복수의 통신 노드들 각각은 CDMA(code division multiple access) 기반의 통신 프로토콜, WCDMA(wideband CDMA) 기반의 통신 프로토콜, TDMA(time division multiple access) 기반의 통신 프로토콜, FDMA(frequency division multiple access) 기반의 통신 프로토콜, OFDM(orthogonal frequency division multiplexing) 기반의 통신 프로토콜, OFDMA(orthogonal frequency division multiple access) 기반의 통신 프로토콜, SC(single carrier)-FDMA 기반의 통신 프로토콜, NOMA(non-orthogonal multiple access) 기반의 통신 프로토콜, SDMA(space division multiple access) 기반의 통신 프로토콜 등을 지원할 수 있다. 복수의 통신 노드들 각각은 다음과 같은 구조를 가질 수 있다.

[0032] 도 2는 본 발명의 일 실시예에 따른 통신 노드를 도시한 블록도이다. 도 2를 참조하면, 통신 노드(200)는 적어도 하나의 프로세서(210), 메모리(220) 및 네트워크와 연결되어 통신을 수행하는 송수신 장치(230)를 포함할 수 있다. 또한, 통신 노드(200)는 입력 인터페이스 장치(240), 출력 인터페이스 장치(250), 저장 장치(260) 등을 더 포함할 수 있다. 통신 노드(200)에 포함된 각각의 구성 요소들은 버스(bus)(270)에 의해 연결되어 서로 통신을 수행할 수 있다.

[0033] 프로세서(210)는 메모리(220) 및 저장 장치(260) 중에서 적어도 하나에 저장된 프로그램 명령(program command)을 실행할 수 있다. 프로세서(210)는 중앙 처리 장치(central processing unit, CPU), 그래픽 처리 장치(graphics processing unit, GPU), 또는 본 발명의 실시예들에 따른 방법들이 수행되는 전용의 프로세서를 의미할 수 있다. 메모리(220) 및 저장 장치(260) 각각은 휘발성 저장 매체 및 비휘발성 저장 매체 중에서 적어도 하나로 구성될 수 있다. 예를 들어, 메모리(220)는 읽기 전용 메모리(read only memory, ROM) 및 랜덤 액세스 메모리(random access memory, RAM) 중에서 적어도 하나로 구성될 수 있다.

[0034] 도 3은 송신 통신 노드 및 수신 통신 노드를 포함하는 통신 시스템을 도시한 블록도이다.

[0035] 도 3을 참조하면, 통신 시스템은 신호를 전송하는 송신 통신 노드(310), 송신 통신 노드(310)로부터 신호를 수신하는 수신 통신 노드(320) 및 송신 통신 노드(310)와 수신 통신 노드(320) 사이에서 신호가 전달될 수 있도록 하는 채널(330)을 포함할 수 있다. 송신 통신 노드(310)는 인코더(encoder)(312) 및 변조기(modulator)(314)를 포함할 수 있고, 수신 통신 노드(320)는 복조기(demodulator)(322) 및 디코더(decoder)(324)를 포함할 수 있다.

[0036] 송신 통신 노드(310)는 수신 통신 노드(320)로 정보 비트를 전송하기 전에 부호화 과정 및 변조 과정을 수행할 수 있다. 인코더(312)는 정보 비트에 대한 부호화 과정을 수행할 수 있다. 구체적으로, 인코더(312)는 정보 비트를 부호화하여 이진 코드워드(codeword)(즉, 부호어)를 생성할 수 있다. 즉,  $0 \leq i < n$  에서  $c_i \in GF(2)$  일 수 있다. 이러한 이진 코드워드는 선형 코드워드의 일종으로, 순환 시프트(circular shift) 연산에 닫혀 있을 수 있다. 예를 들어, 즉  $n$  비트 코드워드  $(c_0, c_1, \dots, c_{n-1})$  이 코드워드이면, 임의의 정수  $p$  에 대하여  $(c_{\text{mod}(p,n)}, c_{\text{mod}(p+1,n)}, \dots, c_{\text{mod}(p+n-1,n)})$  또한 코드워드일 수 있다.

[0037] 인코더(312)는 코드워드(codeword)(즉, 부호어)를 변조기(314)로 전송할 수 있다. 변조기(314)는 코드워드를 변조하여 변조 심볼(symbol)을 생성할 수 있다. 변조기(314)는 다양한 변조방법을 이용하여 코드워드를 심볼들로 변조할 수 있다. 변조는 신호 정보를 전송매체의 채널 특성에 맞게 신호(정보)의 세기나 변위, 주파수 또는 위상 등을 적합한 형태로 변환하는 것을 의미할 수 있다. 변조는 데이터를 담은 신호를 전송되는 채널에 알맞은 과형으로 변환하는 과정일 수 있다.

[0038] 송신 통신 노드(310)는 변조된 심볼들을 시간/주파수 자원들에 맵핑(mapping)하고, 맵핑된 심볼에 기초하여 생성된 신호를 송신 통신 노드(310)와 수신 통신 노드(320) 사이에 형성된 채널(330)을 통해 수신 통신 노드(320)로 전송할 수 있다. 구체적으로, 송신 통신 노드(310)의 안테나를 통해 전파된 신호들은 채널(330)을 통해 수신 통신 노드(320)의 안테나로 전송될 수 있다. 이때, 채널상에서 잡음(noise)이 발생할 수 있다. 수신 통신 노드(320)의 안테나를 통해 수신된 신호는 복조기(322)로 전달될 수 있다.

[0039] 복조기(322)는 채널 환경에 기초하여 결정된 복조 방법에 따라 신호의 복조를 수행할 수 있다. 복조기(322)는 신호에 대한 복조 동작을 수행하여, 채널에 의해 왜곡된 코드워드의 LLR을 생성할 수 있고, 생성된 LLR을 디코더(324)로 전송할 수 있다. 디코더(324)는 오류를 정정할 수 있다. 도 4는 수신 통신 노드에 포함되는 디코더(324)를 도시한 블록도이다. 도 4를 참조하면, 디코더(324)는 LLR을 미리 설정된 기준에 따라 변경하는 포매팅(formatting)부(324-1), 오류 검출에 사용되는 패턴(또는 지표)를 계산하는 신드롬(syndrome) 계산부(324-2), 오류의 위치를 연산하는 오류 위치(error location) 연산부(324-3) 그리고 오류를 정정하여 정보 비트를 획득하는 오류 정정부(error correction)(324-4)를 포함할 수 있다. 이하에서는 도 5 내지 도 8을 참조하여 수신 통신 노드(320)의 동작을 상세히 설명한다.

[0040] 도 5는 수신 통신 노드의 동작 방법을 도시한 흐름도이다. 도 5를 참조하면, 수신 통신 노드(320)는 송신 통신 노드(310)로부터 신호를 수신할 수 있다(S510). 통신 시스템에서 송신 통신 노드(310)는 입력 정보 비트를 부호화하여 코드워드( $c_0, c_1, \dots, c_{n-1}$ )를 생성할 수 있고, 생성된 코드워드를 변조하여 심볼을 생성할 수 있고, 심볼을 자원에 매핑함으로써 후 신호를 전송할 수 있다. 수신 통신 노드(320)는 이러한 신호를 채널(330)을 통해 수신할 수 있다.

[0041] 수신 통신 노드(320)는 송신 통신 노드(310)로부터 수신한 신호를 복조하는 과정에서 LLR(Log Likelihood Ratio)( $r_i$ )을 생성할 수 있다(S520). 수신 통신 노드(320)가 생성한 LLR은 하기 (수학식 1)과 같이 표현될 수 있다.

[0042] (수학식 1)

[0043] 
$$r_i = L_i (1 - 2c_i) + a_i$$

[0044] 여기서,  $L_i$ 는 채널 품질을 나타내는 값으로 양의 실수를 의미할 수 있고,  $a_i$ 는 정규분포(normal distribution)를 따르는 확률 변수를 의미할 수 있다. 그리고  $i$ 는  $0 \leq i < n$  일 수 있다. 한편, LLR은 복조된 신호에 대한 소프트 비트 값(soft bit value)일 수 있다. 소프트 비트 값은 연관성 결과로 도출된 값일 수 있고, 연관성 결과의 절대값은 심볼의 수신 신뢰도를 나타내는 척도로 사용될 수 있다. 한편, LLR의 계산은 성능과 복잡도를 고려하여 다양하게 구현될 수 있다.

[0045] 수신 통신 노드(320)는 LLR을 양자화(quantization)하여 벡터를 생성할 수 있다(S530). 수신 통신 노드(320)는 전송된 신호의 평균 오류율을 최소화하는 방법으로, WHD(Weighted Hamming Distance)가 최소화되는 방법을 고려할 수 있다. 일 실시예로서, 신호의 평균 오류율을 최소화하는 과정은 하기 (수학식 2)와 같이 표현될 수 있다.

[0046] (수학식 2)

$$\begin{aligned} \hat{c} &= \arg \max_c \sum_{i=0}^{n-1} r_i (1 - 2c_i) \\ &= \arg \min_c \sum_{i=0}^{n-1} |r_i| - r_i (1 - 2c_i) \\ &= \arg \min_c \sum_{i=0}^{n-1} |r_i| (\phi(r_i) \oplus c_i) \end{aligned}$$

[0047] 여기서,  $\phi(x)$ 는  $\phi(x) = \begin{cases} 1, & x < 0 \\ 0, & x \geq 0 \end{cases}$ 인 슬라이싱(slicing) 함수를 의미할 수 있고,  $\oplus$ 는 배타적 논리합(exclusive OR) 연산자, 즉 이진 필드에서의 덧셈을 의미할 수 있다. 한편, (수학식 2)를 계산하기 위해서는, 모든 코드워드( $c_0, c_1, \dots, c_{n-1}$ )에 대한 상관관계(또는 연관성)(correlation)를 계산하는 과정이 필요할 수 있다. 따라서 정보 비트의 개수  $k$ 에 대해 지수함수적으로 연산량이 증가하는 문제가 발생할 수 있다.

[0049] 도 6은 도 5의 S530을 구체적으로 도시한 흐름도이다. S530 과정은 본 발명에서 포매팅(formatting)과정을 포함할 수 있다. 도 6을 참조하면, 수신 통신 노드(320)는 LLR을  $m$  단계로 양자화할 수 있다(S532). 한편, (수학식

2)는 하기 (수학식 3)과 같이 근사될 수 있다.

[0050] (수학식 3)

$$\begin{aligned} \hat{\mathbf{c}} &\approx \arg \min_{\mathbf{c}} \beta(\mathbf{s}, \mathbf{c}) \\ &= \arg \min_{\mathbf{c}} \sum_{i=0}^{n-1} \sum_{j=0}^{m-1} s_{i+nj} \oplus c_i \\ &= \arg \min_{\mathbf{d}=(\mathbf{c}, \dots, \mathbf{c})} \sum_{i=0}^{n-1} \sum_{j=0}^{m-1} s_{i+nj} \oplus d_{i+nj} \end{aligned}$$

[0052] 즉, 수신 통신 노드(320)는 (수학식 2)의 LLR( $l_{r_i}$ ) (즉, 비트 신뢰도)을 0 내지 A의 범위에서  $m$  단계로 양자화할 수 있다. 그리고 수신 통신 노드(320)는 양자화된 LLR에 기초하여 이진 벡터( $s_{i+nj}, s_{i+nj}, \dots, s_{i+(m-1)n}$ )를 생성할 수 있다(S534).

[0053] 생성된 이진 벡터( $s_{i+nj}, s_{i+nj}, \dots, s_{i+(m-1)n}$ )는  $\lfloor m \frac{|r_i|}{A} \rfloor$ 개의  $\phi(r_i)$  및  $(m - \lfloor m \frac{|r_i|}{A} \rfloor)$ 개의 삭제 비트로 구성될 수 있다. 이진 벡터( $s_{i+nj}, s_{i+nj}, \dots, s_{i+(m-1)n}$ )를 이와 같이 구성하는 경우, 양자화 단계  $m$ 이 증가할수록, 상기 (수학식 2)의 결과에 가까워질 수 있다. 벡터를 구성함에 있어,  $\phi(r_i)$ 와 삭제 비트가 배치된 순서는 무관할 수 있다.

[0054] 수신 통신 노드(320)는 삭제된 비트들에 이진 비트를 삽입할 수 있다(S538). 일 실시예로서, 수신 통신 노드(320)는 삭제 비트들을 비트 0 및 1이 동일한 개수가 되도록 대체할 수 있다. 따라서 임의의  $\mathbf{c}$ 에 대하여  $\beta(\mathbf{s}, \mathbf{c})$ 가 같은 오프셋(offset)이 나타나도록 상기 이진 벡터를 구성할 수 있다. 이러한 과정은 하기 (수학식 4)와 같이 표현될 수 있다.

[0055] (수학식 4)

$$s_{i+nj} = \begin{cases} \phi(r_i), & j < \frac{1}{2} \left( m + \left\lfloor m \frac{|r_i|}{A} \right\rfloor \right) \\ 1 \oplus \phi(r_i), & \text{otherwise} \end{cases}$$

[0056] 도 7은 포매팅 과정의 일 실시예를 도시한 개념도이다.

[0057] 도 7을 참조하면, 벡터( $s$ )는 벡터( $r$ )이 (수학식 4)에 따른 과정을 통해 생성된 벡터일 수 있다. 여기서  $n$ 은 4,  $A$  및  $m$ 은 5일 수 있다. 도 7에서 A 영역에 포함된 비트들은 송신 통신 노드(310)로부터 전송된 LLR에 대응되는 비트들일 수 있고, B 영역에 포함된 비트들은 삭제(erasure)된 비트들에 0 및 1이 동일한 개수로 삽입된 비트들일 수 있다.

[0058] 이와 같이, 수신 통신 노드(320)가 포매팅 과정이 수행된 이진 벡터를 생성하는 경우, (수학식 2)에 기재된  $\mathbf{c}$ 에 관한 연관정(soft decision) 복호 문제가 (수학식 3)에 기재된  $\mathbf{d}$ 의 경관정(hard decision) 문제로 변환될 수 있다. 여기서,  $\mathbf{d}$ 는  $\mathbf{d}=(\mathbf{c}, \dots, \mathbf{c})$ 일 수 있다. 순환 코드워드  $\mathbf{c}$ 가  $m$ 번 반복된  $\mathbf{d}$  또한 순환 코드워드에 속하므로, 궁극적으로 순환 코드워드의 경관정 복호로 귀결될 수 있다. 따라서 연산 복잡도가 낮아질 수 있다.

[0059] 다시 도 5를 참조하면, 수신 통신 노드(320)는 S530을 통해 생성된 벡터에 대한 오류 정정 동작을 수행할 수 있다(S540). 도 8은 도 5의 S540을 구체적으로 도시한 흐름도이다. 도 8을 참조하면, 수신 통신 노드(320)는 벡터의 신드롬(syndrome)을 계산하고, 신드롬 정보에 기초하여 벡터에 존재하는 오류의 위치(error location)를 확인할 수 있다(S542).

[0060] 순환 코드워드  $\mathbf{c}$ 는 다항식  $C(x) = \sum_{i=0}^{n-1} c_i x^i$ 로 표현될 수 있다. 이러한 다항식은  $(n-k)$ 개의 근을 가질 수 있다. 즉, 집합  $Z(C) = \{0 \leq mi < mn \mid C(\alpha^{mi}) = 0\}$ 은  $(n-k)$ 개의 원소를 가질 수 있다. 여기서  $\alpha$ 는 차수가

$mn$  인 유한필드 원소를 의미할 수 있다.

[0062] 마찬가지로, 순환 코드워드  $d$ 는 다항식  $D(x) = \sum_{i=0}^{mn-1} d_i x^i$  로 표현할 수 있다. 이때,  $D(x) = C(x) \sum_{i=0}^{m-1} x^{ni}$  가 성립할 수 있다. 한편, 하기 (수학식 5)는 항등식이므로, 집합  $Z(D) = \{0 \leq i < mn \mid D(\alpha^i) = 0\}$  은  $m$  의 배수를 제외한  $(m-1)n$  개의 정수를 포함할 수 있다.

[0063] (수학식 5)

$$\sum_{i=0}^{m-1} x^{ni} = \frac{x^{mn} - 1}{x^n - 1}$$

[0064]

[0065] 또한  $D(x)$  는  $C(x)$  를 인자(factor)로 가지므로,  $Z(D) = Z(C) \cup \{i + mj \mid 1 \leq i < m, 0 \leq j < n\}$  일 수 있다. 특히  $Z(C)$  에  $m$  간격으로 연속인 정수가  $p$  개 포함되면,  $Z(D)$  에는  $pm$  개의 연속된 정수가 포함될 수 있다. 즉, 순환 코드워드의 일종인 BCH(Bose-Chaudhuri-Hocquenghem) 코드워드의 특성이 변환 과정에서 유지될 수 있다. 벡터  $s$  의 신드롬(syndrome)은 하기 (수학식 6)으로 표현될 수 있다.

[0066] (수학식 6)

$$S(\alpha^j) = \sum_{i=0}^{mn-1} s_i \alpha^{ij}$$

[0067]

[0068] 여기서,  $j \in Z(D)$  일 수 있다. 신드롬은 오류의 위치를 추정하는 근거로 이용될 수 있다. 수신 통신 노드(320)는 확인된 위치에 존재하는 오류를 정정(error correction)할 수 있다(S544). 수신 통신 노드(320)는 오류의 위치가 특정되면, 해당 위치의 비트를 플립핑(flipping)함으로써 오류를 정정할 수 있다.

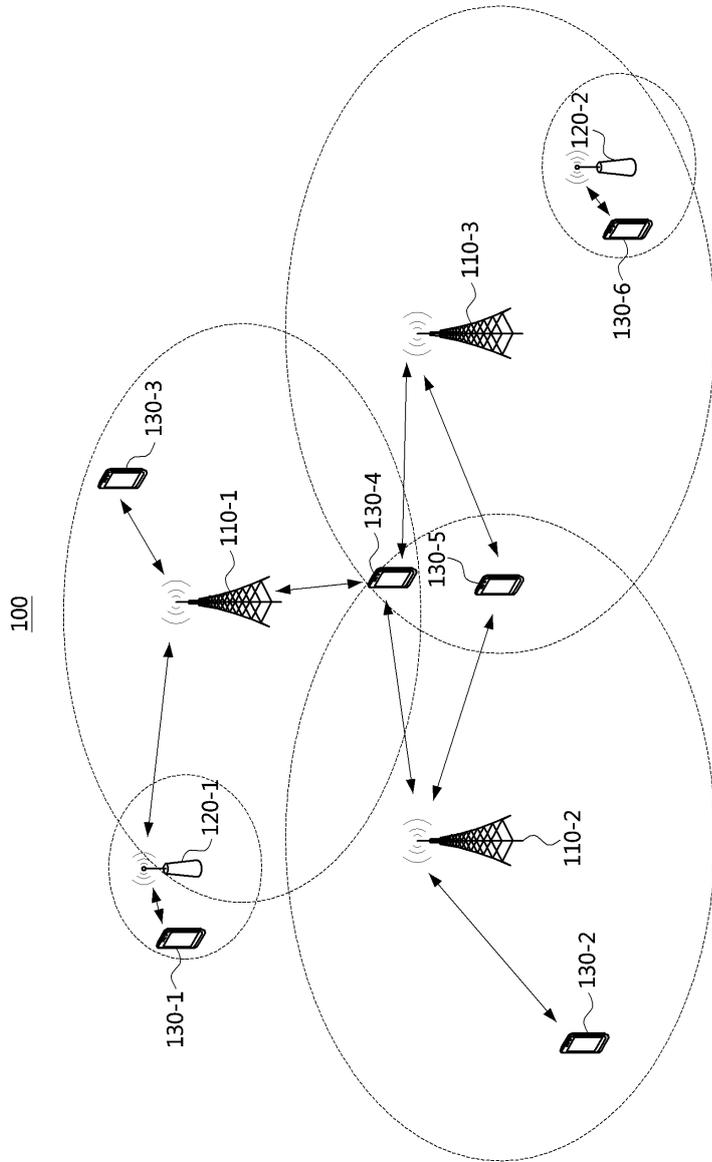
[0069] 본 발명은 포매팅 과정을 통하여 순환 코드워드의 특성을 잃지 않도록 함으로써, 이후의 오류 정정 과정에서 순환 코드워드의 특성이 이용되도록 할 수 있다. 다시 도 5를 참조하면, 수신 통신 노드(320)는 생성된 벡터에 기초하여 코드워드를 생성할 수 있고, 코드워드를 복호하여 출력 정보 비트를 생성할 수 있다(S550).

[0070] 본 발명에 따른 방법들은 다양한 컴퓨터 수단을 통해 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 컴퓨터 판독 가능 매체에 기록되는 프로그램 명령은 본 발명을 위해 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다.

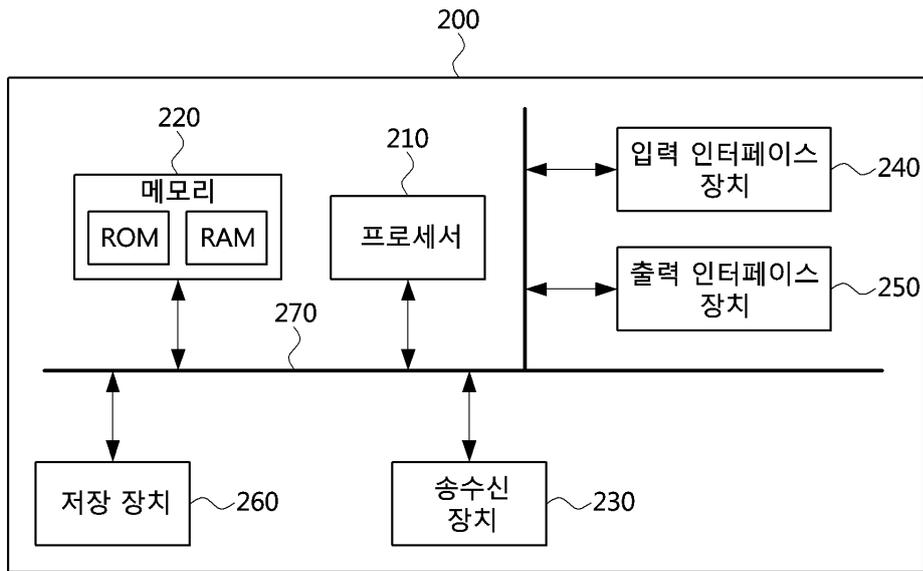
[0071] 컴퓨터 판독 가능 매체의 예에는 롬(rom), 램(ram), 플래시 메모리(flash memory) 등과 같이 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러(compiler)에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터(interpreter) 등을 사용해서 컴퓨터에 의해 실행될 수 있는 고급 언어 코드를 포함한다. 상술한 하드웨어 장치는 본 발명의 동작을 수행하기 위해 적어도 하나의 소프트웨어 모듈로 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.

[0072] 이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

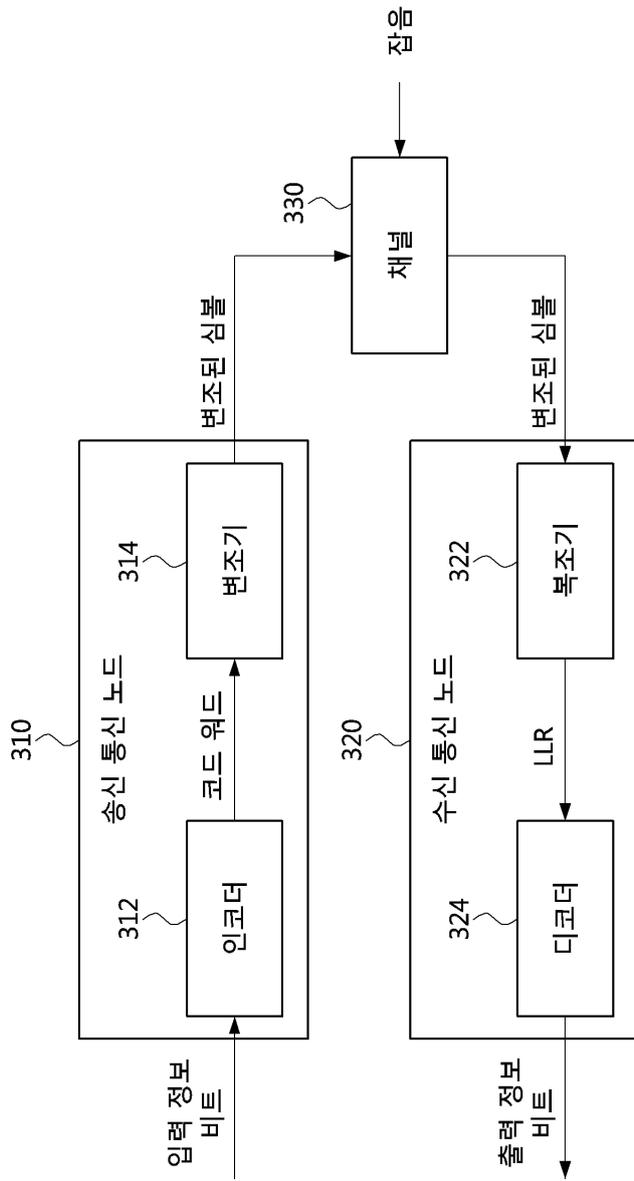
도면  
도면1



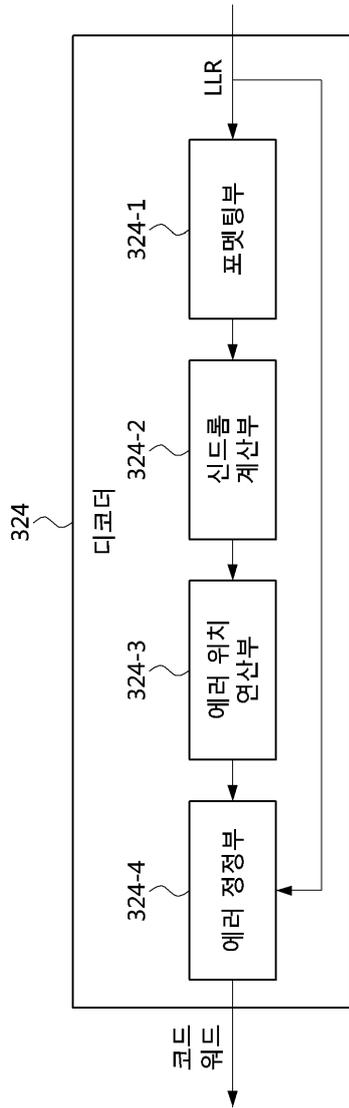
도면2



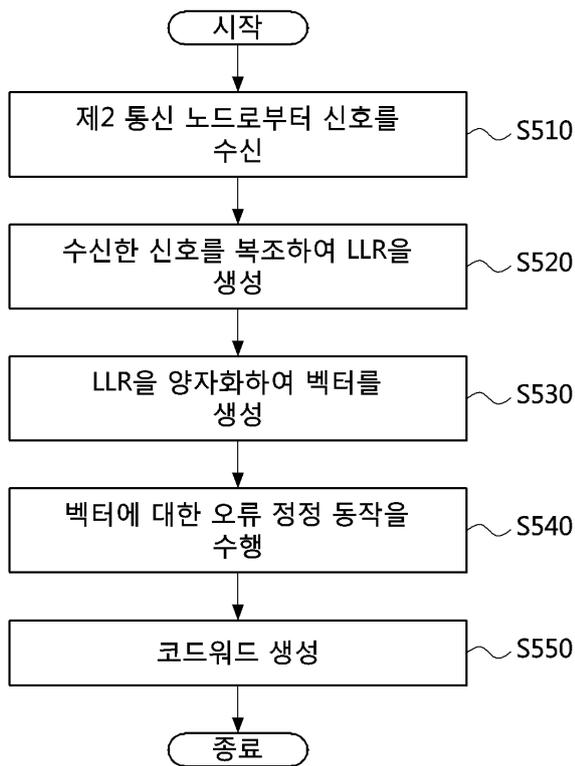
도면3



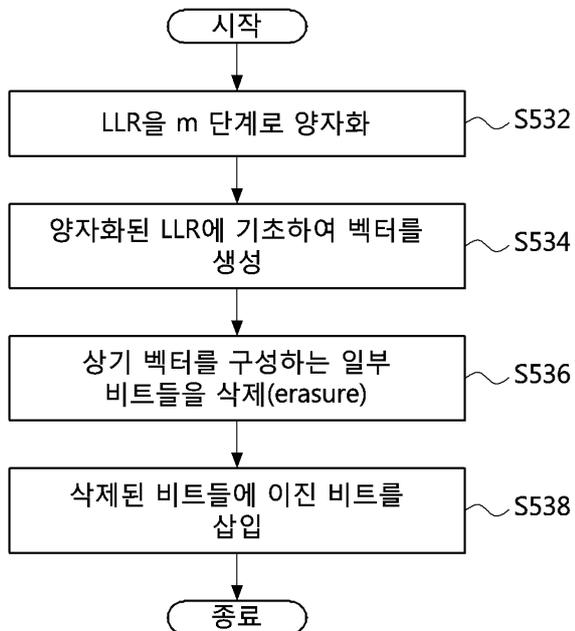
도면4



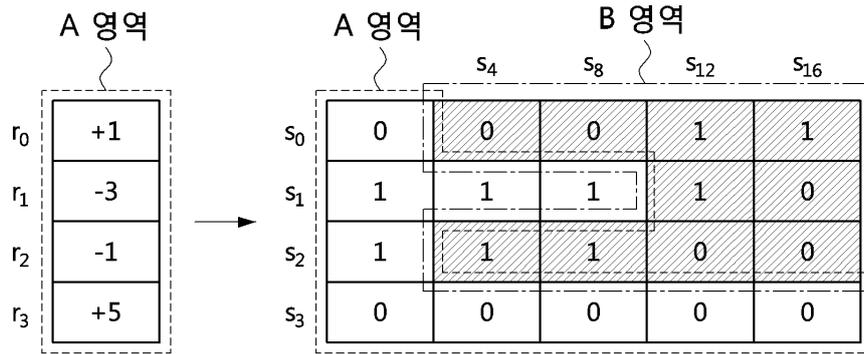
도면5



도면6



도면7



도면8

