

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-271069

(P2006-271069A)

(43) 公開日 平成18年10月5日(2006.10.5)

(51) Int. Cl. F I テーマコード (参考)
HO2M 3/155 (2006.01) HO2M 3/155 C 5H730
 HO2M 3/155 W

審査請求 未請求 請求項の数 8 O L (全 11 頁)

(21) 出願番号 特願2005-83836 (P2005-83836)
 (22) 出願日 平成17年3月23日 (2005.3.23)

(71) 出願人 501137636
 東芝三菱電機産業システム株式会社
 東京都港区三田三丁目13番16号
 (74) 代理人 100078019
 弁理士 山下 一
 (72) 発明者 狼 智久
 東京都港区三田三丁目13番16号 東芝
 三菱電機産業システム株式会社内
 (72) 発明者 左右田 学
 東京都港区三田三丁目13番16号 東芝
 三菱電機産業システム株式会社内
 Fターム(参考) 5H730 AA20 AS01 BB13 BB84 BB88
 DD03 FD31 XX04 XX15 XX24
 XX35 XX43

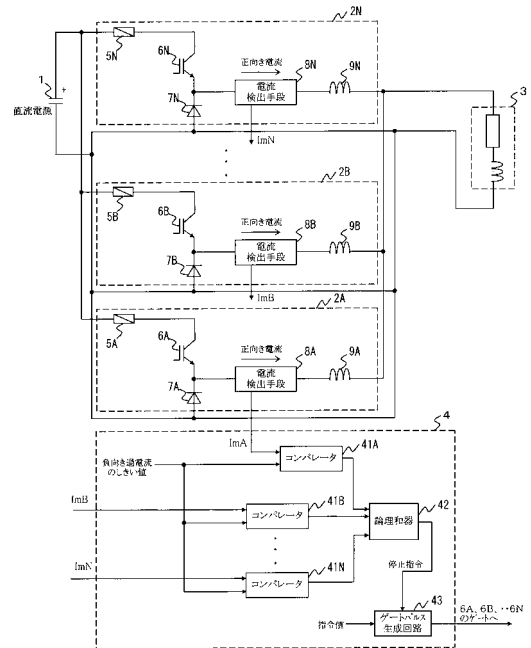
(54) 【発明の名称】 並列多重チョッパ装置

(57) 【要約】

【課題】 逆阻止ダイオードを設けることなく、比較的簡単な構成で、短絡した単位チョッパの還流ダイオードに過大な電流が流入することのないようにする。

【解決手段】 共通の直流電源1の正側に過電流遮断要素5を介して接続され、そのオンオフ動作により共通の負荷3に直流電力を供給するスイッチング素子6と、前記直流電源の負側から前記スイッチング素子の出力側に流通する方向に接続されたダイオード7と、前記スイッチング素子の出力側に設けられた電流検出手段8から成る単位チョッパN (Nは2以上の整数) 台を並列接続して並列多重チョッパ装置を構成し、前記電流検出手段によって検出された何れかの前記単位チョッパの出力電流が、負の過電流しきい値である第1の所定値を超えたとき、全ての前記スイッチング素子をオフさせるようにする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

共通の直流電源の正側に過電流遮断要素を介して接続され、そのオンオフ動作により共通の負荷に直流電力を供給するスイッチング素子と、
前記直流電圧源の負側から前記スイッチング素子の出力側に通流する方向に接続されたダイオードと、
前記スイッチング素子の出力側に設けられた電流検出手段と
で構成される単位チョッパ N (N は2以上の整数)台を並列接続した並列多重チョッパ装置であって、
前記電流検出手段によって検出された何れかの前記単位チョッパの出力電流が、
負の過電流しきい値である第1の所定値を超えたとき、
全ての前記スイッチング素子をオフさせるようにしたことを特徴とする並列多重チョッパ装置。

10

【請求項 2】

前記電流検出手段によって検出された何れかの前記単位チョッパの出力電流が、
前記第1の所定値の絶対値より大きい絶対値を持つ正の過電流しきい値である第2の所定値を超えたとき、
全ての前記スイッチング素子をオフさせるようにしたことを特徴とする請求項1に記載の並列多重チョッパ装置。

20

【請求項 3】

共通の直流電源の正側に過電流遮断要素を介して接続され、そのオンオフ動作により共通の負荷に直流電力を供給するスイッチング素子と、
前記直流電圧源の負側から前記スイッチング素子の出力側に通流する方向に接続されたダイオードと、
前記スイッチング素子の出力側に設けられた電流検出手段と
で構成される単位チョッパ N (N は2以上の整数)台を並列接続した並列多重チョッパ装置であって、
前記電流検出手段によって検出された前記単位チョッパの出力電流の総和を単位チョッパの並列数 N で除した値と、
前記各々の単位チョッパの出力電流を比較して夫々の偏差の絶対値を求め、何れかの前記単位チョッパの前記偏差の絶対値が第3の所定値を超えたとき、
全ての前記スイッチング素子をオフさせるようにしたことを特徴とする並列多重チョッパ装置。

30

【請求項 4】

各々の単位チョッパ用の前記第3の所定値は、
定常運転状態の所定期間における当該単位チョッパの出力電流と、
前記出力電流の総和を単位チョッパ並列数 N で除した値との偏差の絶対値の最大値以上としたことを特徴とする請求項3に記載の並列多重チョッパ装置。

【請求項 5】

共通の直流電源の正側に過電流遮断要素を介して接続され、そのオンオフ動作により共通の負荷に直流電力を供給するスイッチング素子と、
前記直流電圧源の負側から前記スイッチング素子の出力側に通流する方向に接続されたダイオードと、
前記スイッチング素子の出力側に設けられた電流検出手段と
で構成される単位チョッパ N (N は2以上の整数)台を並列接続した並列多重チョッパ装置であって、
任意の1台の前記単位チョッパの出力電流と当該単位チョッパ以外の全ての単位チョッパの出力電流を夫々比較して偏差の絶対値を求め、何れかの前記単位チョッパの前記偏差の絶対値が第4の所定値を超えたとき、
全ての前記スイッチング素子をオフさせるようにしたことを特徴とする並列多重チョッパ

40

50

装置。

【請求項 6】

前記第 4 の所定値は、
定常運転状態の所定期間における前記当該単位チョッパの出力電流と、
当該単位チョッパ以外の全ての単位チョッパの出力電流の偏差の絶対値の最大値以上としたことを特徴とする請求項 5 に記載の並列多重チョッパ装置。

【請求項 7】

共通の直流電源の正側に過電流遮断要素を介して接続され、そのオンオフ動作により共通の負荷に直流電力を供給するスイッチング素子と、
前記直流電圧源の負側から前記スイッチング素子の出力側に通流する方向に接続されたダイオードと、
前記スイッチング素子の出力側に設けられた電流検出手段と
で構成される単位チョッパ N (N は 2 以上の整数) 台を並列接続した並列多重チョッパ装置であって、
負荷電流を検出する負荷電流検出手段を有し、
前記負荷電流検出手段によって検出された値を単位チョッパ並列数 N で除した値と
各々の前記電流検出手段で検出された前記単位チョッパの出力電流を比較して夫々の偏差を求め、何れかの前記単位チョッパの前記偏差が第 5 の所定値を超えたとき、
全ての前記スイッチング素子をオフさせるようにしたことを特徴とする並列多重チョッパ装置。

10

20

【請求項 8】

各々の単位チョッパ用の前記第 5 の所定値は、
定常運転状態の所定期間における当該単位チョッパの出力電流と、
前記負荷電流検出手段によって検出された値を単位チョッパ並列数 N で除した値との偏差の最大値以上としたことを特徴とする請求項 7 に記載の並列多重チョッパ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は共通の直流電源に複数台の単位チョッパを並列に接続して負荷に直流電力を供給する並列多重チョッパ装置に関する。

30

【背景技術】

【0002】

例えば、直流電圧を所望の直流電圧に変換するチョッパ構成の装置において、負荷に低リプル化された大電流を供給する場合には、単位チョッパを多並列として負荷電流を分担させる並列多重チョッパ装置を採用することがある。この場合、各単位チョッパの主スイッチング素子のスイッチング動作には位相差を設け、出力の低リプル化を図るのが一般的である。

【0003】

並列構成でない通常のチョッパ装置においては、チョッパ装置の入力部に過電流遮断要素を設け、主スイッチング素子の出力側に並列に設けられた還流ダイオードが短絡した場合には、過電流遮断要素によって電源より流入する電流を遮断する。

40

【0004】

しかしながら、並列多重チョッパ装置の場合は、ある単位チョッパの還流ダイオードが短絡した場合、当該単位チョッパの入力を遮断しても、並列接続された健全な他の単位チョッパから還流ダイオードが短絡した当該単位チョッパに過電流が流入してしまう。

【0005】

上記状態を回避するため、各々の単位チョッパの出力側に逆阻止ダイオードを直列に設け、その出力を並列接続した構成として、還流ダイオードが短絡した際の他の健全な単位チョッパからの流入電流を阻止し、単位チョッパの異常を検出可能とする提案が為されている (例えば特許文献 1 参照。) 。

50

【特許文献1】特開平11-289755号公報(第4頁、図1)

【発明の開示】

【発明が解決しようとする課題】

【0006】

上記特許文献1で提案されている並列多重チョッパ装置は、各単位チョッパの主スイッチング素子のスイッチング動作には位相差を設けており、この位相差を利用して論理回路で還流ダイオード短絡などの異常検出を行っている。この特許文献1に示された並列多重チョッパ装置では、瞬間的に、1台の単位チョッパのみが負荷電流を分担するタイミングがあり、そのため、単位チョッパ1回路当たりの電流責務が厳しくなることがある。従って各単位チョッパに直列に挿入する逆阻止ダイオードの容量が大きくなってしまふ。

10

【0007】

尚、負荷に大電流を供給する並列多重チョッパ装置では、単位チョッパの出力側にバランスリアクトルを接続して他の単位チョッパからの横流を抑制する場合があります、このバランスリアクトルの作用によって還流ダイオード短絡時の過電流を抑制することも考えられるが、この場合は逆阻止ダイオードが短絡した場合の検出回路が新たに必要となるなど、回路構成が複雑となり、装置の信頼性が低下する。

【0008】

また、逆阻止ダイオードを設けない手法のひとつとして、還流ダイオードが短絡したとき、直流電源から流入する電流を遮断するための電流遮断要素の作動を検出して単位チョッパのスイッチング動作を停止させる方法が考えられるが、通常のヒューズ等の電流遮断要素は、その遮断動作を機械的に検出するものが一般的であり、応答速度の問題がある。

20

【0009】

本発明は、上記に鑑みてなされたもので、逆阻止ダイオードを設けることなく、比較的簡単な構成で、短絡した単位チョッパの還流ダイオードに過大な電流が流入することのないようにした並列多重チョッパ装置を提供することを目的とする。

【課題を解決するための手段】

【0010】

上記目的を達成するため、本発明の第1の発明である並列多重チョッパ装置は、共通の直流電源の正側に過電流遮断要素を介して接続され、そのオンオフ動作により共通の負荷に直流電力を供給するスイッチング素子と、前記直流電圧源の負側から前記スイッチング素子の出力側に通流する方向に接続されたダイオードと、前記スイッチング素子の出力側に設けられた電流検出手段とで構成される単位チョッパN(Nは2以上の整数)台を並列接続した並列多重チョッパ装置において、前記電流検出手段によって検出された何れかの前記単位チョッパの出力電流が、負の過電流しきい値である第1の所定値を超えたとき、全ての前記スイッチング素子をオフさせるようにしたことを特徴としている。

30

【0011】

また、本発明の第2の発明である並列多重チョッパ装置は、共通の直流電源の正側に過電流遮断要素を介して接続され、そのオンオフ動作により共通の負荷に直流電力を供給するスイッチング素子と、前記直流電圧源の負側から前記スイッチング素子の出力側に通流する方向に接続されたダイオードと、前記スイッチング素子の出力側に設けられた電流検出手段とで構成される単位チョッパN(Nは2以上の整数)台を並列接続した並列多重チョッパ装置において、前記電流検出手段によって検出された前記単位チョッパの出力電流の総和を単位チョッパ並列数Nで除した値と前記各々の単位チョッパの出力電流を比較して夫々の偏差を求め、何れかの前記単位チョッパの前記偏差が第3の所定値を超えたとき、全ての前記スイッチング素子をオフさせるようにしたことを特徴としている。

40

【発明の効果】

【0012】

本発明によれば、逆阻止ダイオードを設けることなく、比較的簡単な構成で、短絡した単位チョッパの還流ダイオードに過大な電流が流入することのないようにした並列多重チョッパ装置を提供することができる。

50

【発明を実施するための最良の形態】

【0013】

以下、図面を参照して本発明の実施例を説明する。

【実施例1】

【0014】

図1は本発明の実施例1に係る並列多重チョッパ装置のブロック構成図である。

【0015】

共通の直流電源1に並列に接続されたN台の単位チョッパ2A、2B、・・・2Nはその出力が並列に接続され、抵抗とリアクトルで構成される負荷3に所望の直流電力を供給している。この所望の直流電力を得るため、N台の単位チョッパ2A、2B、・・・2Nは共通の制御部4によって制御されている。各々の単位チョッパ2A、2B、・・・2Nの内部構成は以下のようになっている。

10

【0016】

直流電源1から供給される直流入力 I_{in} は過電流遮断要素5A、5B、・・・5Nを介してスイッチング素子6A、6B、・・・6Nに供給される。このスイッチング素子6A、6B、・・・6Nの出力側には、直流電源1の負母線からスイッチング素子6A、6B、・・・6Nの出力側に通流する方向に還流ダイオード7A、7B、・・・7Nが接続されている。そして、スイッチング素子6A、6B、・・・6Nの出力は、電流検出手段8A、8B、・・・8Nを介しバランスリアクトル9A、9B、・・・9Nに接続され、バランスリアクトル9A、9B、・・・9Nの出力は各々が並列に接続されて負荷3に給電する。

20

【0017】

次に共通の制御部4の内部構成について説明する。

【0018】

電流検出手段8A、8B、・・・8Nで検出された各単位チョッパの出力電流 I_{mA} 、 I_{mB} 、・・・ I_{mN} は、コンパレータ41A、41B、・・・41Nに夫々与えられ、負向き電流のしきい値と夫々比較される。ここで、各単位チョッパから負荷3に対して電流が流れ出す方向を正向きとしている。コンパレータ41A、41B、・・・41Nの夫々の出力は論理和器42の入力となる。そして、この論理和器42は、指令値に基づいて各単位チョッパのスイッチング素子6A、6B、・・・6Nにゲートパルスを提供するように設けられたゲートパルス生成回路43に対し、ゲートパルスの停止指令を出力する。

30

【0019】

以下、図1のブロック構成における作用、効果について説明する。

【0020】

各単位チョッパ2A、2B、・・・2Nが正常に動作している時は、還流ダイオード7A、7B、・・・7Nが負の向きに流れる電流を抑制するため、電流検出手段8A、8B、・・・8Nが負向きの電流を検出することは無い。しかし、還流ダイオード7A、7B、・・・7Nの何れかが短絡故障した場合、直流電源1から短絡電流が流入する。この短絡電流は通常単位チョッパ2A、2B、・・・2Nに接続されている電流遮断要素5A、5B、・・・5Nにより遮断される。ところがこの並列多重チョッパ装置においては、各単位チョッパの負荷側が並列接続されているため、還流ダイオードが短絡した単位チョッパには、他の単位チョッパから負荷3のインピーダンスと当該単位チョッパのバランスリアクトルのインピーダンスの逆数比で決まる大きさの短絡電流が流れ込む。このため、電流検出手段8A、8B、・・・8Nで各単位チョッパの出力電流 I_{mA} 、 I_{mB} 、・・・ I_{mN} を検出し、何れかの単位チョッパに負向きのしきい値を超える電流が流れたとき、ゲートパルス生成回路43に停止指令を送信し、全てのスイッチング素子6A、6B、・・・6Nに与えるゲートパルスをオフする。負向き過電流のしきい値を適切に選定し、制御部4が素早い動作が可能な様に構成しておけば、上記の保護動作により健全な他の単位チョッパから還流ダイオードが故障した単位チョッパへの電流流入を抑

40

50

制することができる。

【0021】

尚、バランスリアクトル9A、9B、・・・、9Nは、単位チョッパ2A、2B、・・・、2Nのオンオフ制御に位相差を設ける場合には横流抑制のために必要であるが、そうでない場合は省略しても良い。

【実施例2】

【0022】

図2は本発明の実施例2に係る並列多重チョッパ装置のブロック構成図である。この実施例2の各部について、図1の実施例1に係る並列多重チョッパ装置のブロック構成図の各部と同一部分は同一符号で示し、その説明は省略する。この実施例2が、実施例1と異なる点は、制御部4a内に電流検出手段8A、8B、・・・、8Nで検出した各単位チョッパの出力電流 I_{mA} 、 I_{mB} 、・・・、 I_{mN} を入力とするコンパレータ44A、44B、・・・、44Nを設け、夫々の単位チョッパの出力電流 I_{mA} 、 I_{mB} 、・・・、 I_{mN} が所定の正向き過電流のしきい値を越えたとき1を出力し、これを論理和器42に供給するようにした点である。

10

【0023】

各単位チョッパから負荷3へ流入する出力電流 I_{mA} 、 I_{mB} 、・・・、 I_{mN} を電流検出手段8A、8B、・・・、8Nで夫々検出し、正向き過電流のしきい値を超える電流が検出された場合、または負向き過電流のしきい値を超える負向き電流が検出された場合、全てのスイッチング素子6A、6B、・・・、6Nのゲート指令をオフする。このように構成すれば、負荷3等の異常時の過電流保護動作と還流ダイオード7A、7B、・・・、7Nの異常時の過電流保護動作を連係させた並列多重チョッパ装置を提供することが可能となる。

20

【0024】

尚、この実施例2においては、(正向き過電流のしきい値の絶対値) $>>$ (負向き過電流のしきい値の絶対値)とする。これは次の理由による。

【0025】

通常の並列多重チョッパ装置では、正常動作の場合は単位チョッパより負荷に流れ出す方向、つまり正の方向にしか電流は流れない。この場合、並列接続された各単位チョッパに流れる電流がバランスしていると仮定すれば、各々の出力電流は負荷電流の $1/N$ の大きさとなる。従って、少なくとも正向き過電流のしきい値は、負荷電流の最大値を I_{Lmax} とすれば、 I_{Lmax}/N 以上とする必要がある。

30

【0026】

一方、負の方向の電流は還流ダイオード7A、7B、・・・、7Nが短絡した場合のみ流れるため、負向き過電流のしきい値はノイズ等による不要な誤動作が生じない範囲でできる限り小さい値に設定すれば良い。

【実施例3】

【0027】

以下、本発明の実施例3に係る並列多重チョッパ装置を図3及び図4を参照して説明する。図3は本発明の実施例3に係る並列多重チョッパ装置のブロック構成図である。

40

【0028】

この実施例3の各部について、図1の実施例1に係る並列多重チョッパ装置のブロック構成図の各部と同一部分は同一符号で示し、その説明は省略する。この実施例3が、実施例1と異なる点は、制御部4bの内部構成を以下のように変更した点である。即ち、電流検出手段8A、8B、・・・、8Nで検出した各単位チョッパの出力電流 I_{mA} 、 I_{mB} 、・・・、 I_{mN} を加算器45に与え、この加算結果を除算器46で $1/N$ とする。この除算器46の出力と各単位チョッパの出力電流 I_{mA} 、 I_{mB} 、・・・、 I_{mN} を絶対値出力減算器47A、47B、・・・、47Nで夫々比較して偏差の絶対値を求め、この偏差をコンパレータ41A、41B、・・・、41Nの一方の入力とする。そして、定常状態の所定期間における上記の夫々の偏差の最大値を最大値演算回路48で演算し、その夫

50

々の最大値をメモリ回路 49 で記憶し、このメモリ回路 49 の出力を上記コンパレータ 41 A、41 B、・・・、41 N の他方の夫々の入力とする。

【0029】

上記の絶対値出力減算器 47 A、47 B、・・・、47 N と最大値演算回路 48 の動作について図 4 を参照して説明する。図 4 は実施例 3 の制御部の動作説明図である。図 4 において破線で示した値は除算器 46 の出力即ち出力電流の平均値である。この平均値に対し、個々の単位チョッパの出力電流 I_{mA} 、 I_{mB} 、・・・、 I_{mN} の瞬時値を実線で示している。この実線と破線の偏差の絶対値が減算器 47 A、47 B、・・・、47 N から最大値演算回路 48 に与えられる。そして最大値演算回路 48 は所定期間における夫々の偏差の最大値 I_{m_Amax} 、 I_{m_Bmax} 、・・・、 I_{m_Nmax} を求め、この夫々の値がメモリ回路 49 で記憶され、コンパレータ 41 A、41 B、・・・、41 N の他方の夫々の入力となる。

10

【0030】

以上のように構成し、何れかの単位チョッパの出力電流 I_{mA} 、 I_{mB} 、・・・、 I_{mN} の平均値からの偏差の絶対値が、定常状態の所定期間における上記の夫々の偏差の最大値 I_{m_Amax} 、 I_{m_Bmax} 、・・・、 I_{m_Nmax} を超えたとき、論理和回路 42 がゲートパルス生成回路 43 に停止指令を送信し、全てのスイッチング素子 6 A、6 B、・・・、6 N に与えるゲートパルスをオフする。

【0031】

このように、平均値からの偏差を自動演算させ、実質的な過電流しきい値を各単位チョッパに応じて夫々自動的に生成するようにすれば、各単位チョッパの出力電流のばらつきに応じた合理的な過電流保護を行うことが可能となる。この場合、検出される電流の向きは正方向、負方向どちらでもよい。

20

【0032】

還流ダイオード 7 A、7 B、・・・、7 N の何れかが短絡すると、当該単位チョッパの出力電流は急速に減衰するので出力電流検出値と平均値の偏差が通常運転時の偏差の最大値を短時間で超える。従って本実施例によれば、還流ダイオード 7 A、7 B、・・・、7 N に負方向の電流が流れる前に異常な状態を素早く検出することができる。

【0033】

本実施例において、ノイズ等による誤動作の影響を防ぐためには、最大値演算回路 48 で検出された上記偏差の夫々の最大値 I_{m_Amax} 、 I_{m_Bmax} 、・・・、 I_{m_Nmax} に所定のマージンを加えた値をメモリ回路 49 で記憶するようにすれば良い。

30

【0034】

また、本実施例において、除算器 46 を用いて各単位チョッパの出力電流の総和の $1/N$ を求めるようにしたが、この除算器 46 を用いずに、各単位チョッパの出力電流を N 倍したものと比較するように構成しても良い。

【0035】

尚、過電流しきい値である上記の所定期間における夫々の偏差の最大値を自動生成せず、所定の設定値を与えるようにしても本発明は有効であることは明らかである。

40

【実施例 4】

【0036】

以下、本発明の実施例 4 に係る並列多重チョッパ装置を図 5 及び図 6 を参照して説明する。図 4 は本発明の実施例 4 に係る並列多重チョッパ装置のブロック構成図である。

【0037】

この実施例 4 の各部について、図 1 の実施例 1 に係る並列多重チョッパ装置のブロック構成図の各部と同一部分は同一符号で示し、その説明は省略する。この実施例 4 が、実施例 1 と異なる点は、制御部 4c の内部構成を以下のように変更した点である。即ち、電流検出手段 8 A、8 B、・・・、8 N で検出した各単位チョッパの出力電流 I_{mA} 、 I_{mB} 、・・・、 I_{mN} のうち、出力電流 I_{mA} に着目し、この出力電流 I_{mA} と他の全ての出

50

力電流 I_{mK} とを絶対値出力減算器 50AB、・・・、50AN、・・・に入力し、この絶対値出力減算器 50AB、・・・、50AN、・・・で単位チョッパ 2A と他の全ての単位チョッパの出力電流の偏差の絶対値を求め、この偏差をコンパレータ 41AB、・・・、41AN、・・・の一方の入力とする。そして、定常状態の所定期間における上記の夫々の偏差の最大値を最大値演算回路 48a で演算してこの結果をメモリ回路 49 で記憶し、上記コンパレータ 41AB、・・・、41AN、・・・の他方の入力とする。

【0038】

上記の絶対値出力減算器 50AB、・・・、50AN、・・・及び最大値演算回路 48a の動作について図 6 を参照して説明する。図 6 は実施例 4 の制御部の動作説明図である。図 6 に示したように、出力電流 I_{mA} について出力電流 I_{mB} 、・・・ I_{mN} との比較を絶対値出力減算器 50AB、・・・、50AN で行い、夫々の偏差の絶対値の所定期間の最大値 I_{mA_Bmax} 、・・・、 I_{mA_Nmax} を得る。これらの夫々の値をメモリ回路 49 で記憶し、この記憶した値をコンパレータ 41AB、・・・、41AN の他方の入力とする。

10

【0039】

尚、上記において、基準となる単位チョッパを単位チョッパ 2A とし、この出力電流 I_{mA} を基準としているが、単位チョッパ 2B の出力電流 I_{mB} を基準としても同様であり、他の単位チョッパを基準としても良い。

【0040】

以上のように構成することにより、何れかの基準の単位チョッパの出力電流と他の全ての単位チョッパの出力電流の偏差の絶対値が、定常状態の所定期間における上記偏差の最大値を超えたとき、論理和回路 42 がゲートパルス生成回路 43 に停止指令を送信し、全てのスイッチング素子 6A、6B、・・・、6N に与えるゲートパルスをオフして過電流保護動作を行うことが可能となる。

20

【0041】

本実施例によれば、実施例 3 の場合と同様、異常な状態を素早く検出することが可能となることに加え、電流の偏差をコンパレータ等により比較することのみで検出するため、簡単な回路の組み合わせで並列多重チョッパ装置を構成することが可能となる。

【0042】

尚、本実施例においてノイズ等による誤動作の影響を防ぐ手法や、過電流しきい値を所定の設定値としても有効であることは、実施例 3 の場合と同様である。

30

【実施例 5】

【0043】

図 7 は本発明の実施例 5 に係る並列多重チョッパ装置のブロック構成図である。この実施例 5 の各部について、図 3 の実施例 3 に係る並列多重チョッパ装置のブロック構成図の各部と同一部分は同一符号で示し、その説明は省略する。この実施例 5 が、実施例 3 と異なる点は、負荷電流検出手段 10 を負荷 3 の入力側に設け、加算器 45 に代えて、この負荷電流検出手段 10 の出力を除算器 46 に与えるように制御部 4d を構成した点である。

【0044】

各単位チョッパの出力電流 I_{mA} 、 I_{mB} 、・・・、 I_{mN} を全て加算したものが負荷電流であるので、この実施例 5 に係る並列多重チョッパ装置は、実施例 3 と同等の過電流保護効果を発揮することが可能となる。また、本実施例では、負荷電流を検出しているため、各チョッパの出力電流の全てを加算するための加算回路を省略することが可能となるため回路の煩雑さを回避することができる。

40

【0045】

尚、上述の実施例 1 乃至実施例 5 の発明において、各チョッパ回路の電流を検出するための電流検出手段、及び負荷電流を検出するための負荷電流検出手段には、例えばホール素子等を適用して、単位チョッパの主回路と絶縁された検出手段を用いて検出するのが良い。各電流検出手段を単位チョッパの主回路と絶縁された検出手段を用いることによって、ノイズなどの影響が検出回路に伝搬するのを抑制することができる。一般にチョッパ回

50

路では、スイッチング素子 6 A、6 B、・・・、6 N のオンオフ動作によって、高 $d i / d t$ または高 $d v / d t$ のスイッチングノイズが発生する。このノイズの影響により検出回路等の電子回路に不要な誤動作を引き起こす恐れがあるが、上記の主回路と絶縁された電流検出手段によってこれらのノイズの影響を低減することが可能となる。

【図面の簡単な説明】

【0046】

【図1】本発明の実施例1に係る並列多重チョッパ装置のブロック構成図。

【図2】本発明の実施例2に係る並列多重チョッパ装置のブロック構成図。

【図3】本発明の実施例3に係る並列多重チョッパ装置のブロック構成図。

【図4】実施例3における制御部の動作説明図。

10

【図5】本発明の実施例4に係る並列多重チョッパ装置のブロック構成図。

【図6】実施例4における制御部の動作説明図。

【図7】本発明の実施例5に係る並列多重チョッパ装置のブロック構成図。

【符号の説明】

【0047】

1 直流電源

2 A、2 B、・・・、2 N 単位チョッパ

3 負荷

4、4 a、4 b、4 c、4 d 制御部

5 A、5 B、・・・5 N 過電流遮断要素

20

6 A、6 B、・・・、6 N スwitching素子

7 A、7 B、・・・、7 N 還流ダイオード

8 A、8 B、・・・、8 N 電流検出手段

9 A、9 B、・・・、9 N バランスリアクトル

10 負荷電流検出手段

41 A、41 B、・・・、41 N コンパレータ

41 A B、・・・、41 A N コンパレータ

42 論理和器

43 ゲートパルス生成回路

44 A、44 B、・・・、44 N コンパレータ

30

45 加算器

46 除算器

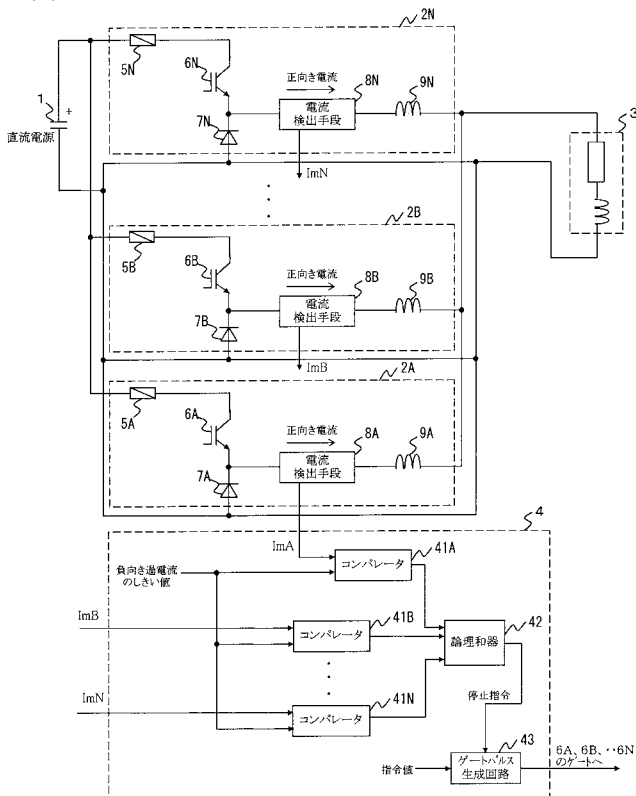
47 A、47 B、・・・、47 N 絶対値出力減算器

48 最大値演算回路

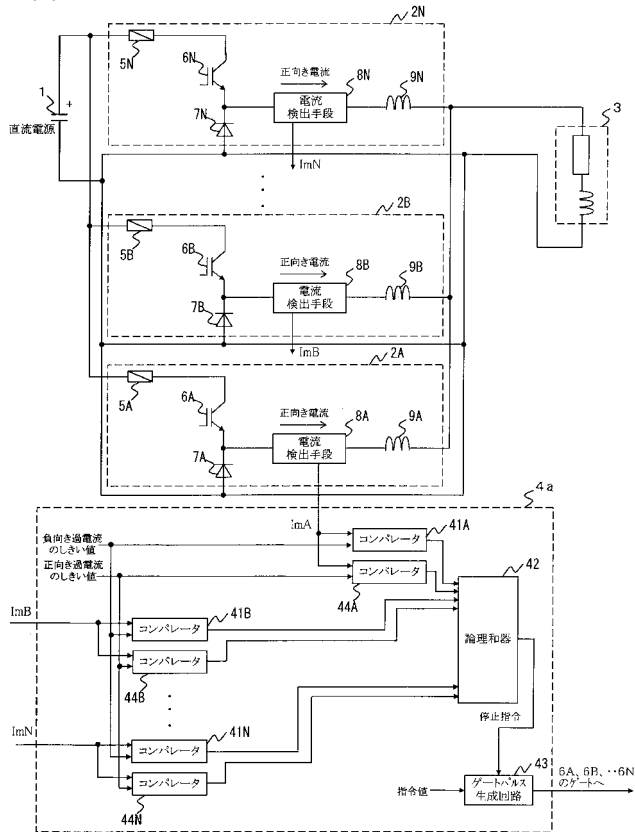
49 メモリ回路

50 A B、・・・、50 A N 絶対値出力減算器

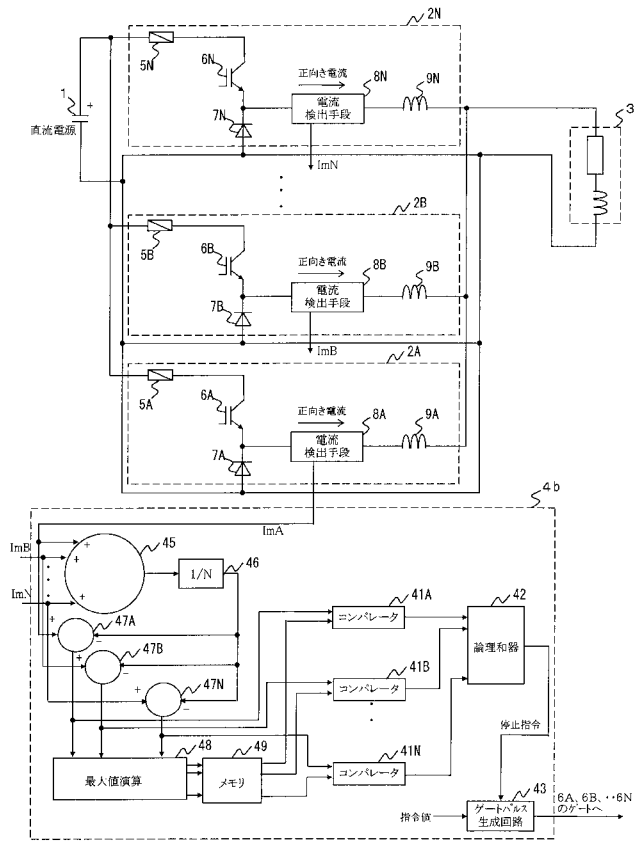
【図1】



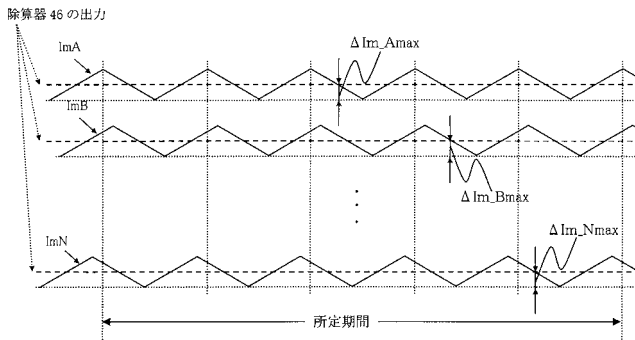
【図2】



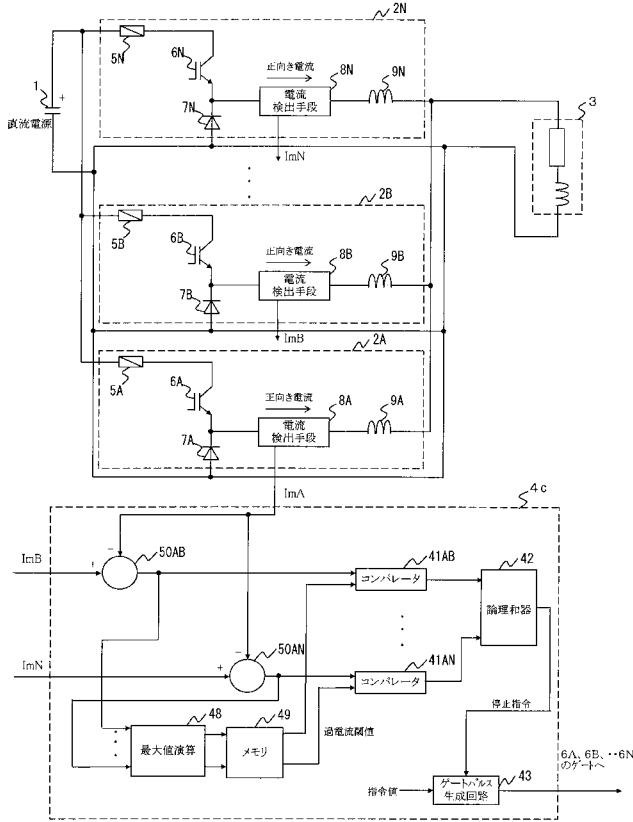
【図3】



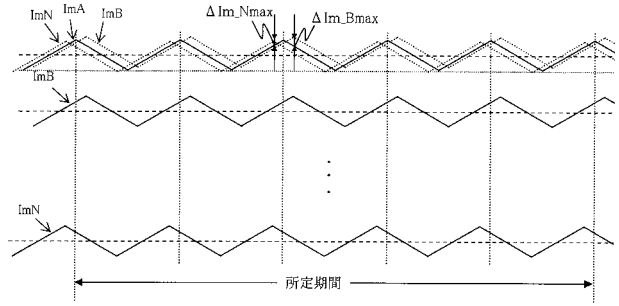
【図4】



【図5】



【図6】



【図7】

